

Лабораторная работа №4.

Разработка счетчика с заданным основанием счета на JK-триггерах в среде Quartus

Цель работы. Разработать проект счетчика с заданным основанием счета на JK-триггерах в среде программирования Quartus, попутно изучив элементы методологии работы с неполностью определенными таблицами истинности.

Краткие теоретические сведения

Разработка счетчика с заданным основанием счета (М) является одной из типовых задач проектирования цифровых схем. Счетчик должен изменять значения выходных двоичных кодов от 0 до М–1 включительно, каждый М-й входной импульс должен приводить к обнулению счетчика, каждый последующий импульс вызывает последовательное увеличение на 1 выходного кода. При формировании такого цифрового устройства можно использовать различные триггеры, в данном случае – универсальные JK-триггеры (элементы jkff в среде Quartus). При формировании проекта в графическом формате необходимо разработать синхронный счетчик: тактовые входы всех используемых элементов должны быть подсоединены к одному общему источнику сигнала тактирования (в данном случае – входной сигнал в виде последовательности импульсов). Управление состояниями триггеров должно быть организовано при помощи логических схем, выходы которых подсоединяются к управляющим входам триггеров (входам J и K элементов jkff). Получающаяся таблица истинности будет неполностью определенной, что необходимо учитывать при формировании булевых выражений для логических схем.

Варианты заданий*

Задание заключается в формировании проекта суммирующего *синхронного* счетчика с заданным основанием счета. Состояние двоичного кода, равное М, даже на очень краткое время, не допускается.

Для реализации заданного основания счета при выполнении лабораторной работы запрещается использовать принцип обратной связи на входы сброса триггеров вследствие общеизвестных недостатков такого подхода к разработке. Также запрещается тождественное преобразование всех JK-триггеров в счетные с повторением методики разработки из лабораторной работы №3. Вариант задания на значение основания счета совпадает с вариантом, полученным на лабораторную работу №3.

***Примечание:**

Если отчет представлен после указанной предельной даты выполнения работы, то, помимо основного задания, следует выполнить дополнительные задания:

- 1) реализовать вычитающий счетчик на JK-триггерах с тем же основанием счета;
- 2) реализовать схему счетчика на D-триггерах.

Порядок выполнения работы

1. Получить вариант задания у преподавателя во время занятия по расписанию, удостовериться в правильном понимании задания и критериев его оценки.
2. Выбрать количество триггеров для счетчика. Заполнить таблицу истинности, необходимую для последующего расчета логических схем, управляющих состояниями триггеров.
3. Получить логические выражения для управляющих логических схем и минимизировать их.
4. Сформировать проект для ПЛИС, реализовав схему счетчика на JK-триггерах в графическом формате в среде Quartus.
5. Осуществить компиляцию и моделирование схемы проекта.
6. Убедиться в работе проекта в соответствии с данными полученного варианта, продемонстрировать работу преподавателю.
7. Сохранить проект, выйти из среды Quartus. Закончить работу.

Содержание отчета

1. Цель работы.
2. Вариант задания.
3. Краткое описание концепции разработки схемы. Вспомогательные таблицы истинности.
4. Таблица истинности, необходимая для реализации счетчика.
5. Логические выражения, включая промежуточные выкладки, выполняемые в процессе минимизации.
6. Схема устройства в графическом формате в среде Quartus.
7. Временная диаграмма работы схемы в среде Quartus.
8. Перечисление ошибок, если они возникали в процессе работы и методов, применённых для их устранения.
9. Выводы, включая сравнительный анализ сложности схем, разработанных при выполнении лабораторных работ №3 и №4.
10. Список используемых источников.

Рекомендуемая литература

1. Проектирование встраиваемых систем на ПЛИС. / З.Наваби; перев. с англ. В.В. Соловьева. – М.: ДМК Пресс, 2016.- 464 с.
2. Проектирование цифровых устройств на ПЛИС: учеб. пособие / И.В. Ушенина. - СПб: Лань, 2022. - 408 с.
3. Цифровая схемотехника и архитектура компьютера / Д.М. Харрис, С.Л. Харрис; пер. с англ. ImaginationTechnologies. – М.:ДМК Пресс, 2018. - 792 с.
4. Логическое проектирование цифровых систем на основе программируемых логических интегральных схем / В. В. Соловьев, А. Климович. - М. : Горячая линия - Телеком, 2008. - 376 с. [Библиотечный шифр 681.3 С 60].
5. Проектирование на ПЛИС. Архитектура, средства и методы: Курс молодого бойца = The design warrior's guide to FPGA's: пер. с англ. / К. Максфилд. - М.: ДОДЭКА-XXI, 2007. - 408 с. [Библиотечный шифр 004.4 М 17].
6. Разработка систем цифровой обработки сигналов на базе ПЛИС / Д. С. Потехин, И. Е. Тарасов. - М. : Горячая линия - Телеком, 2007. - 248 с. [Библиотечный шифр 004 П 64].