

ГУАП

КАФЕДРА № 44

ОТЧЕТ  
ЗАЩИЩЕН С ОЦЕНКОЙ  
ПРЕПОДАВАТЕЛЬ

Канд. техн. наук, доцент  
\_\_\_\_\_  
должность, уч. степень, звание

\_\_\_\_\_  
подпись, дата

О.О. Жаринов  
\_\_\_\_\_  
инициалы, фамилия

ОТЧЕТ О ЛАБОРАТОРНОЙ РАБОТЕ №2

РАЗРАБОТКА ПРЕОБРАЗОВАТЕЛЕЙ КОДОВ НА ОСНОВЕ ТИПОВЫХ  
ФУНКЦИОНАЛЬНЫХ УЗЛОВ КОМБИНАЦИОННОЙ ЛОГИКИ

по курсу: СХЕМОТЕХНИКА

РАБОТУ ВЫПОЛНИЛ

СТУДЕНТ ГР. № 4142

\_\_\_\_\_  
подпись, дата

Некрасов К.С  
\_\_\_\_\_  
инициалы, фамилия

Санкт-Петербург 2023

## Вариант 2

### 1. Цель работы.

Изучить принципы работы типовых функциональных узлов комбинационной логики: шифраторов, дешифраторов, мультиплексоров. Разработать проект преобразователя кодов на их основе.

### 2. Заданная таблица истинности.

Таблица 1. Заданная таблица истинности

Состояние входных сигналов			Состояние выходных сигналов	
x2	x1	x0	y1	y0
0	0	0	0	1
0	0	1	1	1
0	1	0	1	0
0	1	1	1	0
1	0	0	1	0
1	0	1	0	1
1	1	0	1	1
1	1	1	1	0

### 3. Две схемы устройств в графическом формате в среде Quartus

Составим обратную таблицу истинности для выходов дешифратора:

Таблица 2. Обратная таблица истинности

Состояние входных сигналов			Состояние выходных сигналов	
x2	x1	x0	ny1	ny0
0	0	0	1	0
0	0	1	0	0
0	1	0	0	1

0	1	1	0	1
1	0	0	0	1
1	0	1	1	0
1	1	0	0	0
1	1	1	0	1

Зададим таблицу для правильного соединения выходов дешифратора и входов шифратора. Оставшиеся входы замкнем на источник.

Таблица 3. Подключение выходов дешифратора

x2	x1	x0	Z	ny1	ny0	N
0	0	0	0	1	0	2N
0	0	1	1	0	0	0N
0	1	0	2	0	1	1N
0	1	1	3	0	1	1N
1	0	0	4	0	1	1N
1	0	1	5	1	0	2N
1	1	0	6	0	0	0N
1	1	1	7	0	1	1N

Когда выходные сигналы имеют одинаковые значения, выходы дешифратора нужно объединять логическим элементом ИЛИ, но, так как дешифратор работает инверсно, мы будем использовать логический элемент И (инверсированный ИЛИ).

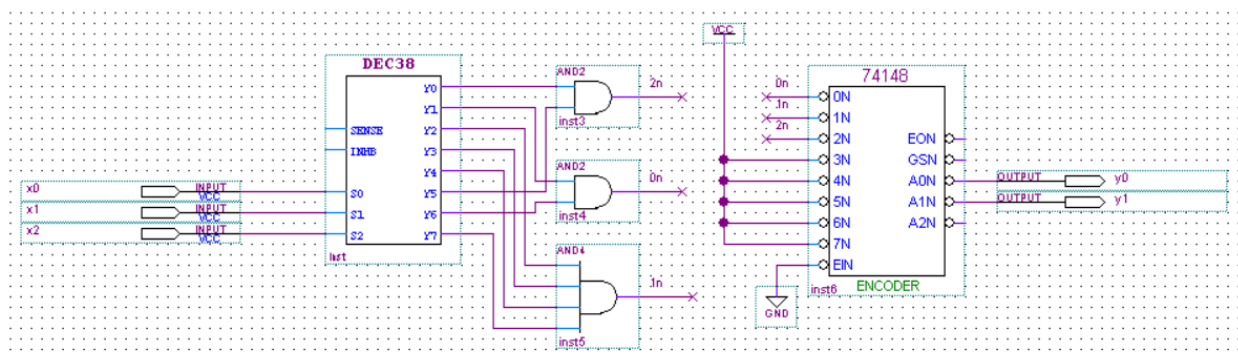


Рис.1 – Схема устройства шифратор-дешифратор

Составим также таблицу для мультиплексора:

Таблица 4. Данные для мультиплексора

К	Входы			Выходы		Д <sub>i</sub>	
	x2	x1	x0	y1	y0	y1	y0
0	0	0	0	0	1	x0	1
	0	0	1	1	1		
1	0	1	0	1	0	1	0
	0	1	1	1	0		
2	1	0	0	1	0	!x0	x0
	1	0	1	0	1		
3	1	1	0	1	1	1	!x0
	1	1	1	1	0		

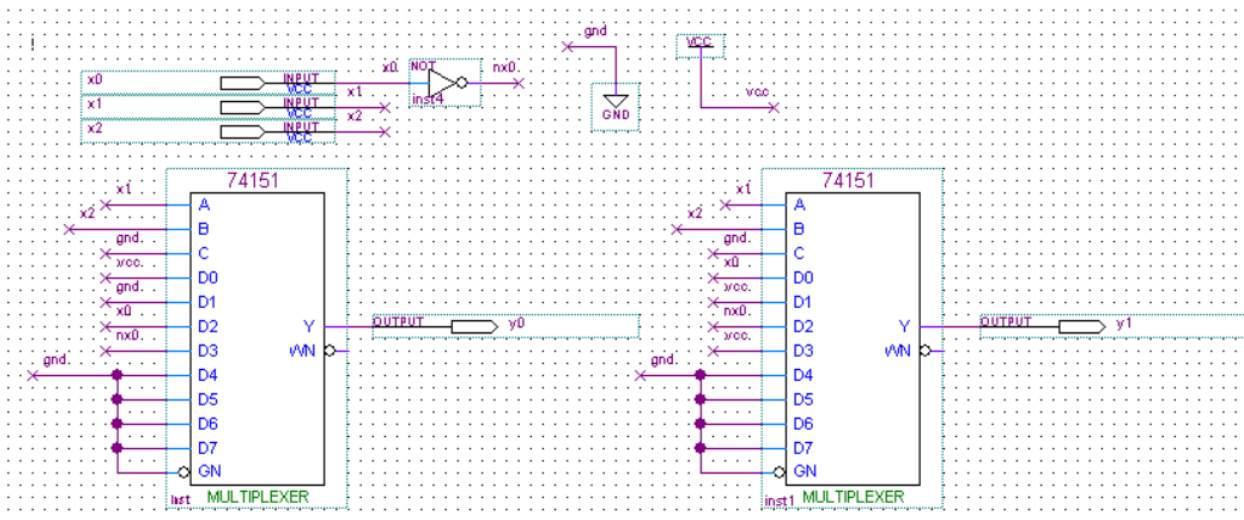


Рис. 2 – Схема устройства через мультиплексоры

Схема подключения ПЛИС

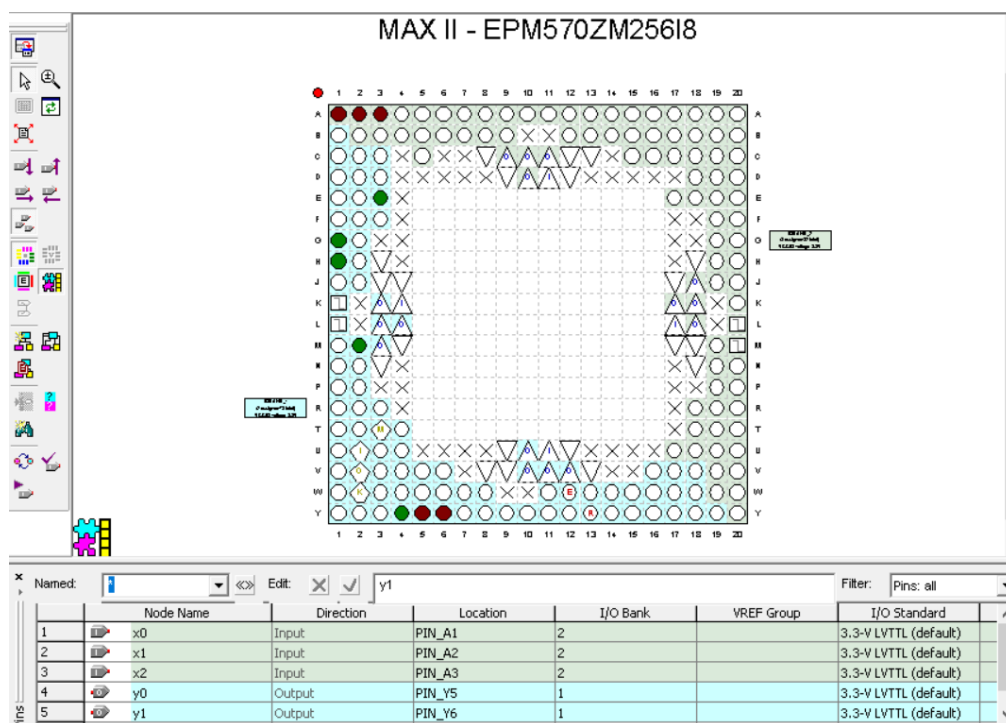


Рис. 3 – ПЛИС

#### 4. Временная диаграмма работы схемы в среде Quartus.

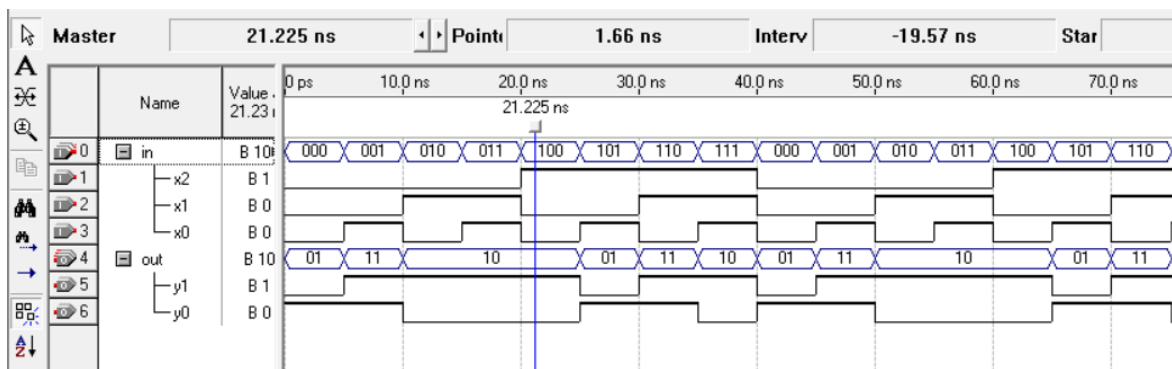


Рис. 4 – Временная диаграмма схемы шифратор-дешифратор

Временная диаграмма соответствует исходной таблице истинности из индивидуального задания.

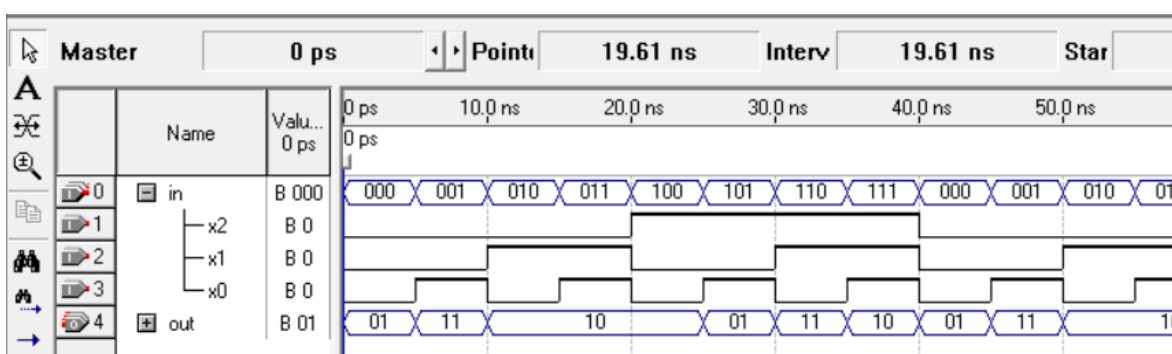


Рис. 5 – Временная диаграмма схемы мультиплексора

Временная диаграмма соответствует исходной таблице истинности из индивидуального задания

## 5. Выводы.

Мною был разработан проект комбинационного устройства на основе программируемой логической интегральной схемы в среде

программирования Quartus: были приобретены навыки формирования проекта комбинационного устройства по заданной таблице истинности.