

Лабораторная работа №6.

Разработка модуля счетного устройства с заданным алгоритмом работы, в среде Quartus

Цель работы. Разработать проект модуля счетного устройства, работающего по заданному алгоритму, в среде программирования Quartus.

Краткие теоретические сведения

Разработка модулей счетных устройств, работающих по заданному алгоритму, бывает необходима для систем промышленной автоматизации на производственных линиях, а также часто используется при создании на основе ПЛИС генераторов сигналов различных форм. Последнее реализуется при помощи подключенного к ПЛИС цифроаналогового преобразователя, который преобразует получаемые последовательности двоичных кодов на выходах ПЛИС в выходной аналоговый сигнал заданной формы. Основой для создания подобных устройств являются модули счетчиков с заданным основанием счета.

Варианты заданий

Задание заключается в разработке устройства формирования заданных последовательностей выходных кодов.

Варианты заданий приведены в таблице.

Таблица (начало)* - Последовательность выходных кодов устройства

| № варианта | порядковый номер входного импульса счетного модуля | | | | | | | | | | | | | | | | | | |
|---------------|--|---|---|-----|-----|-----|---|-----|-----|-----|------|----|------|------|-----|------|----|------|------|
| | 0 | 1 | 2 | ... | M-2 | M-1 | M | M+1 | M+2 | ... | 2M-1 | 2M | 2M+1 | 2M+2 | ... | 3M-1 | 3M | 3M+1 | 3M+2 |
| 1 | 0 | 1 | 2 | ... | M-2 | M-1 | M | M-1 | M-2 | ... | 1 | 0 | 1 | 2 | ... | M-1 | M | M-1 | M-2 |
| 2 | 0 | 1 | 2 | ... | M-2 | M-1 | M | M | M | ... | M | 0 | 1 | 2 | ... | M-1 | M | M | M |
| 3 | 0 | 1 | 2 | ... | M-2 | M-1 | M | M | M | ... | M | M | M-1 | M-2 | ... | 1 | 0 | 1 | 2 |
| 4 | 0 | 1 | 2 | ... | M-2 | M-1 | 0 | 0 | 0 | ... | 0 | 0 | 1 | 2 | ... | M-1 | 0 | 0 | 0 |
| 5 | 0 | 1 | 2 | ... | M-2 | M-1 | M | M-1 | M-2 | ... | 1 | 0 | 0 | 0 | ... | 0 | 0 | 1 | 2 |
| 6 | 0 | 1 | 2 | ... | M-2 | M-1 | 0 | 0 | 0 | ... | 0 | 0 | 0 | 0 | ... | 0 | 0 | 1 | 2 |
| 7 | 0 | 0 | 0 | ... | 0 | 0 | 0 | 1 | 2 | ... | M-1 | M | M-1 | M-2 | ... | 1 | 0 | 0 | 0 |
| 8 | 0 | 1 | 2 | ... | M-2 | M-1 | M | M | M | ... | M | 0 | 0 | 0 | ... | 0 | 0 | 1 | 2 |
| 9 | 0 | 0 | 0 | ... | 0 | 0 | 0 | 1 | 2 | ... | M-1 | M | 0 | 0 | ... | 0 | 0 | 0 | 0 |
| 10 | 0 | 1 | 2 | ... | M-2 | M-1 | 0 | 1 | 2 | ... | M-1 | 0 | 0 | 0 | ... | 0 | 0 | 1 | 2 |

Таблица (окончание) - Последовательность выходных кодов устройства

| № варианта | порядковый номер входного импульса счетного модуля | | | | | | | | | | | | | | | | | | |
|---------------|--|---|---|-----|-----|-----|---|-----|-----|-----|-----|-----|-----|-----|-----|-----|------|------|------|
| | 0 | 1 | 2 | ... | M-2 | M-1 | M | M+1 | M+2 | M+3 | M+4 | M+5 | M+6 | M+7 | M+8 | M+9 | M+10 | M+11 | M+12 |
| 11 | 0 | 1 | 2 | ... | M-2 | M-1 | 0 | 0 | 1 | 2 | ... | | | | | | | | |
| 12 | 0 | 1 | 2 | ... | M-2 | M-1 | 0 | 0 | 0 | 1 | 2 | ... | | | | | | | |
| 13 | 0 | 1 | 2 | ... | M-2 | M-1 | 0 | 0 | 0 | 0 | 1 | 2 | ... | | | | | | |
| 14 | 0 | 1 | 2 | ... | M-2 | M-1 | 0 | 0 | 0 | 0 | 0 | 1 | 2 | ... | | | | | |
| 15 | 0 | 1 | 2 | ... | M-2 | M-1 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 2 | ... | | | | |
| 16 | 0 | 1 | 2 | ... | M-2 | M-1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 2 | ... | | | |
| 17 | 0 | 1 | 2 | ... | M-2 | M-1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 2 | ... | | |
| 18 | 0 | 1 | 2 | ... | M-2 | M-1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 2 | ... | |
| 19 | 0 | 1 | 2 | ... | M-2 | M-1 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 0 | 1 | 2 | ... |

***Примечание:** Жирным шрифтом выделена последовательность кодов, соответствующая одному периоду формируемой выходной последовательности.

При нарушении указанного предельного срока выполнения работы и желании обучающегося сохранить максимально возможный балл за работу, следует выполнить, помимо основного задания, одно из двух дополнительных заданий:

- 1) разработать схему, в которой основание счета M задается извне, при помощи внешнего 6-разрядного управляющего кода, который загружается в устройство до подачи входных счетных импульсов;
- 2) разработать проект на языке Verilog.

Порядок выполнения работы

1. Получить вариант задания у преподавателя во время занятия по расписанию, удостовериться в правильном понимании задания и критериев его оценки. Изобразить вручную требуемую временную диаграмму работы устройства.
2. Сформировать проект для ПЛИС, реализовав схему модуля счетного устройства в графическом формате в среде Quartus. Никаких специальных требований к использованной элементной базе не предъявляется, - приветствуется творческий подход, в том числе использование параметризуемых блоков и мегафункций Quartus.
3. Осуществить компиляцию и моделирование схемы проекта.
4. Убедиться в работе проекта в соответствии с данными полученного варианта, продемонстрировать работу преподавателю.
5. Сохранить проект, выйти из среды Quartus. Закончить работу.

Содержание отчета

1. Цель работы.
2. Вариант задания.
3. Обобщенная структурная схема модуля счетного устройства и описание концепции проектирования.
4. Схема устройства в графическом формате в среде Quartus.
5. Временная диаграмма работы схемы в среде Quartus для разных сочетаний управляющих кодов, при малых, средних и максимальных значениях кода N.
6. Перечисление ошибок, творческих идей, приводящих в тупик, если таковые появлялись в процессе работы, и методов, применённых для их устранения.
7. Выводы.
8. Список используемых источников.

Рекомендуемая литература

1. Проектирование встраиваемых систем на ПЛИС. / З. Наваби; перев. с англ. В.В. Соловьева. – М.: ДМК Пресс, 2016. - 464 с.
2. Проектирование цифровых устройств на ПЛИС: учеб. пособие / И.В. Ушенина. - СПб: Лань, 2022. - 408 с.
3. Цифровая схемотехника и архитектура компьютера / Д.М. Харрис, С.Л. Харрис; пер. с англ. ImaginationTechnologies. – М.: ДМК Пресс, 2018. - 792 с.
4. Логическое проектирование цифровых систем на основе программируемых логических интегральных схем / В.В. Соловьев, А. Климович. - М.: Горячая линия - Телеком, 2008. - 376 с. [Библиотечный шифр 681.3 С 60].
5. Проектирование на ПЛИС. Архитектура, средства и методы: Курс молодого бойца = The design warrior's guide to FPGA's: пер. с англ. / К. Максфилд. - М.: ДОДЭКА-XXI, 2007. - 408 с. [Библиотечный шифр 004.4 М 17].
6. Разработка систем цифровой обработки сигналов на базе ПЛИС / Д.С. Потехин, И.Е. Тарасов. - М.: Горячая линия - Телеком, 2007. - 248 с. [Библиотечный шифр 004 П 64].