

Chương 2

Tổ chức máy tính

Nội dung

- Tổ chức tổng quát máy tính
- Tổ chức của CPU
- Hoạt động của chu trình lệnh
- Đơn vị điều khiển
- Kỹ thuật đường ống lệnh
- Cấu trúc bộ xử lý tiên tiến

Tổ chức tổng quát máy tính

Central processing unit (CPU)

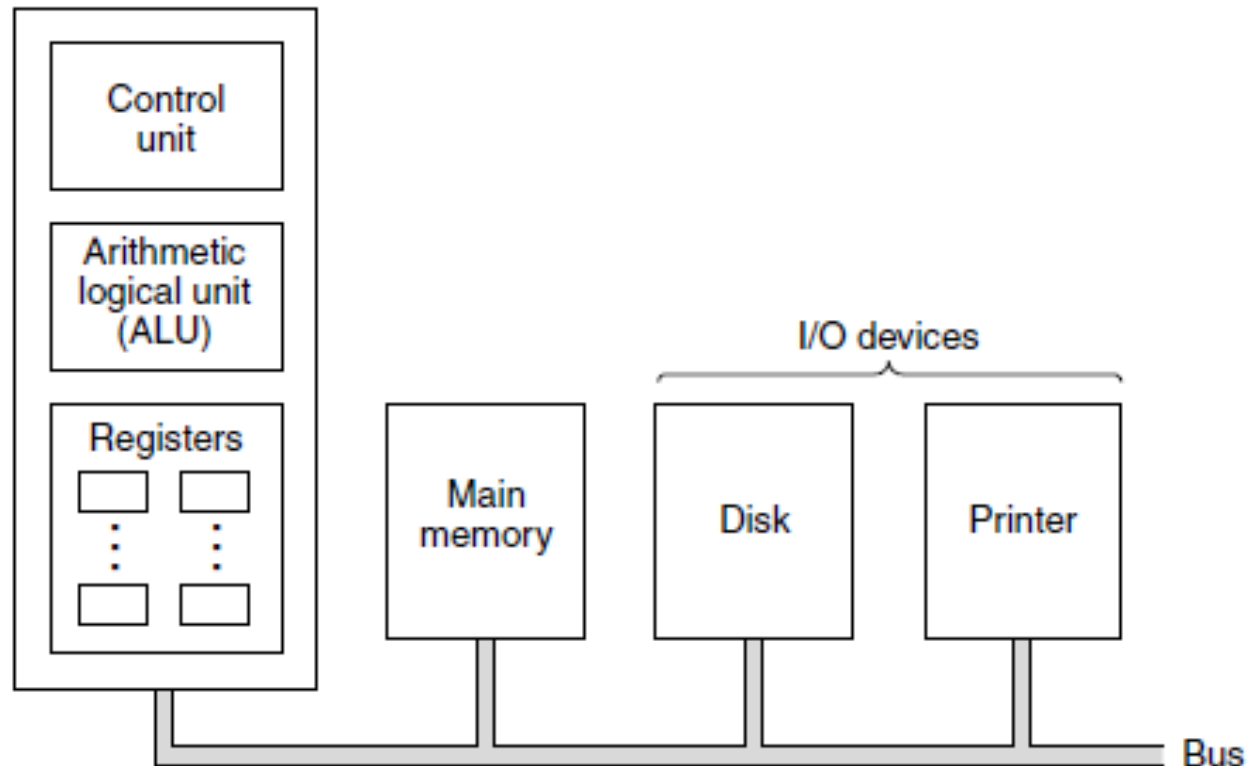


Figure 2-1. The organization of a simple computer with one CPU and two I/O devices.

Tổ chức tổng quát máy tính

- CPU
 - Chức năng: Điều khiển mọi hoạt động bên trong MT và thực hiện các phép tính
 - Thành phần:
 - CU (Control Unit)
 - ALU (Arithmetic & Logic Unit)
 - Các thanh ghi (Registers)
 - Khả năng xử lý : bit
 - 8, 16, 32, 64 bit ...
 - Tốc độ xử lý : ???

Tổ chức tổng quát máy tính

- CPU (tiếp)
 - Chức năng cơ bản của máy tính là thực thi chương trình (Bao gồm một tập các lệnh được lưu trữ trong bộ nhớ)

Tổ chức tổng quát máy tính

- Bộ nhớ (memory)
 - Chức năng: Lưu trữ dữ liệu và chương trình trong máy tính
 - Tổ chức : Bộ nhớ được chia ra các ô có kích thước bằng nhau. Mỗi ô có thể lưu trữ 1 byte hoặc 1 từ máy (word). 1 word có thể chứa 2, 4, 8, 16,... byte tùy theo nhà sản xuất máy tính.
 - Cần địa chỉ (address) để gán cho các ô nhớ. Mục đích để phân biệt các ô nhớ với nhau khi truy cập dữ liệu
 - Phân loại bộ nhớ:
 - RAM (Random Access Memory)
 - ROM (Read Only Memory)
 - Cache

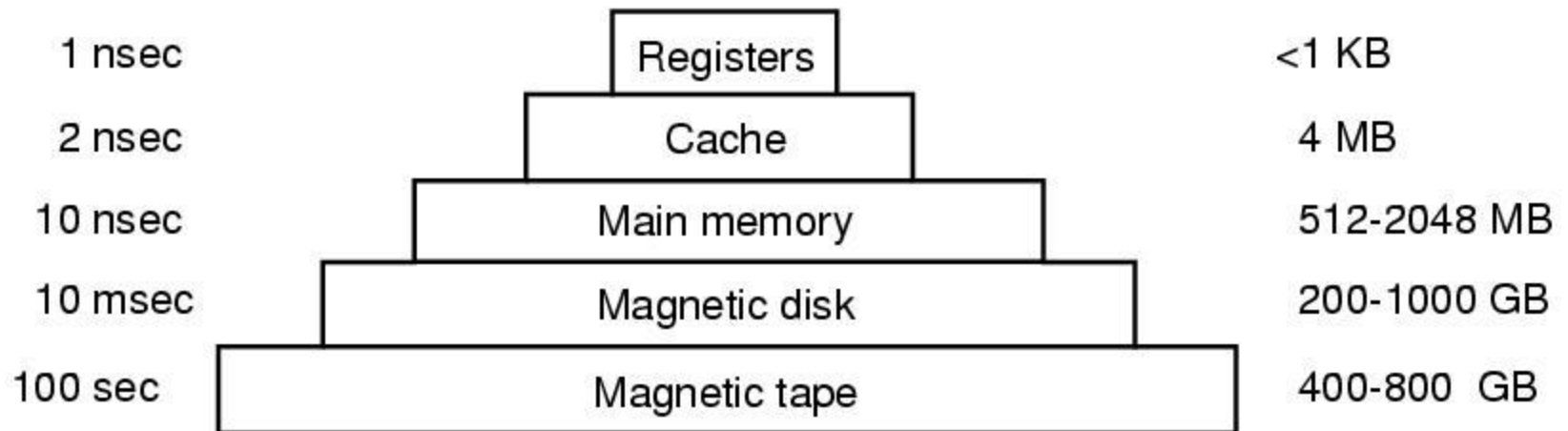
Computer	Bits/cell
Burroughs B1700	1
IBM PC	8
DEC PDP-8	12
IBM 1130	16
DEC PDP-15	18
XDS 940	24
Electrologica X8	27
XDS Sigma 9	32
Honeywell 6180	36
CDC 3600	48
CDC Cyber	60

Tổ chức tổng quát máy tính

- Bộ nhớ (tiếp)
 - Phân cấp bộ nhớ

Typical access time

Typical capacity

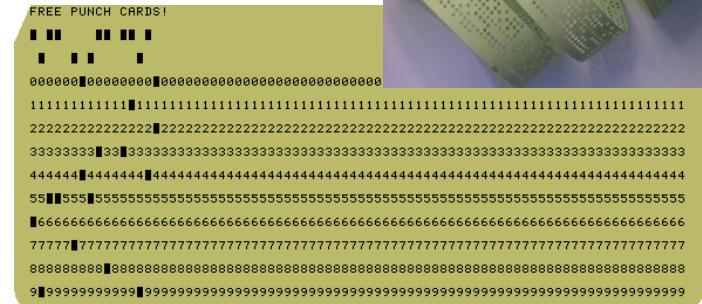
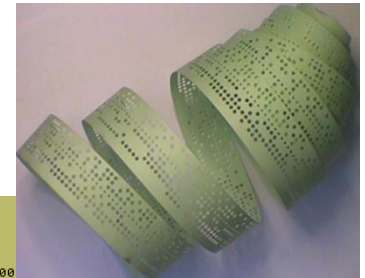


Tổ chức tổng quát máy tính

- Thiết bị ngoại vi (peripherals)
 - Chức năng: giao tiếp giữa máy tính với thế giới bên ngoài (con người)
 - Nhiệm vụ: chuyển đổi dạng dữ liệu giữa con người và máy tính
 - Phân loại:
 - Thiết bị nhập (input devices)
 - Thiết bị xuất (output devices)
 - Thiết bị truyền thông (communication devices)
 - Thiết bị lưu trữ (storage devices)

Tổ chức tổng quát máy tính

- Thiết bị ngoại vi (tiếp)
 - Các loại thiết bị lưu trữ
 - Giấy
 - Băng giấy đục lỗ, Phiếu đục lỗ, ...
 - Từ tính
 - Trống từ
 - Băng từ
 - Đĩa từ
 - » Đĩa mềm, Đĩa cứng
 - Quang học
 - CD/ DVD
 - Blue-ray, HD-DVD
 - Quang từ
 - MO disk
 - Bán dẫn
 - USB Flash, SSD, thẻ nhớ, ...

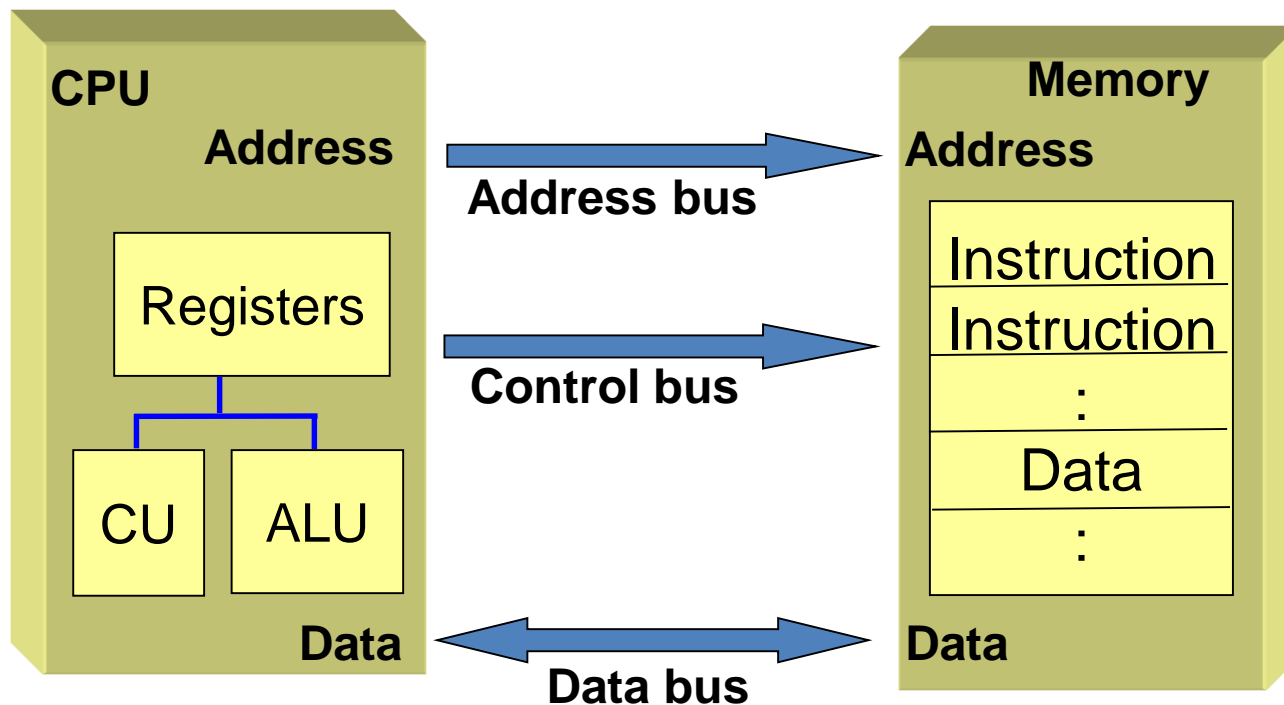


Tổ chức tổng quát máy tính

- Bus hệ thống
 - Mục đích: Tổ chức dạng bus được dùng để đơn giản hóa việc tổ chức và phân luồng dữ liệu trong hệ thống máy tính
 - Chức năng: Liên kết & truyền tín hiệu giữa các thành phần trong MT
 - Cần cơ chế sao cho tại một thời điểm, chỉ có 1 thành phần có thể đặt dữ liệu lên bus
 - Phân loại:
 - Data bus
 - Address bus
 - Không gian địa chỉ
 - Control bus

Tổ chức tổng quát máy tính

- Bus hệ thống (tiếp)
 - Mô hình hệ thống máy tính 3 bus



Tổ chức tổng quát máy tính

- Bus hệ thống (tiếp)
 - Đồng bộ bus: Các thành phần trong máy tính phải hoạt động đồng bộ.
 - Mỗi hoạt động cơ bản được chia ra nhiều bước nhỏ
 - Cần 1 trọng tài đánh nhịp để điều khiển từng bước hoạt động
 - Ví dụ: thao tác đọc bộ nhớ được chia ra:
 - CPU gửi yêu cầu đọc cho BN (Bus điều khiển)
 - CPU gửi địa chỉ cần đọc cho BN (bus địa chỉ)
 - BN giải mã địa chỉ
 - BN xuất dữ liệu cho CPU (bus dữ liệu)
 - Một chu kỳ máy gồm 4 chu kỳ lệnh như VD trên
 - Đơn vị đo tốc độ xung nhịp: Hertz (Hz)
 - Chế độ 2 tốc độ hoạt động trong CPU máy tính
 - Sự tồn tại BN cache

Tiến trình xử lý lệnh

- Gồm 2 bước: bộ xử lý đọc lệnh (fetches) từ bộ nhớ ở mỗi thời điểm và thực thi từng lệnh.
- Tiến trình này có thể lặp.
- Tiến trình xử lý một lệnh đơn gọi là một chu kỳ lệnh.
- Chương trình thực thi chỉ dừng khi máy bị tắt, có lỗi xảy ra mà không thể phục hồi, hoặc có một lệnh chương trình dừng máy tính xảy ra.

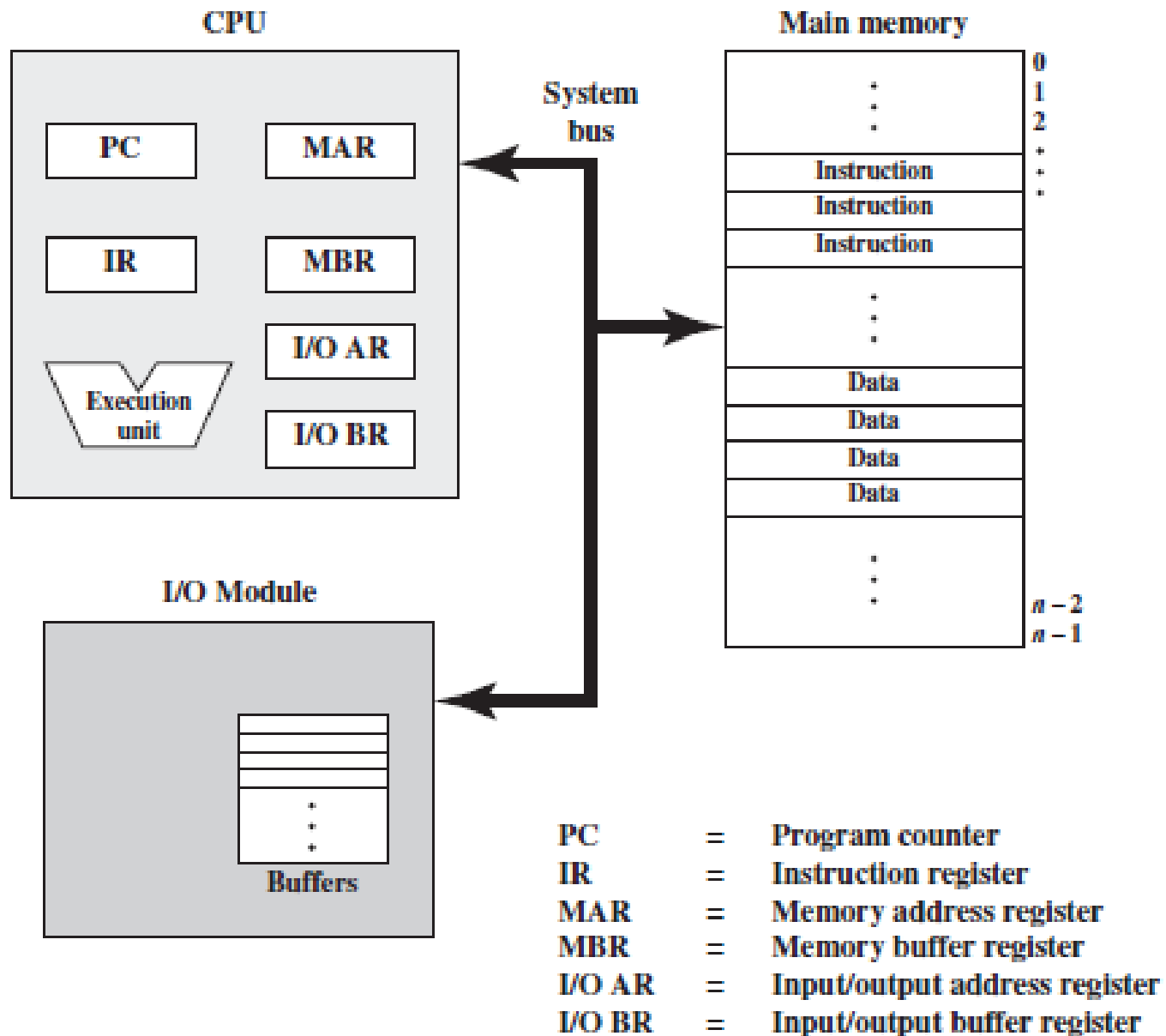


Figure 3.2 Computer Components: Top-Level View

Một chu kì lệnh

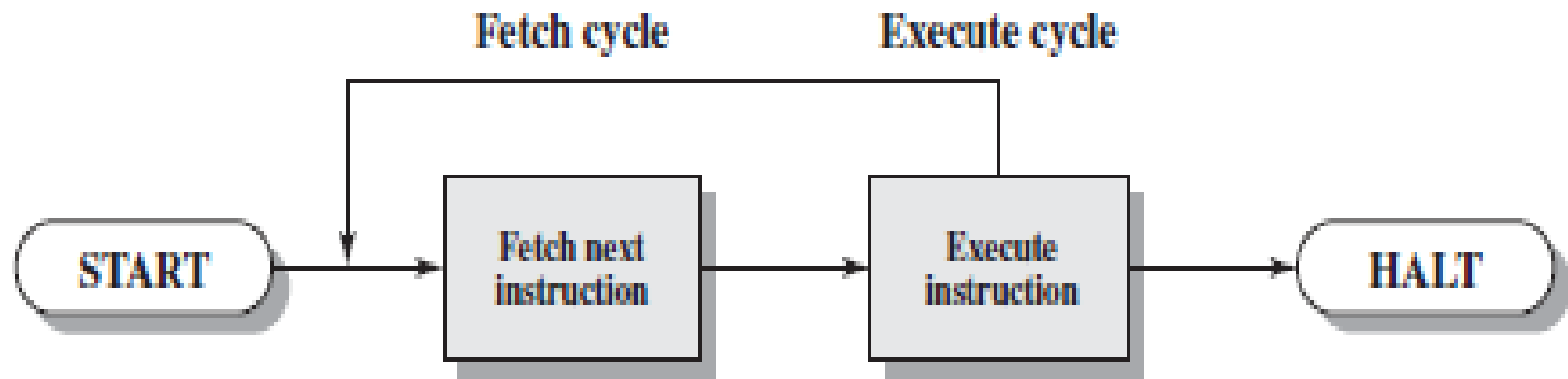


Figure 3.3 Basic Instruction Cycle

Một chu kì lệnh (tt)

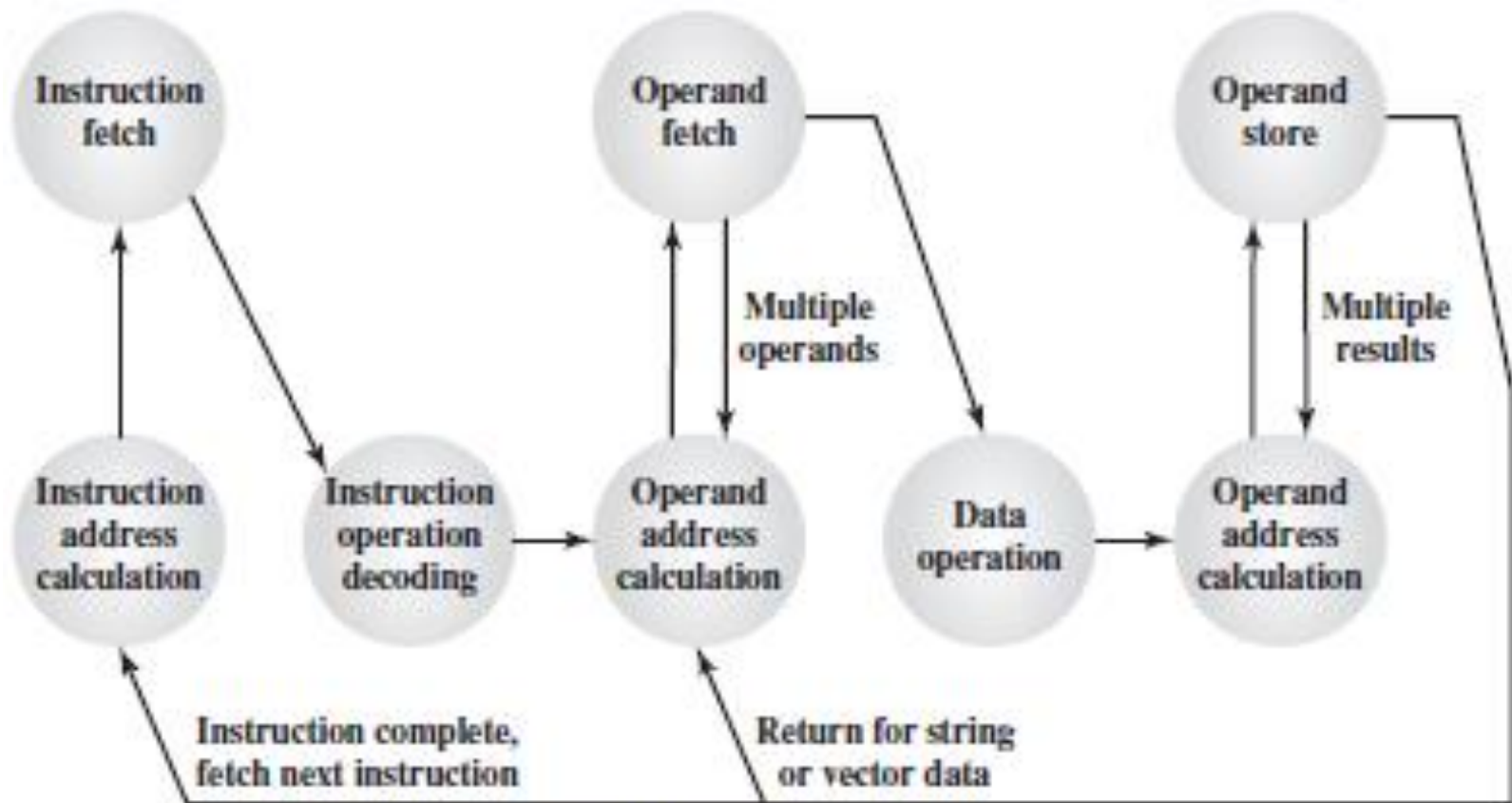


Figure 3.6 Instruction Cycle State Diagram

Chu kì lệnh với các ngắt

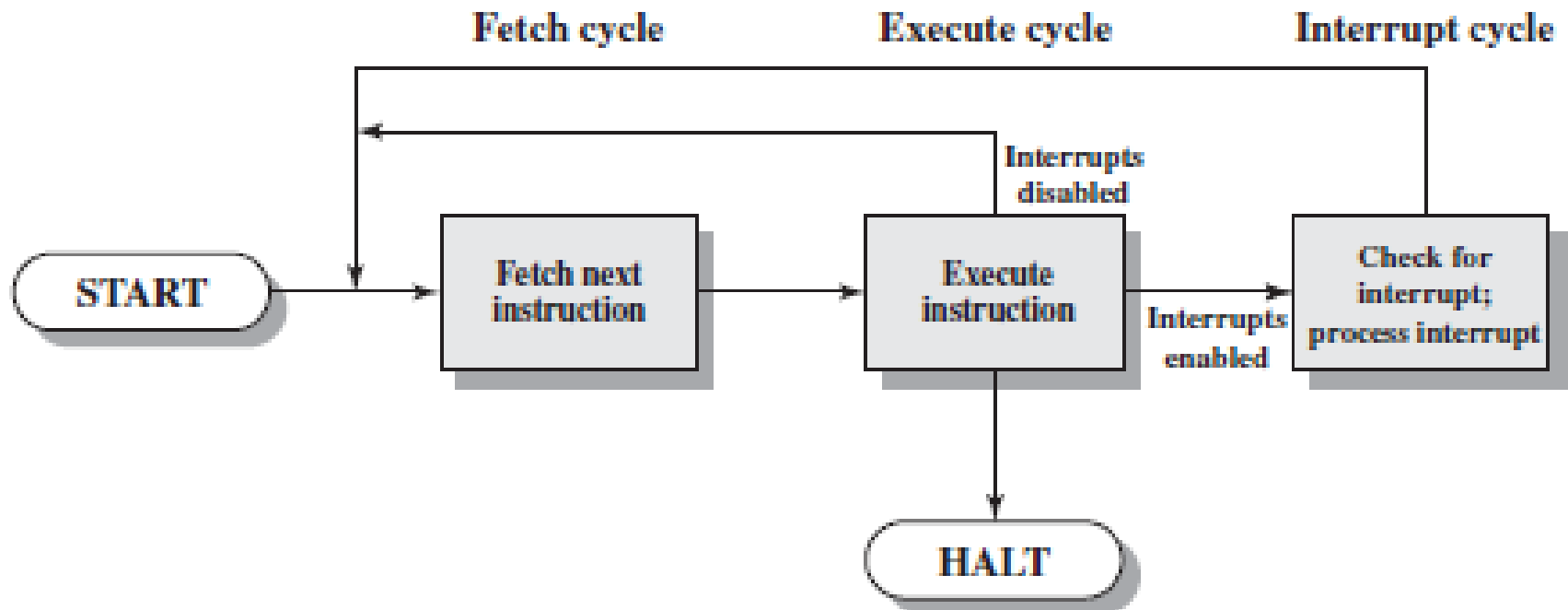
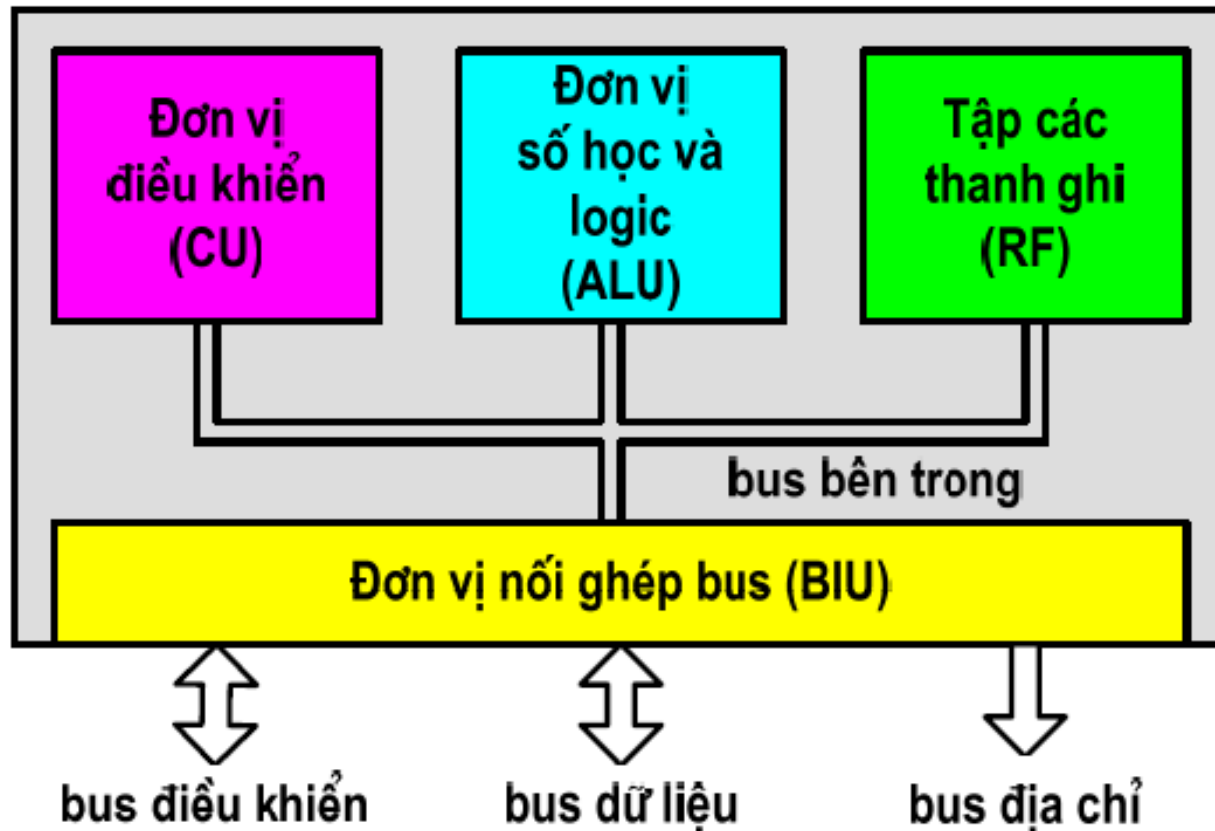


Figure 3.9 Instruction Cycle with Interrupts

Tổ chức của CPU

- Cấu trúc cơ bản của CPU



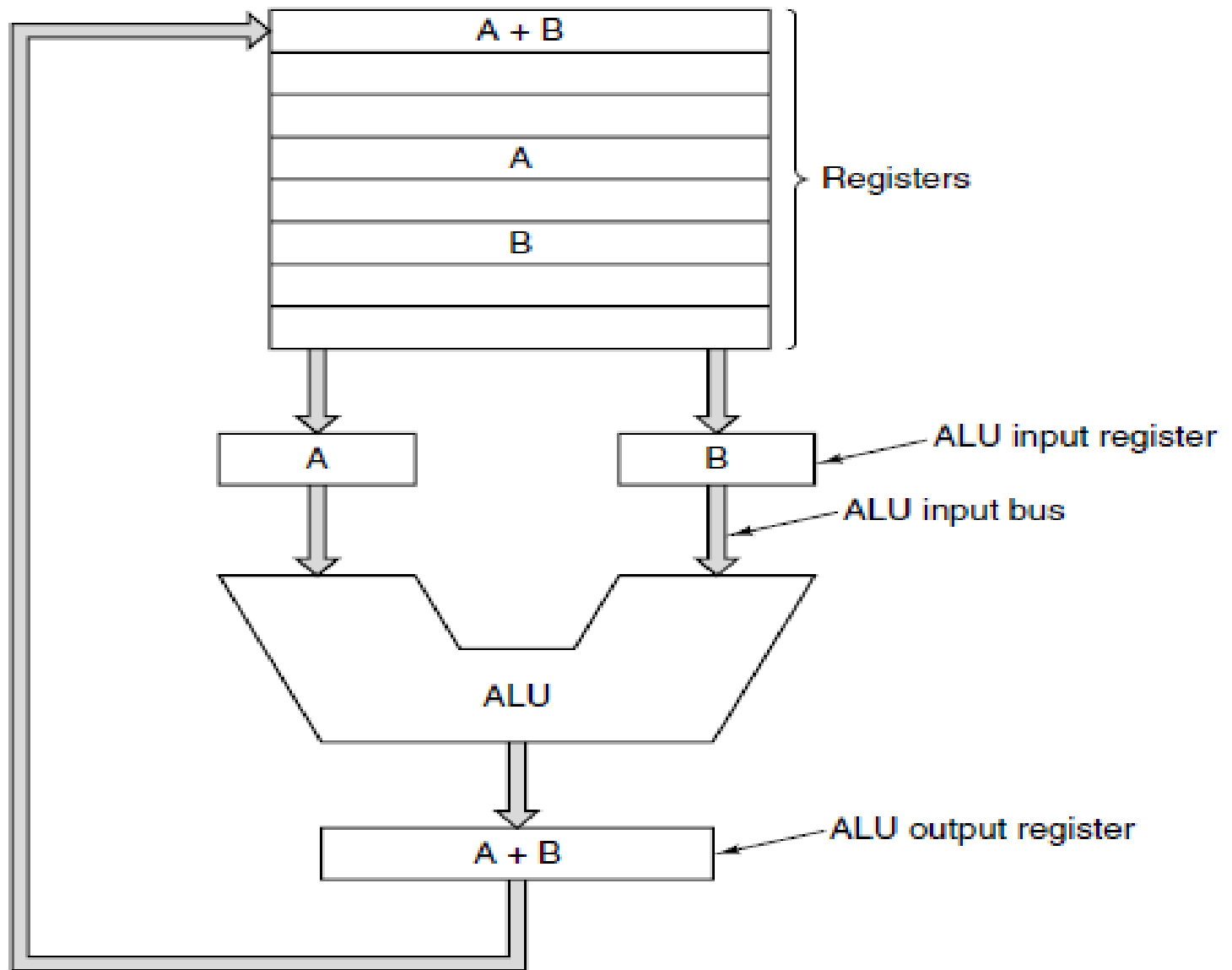


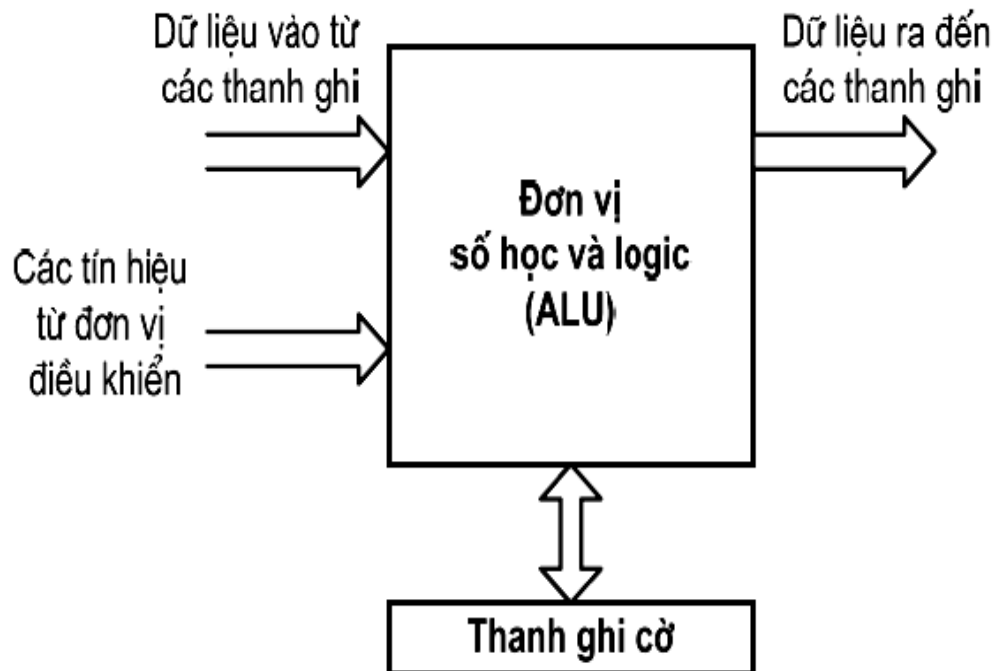
Figure 2-2. The data path of a typical von Neumann machine.

Tổ chức của CPU

- Cấu trúc cơ bản của CPU (tiếp)
 - Đơn vị điều khiển CU (Control Unit)
 - Đơn vị số học và luận lý ALU (Arithmetic and Logic Unit)
 - Tập thanh ghi RF (Register File)
 - Đơn vị nối ghép bus BIU (Bus Interface Unit)
 - Bus bên trong (Internal Bus)

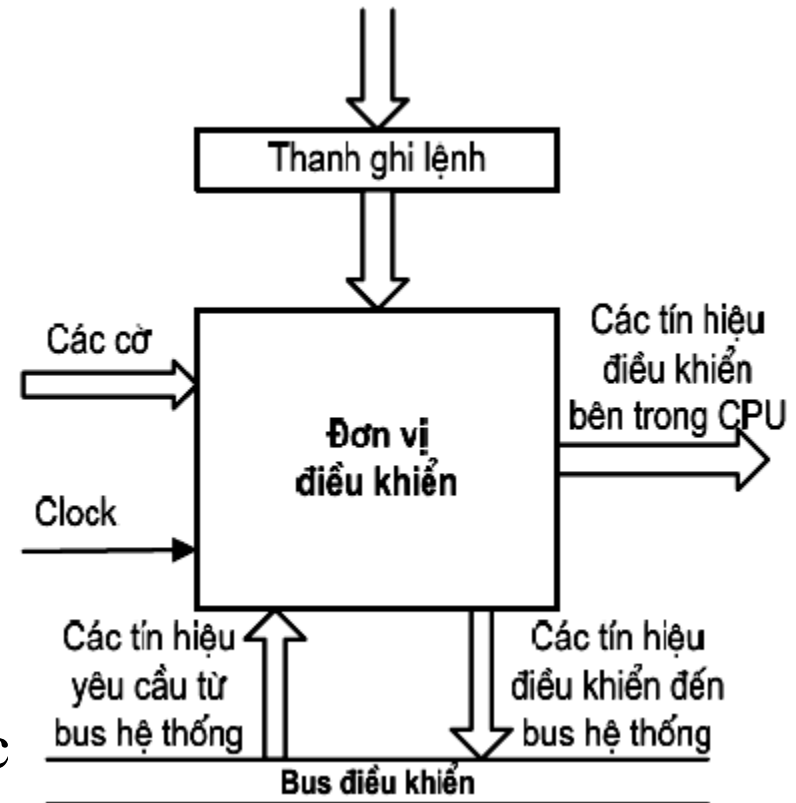
Tổ chức của CPU

- Đơn vị số học và luận lý ALU
 - Thực hiện các phép toán số học và phép toán luận lý:
 - Số học: Cộng, trừ, nhân, chia, tăng, giảm, đảo dấu,...
 - Luận lý: AND, OR, XOR, NOT, phép dịch bit,...



Tổ chức của CPU

- Đơn vị điều khiển CU
 - Điều khiển nhận lệnh từ bộ nhớ đưa vào thanh ghi lệnh
 - Tăng nội dung của PC để trở sang lệnh kế tiếp
 - Giải mã lệnh đã được nhận để xác định thao tác mà lệnh yêu cầu
 - Phát ra các tín hiệu điều khiển thực hiện lệnh
 - Nhận các tín hiệu yêu cầu từ bus hệ thống và đáp ứng với các yêu cầu đó.

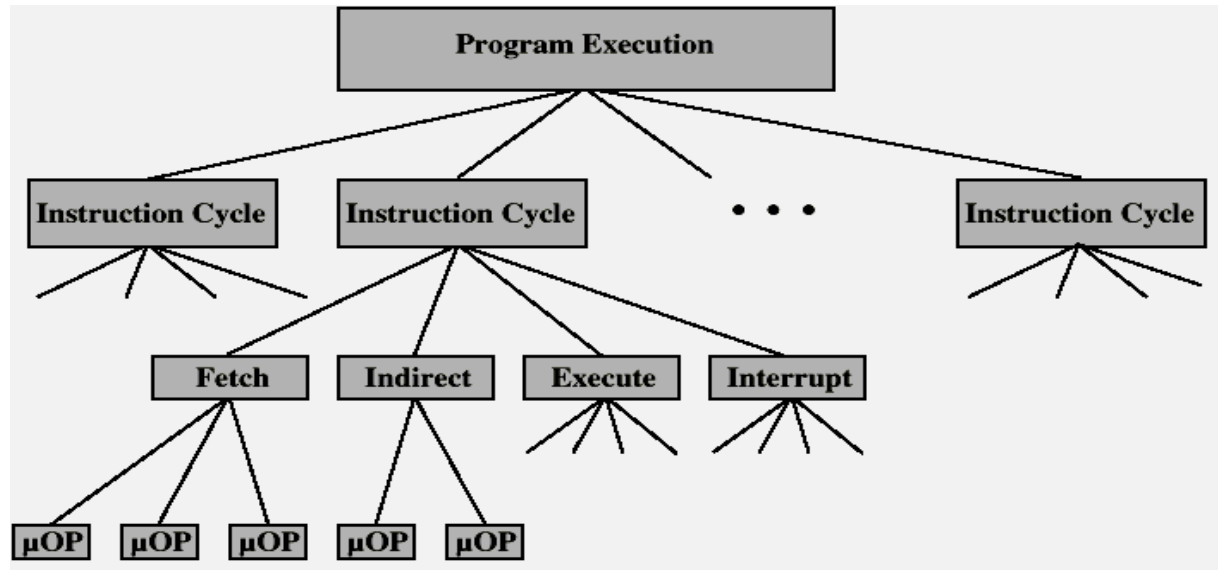


Tổ chức của CPU

- Các tín hiệu đưa đến đơn vị điều khiển
 - Clock: tín hiệu xung nhịp từ mạch tạo dao động bên ngoài.
 - Mã lệnh từ thanh ghi lệnh đưa đến để giải mã.
 - Các cờ từ thanh ghi cờ cho biết trạng thái của CPU.
 - Các tín hiệu yêu cầu từ bus điều khiển
- Các tín hiệu phát ra từ đơn vị điều khiển
 - Các tín hiệu điều khiển bên trong CPU:
 - Điều khiển các thanh ghi
 - Điều khiển ALU
 - Các tín hiệu điều khiển bên ngoài CPU:
 - Điều khiển bộ nhớ
 - Điều khiển các mô-đun vào-ra

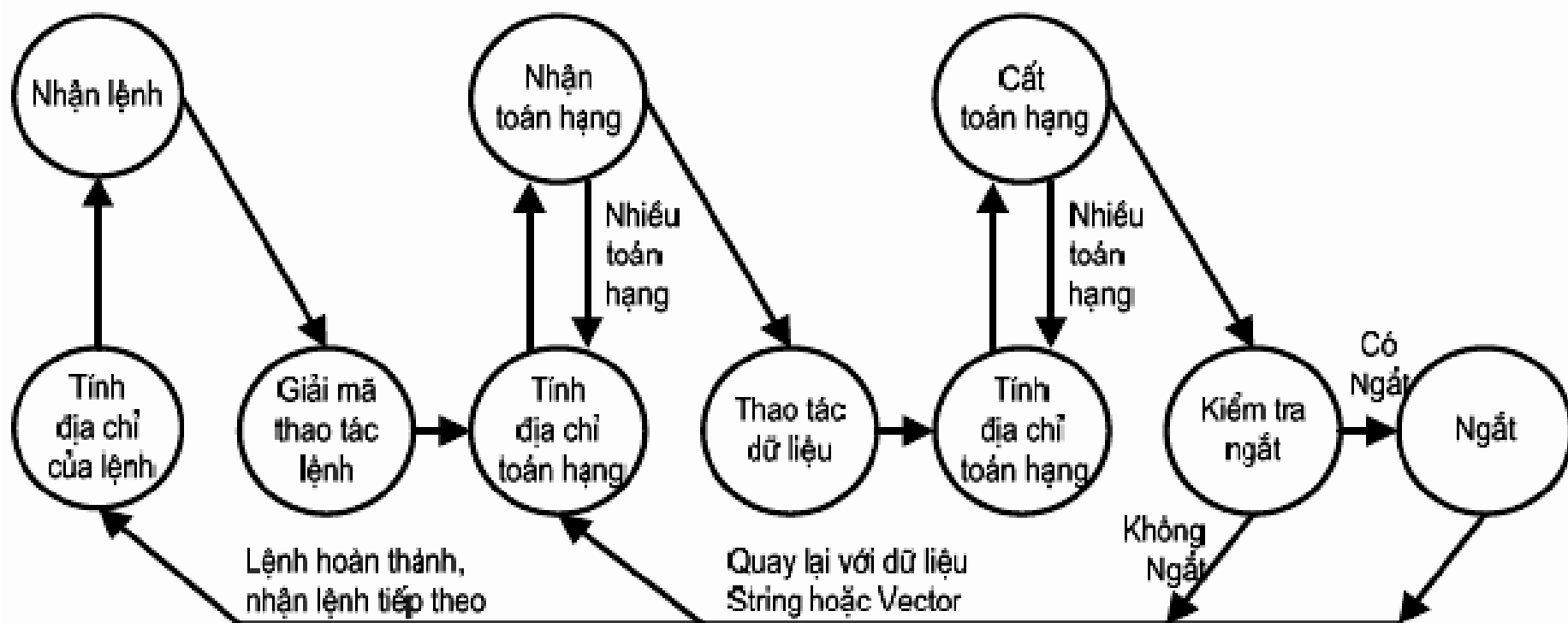
Hoạt động của chu trình lệnh

- Chu trình lệnh
 - Nhận lệnh (Fetch Instruction - FI)
 - Giải mã lệnh (Decode Instruction - DI)
 - Nhận toán hạng (Fetch Operands - FO)
 - Thực hiện lệnh (Execute Instruction - EI)
 - Cài toán hạng (Write Operands - WO)
 - Ngắt (Interrupt Instruction - II)



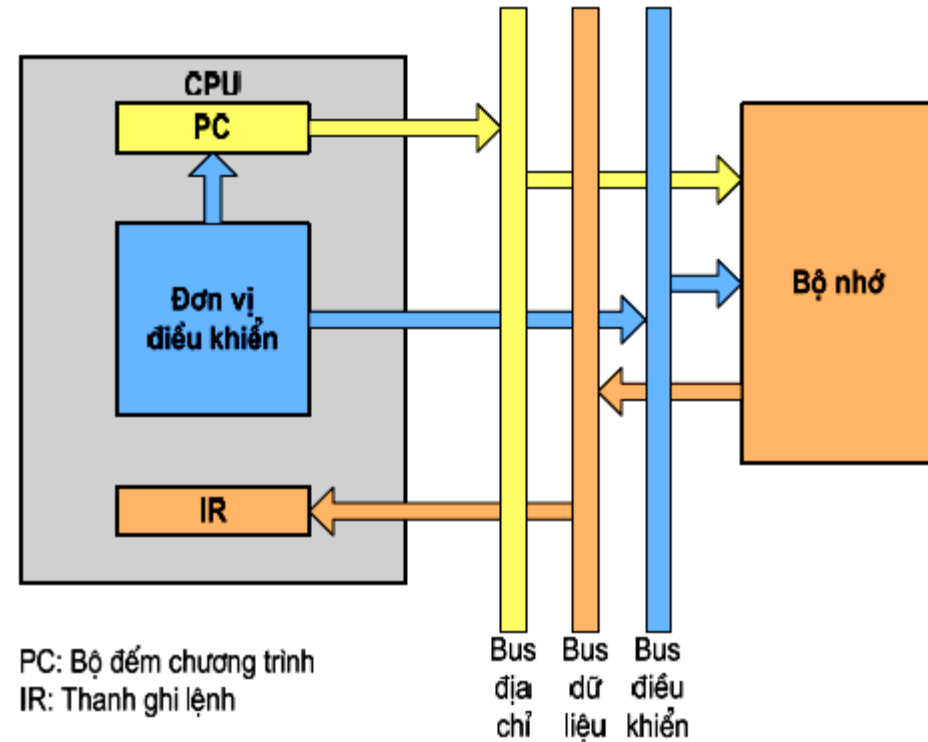
Hoạt động của chu trình lệnh

- Chu trình lệnh (tiếp)



Hoạt động của chu trình lệnh

- Nhận lệnh (Fetch)
 - CPU đưa địa chỉ của lệnh cần nhận từ bộ đếm chương trình PC ra bus địa chỉ
 - CPU phát tín hiệu điều khiển đọc bộ nhớ
 - Lệnh từ bộ nhớ được đặt lên bus dữ liệu và được CPU copy vào thanh ghi lệnh IR
 - CPU tăng nội dung PC để trở sang lệnh kế tiếp

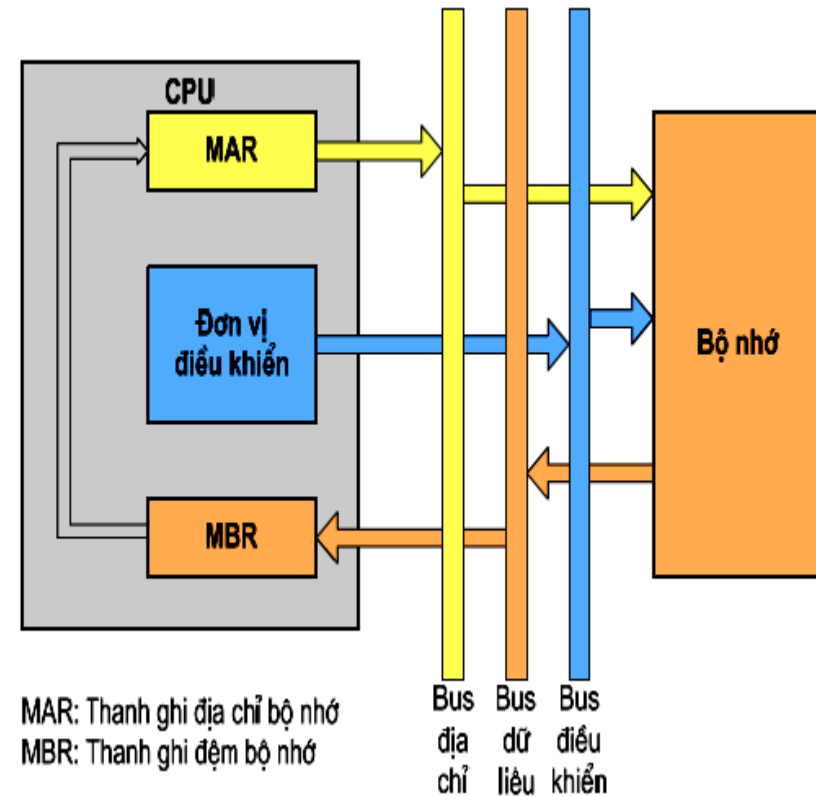


Hoạt động của chu trình lệnh

- Giải mã lệnh (Decode)
 - Lệnh từ thanh ghi lệnh IR được đưa đến đơn vị điều khiển
 - Đơn vị điều khiển tiến hành giải mã lệnh để xác định thao tác phải thực hiện
 - Giải mã lệnh xảy ra bên trong CPU
- Nhận dữ liệu (Fetch Operand)
 - CPU đưa địa chỉ của toán hạng ra bus địa chỉ
 - CPU phát tín hiệu điều khiển đọc
 - Toán hạng được đọc vào CPU
 - Tương tự như nhận lệnh

Hoạt động của chu trình lệnh

- Nhận dữ liệu gián tiếp
 - CPU đưa địa chỉ ra bus địa chỉ
 - CPU phát tín hiệu điều khiển đọc
 - Nội dung ngăn nhớ được đọc vào CPU, đó chính là địa chỉ của toán hạng
 - Địa chỉ này được CPU phát ra bus địa chỉ để tìm ra toán hạng
 - CPU phát tín hiệu điều khiển đọc
 - Toán hạng được đọc vào CPU

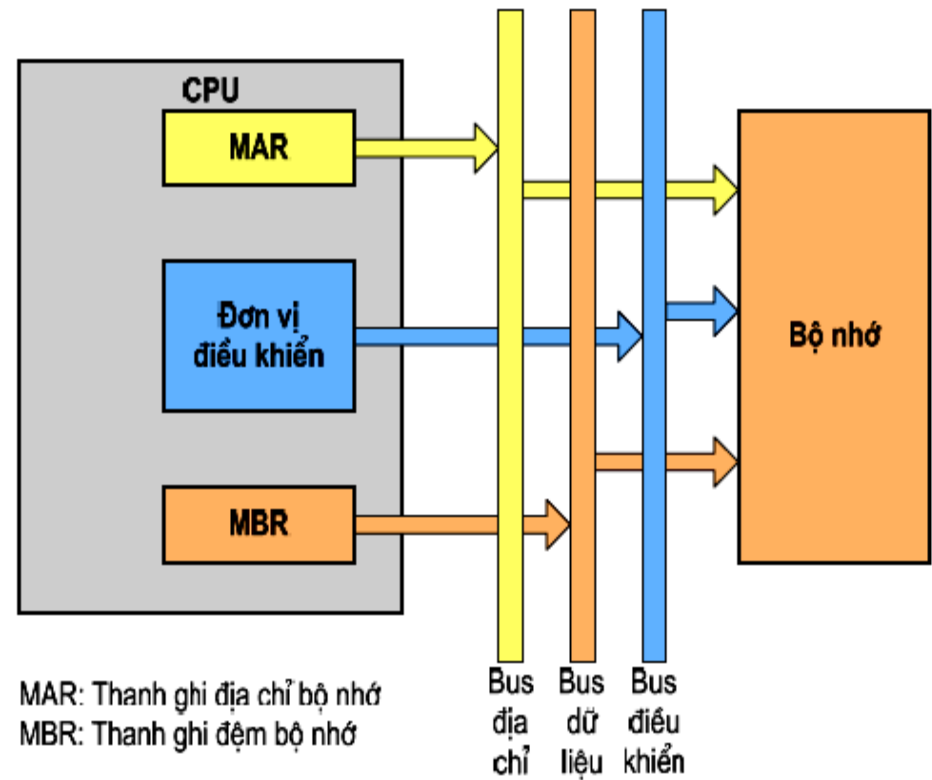


Hoạt động của chu trình lệnh

- Thực hiện lệnh (Execute)
 - Có nhiều dạng tùy thuộc vào lệnh
 - Có thể là:
 - Đọc/Ghi bộ nhớ
 - Vào/Ra
 - Chuyển dữ liệu giữa các thanh ghi
 - Chuyển dữ liệu giữa thanh ghi và bộ nhớ
 - Thao tác số học/logic
 - Chuyển điều khiển (rẽ nhánh)
 - Ngắt
 - ...

Hoạt động của chu trình lệnh

- Ghi toán hạng (Write)
 - CPU đưa địa chỉ ra bus địa chỉ
 - CPU đưa dữ liệu cần ghi ra bus dữ liệu
 - CPU phát tín hiệu điều khiển ghi
 - Dữ liệu trên bus dữ liệu được copy đến vị trí xác định

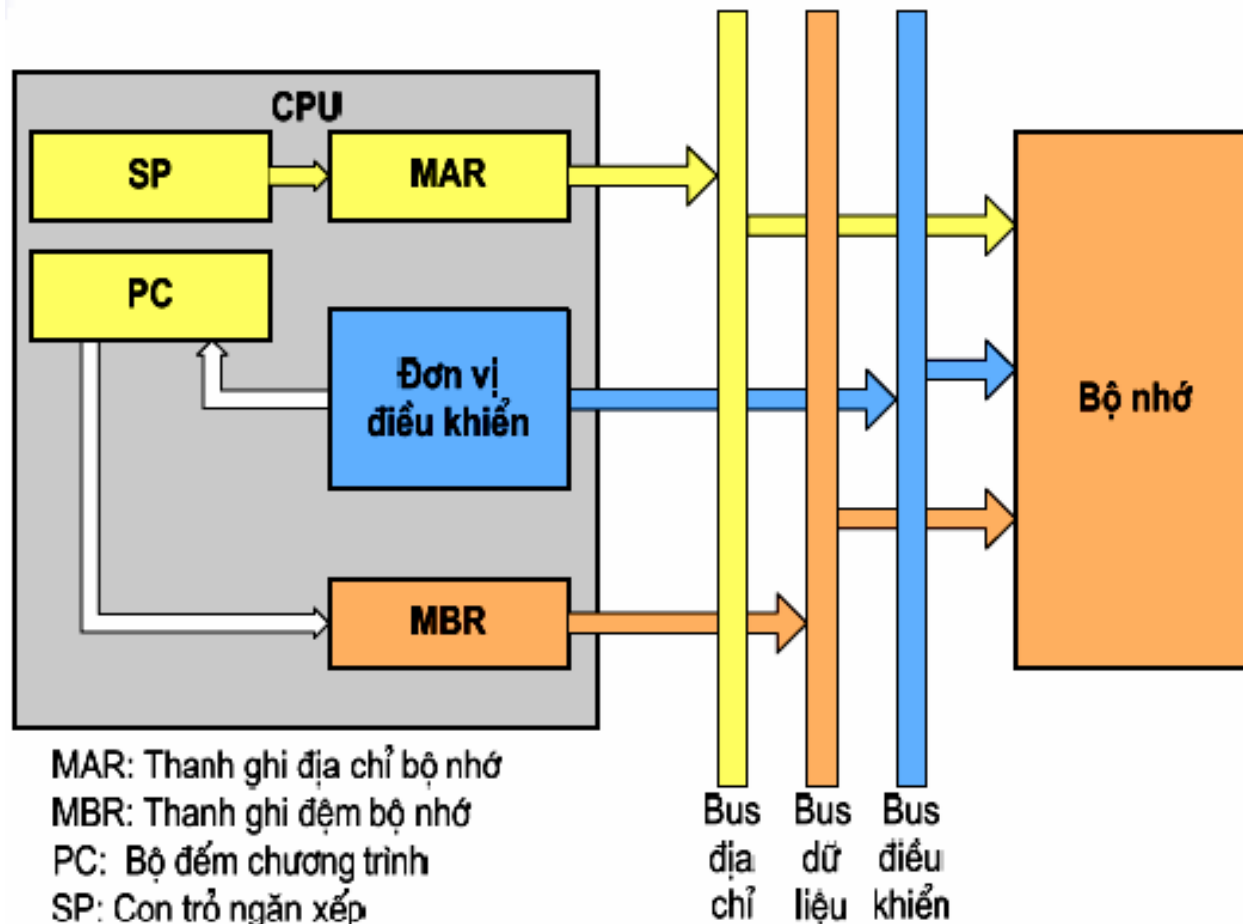


Hoạt động của chu trình lệnh

- Ngắt (Interrupt)
 - Nội dung của bộ đếm chương trình PC (địa chỉ trở về sau khi ngắt) được đưa ra bus dữ liệu
 - CPU đưa địa chỉ (thường được lấy từ con trỏ ngăn xếp SP) ra bus địa chỉ
 - CPU phát tín hiệu điều khiển ghi bộ nhớ
 - Địa chỉ trở về trên bus dữ liệu được ghi ra vị trí xác định (ở ngăn xếp)
 - Địa chỉ lệnh đầu tiên của chương trình con điều khiển ngắt được nạp vào PC

Hoạt động của chu trình lệnh

- Ngắt (tiếp)

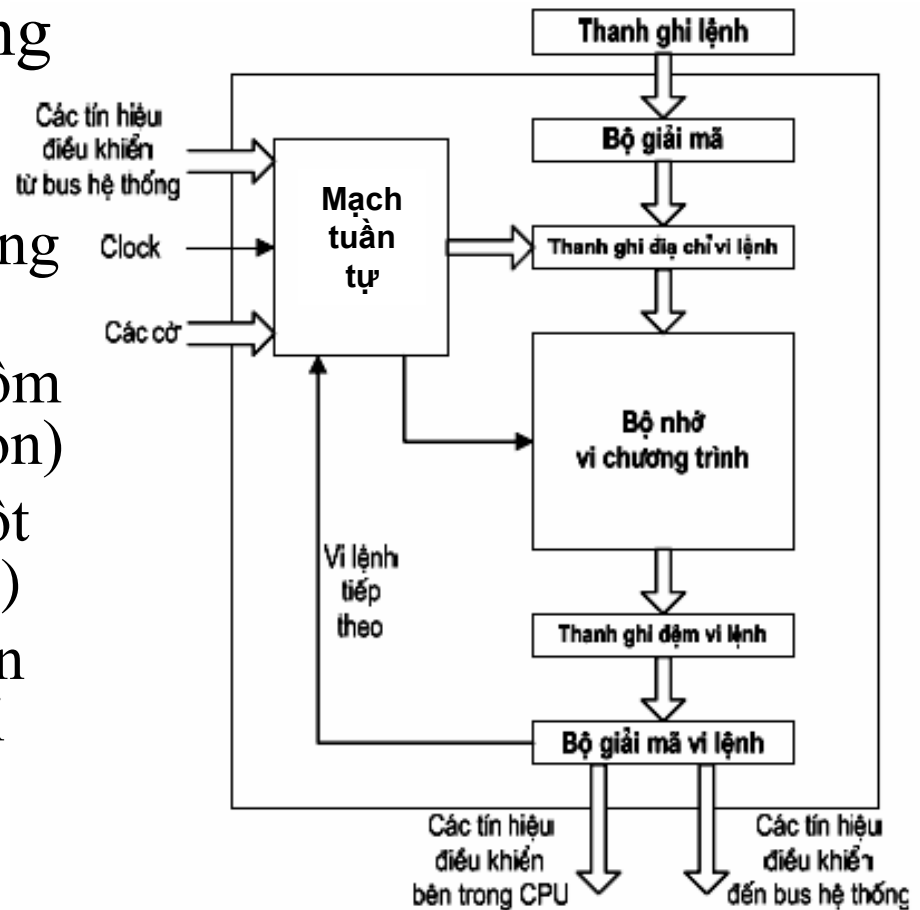


Đơn vị điều khiển

- Gồm 2 loại:
 - Đơn vị điều khiển vi chương trình
(Microprogrammed Control Unit)
 - Đơn vị điều khiển nối kết cứng
(Hardwired Control Unit)

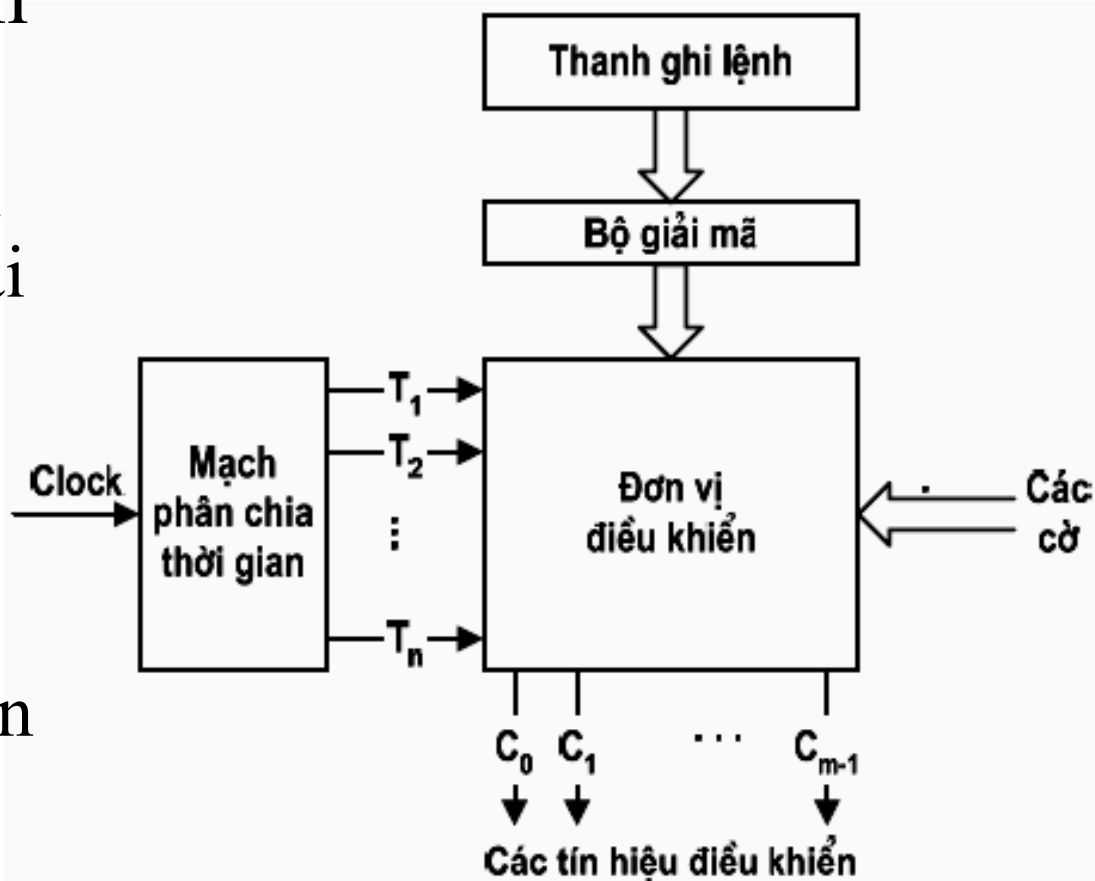
Đơn vị điều khiển

- Đơn vị điều khiển vi chương trình
 - Bộ nhớ vi chương trình (ROM) lưu trữ các vi chương trình (microprogram)
 - Một vi chương trình bao gồm các vi lệnh (microinstruction)
 - Mỗi vi lệnh mã hoá cho một vi thao tác (microoperation)
 - Để hoàn thành một lệnh cần thực hiện một hoặc một vài vi chương trình
 - Tốc độ chậm



Đơn vị điều khiển

- Đơn vị điều khiển nối kết cứng
 - Sử dụng vi mạch phần cứng để giải mã và tạo các tín hiệu điều khiển thực hiện lệnh
 - Tốc độ nhanh
 - Đơn vị điều khiển phức tạp



Kỹ thuật đường ống lệnh- Pipeline

- Khái niệm
 - Mỗi chu trình lệnh cần thực hiện bằng nhiều thao tác
 - Kỹ thuật đơn hướng (Scalar): Thực hiện tuần tự từng thao tác cho mỗi lệnh → chậm
 - Kỹ thuật đường ống (Pipeline): Thực hiện song song các thao tác cho nhiều lệnh đồng thời → nhanh hơn
 - Ví dụ chu trình 1 lệnh gồm 5 bước:
 - Nhận lệnh (I)
 - Giải mã lệnh (D)
 - Nhận toán hạng (F)
 - Thực hiện lệnh (E)
 - Cát toán hạng (W)

Kỹ thuật đường ống lệnh

- So sánh scalar và pipeline

- Scalar

- Nhiều chu kỳ máy cho 1 lệnh

Chu kỳ	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Lệnh 1	I	D	F	E	W										
Lệnh 2						I	D	F	E	W					
Lệnh 3											I	D	F	E	W

- Pipeline

- Mỗi chu kỳ máy thực hiện xong 1 lệnh

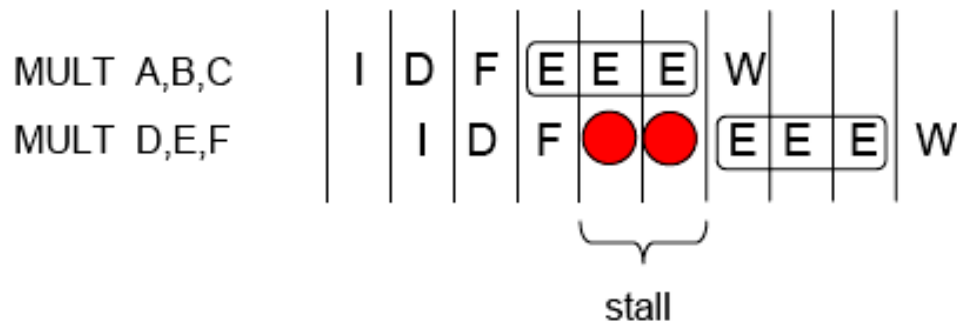
Chu kỳ	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Lệnh 1	I	D	F	E	W										
Lệnh 2		I	D	F	E	W									
Lệnh 3			I	D	F	E	W								
Lệnh 4				I	D	F	E	W							
Lệnh 5					I	D	F	E	W						
Lệnh 6						I	D	F	E	W					
Lệnh 7							I	D	F	E	W				
Lệnh 8								I	D	F	E	W			
Lệnh 9									I	D	F	E	W		
Lệnh 10										I	D	F	E	W	
Lệnh 11											I	D	F	E	W

Kỹ thuật đường ống lệnh

- Các trở ngại của đường ống lệnh
 - Thực tế không thể luôn đạt 1 chu kỳ máy/lệnh do các trở ngại dẫn đến sự gián đoạn của ống lệnh
 - Trở ngại cấu trúc: do nhiều công đoạn dùng chung một tài nguyên
 - Trở ngại dữ liệu: lệnh sau sử dụng dữ liệu kết quả của lệnh trước
 - Trở ngại điều khiển: do các lệnh rẽ nhánh gây ra

Kỹ thuật đường ống lệnh

- Trở ngại về cấu trúc
 - Nguyên nhân: Dùng chung tài nguyên
 - Khắc phục:
 - Nhân tài nguyên để tránh xung đột
 - Làm trễ
 - Ví dụ 1: Bus dữ liệu truyền lệnh và dữ liệu → Bus lệnh riêng, bus dữ liệu riêng (cache lệnh và cache dữ liệu)
 - Ví dụ 2: Lệnh nhân cần nhiều chu kỳ thực thi (E)



Kỹ thuật đường ống lệnh

- Trở ngại về dữ liệu
 - Nguyên nhân: lệnh sau sử dụng dữ liệu kết quả của lệnh trước
 - Các dạng:

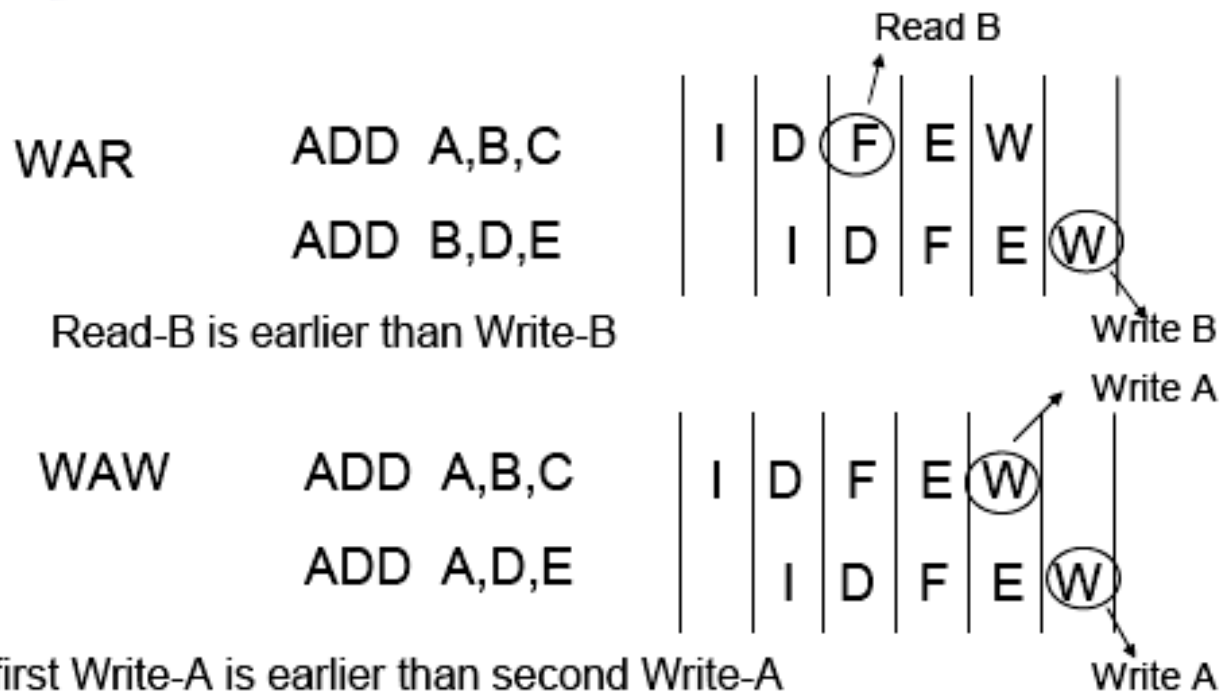
RAW	ADD A,B,C ADD E,A,D	Write-A must be earlier than Read-A
-----	------------------------	----------------------------------------

WAR	ADD A,B,C ADD B,D,E	Read-B must be earlier than Write-B
-----	------------------------	----------------------------------------

WAW	ADD A,B,C ADD A,D,E	First Write-A must be earlier Than second Write-A
-----	------------------------	------------------------------------------------------

Kỹ thuật đường ống lệnh

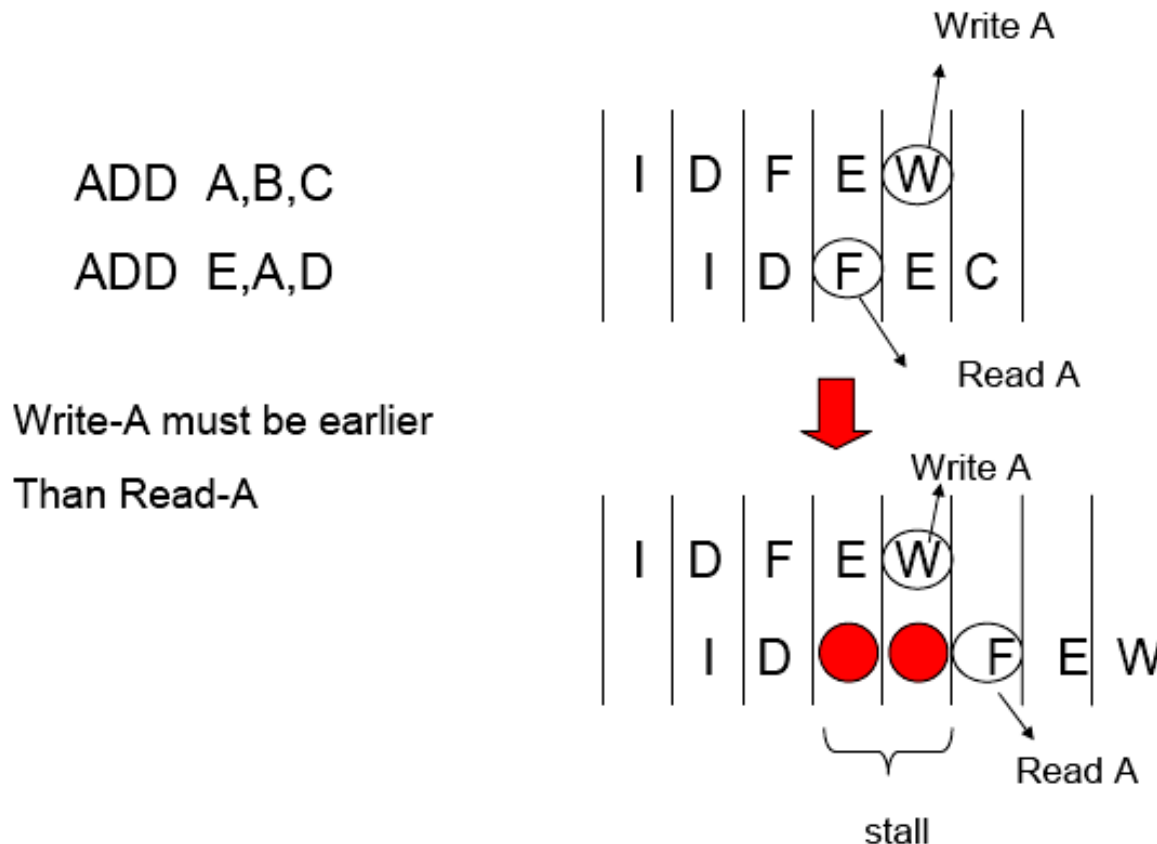
- Trở ngại về dữ liệu (tiếp)



no conflict at in-order pipeline
conflict at out-of-order pipeline

Kỹ thuật đường ống lệnh

- Trở ngại về dữ liệu (tiếp)
 - WAW

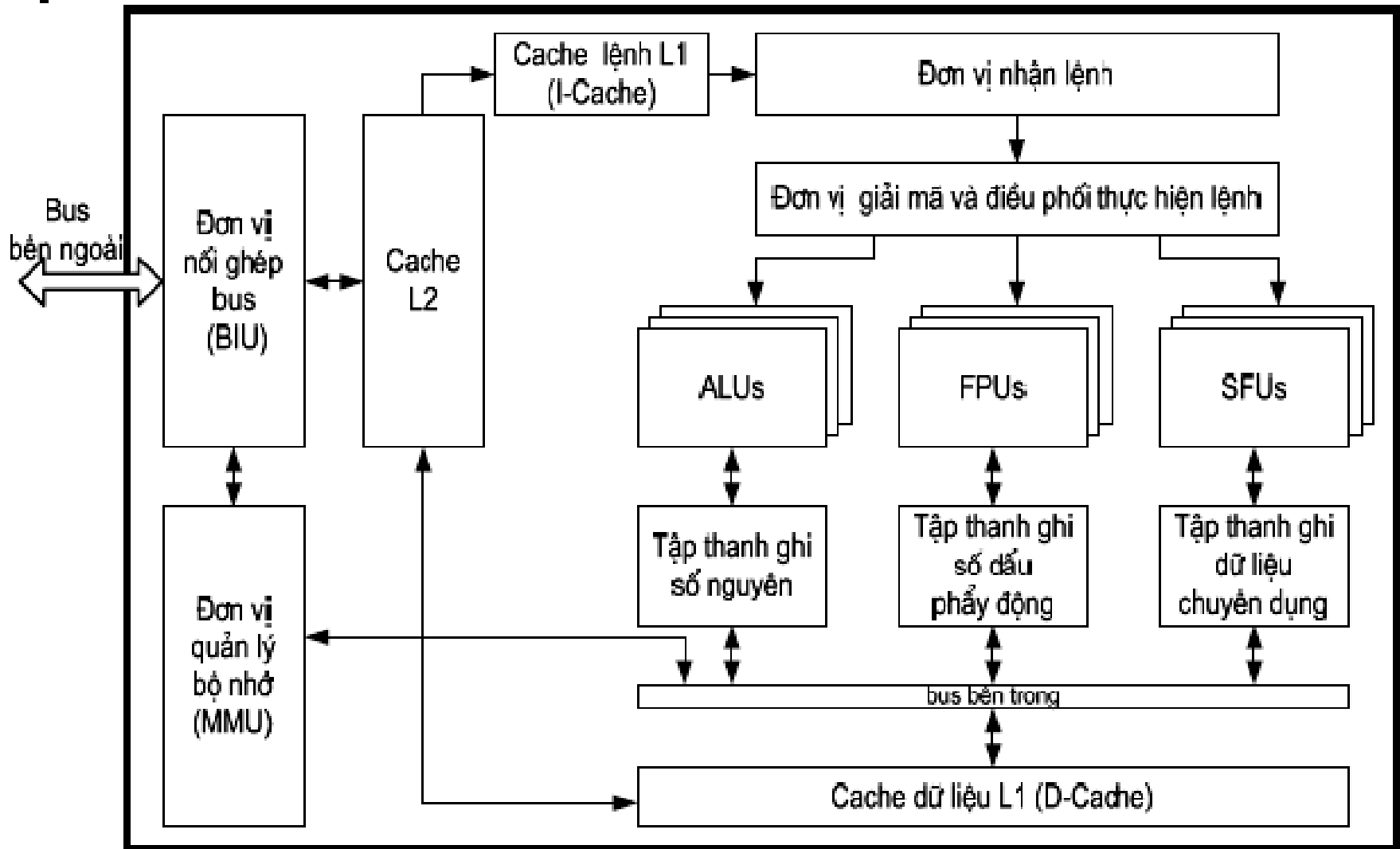


Kỹ thuật đường ống lệnh

- Trở ngại về điều khiển
 - Do lệnh rẽ nhánh gây ra
 - Đây là dạng trở ngại gây thiệt hại nhiều nhất cho ống lệnh: toàn bộ các lệnh đang thực thi trong ống phải hủy

Chu kỳ	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
Lệnh 1	I	D	F	E	W										
Lệnh 2		I	D	F	E				BRA 25 IF Zero						
Lệnh 3			I	D	F										
Lệnh 4				I	D										
Lệnh 5					I										
Lệnh 25						I	D	F	E	W					
Lệnh 26							I	D	F	E	W				
Lệnh 27								I	D	F	E	W			

Cấu trúc bộ xử lý tiên tiến



Cấu trúc bộ xử lý tiên tiến

- Các đơn vị xử lý dữ liệu chuyên dụng
 - Các đơn vị số nguyên
 - Các đơn vị số dấu chấm động
 - Các đơn vị chức năng đặc biệt
 - Đơn vị xử lý dữ liệu âm thanh
 - Đơn vị xử lý dữ liệu hình ảnh
 - Đơn vị xử lý dữ liệu vector
- Mục đích: Tăng khả năng xử lý các chức năng chuyên biệt

Cấu trúc bộ xử lý tiên tiến

- Bộ nhớ cache
 - Được tích hợp trên chip vi xử lý
 - Bao gồm hai đến ba mức cache
 - Cache L1 gồm hai phần tách rời:
 - Cache lệnh (Instruction cache)
 - Cache dữ liệu (Data cache)

→ Giải quyết xung đột khi nhận lệnh và dữ liệu
 - Cache L2 và L3: chung cho lệnh và dữ liệu
- Mục đích: Tăng hiệu suất truy cập bộ nhớ chính

Cấu trúc bộ xử lý tiên tiến

- Đơn vị quản lý bộ nhớ
 - Thường gọi là đơn vị MMU (Memory Management Unit) dùng để quản lý bộ nhớ ảo
 - Chuyển đổi địa chỉ ảo thành địa chỉ vật lý
 - Cung cấp cơ chế phân trang/phân đoạn
 - Cung cấp chế độ bảo vệ bộ nhớ
- Mục đích : Tăng dung lượng bộ nhớ chính bằng cách sử dụng bộ nhớ phụ

Cấu trúc bộ xử lý tiên tiến

- Các kiến trúc máy tính song song
 - Nhu cầu giải các bài toán lớn ngày càng nhiều, cần những máy tính cực mạnh có khả năng xử lý tốc độ cao
 - Kiến trúc máy tính tuần tự (Von-Neumann) tiến đến giới hạn tốc độ, một bộ xử lý duy nhất khó nâng cao hơn nữa khả năng xử lý
 - Các kiến trúc máy tính song song giúp tăng hiệu suất tính toán cho máy tính:
 - Kiến trúc song song mức lệnh IPL (Instruction-level parallelism) : Tăng số lượng lệnh thi hành được trên cùng 1 đơn vị thời gian
 - Kiến trúc song song mức xử lý (Machine parallelism) : Tăng số lượng đơn vị xử lý phần cứng
 - Cần kết hợp cả 2 kiến trúc song song để tạo ra các máy tính có hiệu suất cao

Cấu trúc bộ xử lý tiên tiến

- Kiến trúc song song mức lệnh
 - Siêu đường ống (Superpipeline)
 - Chia mỗi thao tác trong chu trình lệnh ra n bước nhỏ → ống lệnh dài hơn
 - Cần $1/n$ chu kỳ máy cho mỗi thao tác
 - Siêu hướng (Superscalar)
 - Sử dụng nhiều ống lệnh → CPU gồm nhiều đơn vị chức năng, cho phép thi hành nhiều lệnh đồng thời
 - Mỗi chu kỳ máy thực hiện được nhiều lệnh
 - VLIW (Very Long Instruction Word)
 - Ghép nhiều lệnh đơn vào 1 từ máy để thực hiện đồng thời
 - Ví dụ : CPU Itanium họ IA-64 của Intel cho phép ghép 3 lệnh/từ máy gọi là bundle gồm 128 bit

Cấu trúc bộ xử lý tiên tiến

- Superpipeline

Chu kỳ	1		2		3		4		5		6		7	
Lệnh 1	I1	I2	D1	D2	F1	F2	E1	E2	W1	W2				
Lệnh 2		I1	I2	D1	D2	F1	F2	E1	E2	W1	W2			
Lệnh 3			I1	I2	D1	D2	F1	F2	E1	E2	W1	W2		
Lệnh 4				I1	I2	D1	D2	F1	F2	E1	E2	W1	W2	
Lệnh 5					I1	I2	D1	D2	F1	F2	E1	E2	W1	W2

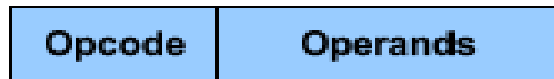
- Super-scalar

Chu kỳ	1	2	3	4	5	6	7	8	9
Lệnh 1	I	D	F	E	W				
Lệnh 2	I	D	F	E	W				
Lệnh 3		I	D	F	E	W			
Lệnh 4		I	D	F	E	W			
Lệnh 5			I	D	F	E	W		
Lệnh 6			I	D	F	E	W		
Lệnh 7				I	D	F	E	W	
Lệnh 8				I	D	F	E	W	
Lệnh 9					I	D	F	E	W
Lệnh 10					I	D	F	E	W

Cấu trúc bộ xử lý tiên tiến

- VLIW

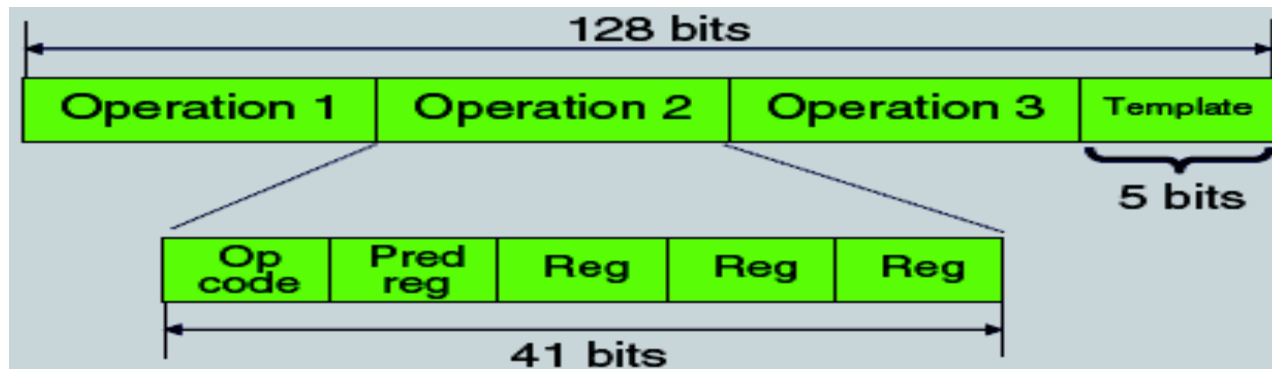
Từ lệnh thông thường



Từ lệnh dài



- Ví dụ: Khuôn dạng lệnh của CPU Intel Itanium

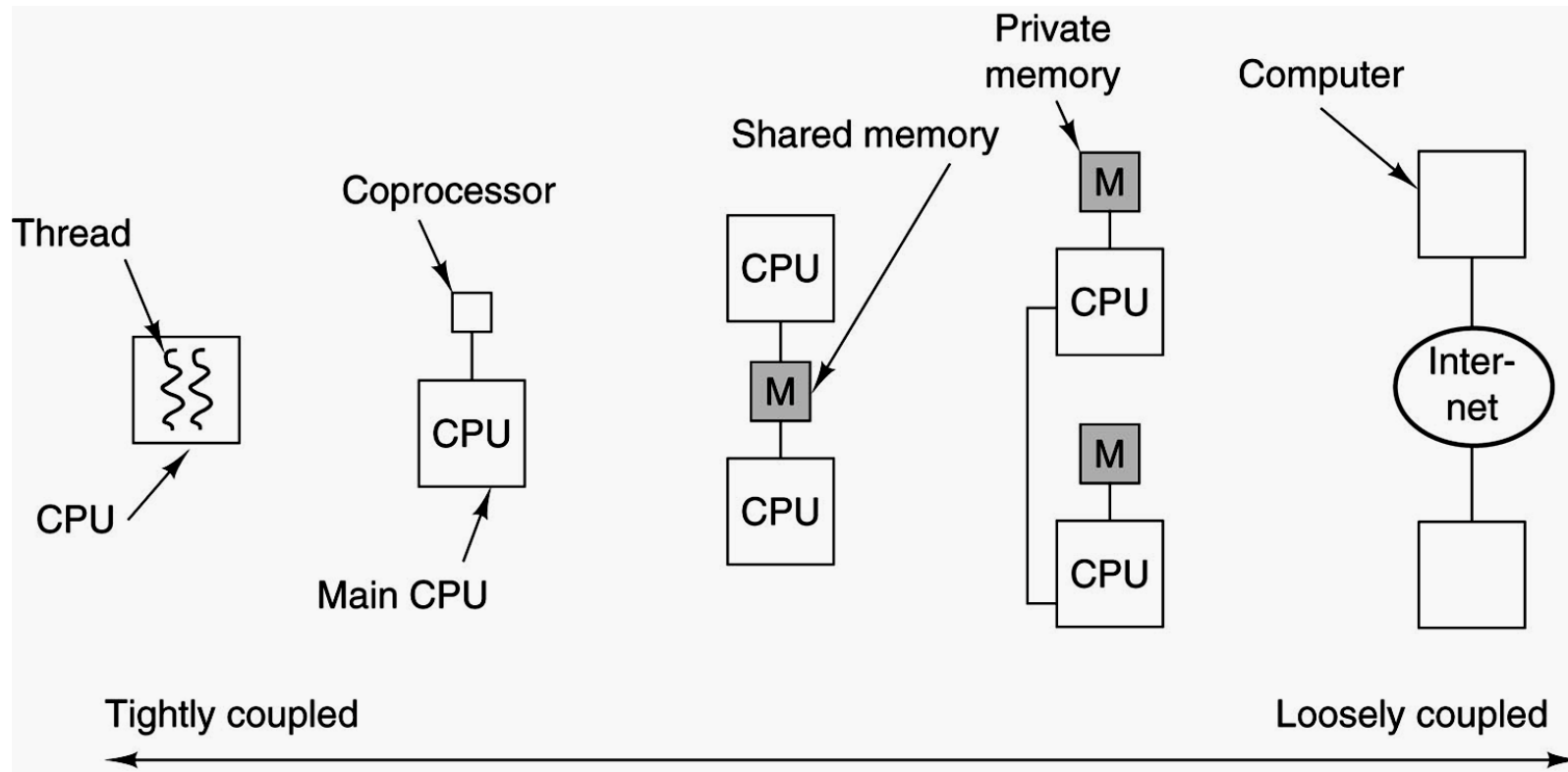


Cấu trúc bộ xử lý tiên tiến

- Kiến trúc song song mức xử lý
 - Tích hợp nhiều bộ xử lý đồng thời để tăng khả năng thi hành chương trình
 - Các xu hướng phát triển:
 - Đa chương (multi-programming)
 - Đa luồng (multi-threading)
 - Đa nhân (multi-core)
 - Đa xử lý (multi-processing)
 - Đa máy tính (multi-computer)

Cấu trúc bộ xử lý tiên tiến

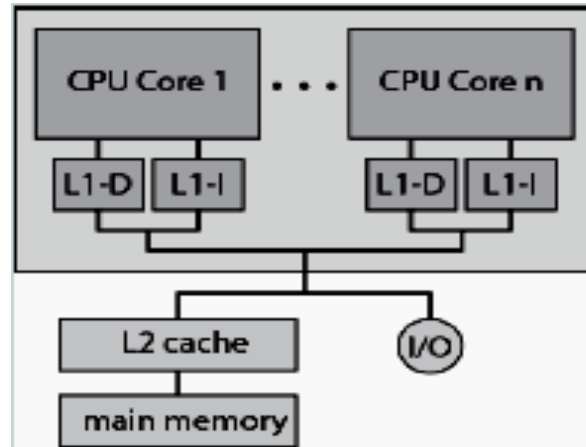
- Kiến trúc song song mức xử lý (tiếp)



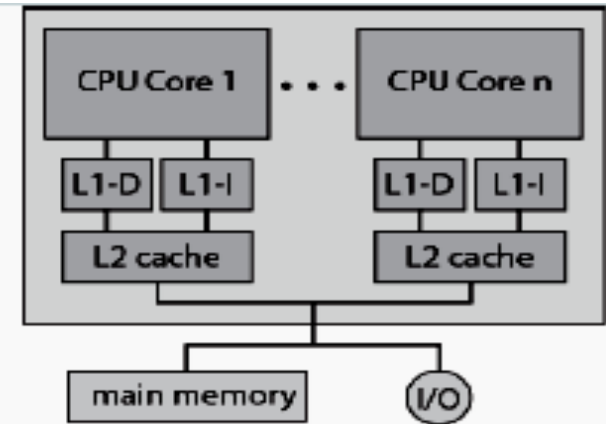
(a) On-chip parallelism (b) Coprocessor (c) Multiprocessor (d) Multicomputer (e) Grid

Cấu trúc bộ xử lý tiên tiến

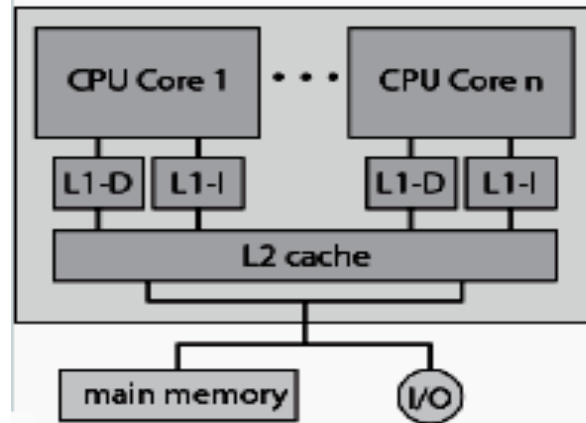
- Multi-core



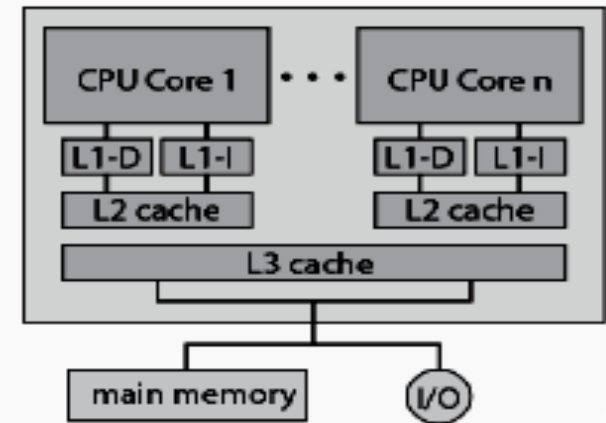
(a) Dedicated L1 cache



(b) Dedicated L2 cache



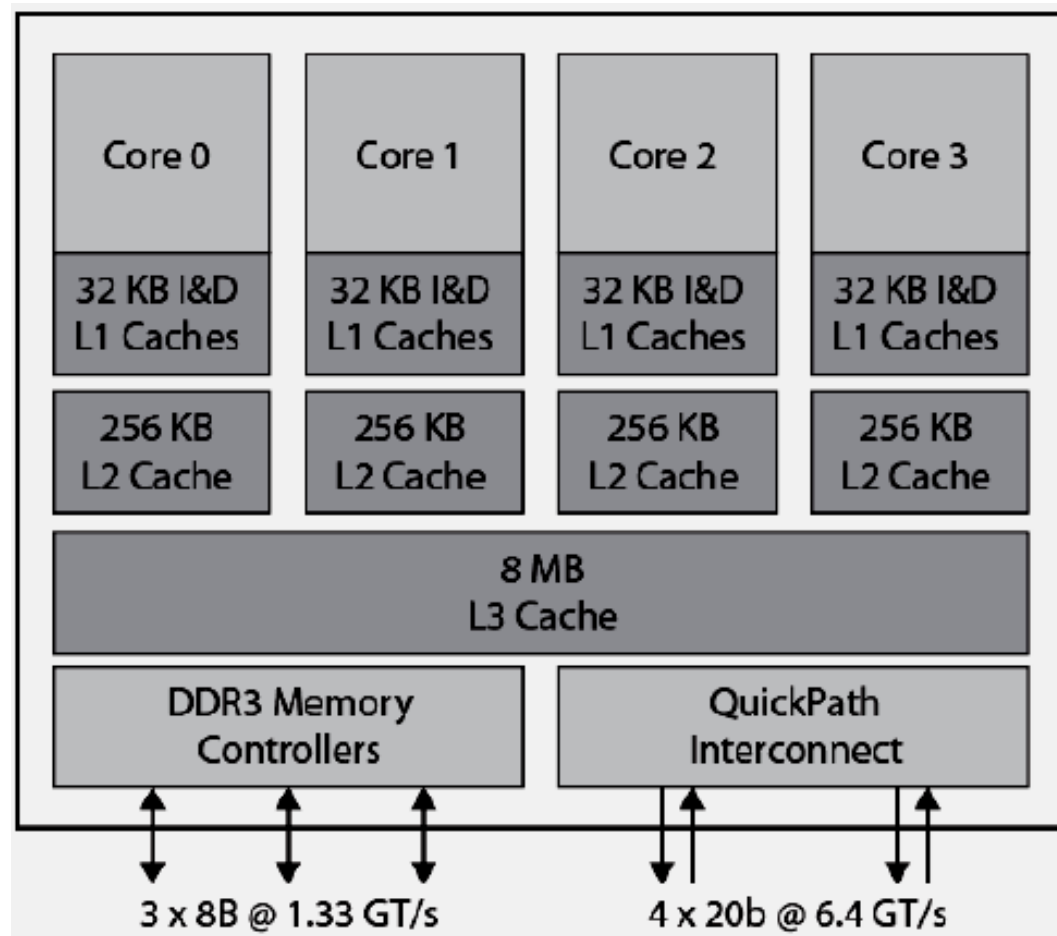
(c) Shared L2 cache



(d) Shared L3 cache

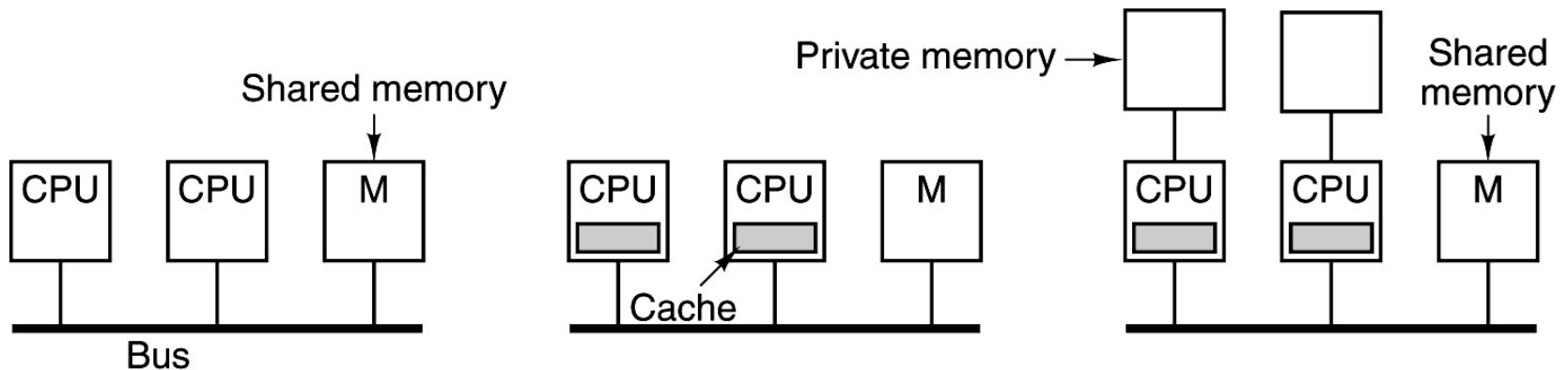
Cấu trúc bộ xử lý tiên tiến

- Ví dụ : CPU Intel Core i7 gồm 4 nhân



Cấu trúc bộ xử lý tiên tiến

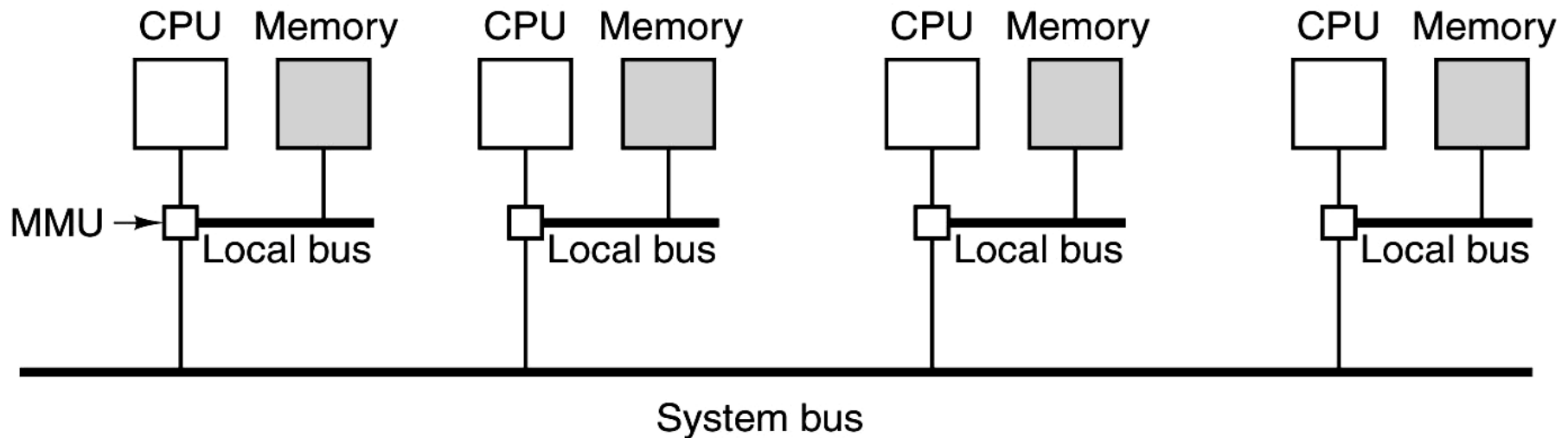
- Multi-processor
 - Sử dụng bus chung hoặc switch
 - Sử dụng bộ nhớ chung hoặc riêng biệt



Sơ đồ UMA (Uniform Memory Access) dùng bus chung và bộ nhớ chung

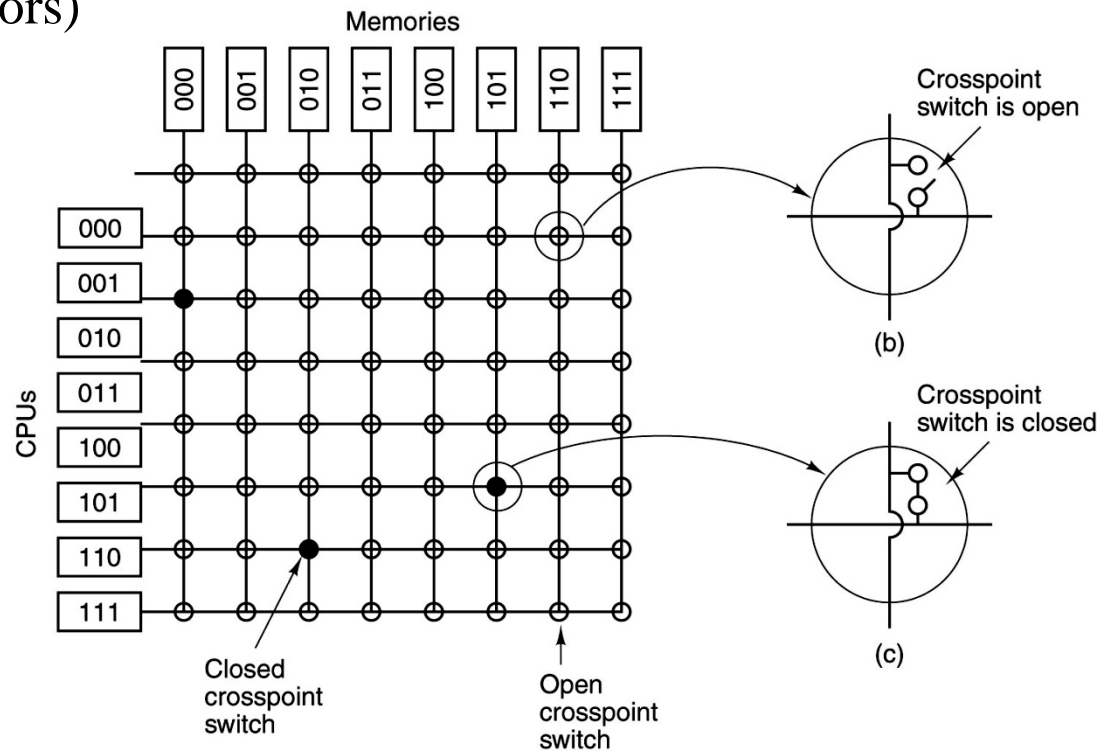
Cấu trúc bộ xử lý tiên tiến

- Multi-processor (tiếp)
 - Sơ đồ NUMA (Non-Uniform Memory Access)
dùng bus chung và bộ nhớ riêng



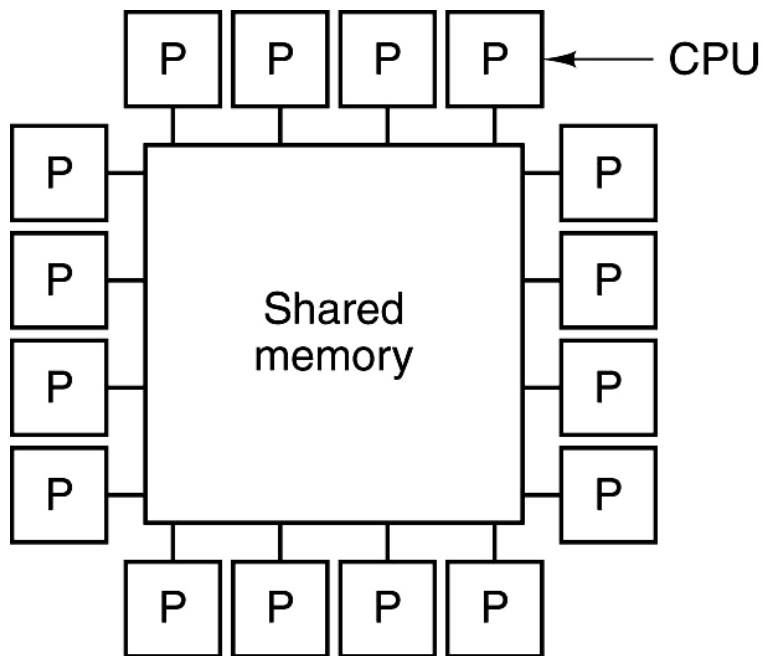
Cấu trúc bộ xử lý tiên tiến

- Multi-processor (tiếp)
 - Sơ đồ UMA (Uniform Memory Access) dùng switch và bộ nhớ riêng
 - Còn gọi là hệ thống đa xử lý đối xứng SMP (Symmetric Multi-Processors)

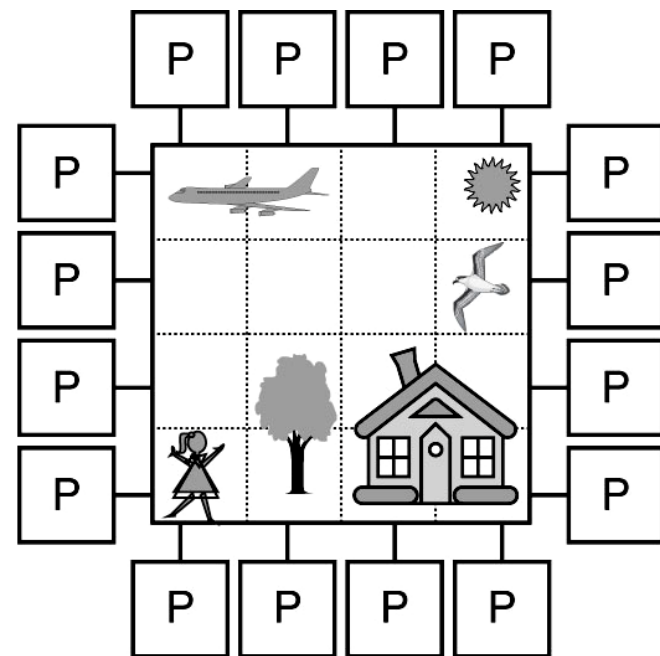


Cấu trúc bộ xử lý tiên tiến

- Multi-processor (tiếp)
 - Sơ đồ multi-processor dùng bộ nhớ chung



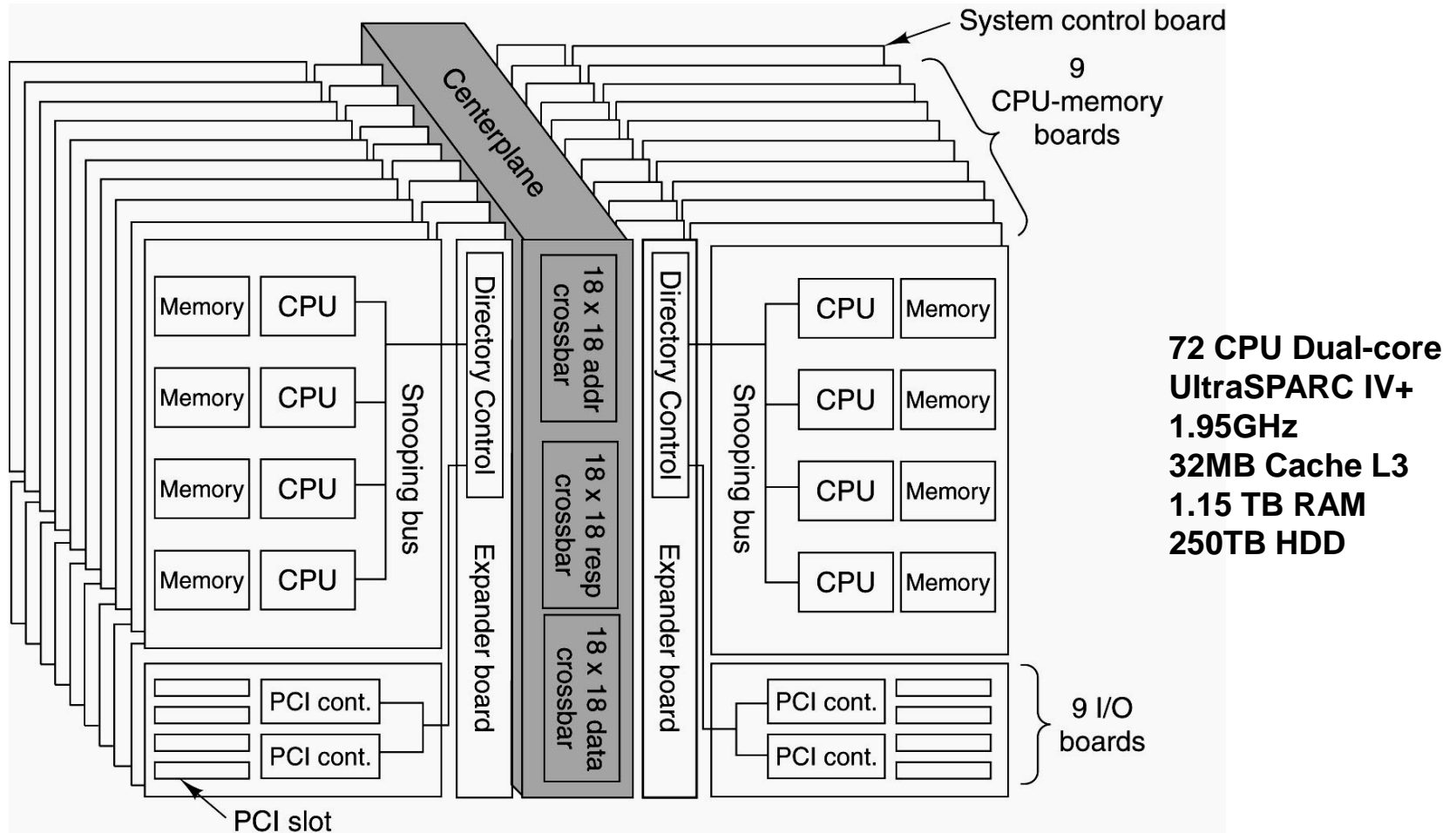
(a)



(b)

Cấu trúc bộ xử lý tiên tiến

- Ví dụ: Hệ thống SUN E25K (NUMA multi-processor)

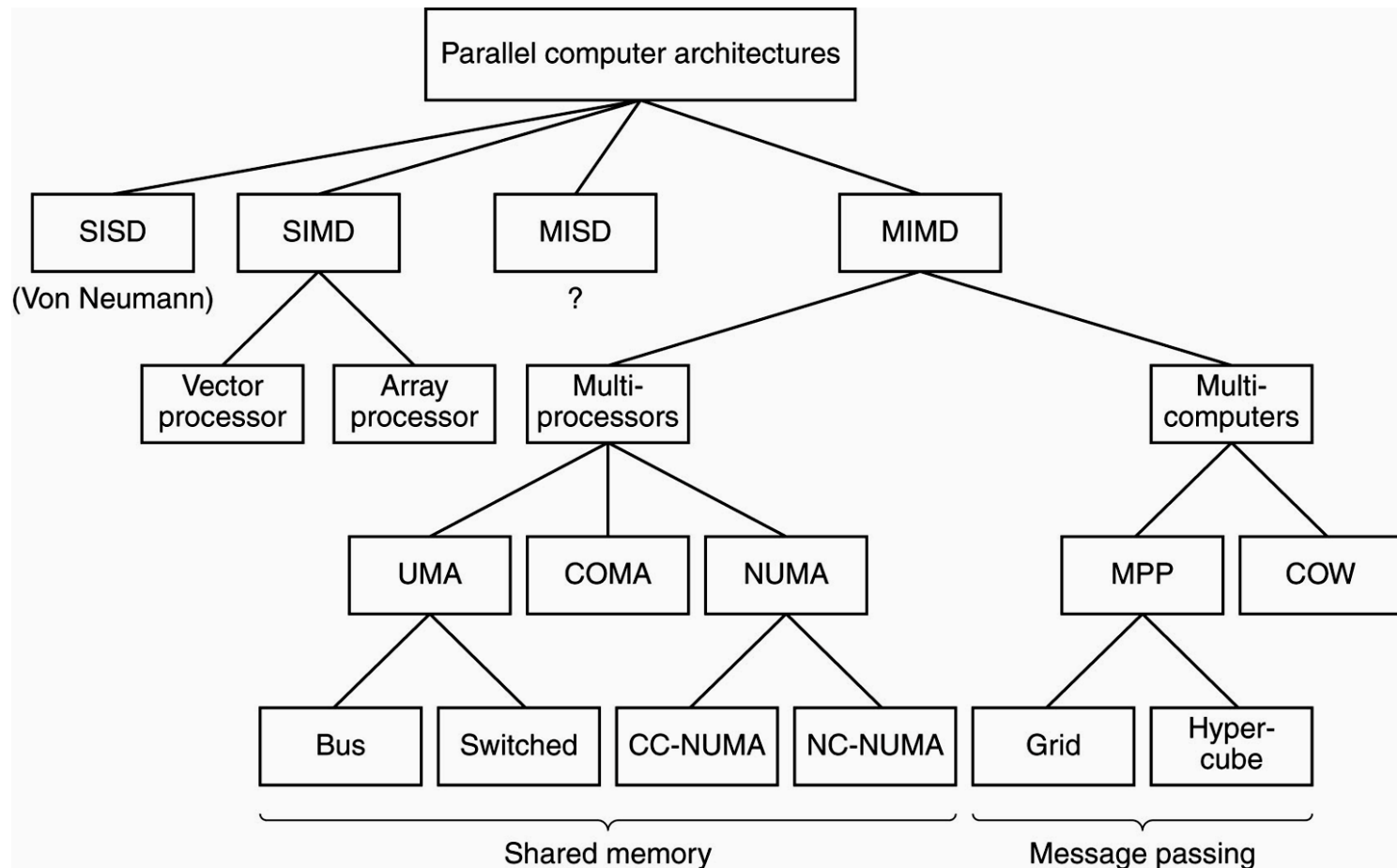


Cấu trúc bộ xử lý tiên tiến

- Multi-computer
 - Phân loại theo Flynn (1966): Căn cứ vào số lượng lệnh và số lượng dữ liệu có thể xử lý là 1 hay nhiều
 - Single instruction, single data stream – **SISD**
 - Single instruction, multiple data stream – **SIMD**
 - Multiple instruction, single data stream – **MISD**
 - Multiple instruction, multiple data stream- **MIMD**

Cấu trúc bộ xử lý tiên tiến

- Sơ đồ phân loại Flynn



Cấu trúc bộ xử lý tiên tiến

- Ví dụ về SIMD

ADD R3 ← R1, R2							
R1	a7	a6	a5	a4	a3	a2	a0
	+	+	+	+	+	+	+
R2	b7	b6	b5	b4	b3	b2	b0
	=	=	=	=	=	=	=
R3	a7+b7	a6+b6	a5+b5	a4+b4	a3+b3	a2+b2	a0+b0

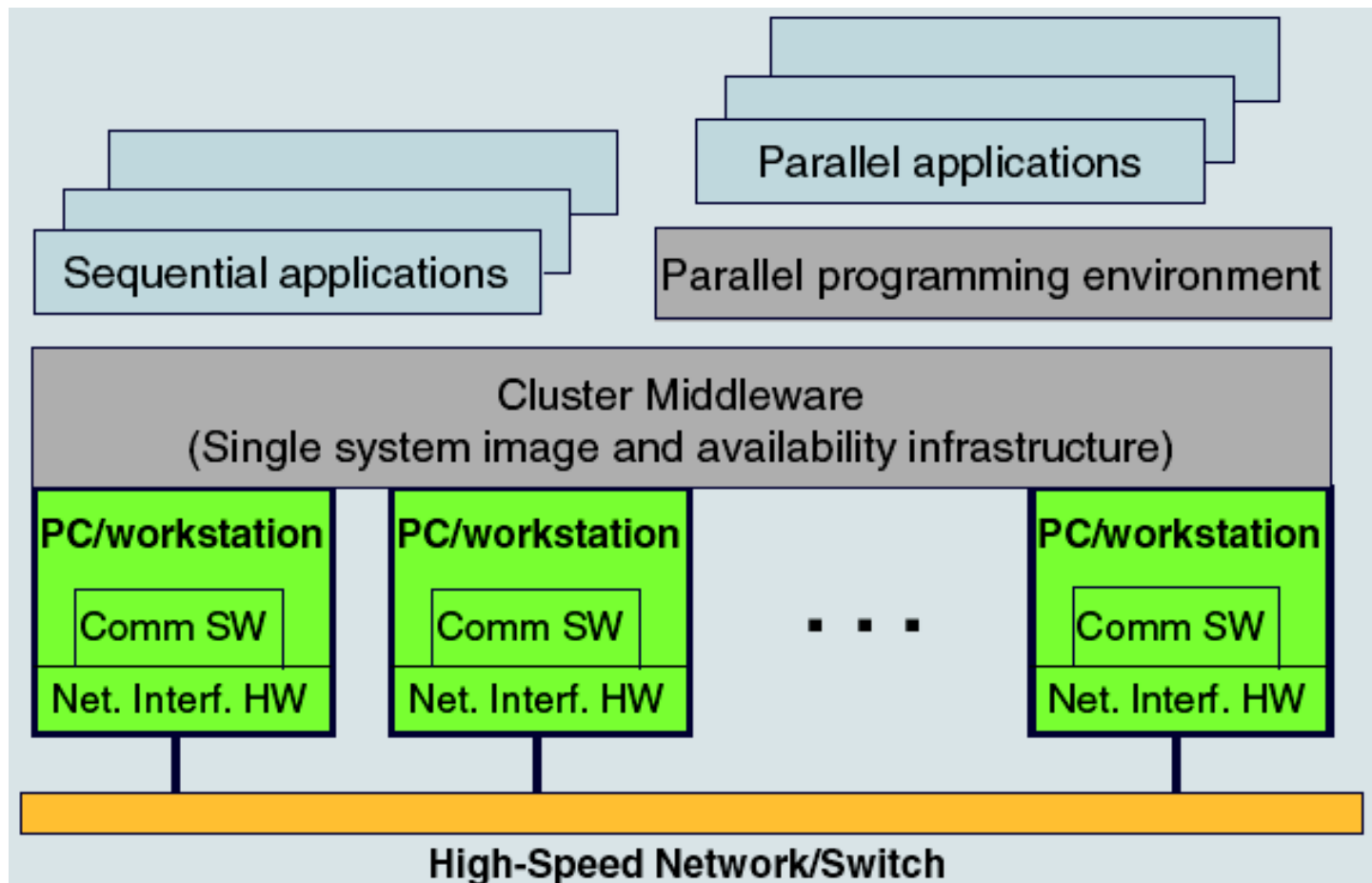
MULADD R3 ← R1, R2							
R1	a7	a6	a5	a4	a3	a2	a0
	x&+	x&+	x&+	x&+	x&+	x&+	x&+
R2	b7	b6	b5	b4	b3	b2	b0
	=	=	=	=	=	=	=
R3	(a6×b6)+(a7×b7)	(a4×b4)+(a5×b5)	(a2×b2)+(a3×b3)	(a0×b0)+(a1×b1)			

Cấu trúc bộ xử lý tiên tiến

- Cluster
 - Là 1 dạng máy tính loại MIMD gồm nhiều máy tính độc lập kết nối qua mạng tốc độ cao, mỗi máy có CPU, BN và IO riêng
 - Dùng phương pháp truyền thông báo (Message Passing) để trao đổi thông tin (bằng phần mềm)
 - MPI (Message Passing Interface)
 - PVM (Parallel Virtual Machine)
 - Gồm 2 loại
 - NOW (Network of Workstations) : Kết nối qua LAN
 - Grid : Kết nối qua Internet

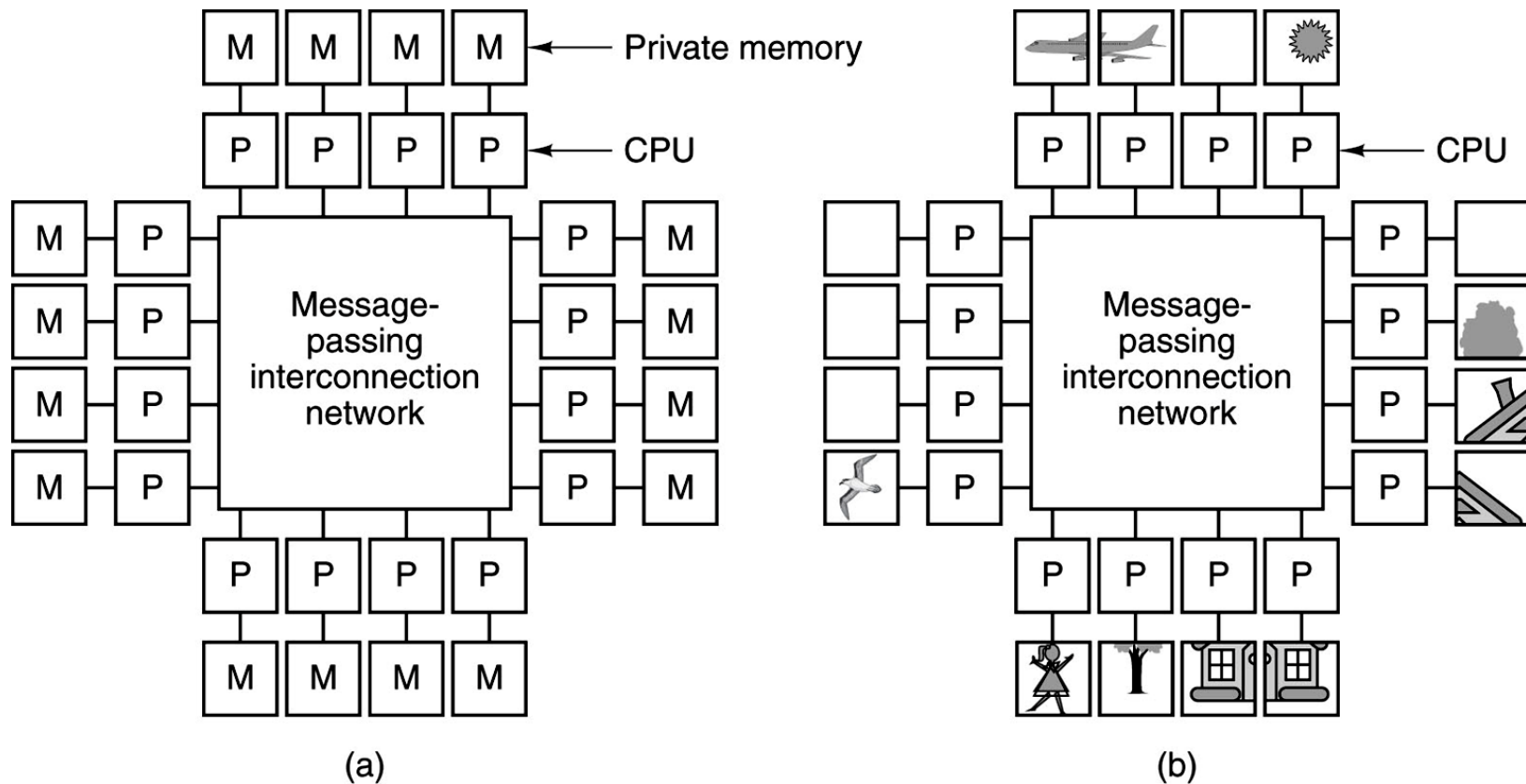
Cấu trúc bộ xử lý tiên tiến

- Cluster (tiếp)



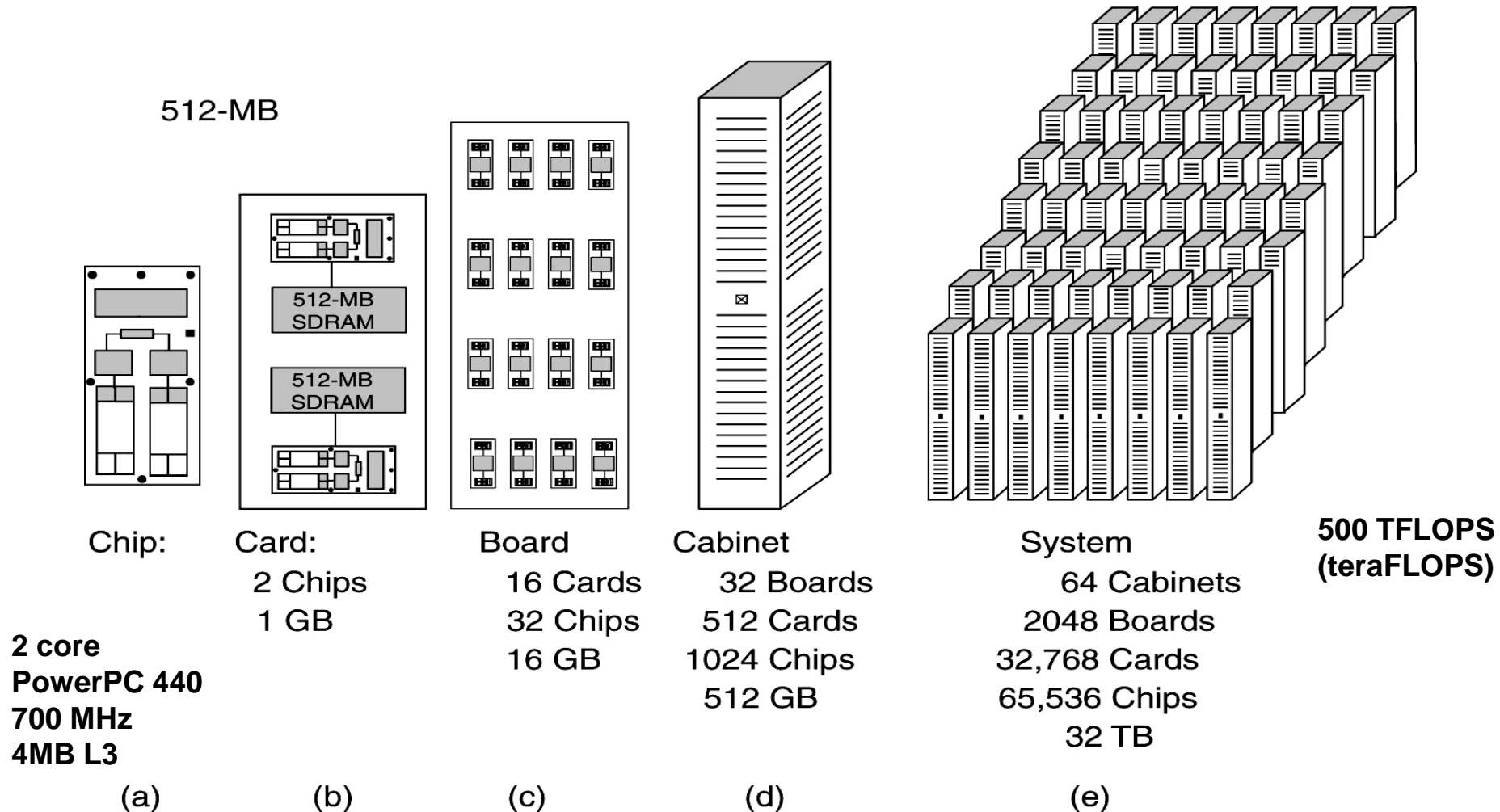
Cấu trúc bộ xử lý tiên tiến

- Message-passing multi-computer



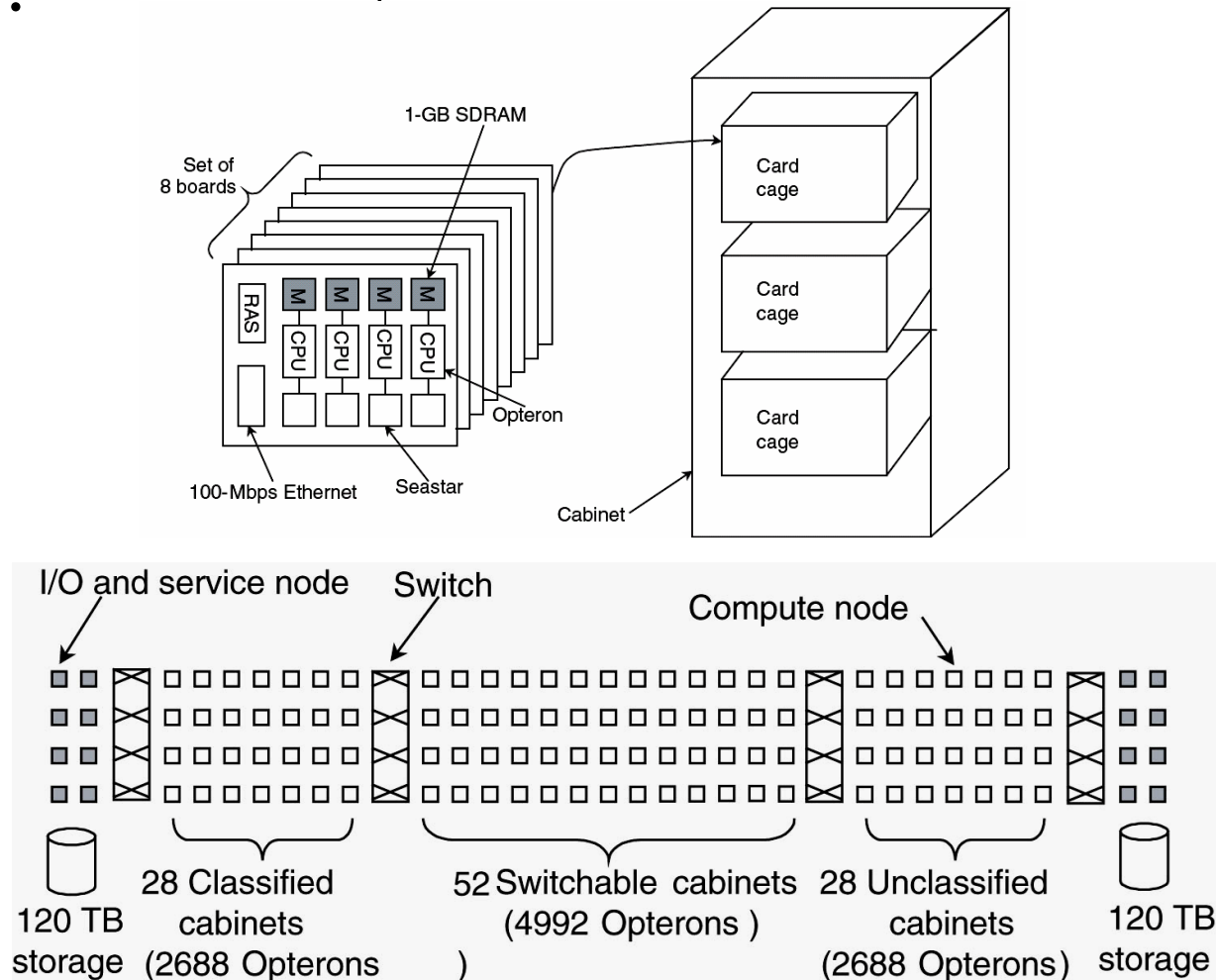
Cấu trúc bộ xử lý tiên tiến

- Ví dụ: Siêu máy tính Bluegen của IBM



Cấu trúc bộ xử lý tiên tiến

- Ví dụ: Siêu máy tính Red Storm của Cray



Cấu trúc bộ xử lý tiên tiến

- So sánh 2 siêu máy tính Bluegen & Red Storm

Item	BlueGene/L	Red Storm
CPU	32-Bit PowerPC	64-Bit Opteron
Clock	700 MHz	2 GHz
Compute CPUs	65,536	10,368
CPUs/board	32	4
CPUs/cabinet	1024	96
Compute cabinets	64	108
Teraflops/sec	71	41
Memory/CPU	512 MB	2–4 GB
Total memory	32 TB	10 TB
Router	PowerPC	Seastar
Number of routers	65,536	10,368
Interconnect	3D torus $64 \times 32 \times 32$	3D torus $27 \times 16 \times 24$
Other networks	Gigabit Ethernet	Fast Ethernet
Partitionable	No	Yes
Compute OS	Custom	Custom
I/O OS	Linux	Linux
Vendor	IBM	Cray Research
Expensive	Yes	Yes

Q & A