

Московский государственный технический университет имени Н.Э. Баумана

Методические указания

А.Ю. Попов

Лабораторная работа №3

Проектирование устройств управления на основе ПЛИС

Москва 2024

Цель работы: закрепление на практике теоретических знаний о способах реализации устройств управления, исследование способов организации узлов ЭВМ, освоение принципов проектирования цифровых устройств на основе ПЛИС.

В ходе работы студенту необходимо разработать, реализовать и отладить устройство управления с помощью набора XC3S200 на основе ПЛИС Spartan3 XC3S200 (или набора Nexys2 на основе ПЛИС XC3E-500).

Описание разрабатываемого устройства

В лабораторной работе необходимо разработать и реализовать на ПЛИС XC3S200 или XC3E-500 управляющий автомат схемного типа, обрабатывающий входное командное слово U[7:0], выдающий сигналы управления C[7:0] операционному блоку в соответствии с приведенной ниже логикой работы. Выбор набора (XC3S200 или Nexys2) определяется в соответствии с вариантом (см. индивидуальные задания).

При отладке устройства в работе используются наборы Xilinx XC3S200 (ПЛИС Spartan 3 типа XC3S200 ft256) или Nexys2 (ПЛИС XC3E-500 FG320 или ПЛИС XC3E-1200), средства индикации, кнопочные и ползунковые переключатели, энергонезависимую память конфигурации ПЛИС и другие отладочные средства. Для автоматизации процесса проектирования в работе используется свободно распространяемая САПР Xilinx ISE 9.1 Web Pack.

На рисунке 1 показана схема отладки устройства управления с помощью отладочного набора XC3S200. Для задания входных сигналов применяются переключатели, имеющиеся на плате. Состояние осведомительных сигналов и командное слово удобно задавать с помощью восьми имеющихся ползунковых переключателей. В качестве синхросигнала целесообразно использовать выходной сигнал кнопочного переключателя. Индикация управляющих сигналов может быть осуществлена с помощью восьми имеющихся световых индикаторов и четырех 7-сегментных светодиодных индикаторов.

К моменту нажатия на кнопку, используемую для задания синхросигнала, ползунковые переключатели должны находиться в одном из двух устойчивых состояний, что исключает искажение сигналов. При этом следует учитывать дребезг, появляющийся при работе кнопочного переключателя. Для исключения многократных срабатываний следует использовать стандартную схему подавления дребезга контактов, разработанную студентом по индивидуальному заданию в лабораторной работе 1.

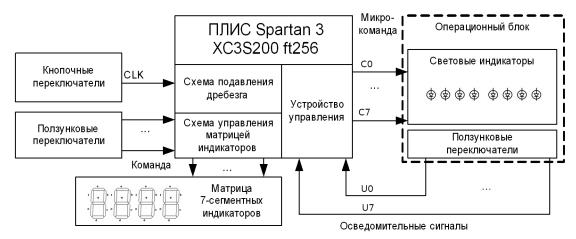


Рисунок 1 – Общая схема отладки устройств управления с помощью набора XILINX XC3S200.

При разработке устройства управления не следует учитывать разрядность операционных блоков. Времена задержек сигналов во всех комбинационных схемах считать меньшими периода синхросигнала.

Порядок выполнения лабораторной работы

Задание 1.

Использовать описание модуля на языке VHDL или Verilog, разработанного в ходе выполнения Домашнего задания.

В САПР Xilinx ISE создать проект описания устройства на основе ПЛИС, указанного в Домашнем задании: Spartan 3 типа XC3S200 FT256 (набор XC3S200) или ПЛИС Spartan 3E-500/3E-1200 FG320 (набор Nexys 2 500 или Nexys 2 1200).

Задание 2. Включить в проект VHDL описания устройств подавления дребезга и управления матрицей 7-сегментных индикаторов, разработанные в лабораторной работе N2.

Задание 3. Разработать тестовые воздействия для моделирования работы устройства. Выполнить функциональное моделирование устройства микропрограммного управления в модуле Xilinx ISE Simulator. Результаты моделирования занести в отчет. Синтезировать RTL-модель и технологическую модель устройства.

Задание 4. Для реализации частей разработанного устройства и последующей их отладки необходимо создать файл ограничений, содержащий назначение контактов целевой микросхемы. Назначение ресурсов отладочного набора выводам микросхемы приведено в таблице 1.

Таблица 1 – Назначения контактов микросхемы ресурсам отладочного набора

Номер кон	такта для отладо	чной платы	Назначение
XC3S200	Nexys 2 500	Nexys 2 1200	1
Т9	B8	В8	Глобальный тактовый сигнал GCLK0(50 МГц)
M13	H13	H13	Сигнал от кнопки 3
L14	B18	B18	Сигнал от кнопки 0
F12	G18	G18	Ползунковый переключатель 0
G12	H18	H18	Ползунковый переключатель 1
H14	K18	K18	Ползунковый переключатель 2
H13	K17	K17	Ползунковый переключатель 3
J14	L14	L14	Ползунковый переключатель 4
J13	L13	L13	Ползунковый переключатель 5
K14	N17	N17	Ползунковый переключатель 6
K13	R17	R17	Ползунковый переключатель 7
K12	J14	J14	Светодиод 0
P14	J15	J15	Светодиод 1
L12	K15	K15	Светодиод 2
N14	K14	K14	Светодиод 3
P13	E17	E16	Светодиод 4
N12	P15	P16	Светодиод 5
P12	F4	E4	Светодиод 6
P11	R4	P4	Светодиод 7

Задание 5. Выполнить автоматическое размещение и трассировку модели на кристалле ПЛИС. Выполнить моделирование управляющего устройства с учетом результатов размещения и трассировки в Xilinx ISE Simulator. Результаты моделирования занести в отчет. По результатам размещения и трассировки определить: максимальную частоту работы устройства управления, максимальную задержку от контакта до входа, максимальную задержку от входа до контакта.

Задание 6. С помощью отладочного набора и программатора выполнить программирование макетной ПЛИС. Провести тестирование разработанного устройства с использованием отладочного набора.

Содержание отчёта

- отчёт о выполнении лабораторной работы состоит из:
 - 1. Отчёта по домашнему заданию.
 - 2. Таблица с результатами тестирования макета устройства.

Контрольные вопросы

- 1. Назовите этапы проектирования цифровых устройств с использованием ПЛИС.
- 2. Какие способы описания устройств используются в САПР Xilinx ISE 9.1.
- 3. Перечислите стадии конструкторско-технологического этапа проектирования с использованием ПЛИС.
- 4. На каких стадиях проектирования с использованием ПЛИС используется моделирование.

Список литературы

- 1. Попов А.Ю. Проектирование цифровых устройств с использованием ПЛИС: Учеб. пособие. М.: Изд-во МГТУ им. Н.Э. Баумана, 2009.
- 2. Угрюмов Е. П. Цифровая схемотехника: Учеб. Пособие для вузов. 2-е изд., перераб. и доп. СПб.: БХВ-Петербург, 2004. 800 с.: ил.
- 3. Грушвицкий Р. И., Мурсаев А. Х., Угрюмов Е. П. Проектирование систем на микросхемах с программируемой структурой, БХВ-Петербург, 2006, 708 с.
- 4. Spartan-3 FPGA Family: Complete Data Sheet. Xilinx Inc.
- 5. Xilinx ISE Guide (HTML Book). Xilinx Inc.
- 6. Xilinx ISE 9 Software Manuals
- 7. Spartan-3 Starter Kit Board User Guide (www.digilentinc.com)
- 8. Nexys 2 Board User Guide (www.digilentinc.com)
- 9. В. Зотов Инструментальный комплект Spartan3 Starter Kit