

Einführung in die Technische Informatik

VLSI-Systementwurf

Einführung

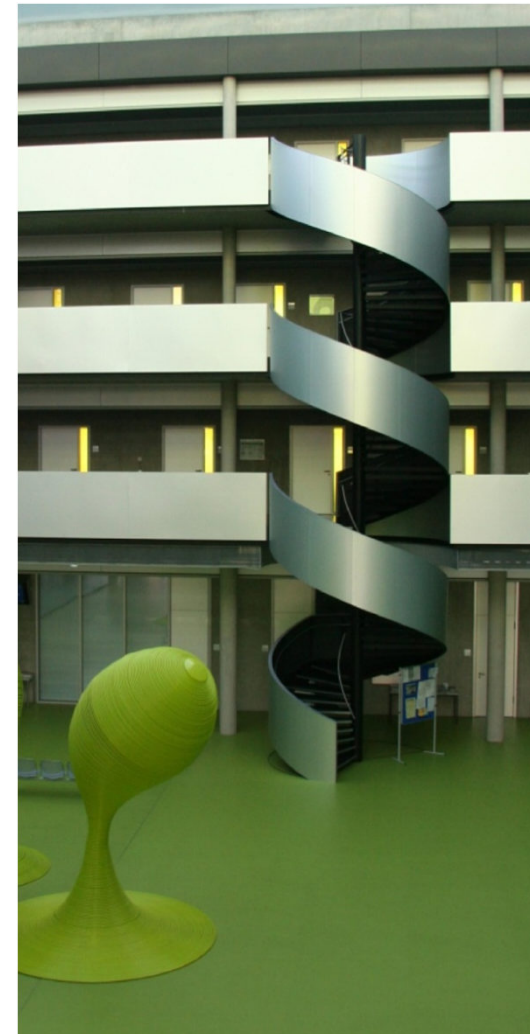
Rainer G. Spallek
Martin Zabel

TU Dresden, 16.10.2013



Gliederung

- 1 Organisatorisches
- 2 Qualifikationsziele
- 3 Literatur zur Vorlesung
- 4 Themenschwerpunkte VLSI-Entwurf
- 5 Inhalte der Lehrveranstaltung
- 6 Klassifikation von ICs



1 Organisatorisches

Verantwortlicher Dozent: Prof. Dr.-Ing. habil. Rainer G. Spallek

Verwendbarkeit: Master-Studiengang Informatik,
Diplom-Studiengang Informatik,
Diplom-Studiengang Informationssystemtechnik

Lehr- und Lernformen: 4 SWS VL, 2 SWS Übung, 2 SWS Praktikum

Davon je 5 Wochen für: **VLSI-Systementwurf,**
Entwurf eingebetteter Systeme,
Parallelverarbeitung

Voraussetzungen: Grundlegende Kenntnisse auf Bachelor-Niveau in
den Gebieten Digitale Schaltungen,
Rechnerorganisation und Rechnerarchitektur

Leistungspunkte: 10 LP

Note: Note der mündl. Prüfung und Praktikumsprotokolle

Moduldauer: 1 Semester

Einschreibung:

über jExam

Lehrmaterialien:

Webseite: <http://vlsi-eda.inf.tu-dresden.de>
Passwort

2 Qualifikationsziele

Die Studierenden kennen Systemarchitekturen und Modellierungsparadigmen von VLSI-Systemen.

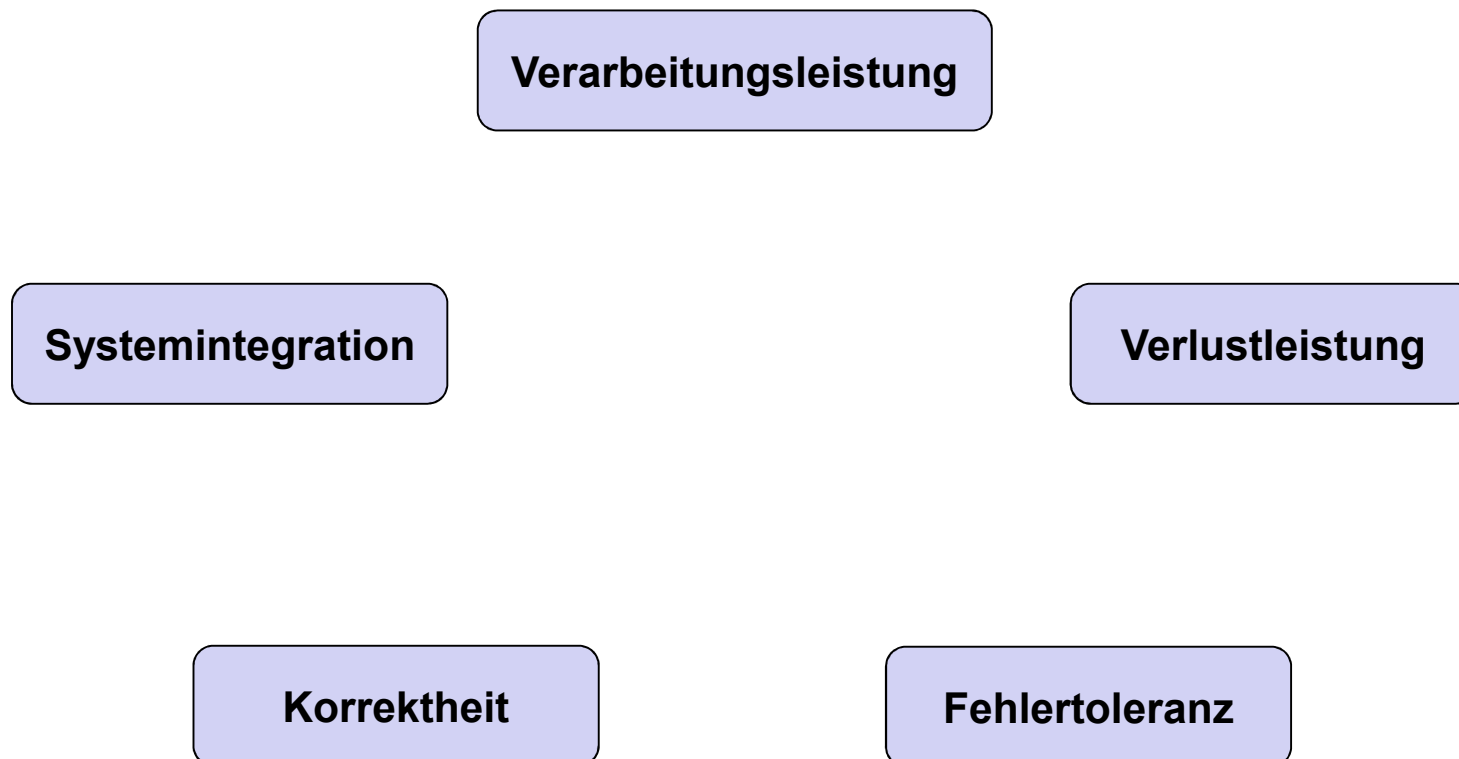
Sie sind in der Lage Beschreibungen von Hardware-Systemen durch Simulation zu verifizieren und mithilfe typischer Werkzeuge in reale Schaltungen umzuwandeln.

Sie können den Ressourcenbedarf, das Zeitverhalten und die Verlustleistung abschätzen oder evaluieren und daraus Entwurfsentscheidungen ableiten.

3 Literatur zur Vorlesung

- F. Kesel und R. Bartholomä: *Entwurf von digitalen Schaltungen und Systemen mit HDLs und FPGAs*, Oldenbourg Wissenschaftsverlag, ISBN 978-3-486-58976-4.
- H.-D. Wuttke und K. Henke: *Schaltsysteme – Eine automatenorientierte Einführung*, Pearson Studium, ISBN 3-8273-7035-3.
- H. M. Lipp und J. Becker: *Grundlagen der Digitaltechnik*, Oldenbourg Wissenschaftsverlag, ISBN 978-3-486-59747-9.
- Diverse Literatur zu VHDL siehe Webseite / Lehrmaterialien

4 Themenschwerpunkte VLSI-Entwurf



Verarbeitungsleistung

Im Vordergrund stehen:

- Schnelle Verarbeitung auch einzelner Bits
- Parallelität auf:
 - Bitebene
 - Befehlsebene
 - Threadebene
 - Prozess- und Anwendungsebene
- Dynamische Rekonfiguration

➔ Erfüllung der gegebenen Anforderungen

Systemintegration

Im Vordergrund stehen:

- Mehrprozessorsysteme, Mehrkern-, Vielkernprozessoren
- Mehr-Chip- / Einzel-Chip-Lösungen (System-on-a-Chip)
- Parallele Entwicklung von HW und SW (HW-/SW-Codesign)
- System-Prototyping (FPGA-Entwurf)

➔ Kosteneinsparung, Entwicklungszeiteinsparung (Time-to-Market)

Verlustleistung

Im Vordergrund stehen:

- Verlustleistung im Standby (Akkubetrieb)
- Maximales Abwärmebudget

Kenngrößen sind:

- Statische und dynamische Verlustleistung
- MIPS pro Watt

→ Sowohl für eingebettete Systeme als auch Server relevant.

Korrektheit

Aspekte sind:

- Verifikation eines Schaltkreisdesigns, simulativ / formal
- Profiling und Debugging unter Echtzeitbedingungen (Trace)

➔ Fehlerfreier Erstentwurf

Fehlertoleranz

Toleranz gegenüber:

- Permanenten Fehlern (zeitunabhängig nach erstem Auftreten)
- Intermittierenden Fehlern (nur unter bestimmten Betriebsbedingungen)
- Transienten Fehlern (aufgrund statistischer Störungen)

Fehlererkennung und –korrektur:

- Autonom durch Hardwarearchitektur
 - In Kombination aus HW und SW
- ➔ Insbesondere wichtig für sicherheitskritische, hochverfügbare und langlebige zuverlässige Systeme
- ➔ Steigende Signifikanz mit abnehmenden Strukturgrößen (Integrationsgrad) sowie steigender Transistoranzahl

5 Inhalte der Lehrveranstaltung

Inhalte der Vorlesung:

1. Klassifikation v. Schaltkreisen
2. Grundlagen des Schaltkreisentwurfs
3. Automatendarstellung, -kopplung, -vereinfachung
4. Hardwarebeschreibungssprachen
5. Programmierbare Schaltkreise, insb. FPGAs (Teil 1)
6. Programmierbare Schaltkreise, insb. FPGAs (Teil 2)
7. Modellierung und Simulation
8. Zeitverhalten und Test
9. Hochgeschwindigkeit und Verlustleistung
10. Anwendungsbeispiele

Inhalte des Praktikums:

- Altera Quartus-Toolchain & Praktikumsboard DE0 mit Cyclone-3
- Schaltnetze und Schaltwerke
- Modularisierung
- Komplexe Anwendung: Stoppuhr

6 Klassifikation von ICs

Zwei Sichten

Klassifizierung von integrierten Schaltkreisen (IC) in

- Standardschaltkreise (Standard-IC) und
- applikationsspezifische Schaltkreise (Application-Specific IC, ASIC)

unter zwei Gesichtspunkten möglich:

- Herstellungssicht und
- Entwurfssicht.

Achtung: Einordnung in Literatur nicht einheitlich. Hier nach:

F. Kesel und R. Bartholomä: *Entwurf von digitalen Schaltungen und Systemen mit HDLs und FPGAs*, 2. Auflage, Oldenbourg Wissenschaftsverlag, München, 2009.

Herstellungssicht:

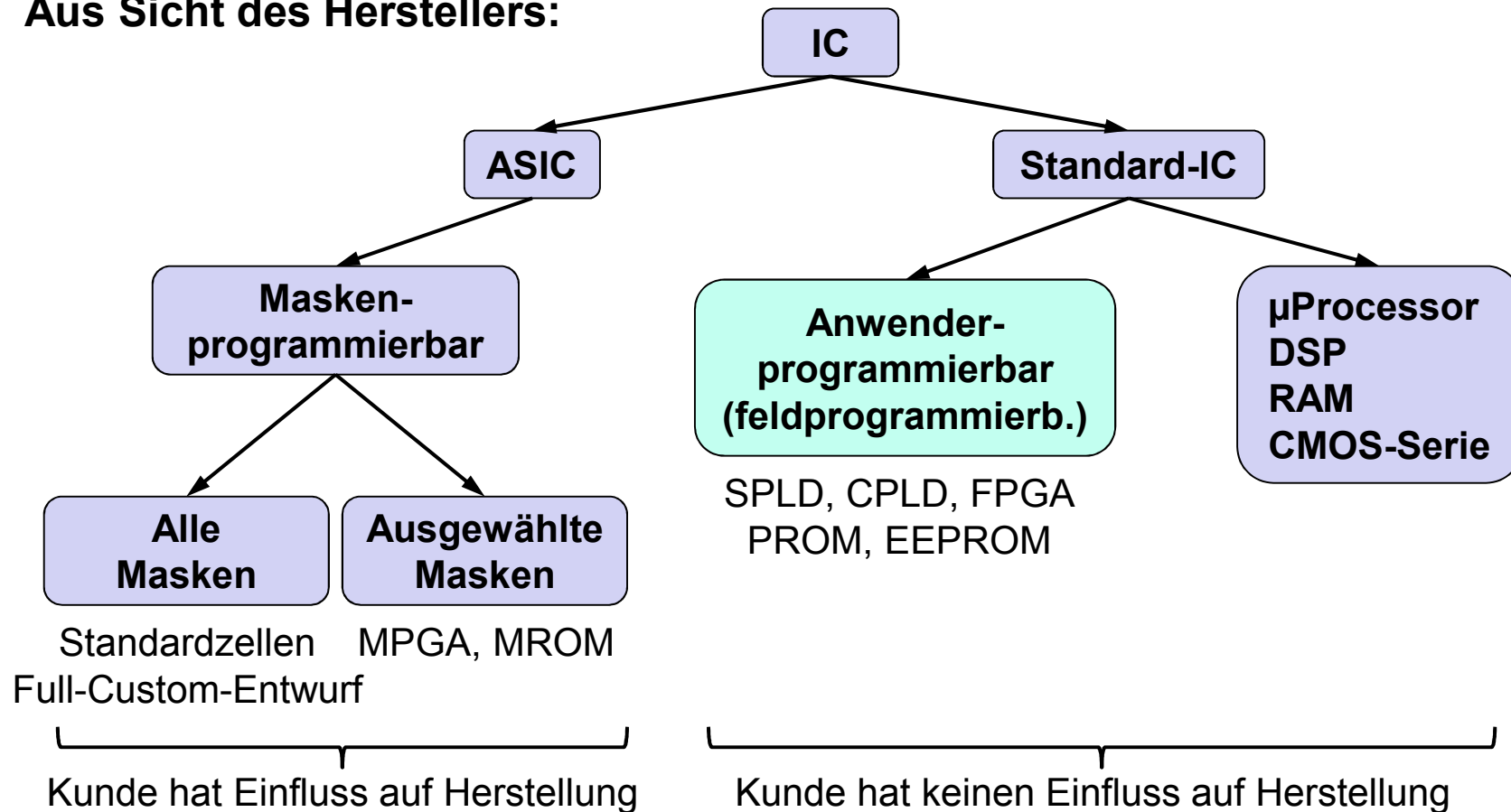
- Standard-IC = große Stückzahlen für viele Kunden.
- ASIC = für eine/n Kunden/Applikation speziell entwickelter und gefertigter IC mit zugeschnittener Funktionalität.

Entwurfssicht:

- Standard-IC = (Hardware-)Funktionalität kann nicht vom Anwender beeinflusst werden.
- ASIC = vom Anwender selbst entwickelte (Hardware-)Funktionalität.

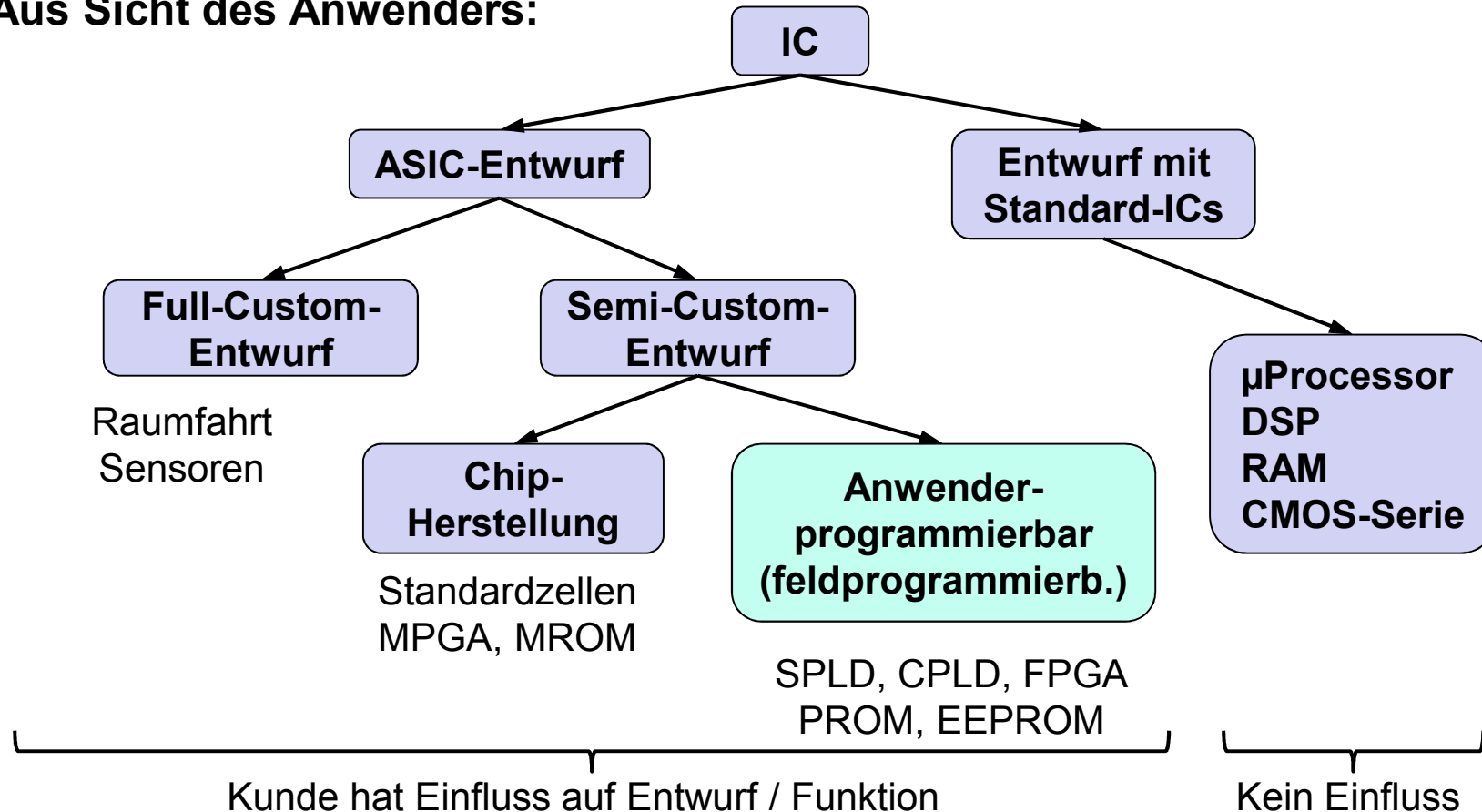
Klassifikation nach Herstellungssicht

Aus Sicht des Herstellers:



Klassifikation nach Entwurfssicht

Aus Sicht des Anwenders:



Abgrenzung der Entwurfsalternativen

Entwurfs- alternative	Transistor -layout	Gatter- position	Verdrah- -tung	Funktion
Full-Custom	+	+	+	+
Standardzellen	(+)	+	+	+
MPGA, MROM	-	(+)	+	+
PLD, FPGA, PROM	-	-	(+)*	+*
Einzel-ICs	-	-	-	+

* = Einfluss nur indirekt durch Programmierung

Anwenderprogrammierbare IC

Merkmale:

- Field-Programmable \Leftrightarrow feldprogrammierbar.
- Vor Ort (im „Feld“) vom Anwender programmierbar.
- Hardware ist streng genommen fix. Funktionalität kann aber mittels spezieller Konfiguration „programmiert“ werden.

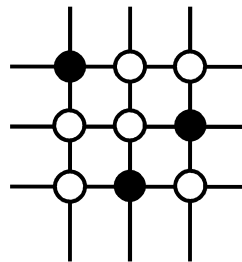
Anwendung:

- Anwendungsspezifische IC bei kleinen und mittleren Stückzahlen.
- Mehrfach neu programmierbar zwecks Optimierung und Fehlerbehebung, auch während des praktischen Einsatzes.
- Einfache Integration eines ganzen Systems auf einem Chip.
- Prototyping, Hardware-/Software-Codesign.

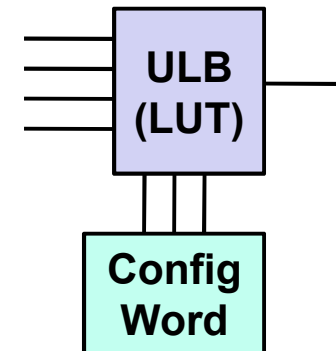
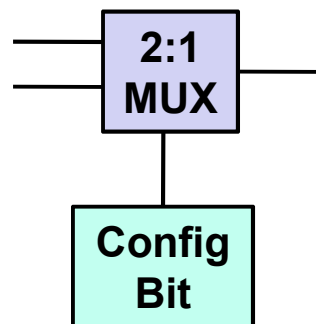
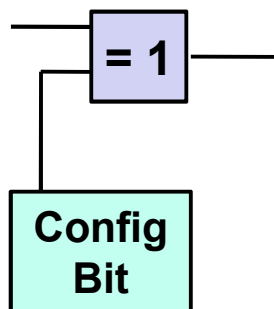
Hardwareprogrammierung

Programmiert (oder auch konfiguriert) werden können:

- Verdrahtung / Verbindung



- Funktionen

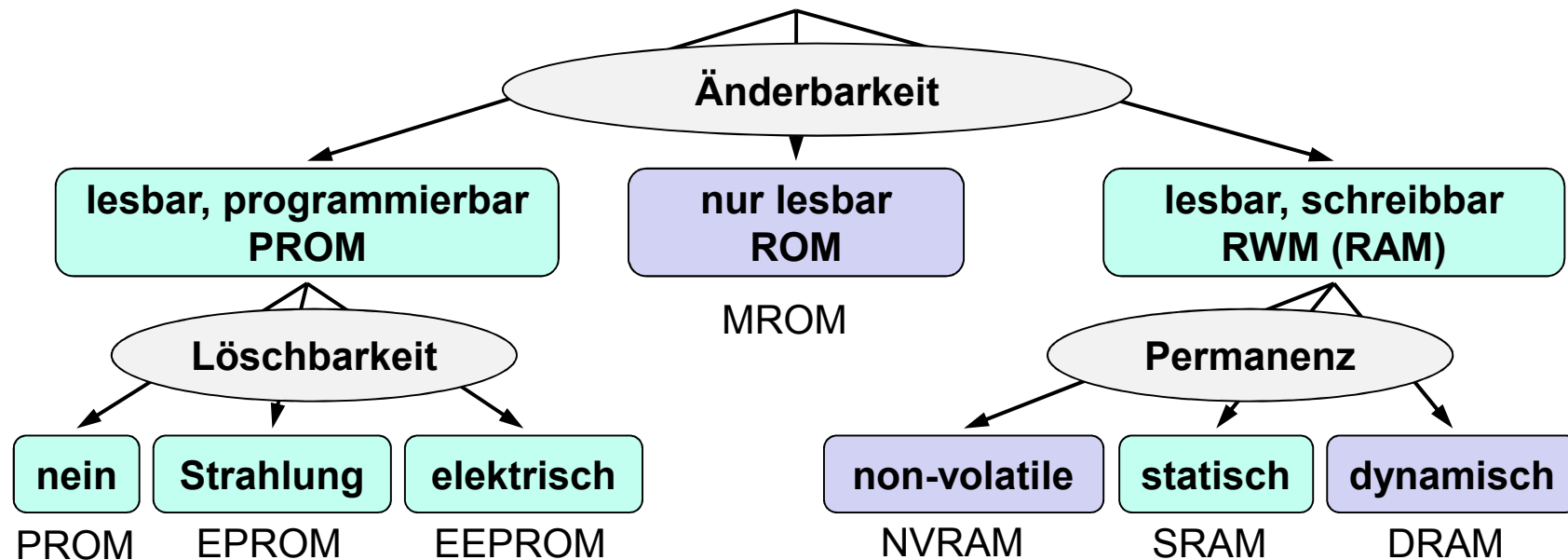


- Speicher: PROM, EPROM, EEPROM (Flash)

Programmiertechnologien (1)

Klassifikation hinsichtlich Änderbarkeit:

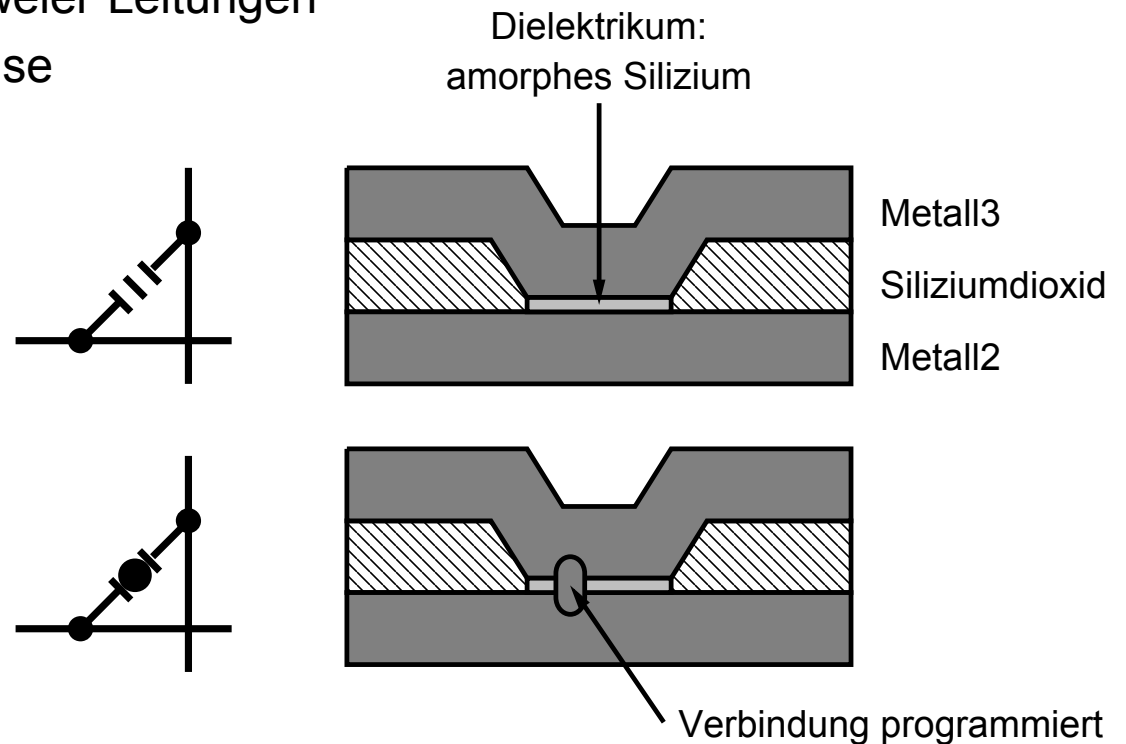
analog Halbleiterspeicher



Programmiertechnologien (2)

Antifuse:

- Programmierung elektrisch, aber nur einmalig
- Schalter oder Verbindung zweier Leitungen
- Beispiel: Metall-Metall-Antifuse

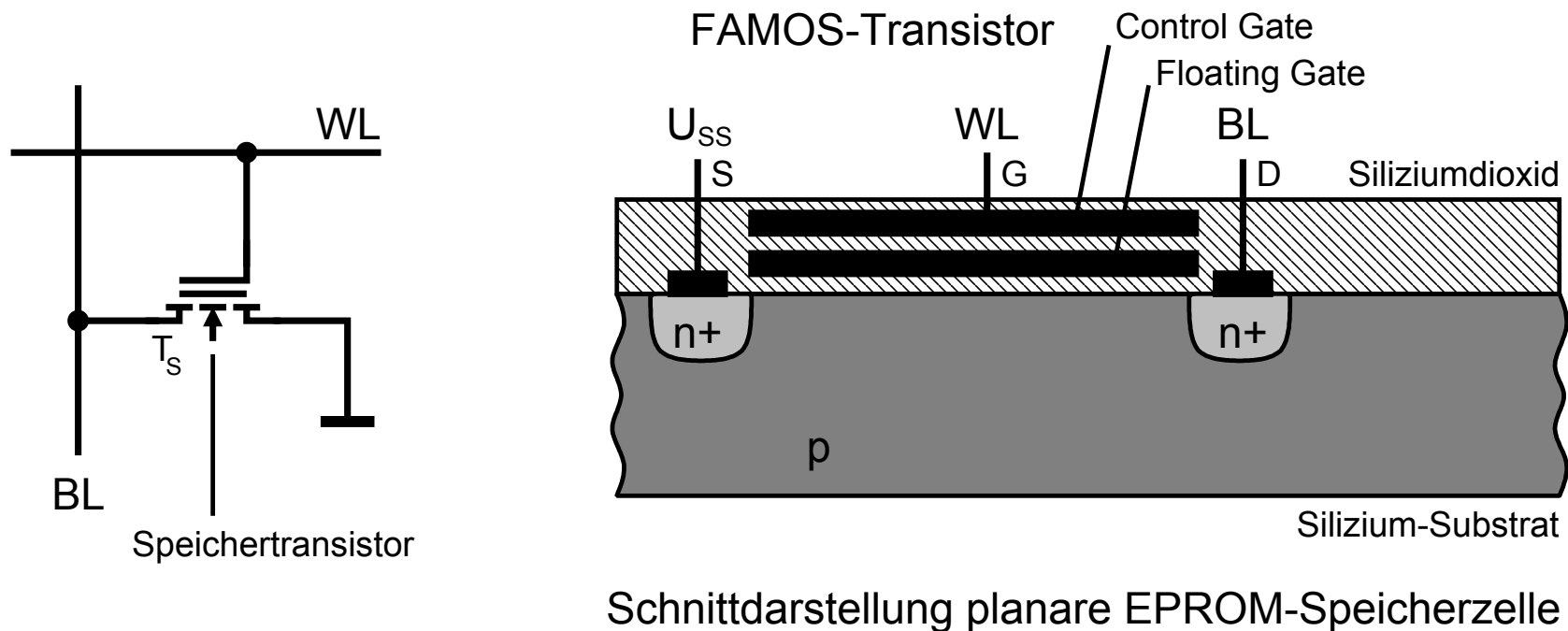


Kesel u. Bartholomä: Entwurf von digitalen Schaltungen
und Systemen mit HDLs und FPGAs

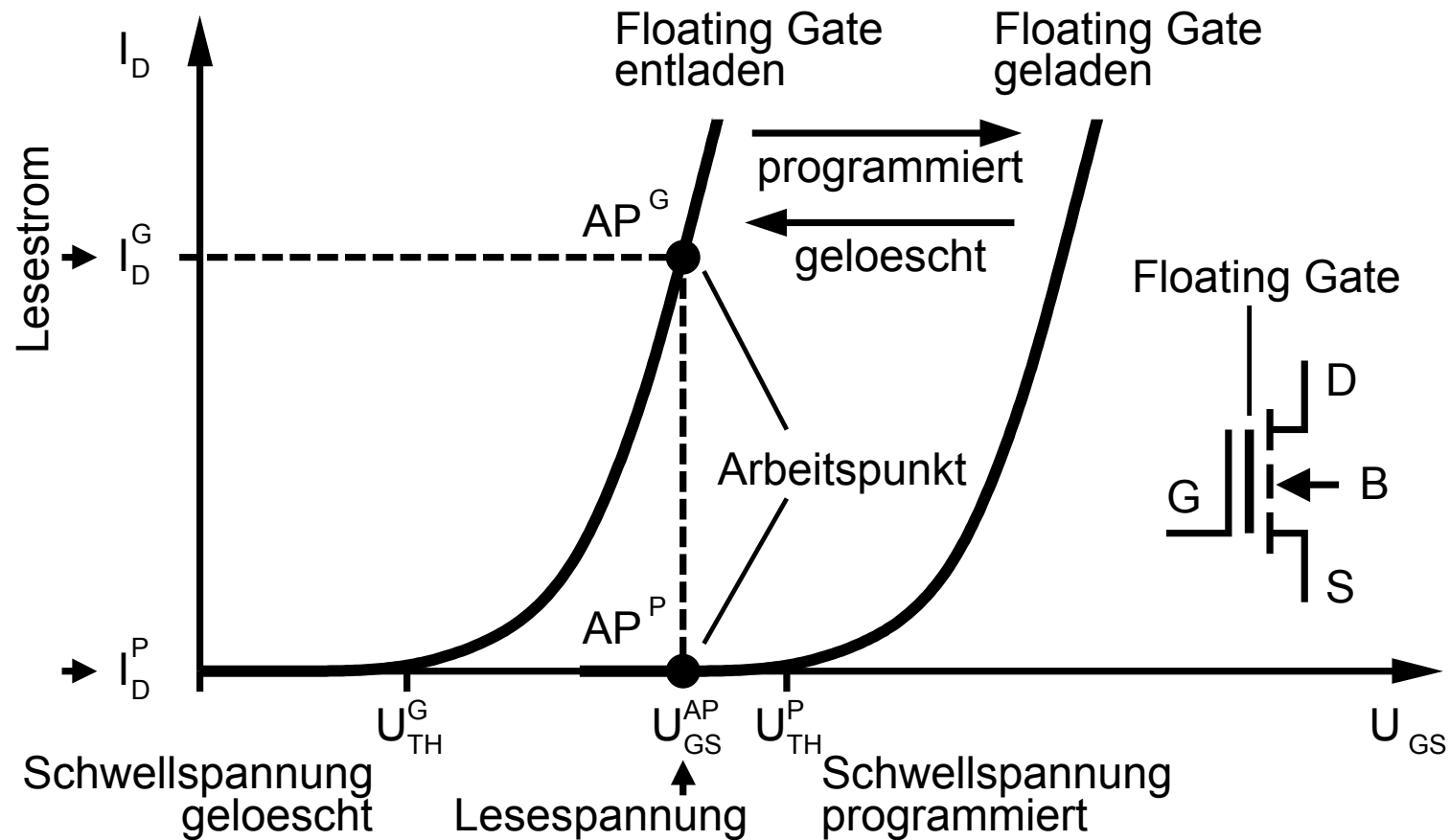
Programmiertechnologien (3)

EPROM FAMOS-Transistor: (Floating-Gate Avalanche-injection MOS)

- Ladungsspeicherung (Elektronen) auf dem Floating-Gate.
- Programmierung elektrisch, Löschen durch UV-Bestrahlung (mehrmalig).



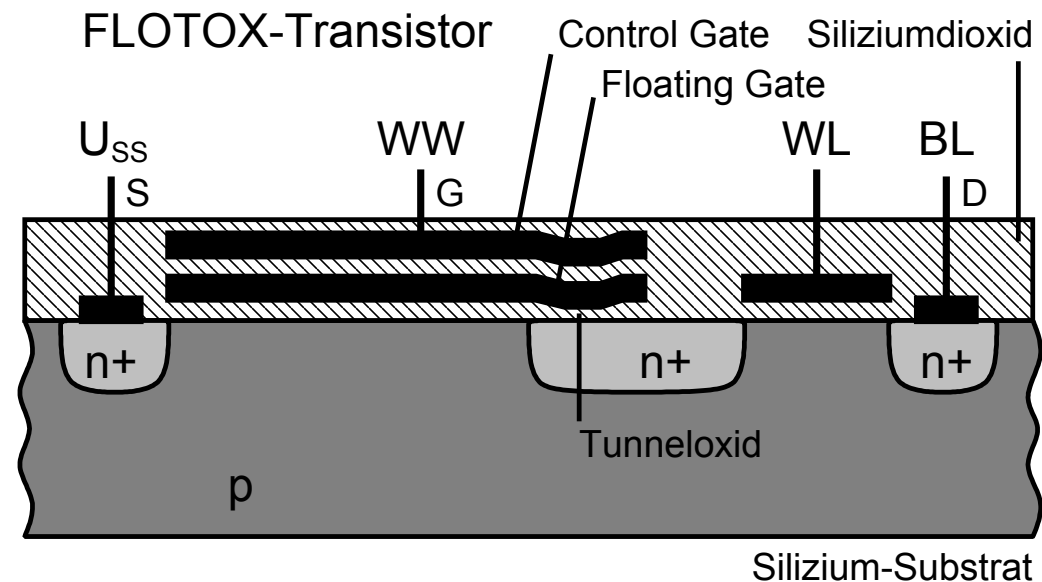
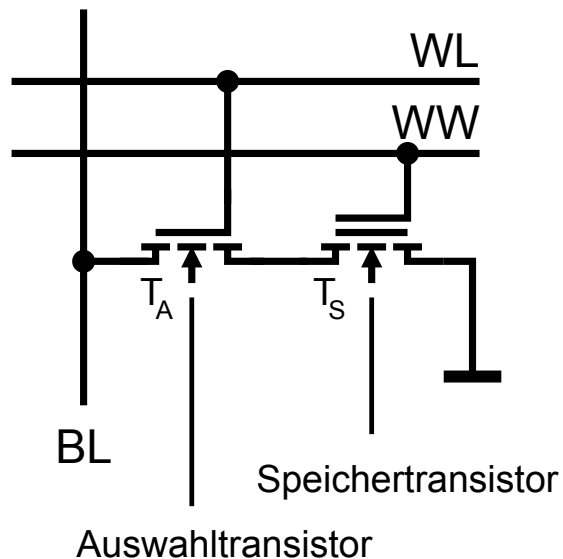
Kennlinie des FAMOS-Transistors:



Programmiertechnologien (4)

EEPROM mit FLOTOX-Transistor: (Floating-Gate Tunneling Oxide)

- Ladungsspeicherung (Elektronen) auf dem Floating-Gate.
- Programmierung elektrisch, Löschen elektrisch über WW (Word Write).
- In-System Programming



Schnittdarstellung planare EEPROM-Speicherzelle

Programmiertechnologien (5)

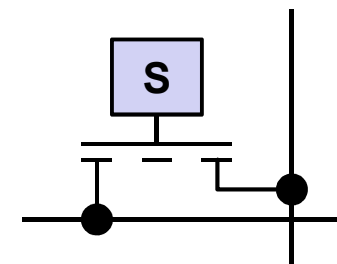
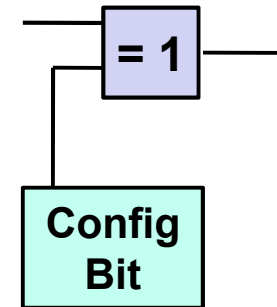
Flash-EEPROM:

- EEPROM mit 1-Transistor-Speicherzelle (FLOTOX-Transistor)
- Nur blockweises Löschen
- NAND-Flash für hohe Speicherdichten
- NOR-Flash für Speicher mit geringen Zugriffszeiten
- Problem: Haltbarkeit, z.B. Intel ETOX-Zelle:
 - Endurance von 10^5 - 10^6 Löschen-/Programmierzyklen.
 - Data Retention von ca. 10 Jahren.

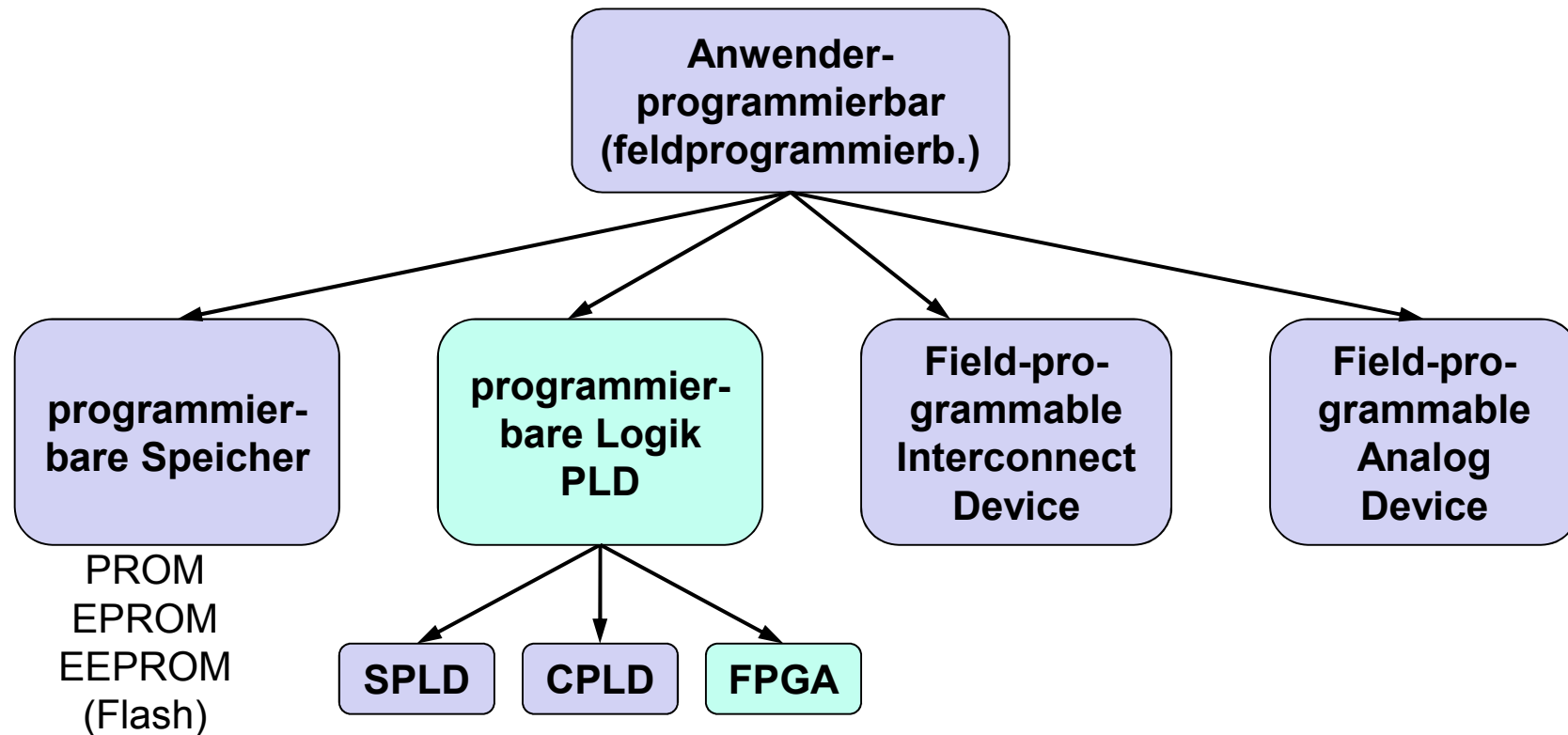
Programmiertechnologien (6)

SRAM:

- 4 MOSFET pro Speicherzelle
- 1 Konfigurationsbit pro Speicherzelle zur
 - Funktionsauswahl
 - Ansteuerung eines Pass-Transistors
- Beliebig oft programmierbar, aber Verlust der Information bei Ausfall der Betriebsspannung
- Im Betrieb einfach programmierbar
 - Schreib-/Lesespeicher
 - Dynamische Rekonfiguration



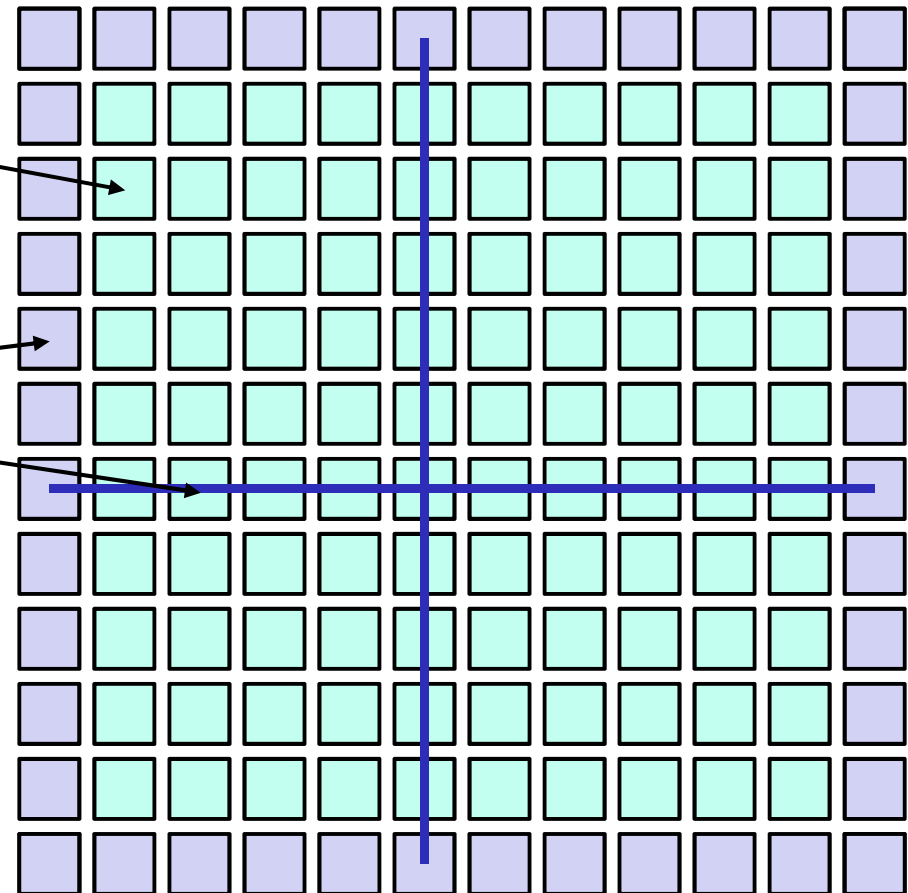
Klassifikation Anwenderprogrammierbare IC



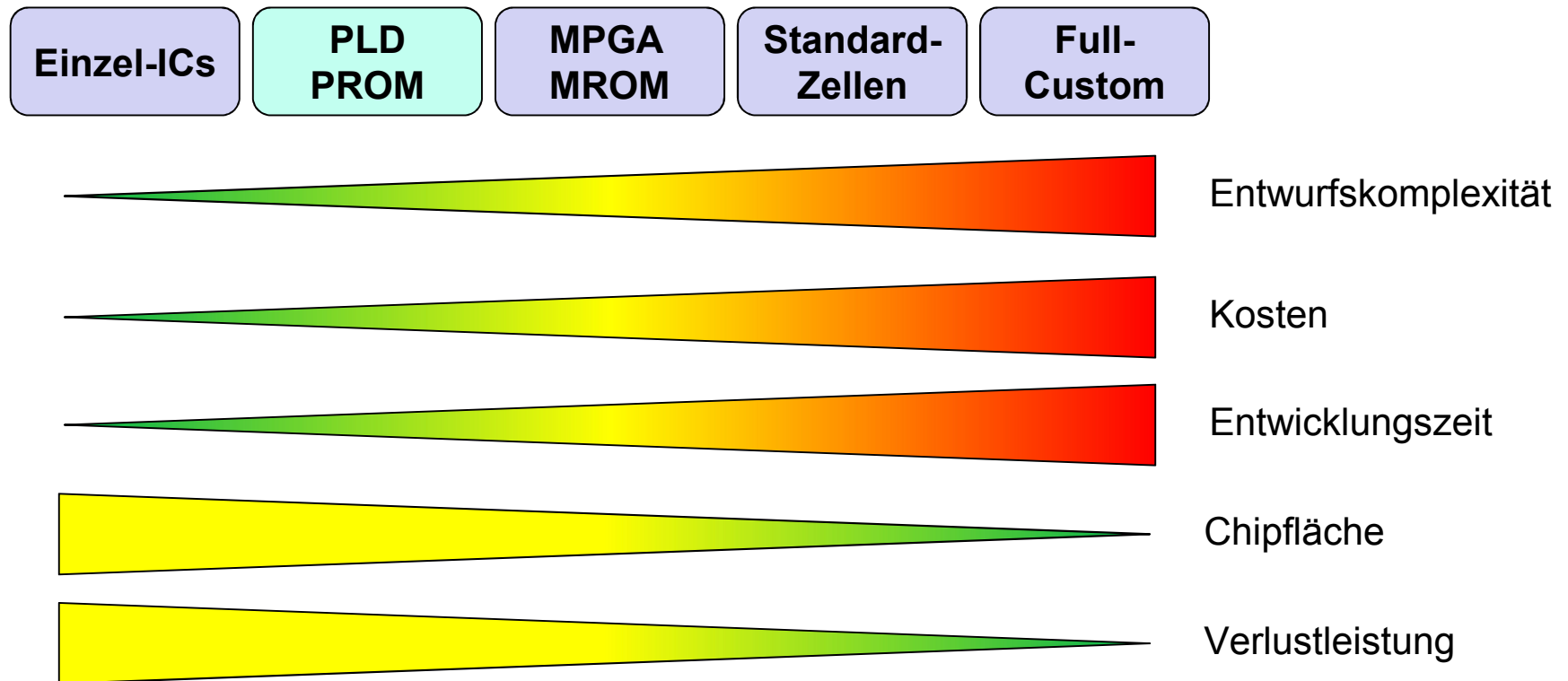
Beispiel: FPGA-Architektur

Grundlegende Bestandteile:

- Funktionsblöcke (FB):
 - angeordnet als Matrix,
 - Multiplexer- oder LUT-basiert.
- I/O-Zellen als spezielle FB.
- Allgemeine lokale Verdrahtung, sowie globale und dedizierte Signalleitungen.
- Spezielle Hard-Makros.



Gegenüberstellung der Entwurfsalternativen



PLD = Programmierbare Logik (SPLD, CPLD, FPGA)

PROM = Programmierbare Speicher (PROM, EPROM, EEPROM)