

**Westsächsische Hochschule Zwickau (FH)**

**Grundlagen der**  
**Digitalen Signalverarbeitung**

Dipl.-Phys. Frank Bormann  
University of Applied Sciences Zwickau (FH)  
Frank.Bormann@FH-Zwickau.de

Version : 1.1 ; September 2003

THE WORLD LEADER IN DSP SOLUTIONS

## 1.2. OPV - Grundsaltungen

### 1.2.1. Einleitung: Operationsverstärker

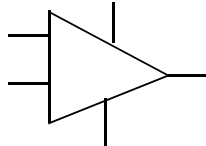
- \* wichtigste Baugruppe der analogen Signalverarbeitung
- \* **Anwendungen:**
  - \* hochwertige Verstärker für Gleich- und Wechselspannung
  - \* aktive analoge Filter
- \* **Digitaltechnik :**
  - \* Schwellwert - Schalter
  - \* Kippschaltungen
  - \* ADC oder DAC ( s. Kapitel 1.3 )
- \* **“Operation + Verstärker” ( analoge Rechentechnik ), zum Addieren, Integrieren, Differenzieren**
- \* **Tip :**
  - \*OPV für hohe Ausgangsleistungen müssen gekühlt werden !

## 1.2. OPV - Grundsaltungen

### 1.2.2. Äußere Beschaltung und Innenaufbau

#### \* (A) Schaltzeichen :

- \* zwei Eingangsklemmen, eine Ausgangsklemme



- \* invertierender Eingang  $U_N$
- \* nicht-invertierender Eingang  $U_P$
- \* Ausgang  $U_A$
- \* Differenz\_Eingangsspannung  $U_D = U_N - U_P$

© Frank Bormann - Version 1.1 : September 2003

Slide - 3

### 1.2.2. Äußere Beschaltung und Innenaufbau

#### \* (B) Innerer Aufbau :

- \* ein OPV besteht aus ca. 20 Transistoren , unterteilt in drei Arbeitsstufen
- \* Stufe 1 : Differenz-Verstärker
- \* Stufe 2 : Spannungs-Verstärker
- \* Stufe 3 : Leistungsverstärker



- \* (1) Nur Differenz-Spannungen werden verstärkt
- \* (2) Bei positiver Differenzspannung  $U_D$  ( invertierter Eingang ist positiver als nichtinvertierter ) stellt sich eine negative Ausgangsspannung ein ( Invertierung )

© Frank Bormann - Version 1.1 : September 2003

Slide - 4

### 1.2.3. Betriebsverhalten eines OPV

- \* (A) Übertragungskennlinie :



- \* Diskussion : Kleine  $U_D$  --> Volle Aussteuerung
- \* Aussteuer-Bereich : Lineare Verstärkung
- \* positive und negative  $U_D$  werden verstärkt
- \*  $U_A = - V_D * U_D$
- \* Differenzverstärkungsmaß  $v_D = 20 \lg V_D$  ( in dB)

© Frank Bormann - Version 1.1 : September 2003

Slide - 5

### 1.2.3. Betriebsverhalten eines OPV

- \* (B) Nullpunktabgleich :

- \* Idealer OV :  $U_D = 0$  bedeutet  $U_A = 0$  !
- \* Realer OV : Ü.-Kennlinie durchläuft nicht den Nullpunkt , durch Fertigungstoleranzen entstehen bei  $U_D = 0$  eine Ausgangsspannung  $U_A$  ungleich 0 ! ( Ausgangs-Offset-Spannung  $U_{2OFF}$  ) .
- \* Zur Offsetkompensation wird dem Eingang eine einstellbare Zusatzspannung ( $U_{1OFF}$ ) zugeführt. ZIEL :  $U_A = 0$  ! ( Verschiebung der Ü.-Kennlinie in den Koordinatenursprung )
- \*  $U_{1OFF} = U_{2OFF} / V_D$
- \* Beispiel-Schaltung :



© Frank Bormann - Version 1.1 : September 2003

Slide - 6

### 1.2.3. Betriebsverhalten eines OPV

#### \* (C) Frequenzkompensation

- \* Frage : Wie kann das Ausgangssignal des OPV angepaßt / verkleinert werden ?
- \* Antwort: Gegenkopplung , d.h. ein Teil des Ausgangssignales wird mit  $180^\circ$  Phasenverschiebung zum invertierenden Eingang zurückgeführt ( Typisches Merkmal von Verstärkerschaltungen )
- \* ABER : Differenzverstärkung  $V_D$  nimmt mit steigender Frequenz der Eingangsspannung ab. Gleichzeitig tritt eine zunehmende Phasenverschiebung zwischen Ein- und Ausgangssignal auf .
- \* Die Phasenverschiebung wandert damit von  $180^\circ$  bis zu  $360^\circ$ , Gleichphasigkeit, Mitkopplung, Verstärker schwingt
- \* Deshalb: Frequenzabhängige Rückkopplung „Frequenzkompensation“ über spezielle Anschlüsse, um den OPV für alle Arbeitsfrequenzen in Gegenkopplung zu halten ( siehe Abbildung, Kondensator  $C_c$  )

© Frank Bormann - Version 1.1 : September 2003

Slide - 7

### 1.2.3. Betriebsverhalten eines OPV

#### \* (D) Gleichtaktverstärkung

- \* Wenn  $U_N = U_P = U_{CM}$ , dann spricht man von „Gleichtakt-Ansteuerung“
- \* Abbildung : Unterschied Gleichtakt - / Differenztakt - Ansteuerung



- \* MEKRE : Gleichtakt-Signale sollten vom OPV nicht verstärkt werden!
- \* Realer OPV : Es tritt ein kleiner “Gleichtakt-Verstärkungsfaktor” auf:

$$V_{CM} = U_A / U_{CM}$$

- \* Gleichtaktverstärkungsmaß :  $v_{CM} = 20 * \lg V_{CM}$

© Frank Bormann - Version 1.1 : September 2003

Slide - 8

### 1.2.3. Betriebsverhalten eines OPV

#### \* (E) Gleichtaktunterdrückung

- \* Quotient aus Differenzverstärkung und Gleichtaktverstärkung:

$$V_{CMRR} = V_D / V_{CM}$$

Je größer dieser Quotient, umso mehr werden ungewünschte Gleichtaktsignale gegenüber Differenzsignalen unterdrückt.

- \* Gleichtakt - Unterdrückungsmaß :

$$\begin{aligned} v_{CMRR} &= 20 * \lg V_{CMRR} \\ &= 20 * \lg V_D / V_{CM} \\ &= v_D - v_{CM} \end{aligned}$$

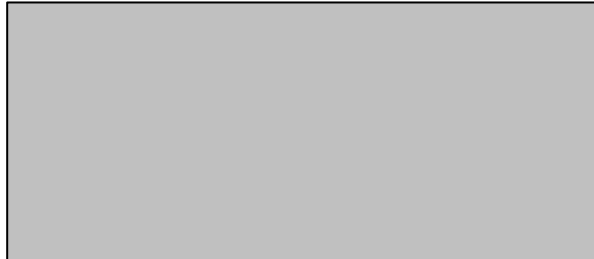
### 1.2.3. Betriebsverhalten eines OPV

#### \* (F) Vergleich Idealer OPV und Realer OPV

Eigenschaft	Bez.	Real	Ideal
Eingangs-Offset	$U_{IOFF}$	10 $\mu$ V...10mV	0
Differenzverstärkung bei Gleichstrom	$V_D$	10 <sup>4</sup> ... 10 <sup>6</sup>	unendlich
	$v_D$	60...100 dB	unendlich
Gleichtaktverstärkung bei Gleichstrom	$V_{CM}$	10 <sup>-3</sup> ... 10 <sup>-2</sup>	0
	$v_{CM}$	-60 .. -40 dB	0
Gleichtaktunterdrückung	$V_{CMRR}$	100...160 dB	unendlich
Differenz-Eingangswiderstand	$R_{eD}$	50K $\Omega$ .. 10M $\Omega$	unendlich
Ausgangs-Widerstand	$R_a$	100 $\Omega$ ...1k $\Omega$	0

### 1.2.4. Schaltungen mit Operationsverstärkern

#### \* (A) Invertierender Verstärker



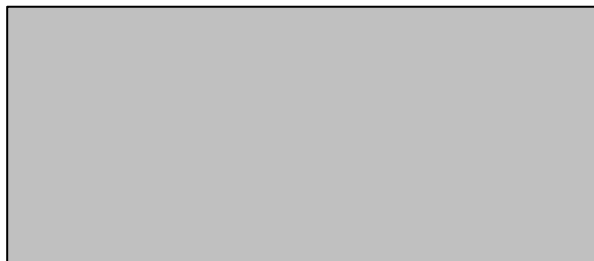
- \* Eingangssignal  $U_1$  wird am invertierenden Eingang angelegt, der nichtinvertierende Eingang ist mit Masse verbunden.
- \* Der Verstärker kehrt das Vorzeichen der Eingangsspannung um und vergrößert oder verkleinert ihren Betrag.

© Frank Bormann - Version 1.1 : September 2003

Slide - 11

### 1.2.4. Schaltungen mit Operationsverstärkern

#### \* (B) Nichtinvertierender Verstärker



- \* Eingangssignal  $U_1$  wird am nichtinvertierenden Eingang angelegt.
- \* Ausgang und Eingang mit gleichem Vorzeichen
- \* Vorteilhaft: Hoher Eingangswiderstand des Verstärkers
- \* Berechnung  $U_a / U_e$  :

© Frank Bormann - Version 1.1 : September 2003

Slide - 12

### 1.2.4. Schaltungen mit Operationsverstärkern

- \* (C) Spannungsfolger



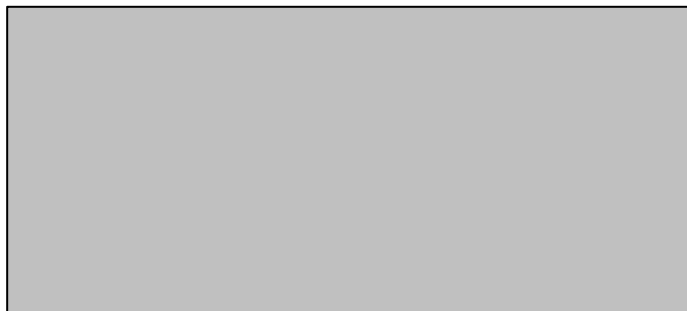
- \* Sonderfall von (B) mit  $R_k=0$  und  $R_N=\mu$
- \*  $U_2 = U_1$
- \* extrem hoher Eingangswiderstand  $Z_e = R_{eD} * V_D$
- \* Anwendung: Messen Spannung an Kondensator, ohne ihn zu entladen ( allg.: Anschaltung an hochohmige Signalquellen )
- \* kleiner Ausgangswiderstand :  $Z_a = R_a / V_D$
- \* Anwendung : Impedanzwandler

© Frank Bormann - Version 1.1 : September 2003

Slide - 13

### 1.2.5. Analoge Rechenschaltungen

- \* Typische Anwendungen in analoger Meß- und Steuerungstechnik
- \* (A) Summierverstärker
  - \* ermöglicht die Addition mehrerer Spannungen, wobei der Verstärkungsfaktor jeder Spannung separat eingestellt werden kann.
  - \* Der einfache invertierende Verstärker wird um die Anzahl der gewünschten Eingänge erweitert:



© Frank Bormann - Version 1.1 : September 2003

Slide - 14

### 1.2.5. Analoge Rechenschaltungen

#### \* (B) Integrierverstärker

- \* wird der Rückkoppel - Widerstand des invertierenden Verstärkers durch einen Kondensator ersetzt, so wird der Verstärkungsfaktor frequenzabhängig.
- \* Der Rückkoppelwiderstand ist nun der Wechselstromwiderstand des Kondensators :

$$X_c = \frac{1}{\omega C_K} = \frac{1}{2\pi f C_K}$$

- \* Der Verstärkungsfaktor  $V_U$  ergibt sich damit zu:

$$V_U = \frac{1}{2\pi f \cdot C_K \cdot R_e}$$

- \*  $V_U$  ist gleich 1 bei einer Frequenz  $f_0$  von :

$$f_0 = \frac{1}{2\pi \cdot C_K \cdot R_e}$$

### 1.2.5. Analoge Rechenschaltungen

- \* Für  $f > f_0$  ergibt sich eine Dämpfung des Eingangssignales, für  $f < f_0$  eine Verstärkung.
- \* Schaltbild :



- \* Der Augenblickswert der Ausgangsspannung ( für sinusförmige Signale) :

$$u_2 = -\frac{1}{C_K \cdot R_e} \int u_1 dt$$



### 1.2.5. Analoge Rechenschaltungen

- \* Wegen  $C_K$  tritt eine Phasenverschiebung zwischen Ein- und Ausgangsspannung von  $+90^\circ$  auf, d.h.  $U_2$  eilt  $U_1$  voraus:



- \* Wird am Eingang eine Gleichspannung angelegt, so steigt  $U_2$  linear mit der Zeit an :



- \* Der Anstieg in  $U_2$  ist proportional zur Spannung  $U_1$  :

$$\Delta U_2 = -\frac{1}{C_K \cdot R_e} \cdot U_1 \cdot \Delta t$$

© Frank Bormann - Version 1.1 : September 2003

Slide - 17

### 1.2.5. Analoge Rechenschaltungen

- \* Bei periodischem Rechtecksignal am Eingang kehrt sich ständig die Integrationsrichtung um --> Dreiecksignal am Ausgang :



- \* Beispiele :

© Frank Bormann - Version 1.1 : September 2003

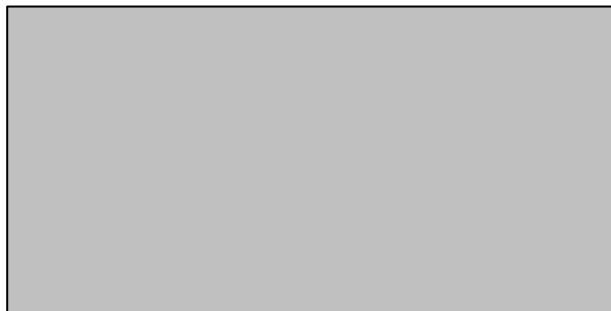
Slide - 18

### 1.2.5. Analoge Rechenschaltungen

- \* (C) Differenzierverstärker
- \* Der Eingangswiderstand des invertierenden Verstärkers wird durch den Kondensator  $C_e$  mit dem Wechselstromwiderstand  $X_e$  ersetzt :

$$X_e = \frac{1}{\omega \cdot C_e} = \frac{1}{2\pi f \cdot C_e}$$

- \* Schaltbild :



© Frank Bormann - Version 1.1 : September 2003

Slide - 19

### 1.2.5. Analoge Rechenschaltungen

- \* (C) Differenzierverstärker (2)
- \* Verstärkungsfaktor invertierender Verstärker :

$$U_a = -\frac{R_k}{R_e} U_e = -V_u U_e$$

- \* Für den Differenzierverstärker gilt damit :

$$V_u = 2\pi f C_e R_k$$

- \* Bei der Frequenz  $f_0$  ist  $V_u$  gleich eins :

$$f_0 = \frac{1}{2\pi C_e R_k}$$

- \*  $f > f_0$  : Verstärkung ;  $f < f_0$  : Dämpfung des Eingangssignales

© Frank Bormann - Version 1.1 : September 2003

Slide - 20

### 1.2.5. Analoge Rechenschaltungen

- \* (C) Differenzierverstärker (3)
- \* Frequenzgang :



© Frank Bormann - Version 1.1 : September 2003

Slide - 21

### 1.2.5. Analoge Rechenschaltungen

- \* (C) Differenzierverstärker (3)
- \* Übertragungsverhalten:
- \*  $C_e$  verursacht eine Phasenverschiebung zwischen Eingangs- und Ausgangssignal von  $-90^\circ$ , d.h.  $U_a$  eilt  $U_e$  nach.
- \* Beim Differenzierer entsteht am Ausgang nur dann eine Spannung, wenn sich die Eingangsspannung ändert. Die Ausgangsspannung ist der Ableitung ( dem Anstieg ) des Eingangssignales proportional.
  - \* Beispiel : linear ansteigende Eingangsspannung
  - \* Beispiel : Rechteckspannung



\*

$$U_2 = -C_e \cdot R_k \cdot \frac{\Delta U_1}{\Delta t}$$

© Frank Bormann - Version 1.1 : September 2003

Slide - 22

### 1.2.6. Nichlineare Schaltungen

- \* OPV-Schaltungen, bei denen anstelle von “Gegenkopplung” die “Mitkopplung” eingesetzt wird.
- \* Kleinste Eingangs-Differenzspannungen bringen den Ausgang des OPV ( wegen seiner grossen Eigenverstärkung) sehr schnell in den Sättigungszustand.
- \* Die Ausgangsspannung ist , bei Vernachlässigung der Restspannung über den Endstufentransistoren, gleich der positiven oder negativen Betriebsspannung.

$$U_{D1} = -\frac{U_{CCN}}{V_D}$$

$$U_{D2} = \frac{U_{CCP}}{V_D}$$

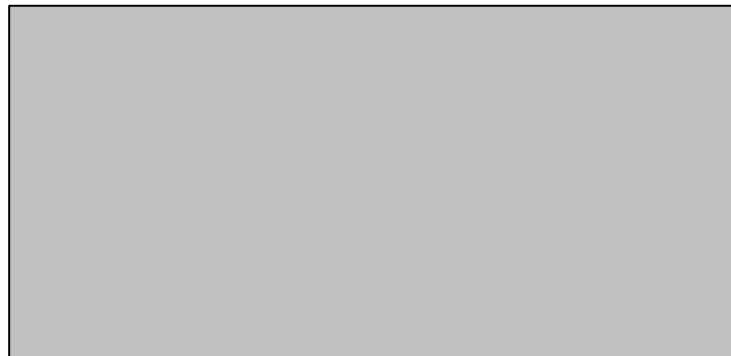
- \*  $V_D$  = Differenzverstärkung ;  $U_{D1}$  und  $U_{D2}$  : Differenz-Eingangsspannung zum Erreichen der Sättigungsspannungen  $U_{CCN}$  und  $U_{CCP}$

© Frank Bormann - Version 1.1 : September 2003

Slide - 23

### 1.2.6. Nichlineare Schaltungen

- \* (A) Komparator
  - \* OPV ohne jede Rückkopplung ( unbeschaltet)
  - \* sobald sich die zu vergleichenden Eingangsspannungen  $U_{11}=U_N$  und  $U_{12}=U_P$  unterscheiden, erreiche die Ausgangsspannung ihren Maximalbetrag , je nach Vorzeichen der Differenz  $U_{CCP}$  oder  $U_{CCN}$



© Frank Bormann - Version 1.1 : September 2003

Slide - 24

## 1.2.6. Nichtlineare Schaltungen

- \* **(B) Schwellwert-Schalter ( “Schmitt-Trigger” )**
  - \* baut auf dem Komparatorprinzip auf



© Frank Bormann - Version 1.1 : September 2003

Slide - 25

## 1.2.6. Nichtlineare Schaltungen

- \* **(B) Schwellwert-Schalter ( “Schmitt-Trigger” ) (2)**
  - \* wenn die Eingangsspannung die Schaltschwelle überschreitet, kippt die Ausgangsspannung von der Ruhelage in die Arbeitslage.
  - \* Der OPV erhält eine Rückführung vom Ausgang auf den nichtinvertierenden Eingang („Mitkopplung“), um für ein schnelles Umschalten und eine anschließende Stabilität des neuen Schaltzustandes zu sorgen.
  - \* Die positiven und negativen Schwellwerte werden über das Widerstandsverhältnis in der äußeren Beschaltung des OPV eingestellt.
  - \* Eingangssignal auf invertierenden Eingang : invertierender Trigger
  - \* Eingangssignal auf nicht-invertierenden Eingang: nicht-inv. Trigger
  - \* Funktionsweise ( invertierender Trigger ) :
    - \* Anfangszustand :  $U_1 = 0$  ;  $U_2 = U_{CCP}$  ,  $U_+ = U_{S+}$
    - \* damit ist  $U_D < 0$  , Zustand stabil
    - \* überschreitet  $U_1 U_{S+}$ , so wird  $U_D > 0$  und  $U_2$  kippt auf  $U_{CCN}$
    - \* Die Referenzspannung an  $U_+$  geht auf  $U_{S-}$  , es ist  $U_D > 0$  , Zustand wieder stabil

© Frank Bormann - Version 1.1 : September 2003

Slide - 26

## 1.2.6. Nichtlineare Schaltungen

### \* (B) Schwellwert-Schalter ( "Schmitt-Trigger" ) (3)

- \* Die beiden Schwellwert-Spannungen  $U_{S+}$  und  $U_{S-}$  liegen symmetrisch zur Null-Linie
- \* Die Differenz  $\Delta U_1 = U_{S+} - U_{S-}$  ist die „Hysterese“ des Triggers
- \* Berechnung Hysterese( invertierender Trigger):

$$\Delta U_1 \approx \frac{R_p}{R_K + R_p} \cdot (U_{CCP} - U_{CCN})$$

- \* Berechnung Hysterese ( nicht-invertierender Trigger ) :

$$\Delta U_1 \approx \frac{R_e}{R_K} \cdot (U_{CCP} - U_{CCN})$$

- \* Je größer die Hysterese, umso unempfindlicher ist die Schaltung

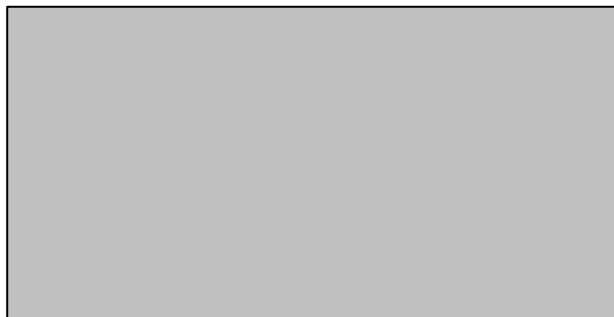
© Frank Bormann - Version 1.1 : September 2003

Slide - 27

## 1.2.6. Nichtlineare Schaltungen

### \* (C) A-stabile Kippschaltung

- \* Der invertierende Trigger wird durch eine weitere RC-Schaltung zu einem Impulsgenerator erweitert, der eine Rechteck-Impulsfolge ausgibt.



© Frank Bormann - Version 1.1 : September 2003

Slide - 28

## 1.2.6. Nichtlineare Schaltungen

### \* (C) A-stabile Kippschaltung (2)

- \* Die Eingangsspannung  $U_1$  ist gleich der Kondensatorspannung
- \* Der Kondensator lädt sich bei  $U_2 = U_{CCP}$  positiv bis zum Erreichen von  $U_{S+}$  auf
- \* Damit kippt  $U_2$  von  $U_{CCP}$  auf  $U_{CCN}$
- \* Der Kondensator entlädt sich bis zum Erreichen von  $U_S$ .

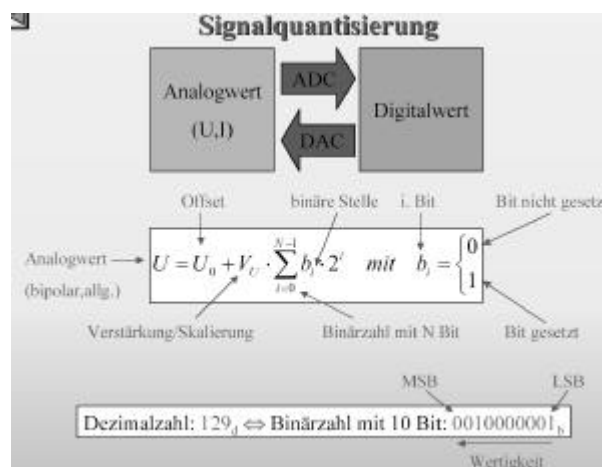
- \* Periodendauer der Impulsfolge :

$$T = 2 \cdot R \cdot C \cdot \ln \left( 1 + 2 \cdot \frac{R_P}{R_K} \right)$$

## 1.3. Analog - Digital - Wandler

### 1.3.1. Grundprinzipien

- \* Aufgabe eines ADC : Wandlung einer analogen Eingangsspannung in eine dazu proportionale Zahl



### 1.3.1. Grundprinzipien (2)

#### Rechenbeispiele für Signalquantisierung

**Unipolarer DAC:** Auflösung 12 Bit, unipolares Ausgangssignal  $U_{\text{out}} = 0..10 \text{ V}$

$N = 12 \rightarrow n = 2^N_d = 2^{12}_d = 1111\ 1111\ 1111_b = 4096_d$  mögliche diskrete Spannungswerte

$V_U = 10 \text{ V} \rightarrow U_{\text{out}} = V_U \cdot \mathbf{B} / (2^N - 1)_d = 10 \text{ V} \cdot \mathbf{B} / (2^{12} - 1)_d = 10 \text{ V} \cdot \mathbf{B} / 4095_d$

$U_{\text{out}} = 0 \text{ V}$  minimal (für  $0000\ 0000\ 0000_b = 0_d$ )

$U_{\text{out}} = 10 \text{ V}$  maximal (für  $1111\ 1111\ 1111_b = 4095_d$ )

Schrittweite (Basis-Inkrement, Spannungsauflösung):

$\Delta U_{\text{out}} = V_U / (2^N - 1)_d = 10 \text{ V} / (2^{12} - 1)_d = 10 \text{ V} / 4095_d \approx 2.442 \text{ mV}$

**Unipolarer ADC:** Auflösung 10 Bit, unipolares Eingangssignal  $U_{\text{in}} = 0..5 \text{ V}$

$N = 10 \rightarrow n = 2^N_d = 2^{10}_d = 11\ 1111\ 1111_b = 1024_d$  mögliche diskrete Spannungswerte

$V_U = 5 \text{ V} \rightarrow \mathbf{B} = U_{\text{in}} / 5 \text{ V} \cdot (2^N - 1)_d = U_{\text{in}} / 5 \text{ V} \cdot 1023_d$

$\mathbf{B} = 00\ 0000\ 0000_b = 0_d$  minimal für  $U_{\text{in}} = 0 \text{ V}$

$\mathbf{B} = 11\ 1111\ 1111_b = 1023_d$  maximal für  $U_{\text{in}} = 5 \text{ V}$

Spannungsauflösung  $\Delta U_{\text{in}} = 5 \text{ V} / (2^{10} - 1)_d = 5 \text{ V} / 1023_d \approx 4.888 \text{ mV}$

Spannungsmessung  $U_{\text{mes}} = n \cdot \Delta U_{\text{in}}$  mit  $n \rightarrow N$  (immer *nächster* Wert; diskrete *Approximation*)

z.B. für  $U_{\text{in}} = 2.7315 \text{ V}$  folgt daraus:

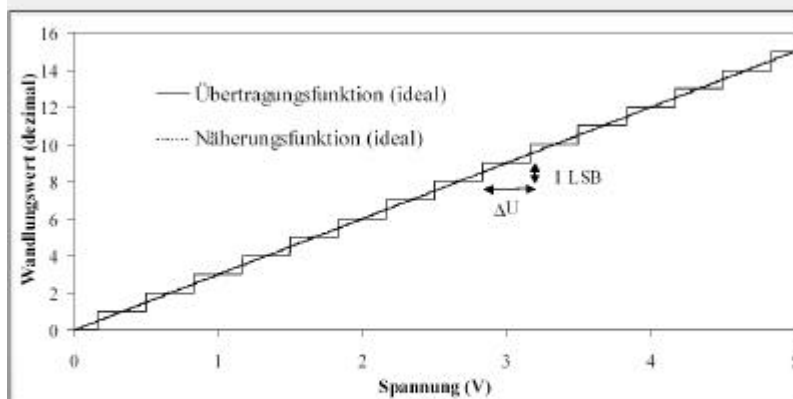
$2.7272.. \text{ V}$  (für  $10\ 0010\ 1110_b$ )  $< U_{\text{in}} < 2.7321.. \text{ V}$  (für  $1000101111_b$ );  $\mathbf{B} = 10\ 0010\ 1111_b = 559_d$

© Frank Bormann - Version 1.1 : September 2003

Slide - 31

### 1.3.1. Grundprinzipien (3)

#### Quantisierungsfehler



Quantisierungs- bzw. Diskretisierungsfehler:  $\pm \frac{1}{2} \text{ LSB}$

Spannungsfehler:  $\pm \frac{1}{2} \Delta U$

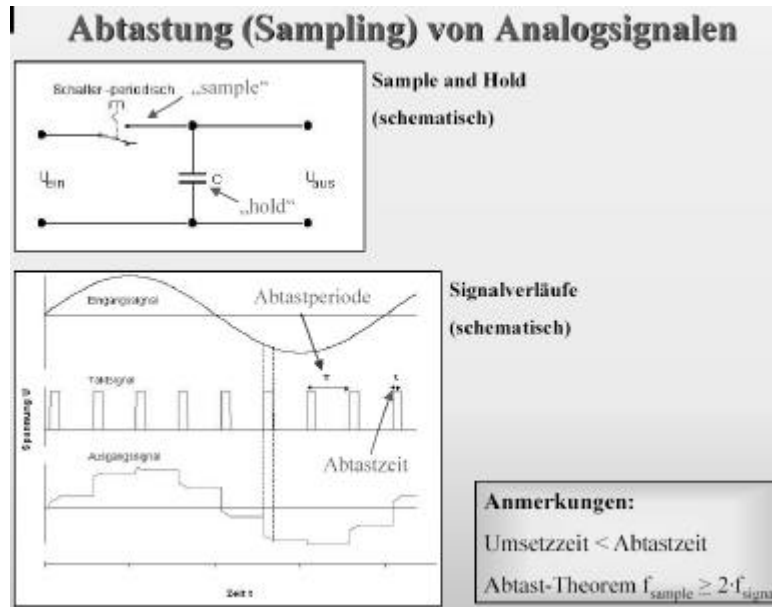
(von der Auflösung des Wandlers abhängig, nimmt mit wachsender Auflösung ab)

© Frank Bormann - Version 1.1 : September 2003

Slide - 32



### 1.3.1. Grundprinzipien (4)

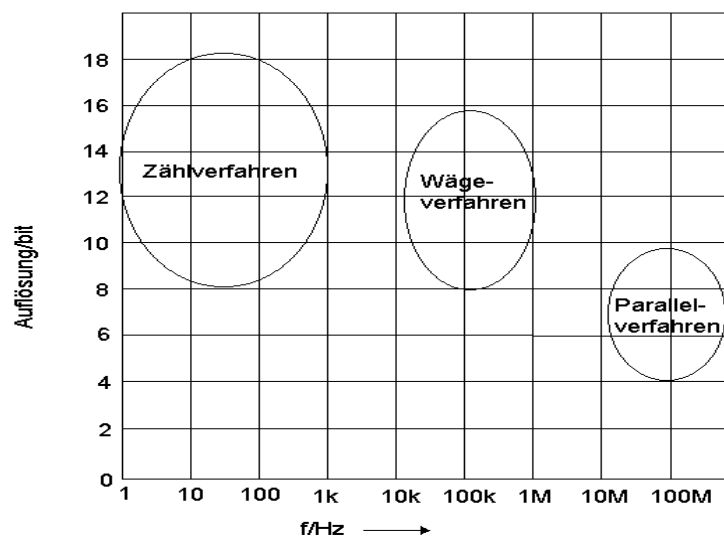


© Frank Bormann - Version 1.1 : September 2003

Slide - 33

### 1.3.1. Grundprinzipien (5)

AD-Wandler: Anwendungsbereiche



© Frank Bormann - Version 1.1 : September 2003

Slide - 34

### 1.3.1. Grundprinzipien (6)

Typ	Schrittzahl	Referenzspannungen	Besondere Merkmale	Typische Anwendungen
Parallelverfahren (Flash-Wandler)	1	$n = 2^n$	aufwendig, schnell	Video
Wägeverfahren (Sukzess, Appr.)	$N = \text{ld } n$	$N = \text{ld } n$	häufig guter Kompromiss	Audio
Zählverfahren (single&dual slope)	$n = 2^N$	1	einfach, langsam	Präzisionsmesstechnik, DVM

#### Taktsteuerung von ADC:

ADC arbeiten takt synchron (periodisches Rechtecksignal zur Steuerung ADC-interner Abläufe).

#### Parallelverfahren:

Umsetzung des momentanen Signalwertes in Binärzahl in einem einzigen Takt-Schritt unter Verwendung einer großen Anzahl von Spannungskomparatoren

#### Wägeverfahren:

Sukzessive Wandlung durch schrittweisen (bitweisen) Vergleich mit einem DAC-Signal, je Bit ein Taktschritt erforderlich

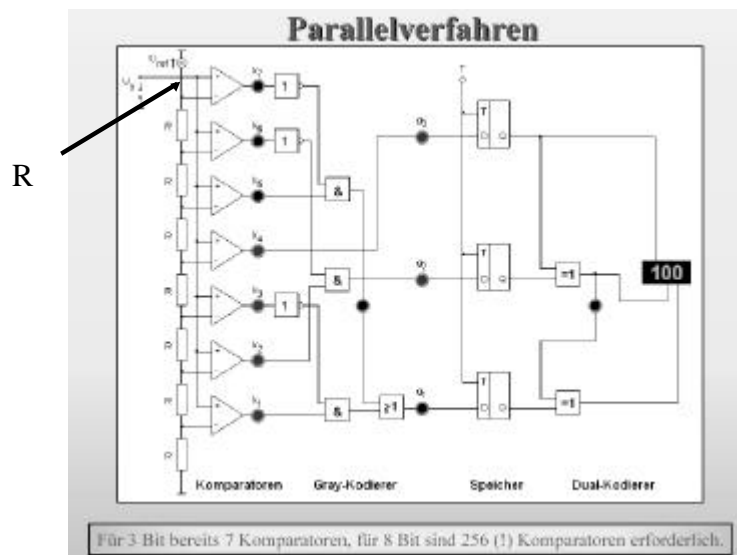
#### Zählverfahren:

DAC wird mit einem Zähler gesteuert, der bis zum Erreichen des Messwerts (Komparator) inkrementiert wird, Zahl der Taktschritte vom Messwert abhängig

© Frank Bormann - Version 1.1 : September 2003

Slide - 35

### 1.3.2. ADC mit Parallel-Verfahren



© Frank Bormann - Version 1.1 : September 2003

Slide - 36

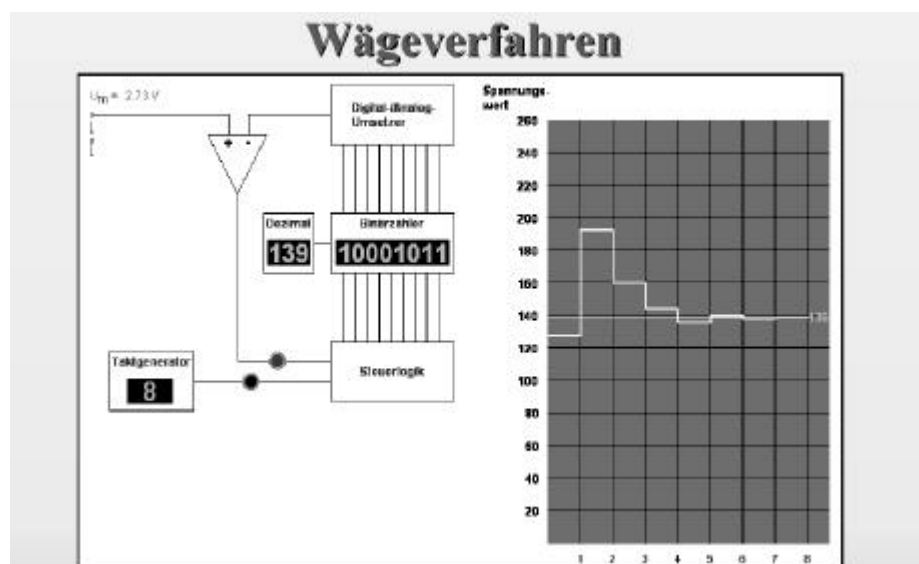
### 1.3.2. ADC mit Parallel-Verfahren(2)

- \* Es existieren N Referenzspannungen zum gleichzeitigen Test mit der zu messenden Spannung. Oft wird jedoch nur eine Uref eingesetzt, die über Widerstandsteiler an alle Komparatoren geschaltet ist.
  - \* Beispiel : 7 Komparatoren ; Referenzspannung 1/8 ; 2/8 ... 7/8
- \* zunächst wird im Gray-Code ermittelt, welche Komparatoren geschaltet haben:
  - \* Beispiel 1 : Uref=8V U<sub>mess</sub>= 4,5V ==> 0001111
  - \* Beispiel 2 : Uref=8V U<sub>mess</sub>= 2,8V ==> 0000011
  - \* Beispiel 3 : Uref=8V U<sub>mess</sub>= 7,3V ==> 1111111
- \* danach wird der ermittelte Gray-Code in Dual-Code umgesetzt
  - \* Beispiel 1 : 0001111 ==> 100 (4)
  - \* Beispiel 2 : 0000011 ==> 010 (2)
  - \* Beispiel 3 : 1111111 ==> 111 (7)

© Frank Bormann - Version 1.1 : September 2003

Slide - 37

### 1.3.3. ADC mit Wäge-Verfahren

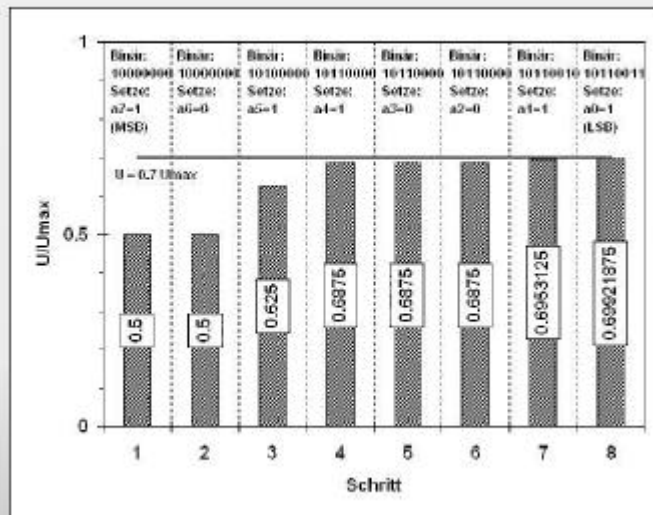


© Frank Bormann - Version 1.1 : September 2003

Slide - 38

### 1.3.3. ADC mit Wäge-Verfahren (2)

#### Sukzessive Approximation



© Frank Bormann - Version 1.1 : September 2003

Slide - 39

### 1.3.3. ADC mit Wäge-Verfahren (3)

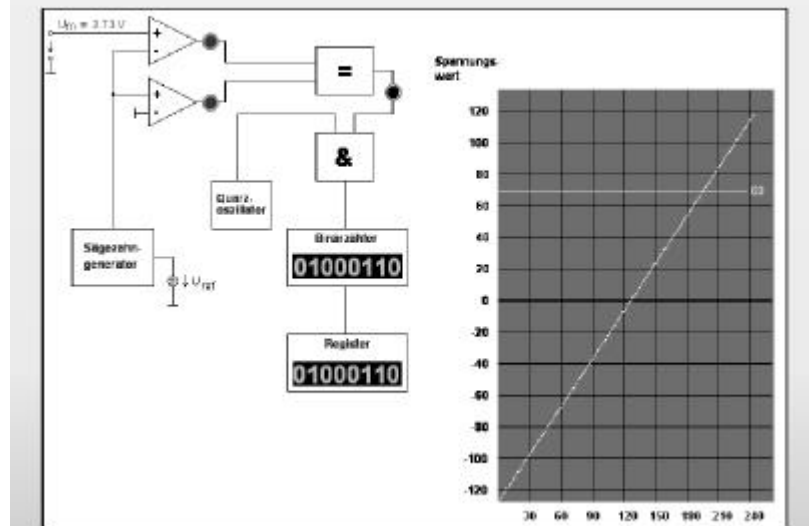
- \* Pro Schritt wird jeweils nur eine Stelle einer Dualzahl ermittelt. Man beginnt mit der höchsten Stelle
- \* Man stellt fest, ob die Eingangsspannung  $U_{\text{mess}}$  größer/kleiner als die Referenzspannung für die jeweilige Stufe ist
- \* Wenn  $U_{\text{mess}}$  größer ist, dann bleibt die jeweilige Stelle auf 1 gesetzt
- \* Die nächste Referenzspannung wird aus der Summe der bisher gesetzten Stellen und der nächsten zu testenden Stelle gebildet
- \* War  $U_{\text{mess}}$  kleiner als  $U_{\text{ref}}$ , dann wird die getestete Stelle auf 0 gesetzt und von der nächsten Referenzspannung subtrahiert

© Frank Bormann - Version 1.1 : September 2003

Slide - 40

### 1.3.4. ADC mit Zähl-Verfahren

#### Zählverfahren (single slope)



© Frank Bormann - Version 1.1 : September 2003

Slide - 41

### 1.3.4. ADC mit Zähl-Verfahren(2)

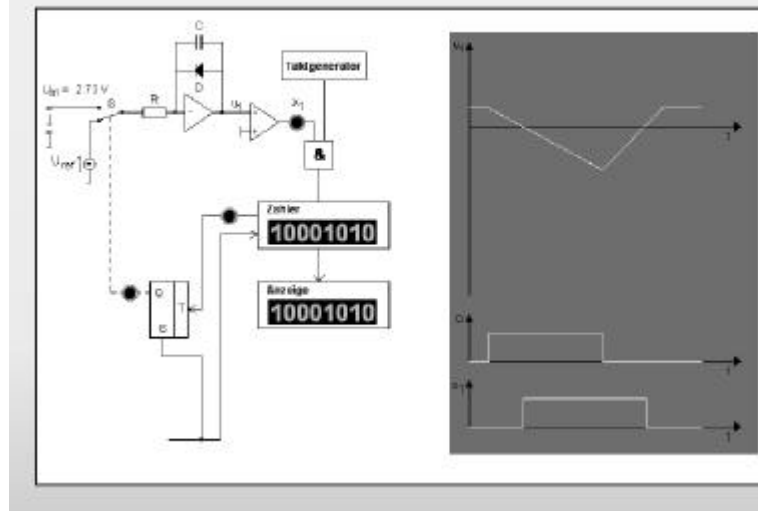
- ◆ Die AD-Wandlung nach dem Zählverfahren erfordert den geringsten Schaltungsaufwand.
- ◆ Oft wird das „Sägezahnverfahren“ verwendet. Hier erzeugt ein Sägezahn-generator eine Spannung, deren Anstieg linear mit der Zeit erfolgt. Der AD-Wandler kann sowohl positive als auch negative Spannungen messen.
- ◆ Liegt eine positive Spannung an, so wird der Zähler beim Überschreiten des Nullpotentials in Gang gesetzt. Beim Erreichen der zu messenden Spannung stoppt er und der Zählerstand wird in das Register übertragen.
- ◆ Bei einer negativen Spannung beginnt der Zähler beim Erreichen dieser Spannung rückwärts zu laufen und stoppt beim Erreichen des Nullpotentials. Der Zählerstand ist dann das Zweierkomplement des Spannungswertes.

© Frank Bormann - Version 1.1 : September 2003

Slide - 42

### 1.3.4. ADC mit Zähl-Verfahren(3)

#### Zählverfahren (dual slope)



© Frank Bormann - Version 1.1 : September 2003

Slide - 43

### 1.3.4. ADC mit Zähl-Verfahren(3)

- ◆ Das Doppelintegrationsverfahren („Dual Slope“) nutzt wie das einfache Integrationsverfahren das Zählverfahren zur AD-Wandlung.
- ◆ Im Ruhezustand ist  $Q=0$  und damit der Schalter  $S$  in Stellung 1. Der Integrator bleibt an dem positiven Spannungswert stehen, bei dem die Diode leitend wird. Der Ausgang  $x1$  ist im Zustand 0 (nicht leitend).
- ◆ Beim Start wird der Zähler auf Null gesetzt und der  $Q$ -Ausgang des Flip-Flops auf Eins. Dadurch wird der Schalter mit der Meßspannung verbunden und der Integrator integriert diese. Diese fällt jetzt über das R-C-Glied ab.
- ◆ In dem Moment, in dem sie durch Null geht, wird  $x1=1$ , und der Zähler beginnt zu zählen.
- ◆ Nachdem er einen vollen Zählzyklus durchlaufen hat, gibt dieser einen Übertragungsimpuls ab und das Flip-Flop wird wieder auf Null gesetzt, sowie der Schalter  $S$  mit der Referenzspannung verbunden (5 Volt). Sofort steigt die Spannungsrampe wieder an und der Zähler stoppt beim Nulldurchgang, da jetzt der Komparator wieder sperrt.
- ◆ Der letzte Zählerstand ist der entsprechende Binärwert der gemessenen analoge

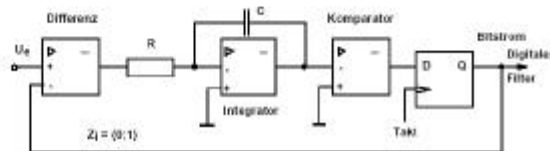
© Frank Bormann - Version 1.1 : September 2003

Slide - 44

### 1.3.5. ADC mit Delta-Sigma -Verfahren

#### Sigma-Delta-Wandler ( $\Sigma-\Delta$ )

- Zumeist 1-Bit Wandler: erzeugt Bitstrom, der erst durch ein digitales Filter die n-Bit-Form erhält (benötigt kein Abtast-Halte Glied):
  - $U_e = 0: 00000000000000000000 \dots U_{\max}: 11111111111111111111 \dots$
  - Oversampling N, Ordnung L, hier  $L=1$  Signal-Rausch-Abstand  $\sim (3 + 6 L) \log_2 N$  dB
  - Pro Oversamplingfaktor 2 erhöht sich die Zahl der ausnutzbaren Bits um  $\sim L+0,5$   
z.B.: Audio 2.8 MHz Bitstrom mit  $L=2$  gibt 16Bit Audio-Qualität bis 22 kHz
- Vorteile:
  - Geringe Anforderungen an die Präzision der Bauelemente,
  - Geringer Schaltungsaufwand,
  - Hohe erreichbare Auflösung,
  - Inhärent lineare A/D-Wandlung,
  - Keine Lücken im Ausgangskode (missing code).
- Nachteil:
  - aufwendiges Digitalfilter notwendig
  - langsam durch serielle Verarbeitung



© Frank Bormann - Version 1.1 : September 2003

Slide - 45

### 1.3.5. ADC mit Delta-Sigma -Verfahren (2)

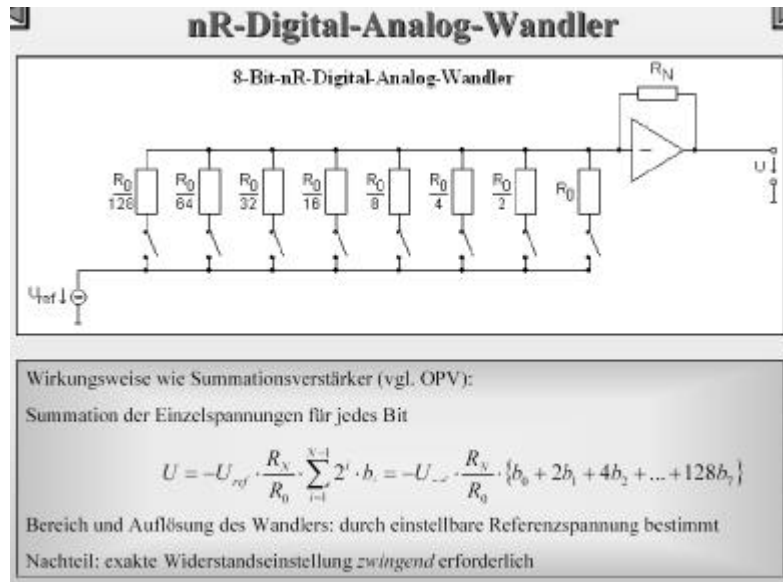
- ◆ Das analoge Eingangssignal  $U_e$  gelangt über einen Differenzierer (Subtrahierer) an einen analogen Integrator. Steigt dessen Ausgangssignal über das Nullpotential, schaltet der Komparator-Ausgang auf H-Pegel.
- ◆ Dieses Signal wird mit einem festen Takt abgetastet (1-Bit ADC = Analog-Digital-Wandler mit einer Auflösung von lediglich einem Bit) und über den subtrahierenden Eingang des Differenzknotens zurückgeführt.
- ◆ Nun wird der Integrierer negativ angesteuert bis der Komparator wieder zurückkippt, etc.
- ◆ Auf diese Weise entsteht eine Folge von H und L-Impulsen deren Verhältnis der Eingangsspannung entspricht. Das digitale Filter verhindert Aliasing Effekte, kann bekannte Störfrequenzen (z.B. 50 HZ) ausblenden und liefert die Binärwerte.
- ◆ Bei festem Takt können Auflösung und Abtastrate in weiten Grenzen gegeneinander variiert werden. Da Rechenleistung im Verhältnis zur Hardware immer billiger wird, erfreut sich diese Technik steigender Beliebtheit.

© Frank Bormann - Version 1.1 : September 2003

Slide - 46

## 1.4. Digital - Analog -Wandler

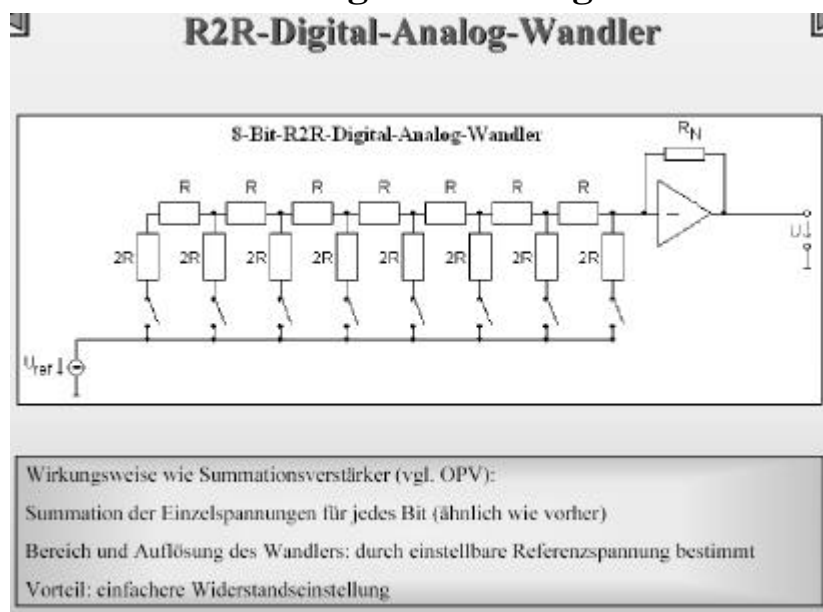
### 1.4.1. nR - DAC



© Frank Bormann - Version 1.1 : September 2003

Slide - 47

### 1.4.2. R2R - Digital - Analog -Wandler

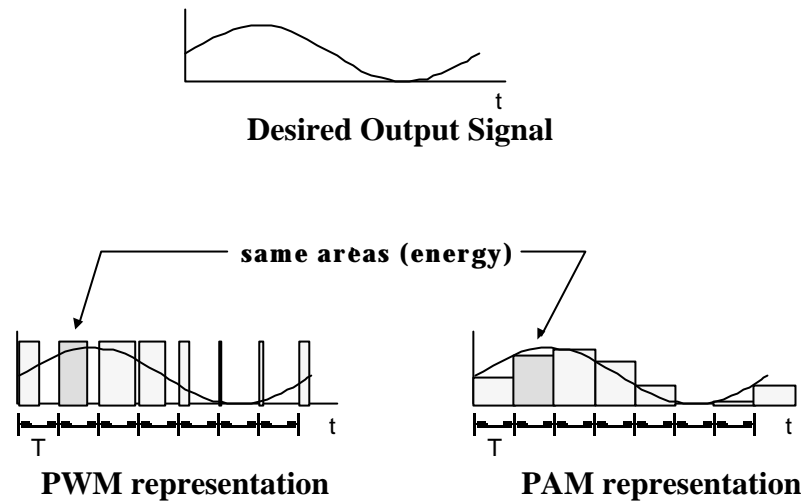


© Frank Bormann - Version 1.1 : September 2003

Slide - 48



### 1.4.3. Pulsweiten - Modulation ( PWM )



© Frank Bormann - Version 1.1 : September 2003

Slide - 49

### 1.5. Weitere analoge integrierte Schaltkreise

- ◆ **Signalgeneratoren**
- ◆ **Taktgeneratoren / Oszillatoren**
- ◆ **Reset-Schaltungen /**
- ◆ **Spannungsüberwachungs-Schaltungen ( "Brown-Out"-Detection )**
- ◆ **HF-Schaltungen / Modulatoren / Demodulatoren**
- ◆ **Sensor-Signal - Verstärker mit Kompensation**



*Vorlesung „Analoge Schaltungstechnik“  
4./5. Semester*

© Frank Bormann - Version 1.1 : September 2003

Slide - 50