

DEPARTAMENTO DE ARQUITECTURA Y TECNOLOGÍA DE COMPUTADORES

TECNOLOGÍA Y ORGANIZACIÓN DE COMPUTADORES

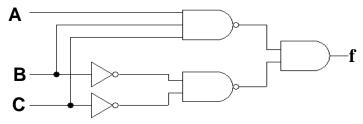
1º Grado en Ingeniería Informática.

GRANADA, 19 de Junio de 2015 EXAMEN DE TEORÍA Y PROBLEMAS

Apellidos :		
Nombre :	Grupo :	
D.N.I. :		

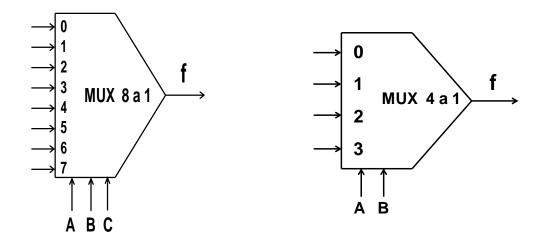
EJERCICIOS:

1. (0,5pto.) Analice el circuito de la figura y obtenga razonadamente la tabla de verdad de la función de conmutación f(A,B,C)



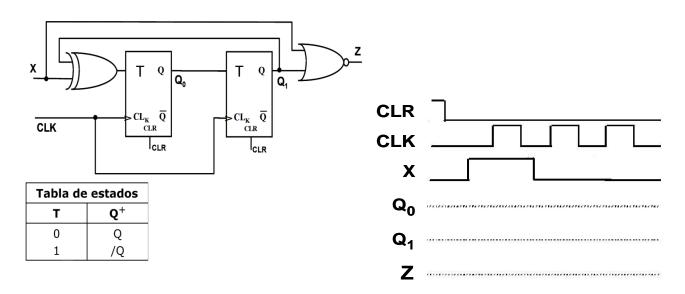
- 2. (0,50pto.) Dada la función: $f(A, B, C) = \sum m (0, 3, 4, 5)$ y considerando C la variable menos significativa, obtenga su implementación de las siguientes formas:
 - a) Con un multiplexor 8 a 1, utilizando A, B y C, como entradas de selección (o de control).
 - b) Con un multiplexor 4 a 1, utilizando A y B como entradas de selección. Para ello indique qué valores de entrada aplicaría a dichos multiplexores de entre: {0, 1, C, donde /C es la negación de C).

Nota: Para la respuesta, se pueden utilizar las figuras.



- **3. (0,50pto.)** Se desea diseñar un circuito combinacional tal que, dadas dos entradas de dos números binarios enteros positivos de 2 bits, $X=(X_1X_0)$ e $Y=(Y_1Y_0)$, genere la salida de 4 bits, $Z=(Z_3Z_2Z_1Z_0)$, donde $Z=(X^2+Y)$, siendo "+" la operación de suma aritmética. Para ello, realice lo siguiente:
 - a. Tabla de verdad.
 - b. Se quiere realizar el diseño con una memoria ROM de tamaño mínimo. ¿Cuál es el tamaño de dicha memoria ROM? Dibuje explícitamente la estructura de la ROM, indicando las conexiones requeridas en el plano OR.

4. (0,75pto.) Complete el siguiente diagrama de tiempos para el circuito de la figura. Los biestables son de tipo T disparados por flanco de subida.

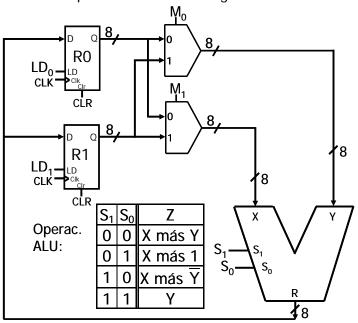


- **5. (1,00pto.)** Empleando biestables de tipo D y las puertas lógicas que se necesiten, diseñe un generador de secuencia síncrono con 2 salidas binarias $(Z_1 \ y \ Z_0)$, que genere cíclicamente la siguiente secuencia de valores de salida $Z = (Z_1Z_0) = \{1, 3, 2, 0, 1, 3; 1, 3, 2, 0, 1, 3....\}$.
- **6. (O,75pto.)** Realice el diagrama de estados y la tabla de estados de un sistema secuencial síncrono con una entrada X y una salida Z, que sea capaz de detectar continuamente la secuencia 11001 que le va llegando por su única línea de entrada X, generando la salida Z = 1 durante la recepción del último bit de esa secuencia de entrada y Z = 0 en otro caso.

Ejemplo:

Χ	0	0	1	1	1	1	0	0	1	1	0	0	1	0	0
Z	0	0	0	0	0	0	0	0	1	0	0	0	1	0	0

7. (1,00 pto.) Para la unidad de procesamiento de la figura:



a) Complete la siguiente tabla indicando la operación RT que se realiza tras el flanco de subida de la señal de reloj, con las señales de control indicadas. Para cada fila de la tabla, de forma independiente, suponga los valores iniciales de R0 = A4 y R1 = 3C, para calcular los valores finales que quedarían en los registros R0 y R1 tras la ejecución de la operación RT de la fila correspondiente, e indíquelos en la última columna de la tabla. (0,50 pto.)

LD ₀	LD ₁	Mo	M_1	S_1	S_0	Operación RT	Valores finales de R0 y R1
0	1	0	0	1	1	R0 No cambia, R1←R0	R0=A4, R1=A4
1	0	1	1	1	1		
1	1	0	1	0	1		
0	0	1	1	1	1		
0	1	1	0	0	0		
1	0	1	0	1	0		

b) Indique los valores que debería tener la palabra de control, para que se realicen las siguientes operaciones al llegar el flanco activo de CLK. (0,50 pto.)

Operación	LD ₁	LD ₀	M_1	M ₀	S ₁	S ₀
$R_0 \leftarrow 2 R_0$						
$R_0 \leftarrow R_0$ más 1						



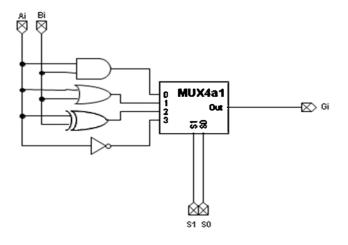
TECNOLOGÍA Y ORGANIZACIÓN DE COMPUTADORES

1º Grado en Ingeniería Informática.

GRANADA, 19 de Junio de 2015 EXAMEN DE SEMINARIOS Y PRÁCTICAS.

Apellidos :		
Nombre :	Grupo :	
D.N.L.		

- 1. (0,25 pto.)Un computador tiene almacenados distintos tipos de ficheros en su disco duro:
 - a) Un fichero audio de 1 hora en calidad radio FM (frecuencia de muestreo f_s=22,05KHz, 2 Bytes/muestra, 2 canales). ¿Qué tamaño (expresado en MBytes) ocuparía dicho fichero?.
 - b) Un fichero de video, de de 1 minuto de duración, grabado a 24 imágenes por segundo, con una resolución VGA (640x480 y 1 Byte por cada uno de los tres colores básicos). ¿Qué tamaño (expresado en MBytes) ocuparía dicho fichero?.
- **2. (0,25 pto.)** En la práctica 3 se simularon circuitos para realizar algunas operaciones lógicas como parte de una ALU de 4 bits. En la figura se muestra la Etapa Lógica de 2 datos de un bit. Conteste a las siguientes cuestiones:
- a) Indicar las operaciones que se realizan en la Etapa Lógica de 2 datos de un bit con distintos valores en las entradas de control (S1, S0). Es decir, rellenar la tabla de más abajo.



Señales de control	Datos	Operación	Resultado (Gi)
$S_1 S_0$	A_iB_i		
00	01	Ejemplo: Ai-Bi	0
01	01		
10	11		
11	01		

b) Para la ALU de 4 bits de la práctica 3 qué resultado ($G=G_3G_2G_1G_0$) se obtendría con las señales de control: $S_2=1$ (que selecciona Etapa Lógica) y $S_1S_0=10$ con datos de entrada A=1100 y B=1011.

3. (0,50 pto.) En la tabla de la figura siguiente se indica el repertorio de las 4 instrucciones del computador simple CS1, indicando sus nombres en ensamblador, el resultado de su ejecución descrita a nivel de transferencia a registros (RT) y su formato en binario.

Ensamblador		Formato de la Instrucción en binario				
(\$DirDato en hexadecimal)	Descripción RT	CO Dirección del Dato en b				
STOP	Fin ejecución	00	XXXXXX			
ADD \$DirDato	AC ← AC + M(\$DirDato)	01	A ₅ A ₄ A ₃ A ₂ A ₁ A ₀			
SUB \$DirDato	AC ← AC - M(\$DirDato)	10	$A_5 A_4 A_3 A_2 A_1 A_0$			
STA \$DirDato	M(\$DirDato) ← AC	11	A ₅ A ₄ A ₃ A ₂ A ₁ A ₀			

DIRECCIONES DE MEMORIA	PROM Synthesizer										
→ 00 − 07	62	E2	61	E1	60	60	BF	FF			
→ 08 – 0F	00	00	00	00	00	00	00	E3			
→ 10 − 17	00	00	00	00	00	00	00	00			
→ 18 – 1F	00	00	00	00	00	00	00	00			
→ 20 – 27	00	00	00	00	00	00	00	01			
→ 28 – 2F	00	00	00	00	00	00	00	00			
→ 30 – 37	00	00	00	00	00	00	00	00			
→38 – 3F	00	00	00	00	00	00	00	00			

Tabla P2a

Dada la *Tabla P2b* correspondiente al contenido inicial de la memoria principal RAM del CS1, donde se almacenan las instrucciones de un programa y datos, ambos en formato hexadecimal, junto con una columna que indica el rango de direcciones de memoria en hexadecimal, correspondiente a cada fila. Realice lo siguiente:

a) Copiar la notación en hexadecimal de las instrucciones del programa almacenado en memoria (de la dirección 0 a la 6, es decir la primera fila de la memoria, Tabla P2b) en la última columna de la *Tabla P2c*. A partir de esta información completar el resto de la *Tabla P2c*, indicando para cada instrucción: 1) su notación en ensamblador, 2) su descripción RT, 3) su notación en binario.

Tabla P2b

- **b)** Sabiendo que antes de ejecutar el programa, el contenido de la memoria principal es el de la *Tabla P2b* y que al acumulador contiene el dato FF. Indicar los datos en hexadecimal que se verían en las direcciones \$20, \$21,\$22,\$23 y \$3F de la memoria principal al finalizar la ejecución del programa.
- c) A la vista de los resultados, ¿sabría decir resumidamente la serie de números qué calcula el programa?

Programa en		Ins	Instrucción en binario				
ensamblador (\$DirDatoen hexadecimal)	Descripción RT del programa	CO 2 bits	Dirección del dato en binario con 6 bits	Instrucción en hexadecima			
STA \$3F	M(\$3F) ← AC	11	11 1111	FF			