

Faixa de endereços (hex)	Tamanho da mem. (bytes)	Utilidade da mem	Nome do componente vhd de memória	Tecnologia da mem
0x4000 6000 0x4000 7FFF	1 KB (1024 B)	Memória de dados dinâmica (<i>stack e heap</i>)	Mem_din	RAM
0x8000 4000 0x8000 5FFF	1 KB (1024 B)	Memória de dados estática	Mem_est	RAM
0x0000 0000 0x0000 3FFF	2KB (2048 B)	Memória de programa	Mem_program	RAM
0xC000 8000 0xC000 8800	256 B	Periféricos mapeados	Mem_peri	RAM

Para saber o que é o que usa-se os bits 31 e 30

00 -> Programa

01 -> Dinamica

10 -> Estatica

11 -> Periféricos

**•Quais instruções sua CPU poderá processar, ou seja, o início da definição da ISA.
(escolher 28)**

R-TYPE: ADD, SUB, SLL, SLT, XOR, SRL, OR, AND, MUL, DIV

I-TYPE (imediato): LW, LB, ADDI, SLTI, XORI, ORI, ANDI, SLLI, NOP

S-TYPE: SB, SH, SW

B-TYPE(base): BEQ, BLT, BGE

U-TYPE: LUI

J-TYPE: JAL

Outros: ECALL

•Tamanho(s) da instrução:

Será de 32 bits.

- Tamanho do(s) dado(s) que a sua CPU será capaz de processar.**
Será de 32 bits.
- Capacidade de memória que a sua CPU será capaz de endereçar (tem a ver com o PC)**
Será de 4Kb.
- Formas de endereçamento que a sua CPU será capaz de tratar.**
Endereçamento de registrador, de imediato, de base-deslocamento, de salto.
- Formas de E/S que a sua CPU será capaz de tratar.**
Interrupções, trap, exceção.
- Priorizará ou não o uso de banco de registradores no processamento dos dados?**
Priorizará o banco de registradores.
- Modelo RISC ou Modelo CISC.**
Modelo RISC.
- Modelo Von Neumann ou Modelo Harvard.**
Modelo Harvard.
- Modelo de CPU: ciclo único, multi ciclo ou pipeline simples?**
Ciclo único.
- Endianess—ordenamento de bytes dentro da palavra (littleendian ou big endian)**
Usaremos o sistema de memória little-endian.