

УДК 519.6

Леонтьев М.Ю., Смагин А.А.  
Leontev M.Yu., Smagin A.A.

## **Анализ логических схем цифровых автоматов с памятью на основе их представления в виде сети Петри**

### **Analysis of the logic of digital machines with memory on the basis of their representation in the form of Petri nets**

*В данной статье авторы освещают проблему экспоненциального возрастания сложности вычислений достижимых состояний цифровых автоматов для схем большой размерности.*

*Ключевые слова: цифровой автомат; сети Петри; моделирование; логическая схема*

*In this article authors shine a problem of exponential increasing complexity of computing reachable states of digital automaton for schemes of large dimension.*

*Keywords: digital automaton; Petri nets; modeling; logic*

В настоящей работе рассматриваются результаты аналитического моделирования элементной базы вычислительной техники с памятью, триггеров и устройств на их основе, а так же результаты вычислений протоколов достижимости устойчивых состояний полученных схем.

Для представления логических схем цифровых автоматов в памяти компьютера использованы методы аналитического моделирования с применением математического аппарата сетей Петри [1,2], в частности уравнение состояний для сетей Петри из класса уравнений Т. Мураты [3]:

$$\Delta\mu = At, \quad (1)$$

где  $\Delta\mu$  – вектор разности конечной и начальной разметки сети,  $A$  – матрица инцидентности,  $t$  – вектор покрытия переходов сети.

Для анализа достижимости устойчивых состояний цифровых автоматов использованы процедуры описанные в [4], а именно:

1. Представление исходной структурной схемы в виде сети Петри;
2. Представление сети Петри в виде матрицы инцидентности;
3. Генерация конечного множества достижимых устойчивых состояний (таблицы переходов автомата);
4. Решение однородного уравнения состояний цифрового автомата (вычисление векторов неизвестных);
5. Формирование векторов начального и конечного состояний автомата, а так же их разности;
6. Построение протоколов достижимости устойчивых состояний.

### **Переход от логических схем к сетям Петри**

Для перехода от исходного описания структурной схемы логического элемента (рис. 1а) к его представлению в виде сети Петри (рис. 2) используется графический редактор. Правила, по которым производится такое построение, изложены в [1], приведем лишь пример такого построения для D-триггера.

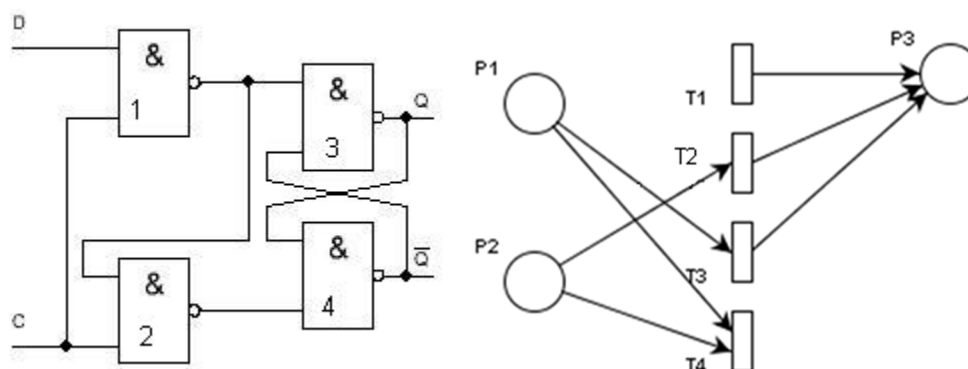


Рисунок 1 – а) Структурная схема D-триггера; б) Сеть Петри для «И-НЕ»

D-триггер состоит из четырех логических элементов «И-НЕ», сеть Петри для логического элемента «И-НЕ» представлена на рисунке 1б, она получена путем интерпретации значений из таблицы истинности данного элемента [1].

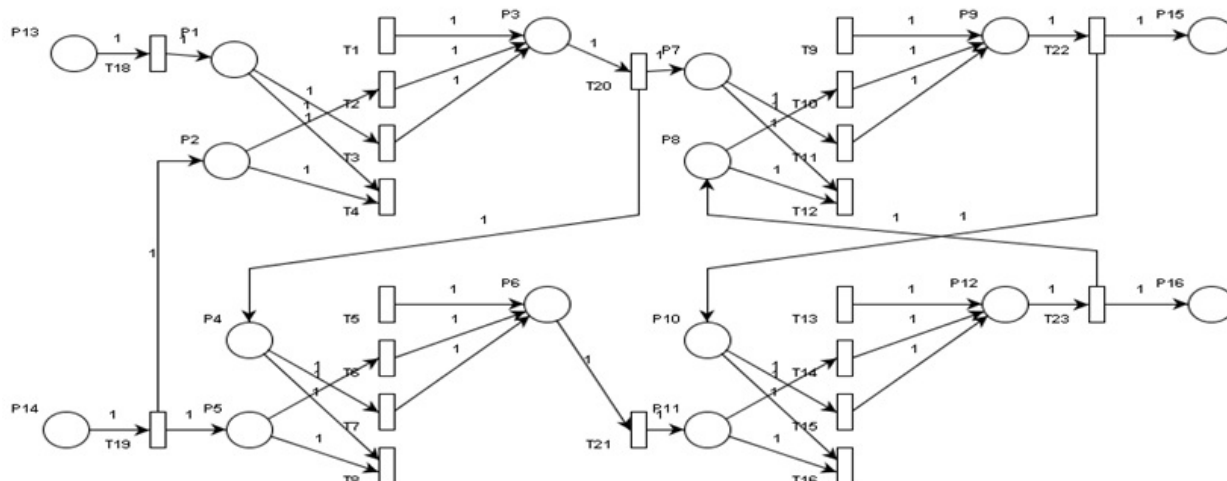


Рисунок 2 - Представление D-триггера в виде сети Петри.

### Переход от сетей Петри к матрицам инцидентности

Представление логических элементов сетью Петри в виде двудольного графа позволяет перейти к представлению логических схем цифровых автоматов в виде матрицы инцидентности (рис. 3) [2] .

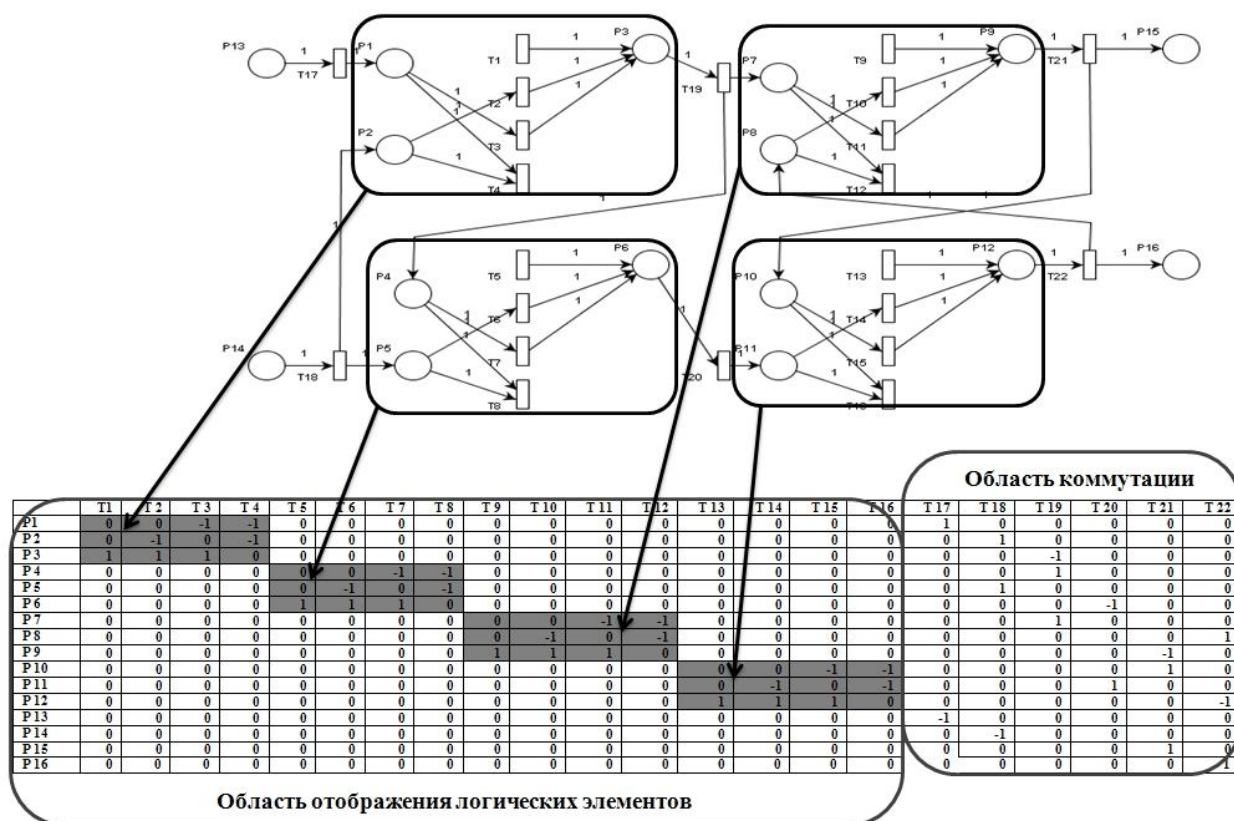


Рисунок 3 - Представление D-триггера в виде матрицы инцидентности.

Матрицу инцидентности той или иной логической схемы, в зависимости от принадлежности столбцов матрицы составным элементам или линиям соединения этих элементов, условно можно разбить на две области: область отображения логических элементов и область коммутации.

### Переход от матриц инцидентности к системам линейных алгебраических уравнений

Поскольку задача достижимости устойчивых состояний цифровых автоматов в свою очередь может быть сведена к решению уравнения состояния сети Петри [4] из класса уравнений Т. Мураты (1), множество достижимых состояний сети определяется множеством пар векторов  $\{\Delta\mu, \tau\}$ , которые определяют диаграммы переходов и состояний логической схемы.

Решение системы уравнений (1) может быть получено любым из существующих методов решения задач линейного целочисленного программирования, в том числе путем перебора двоичных комбинаций элементов вектора  $\tau$ .

### Автоматизация анализа логических схем с памятью

На основе вышеизложенных процедур была разработана система автоматизированного моделирования цифровых автоматов - инструмент для проведения исследований в этой области, который включает в себя следующие компоненты (рис. 4).

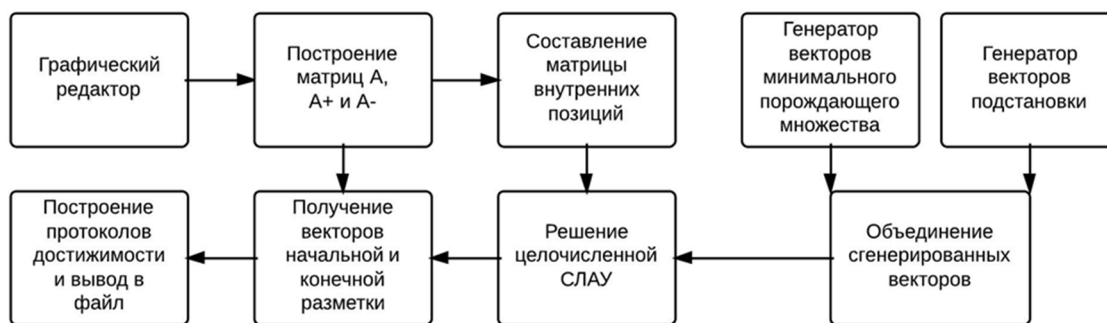


Рисунок 4 – Структурная схема автоматизированной системы анализа цифровых автоматов.

В графическом редакторе производится непосредственно построение сети Петри логической схемы на основе её структурного описания. Таким образом, получаем графическое представление логической схемы в виде сети Петри, далее на её основе производится построение матрицы инцидентности. Из полученной матрицы инцидентности производится выбор строк соответствующих внутренним позициям сетевой модели логической схемы. Внутренними позициями сетевой модели компонента называются все переходы кроме входов, выходов и обратных связей. Полученная таким образом матрица  $A$  используется в составлении однородного уравнения, вектор-столбцом которого является частично определенный вектор  $\tau$ . Частичное определение вектора  $\tau$  осуществляется с помощью генератора минимального порождающего множества решений. Оставшиеся неопределенные элементы вектора  $\tau$  итеративно подбираются комбинацией из генератора двоичных векторов подстановки. Полностью определённый таким образом вектор  $\tau$  умножается на матрицу  $A$ . В случае когда результат умножения равен нулю – корни однородного уравнения найдены верно, в противном случае осуществляется смена комбинации неизвестных и повторное умножение с проверкой.

На основе полученных таким методом перебора комбинаций решений строятся протоколы достижимости устойчивых состояний логических схем с памятью. Результаты анализа выводятся программой в текстовый файл.

С помощью разработанного программного комплекса для автоматизированного анализа логических схем с памятью были проведены исследования для схем с количеством логических элементов «И-НЕ» равным от 2 для RS-триггера до 10 для JK-триггера. Всего было промоделировано и исследовано 7 логических схем (таб. 1).

Таблица 1 – Время вычисления корней уравнения (1) для различных схем

Логическое устройство	Кол-во «И-НЕ»	Кол-во узлов сети Петри	Время вычисления, с
RS-триггер	2	22	0,0036
D-триггер	4	38	0,0929
Синхронный RS-триггер	4	40	0,1198
Двоичный RS-триггер с двумя устойчивыми состояниями	4	42	0,1264
Цифровой автомат на 3 состояния	8	68	30,7531
MS-триггер	8	72	127,5785
JK-триггер	10	88	10094,0847

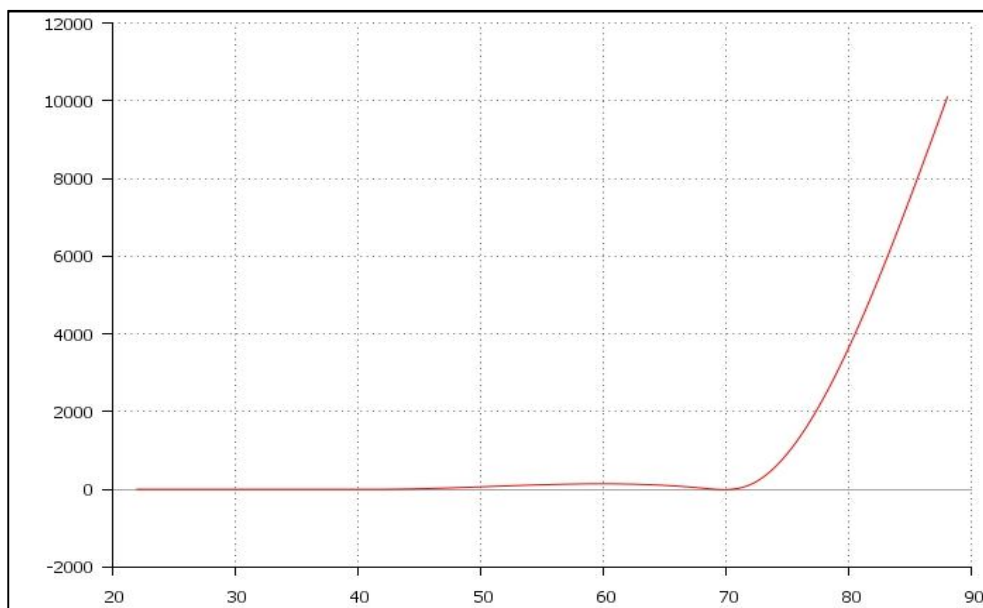


Рисунок 5 – График зависимости времени вычисления (ось Y) от количества узлов сети Петри (ось X)

Исследования логических схем большей размерности сильно затруднено, так как с увеличением количества узлов (переходов и позиций) сетевой модели компонента наблюдается резкое увеличение времени, а, следовательно, и объемов вычислений (рис. 5) что требует привлечения дополнительных ресурсов для их решения. В частности планируется доработать программный комплекс с учётом архитектуры вычислительной системы представляющей собой объединение компьютеров (кластер).

### СПИСОК ЛИТЕРАТУРЫ

1. Кожевников В.В. Метод математического моделирования логических схем цифровых автоматов // Автоматизация процессов управления. 2012. №4. С. 97-101.
2. Питерсон Дж. Теория сетей Петри и моделирование систем: Пер с англ. М.: Мир, 1984.-264 с.
3. Мурата Т. Сети Петри. Свойства, анализ, приложения // ТИИЭР, 1989, Т.77, №4, 1989. с.41-85.
4. Кожевников В.В., Смагин А.А. Процедуры анализа достижимости устойчивых состояний цифровых автоматов // Ученые записки УлГУ. 2012. №1 (4). С. 175-190.

**Леонтьев Михаил Юрьевич**

Ульяновский государственный университет, г. Ульяновск  
Аспирант кафедры «Телекоммуникационные технологии и сети»  
Тел.: +7(908)48-33-197  
E-mail: leon-mihon@yandex.ru

**Смагин Алексей Аркадьевич**

Ульяновский государственный университет, г. Ульяновск  
Д.т.н., профессор кафедры «Телекоммуникационные технологии и сети»  
Тел.: +7(927)816-16-39  
E-mail: smaginaa1@mail.ru