

БЛОКИ АНАЛИЗИРУЮЩЕЙ СЕТИ ПЕТРИ*

И.В. ЗИМАЕВ

Для классической задачи о параллельном чтении и записи разделяемых ресурсов показано решение с использованием ингибиторных дуг. Обозначено понятие анализирующей сети, составленной из типовых блоков, предназначенных для выявления различных коллизий параллельных вычислений.

Ключевые слова: параллельные вычисления, сети Петри, программная инженерия.

ВВЕДЕНИЕ

Задача об одновременном доступе нескольких процессов к одному разделяемому ими ресурсу уже стала классической. Для моделирования работы подобной программы весьма эффективно применяются [1] сети Петри (рис. 1).

Начальная маркировка позиции P1 включает 10 маркеров, обозначающих наличие 10 одновременно запущенных процессов чтения. Переход T1 – это начало процесса чтения, позиция P2 соответствует операции чтения, переход T2 завершает данную операцию, маркер переходит на начальную позицию P1 (операция заиклена). Совершенно аналогичным образом устроен цикл работы процессов записи (P4-T3-P5-T4). У каждого из этих двух контуров (чтения и записи) есть разделяемый (общий) ресурс, который в сети Петри обычно обозначается отдельной позицией (на рис. 1 это P3). Соответственно обращение к общему ресурсу имитируется изъятием из данной позиции маркера. Для P3 определена начальная маркировка из двух маркеров. При запуске операции чтения один маркер изымается, таким образом, одновременно может функционировать n читателей, где n – это количество маркеров в позиции P3. Если число параллельных читателей в общем случае не ограничено, то запись данных в определенный момент времени может осуществлять исключительно один процесс. Для имитации данного поведения из позиции P3 в переход T3 направлено две дуги. Переход T3 сработает только в том случае, если в позиции P3 находится два маркера (и один в P4). Иными словами, писатель активируется только при отсутствии читателей.

Это один из традиционных вариантов решения поставленной задачи. Главным его недостатком является необходимость ограничения максимального количества одновременно выполняемых операций чтения. Для этого задается начальная маркировка позиции P3 и соответствующее количество исходящих дуг, соединяющих ее с переходом операции записи (что также не совсем удобно).

* Статья получена 6 октября 2010 г.

ИНГИБИТОРНЫЕ ДУГИ

Одно из ограничений классических сетей Петри – это невозможность проверки позиции на отсутствие маркеров. Для его преодоления позднее были предложены ингибиторные дуги [1], ведущие к срабатыванию перехода только при отсутствии маркера в позиции. Стоит отметить, что данное дополнение превращает сети Петри в модель со свойствами универсальной вычислимости [1].

Модификация первого решения с применением ингибиторных дуг представлена на рис. 2. Ингибиторная дуга соединяет P3 и T3 (обозначается пустым кружком на конце). Другим ключевым отличием данной схемы является назначение позиции P3. Теперь она не хранит количество доступных «вакансий» для читателей, а наоборот, содержит их счетчик. Таким образом, на число одновременно читающих процессов нет никаких ограничений.

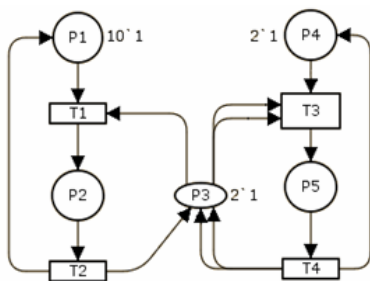


Рис. 1. Классическое решение задачи читателей и писателей

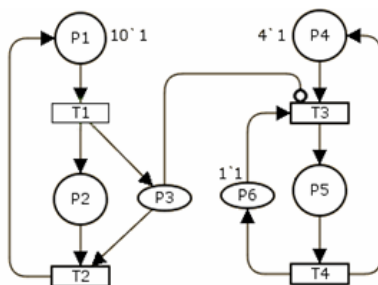


Рис. 2. Модификация с ингибиторной дугой

Если запущен хотя бы один процесс чтения, то позиция P3 будет содержать маркеры, и переход T3 (начало записи) не будет срабатывать.

АНАЛИЗИРУЮЩАЯ СЕТЬ

Рассмотренная схема позволяет имитировать правильную работу читателей и писателей с разделяемым ресурсом. Зачастую перед проектировщиком архитектуры параллельной программы стоит обратная задача: выявить сам факт конфликтного доступа к разделяемым ресурсам. Классическая сеть Петри, построенная с учетом этого требования, играет роль анализирующей сети (рис. 3).

Данная схема позволяет выявлять две ошибки. Первая из них заключается в одновременности операций записи и чтения. В данном случае ненулевая маркировка будет у счетчиков соответствующих операций (P3 и P6), в результате чего сработает переход T6, и позиция Eгг_1 станет ненулевой, а она ограничена нулевым значением (в ней не может быть ни одного маркера). Другой

вариант заключается в том, что признаком правильной работы сети является недостижимость позиции Err_1. Аналогичным образом выявляется вторая ошибка: запись несколькими процессами одновременно. Переход T5 сработает только в том случае, если в счетчике писателей P6 появится второй маркер.

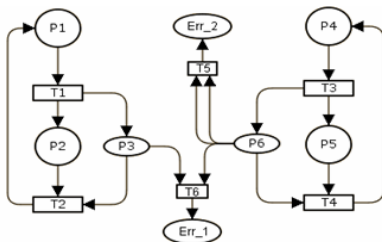


Рис. 3. Анализирующая сеть

БЛОКИ СЕТИ

Поскольку проверка на конфликт между операциями чтения и записи, а также несколькими операциями записи является типовой при анализе архитектуры параллельных программ, целесообразно применить иерархические сети Петри, т.е. вынести определенные элементы в отдельный блок [2] (строаницу сети).

Элементы сети Петри, имитирующие операцию чтения или записи с ведением счетчика количества параллельно выполняемых операций, объединены в блок, рис. 4,а. У блока 1 вход – начало операции, и 2 выхода: конец операции (P4), доступ к счетчику (P3). У блока на рис. 4,б только два входа: один подключается к счетчику операций чтения, второй – к счетчику операций записи. Позиции P2 и P3 ограничены нулем, являясь детекторами ошибок одновременного доступа.

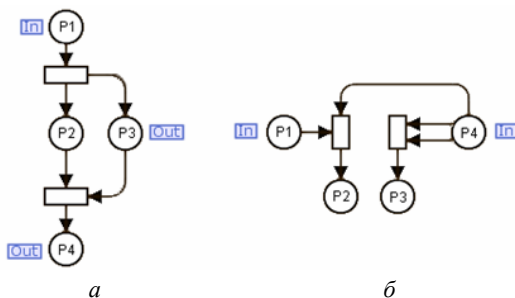


Рис. 4. Блок операции с ресурсом (а)
и блок проверки доступа (б)

Как показано на рис. 5, схема с использованием введенных типовых блоков значительно упростилась, сохраняя при этом эквивалентность схеме, изображенной на рис. 3.

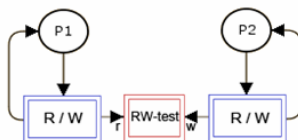


Рис. 5. Схема с использованием типовых блоков

ЗАКЛЮЧЕНИЕ

Введение блоков, наиболее типичных для параллельных вычислений операций, позволяет значительно упростить схемы сети Петри, что в некоторой мере облегчает автоматизацию анализа таких систем. Теоретически возможно выявление необходимого и достаточного набора типовых блоков, образующего алфавит языка, описывающего структуру программ с параллельными вычислениями. Подобный язык позволил бы формализовать и упростить процесс спецификации и автоматической верификации архитектуры программ с параллельными вычислениями.

[1] Котов В.Е. Сети Петри / В. Е. Котов. – М. : Наука, 1984. – 157 с.

[2] Воевода А.А., Зимаев И.В. Об особенностях преобразования UML-диаграмм деятельности в сети Петри // Сб. науч. тр. НГТУ. – 2(56). – 2009. – С. 79–89.

Зимаев Игорь Валентинович – аспирант кафедры автоматике НГТУ. Тема научной работы – использование UML-диаграмм и аппарата сетей Петри как формальных методик анализа архитектуры программного обеспечения. Имеет 7 публикаций. E-mail: topspace@mail.ru.

I.V. Zimaev

Blocks of analyzing Petri nets

Article considers solution of classical problem of reads and writes-operation with shared resources using inhibitor arcs. Proposed typical blocks for analyzing Petri nets, which reveal parallel computing collisions.

Key words: parallel computing, Petri nets, software engineering.