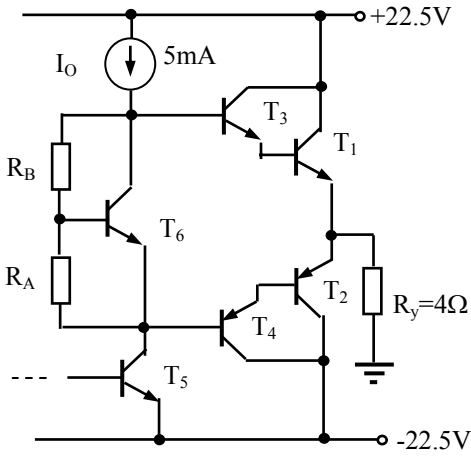


4.



Yandaki şekilde gösterilen B-sınıfı çıkış katında: Kompozit çiftler için $V_{CEDmin,n} = |V_{CEDmin,p}| = 2.5V$ ve her bir transistor için $|V_{BE}| \approx 0.7V$ alınabilir. (V_{CEDmin} : Darlington transistorların çıkış tam güçte iken C-E gerilimi)

- Çıkışta $P_{ymax} = 50W$ güç elde edildiğine göre yük akımının tepe değeri nedir?
- Çıkışın tam güce sürülebilmesi için NPN ve PNP Darlington çifti transistorların minimum akım kazançları (β_D) ne olmalıdır?
- Çıkış katını B sınıfı çalıştırmak için $R_A = 1k\Omega$ ise R_B nin yaklaşık hangi değerde olması gerekir? (B-sınıfı çalışma transistorların $|V_\gamma|$ iletim eşiği geriliminde kutuplandığı durumdur.)

5. Aşağıdaki soruları kısaca cevaplayınız.

- A sınıfı çalışmada verim neden düşüktür?
- A sınıfında transistorda ısı olarak harcanan güç ne zaman maksimum değerine ulaşır?
- B sınıfında kutuplama akımının sıfır olması ne gibi bir avantaj sağlar?
- Aktif yüklü ortak kaynaklı CS kuvvetlendiricide gerilim kazancı kutuplama akımına nasıl bağlıdır?
- İşlemsel Kuvvetlendirici iç yapıları kaskat (artarda) bağlı katlardan oluşmaktadır. Bu katların temel özellikleri hakkında kısaca bilgi veriniz.

Yararlı olabilecek bağıntılar:

$$I_D = \frac{1}{2} \beta (V_{GS} - V_T)^2 \quad I_D = \beta (V_{GS} - V_T - \frac{V_{DS}}{2}) V_{DS} \quad g_m = \sqrt{2\beta I_D} \quad K_{dd} = \pm g_m R_D \quad K_{CM} = \pm \frac{R_D}{2R_{SS}}$$

$$r_{ce} = \frac{V_A}{I_C} \quad r_{ds} = \frac{1}{\lambda I_D} \quad \text{BJT ileri aktif bölgede: } I_C \cong I_S e^{\frac{V_{BE}}{V_T}}$$

NOT: Süre 120 dakikadır. Tüm ders notlarınız kapalı olacaktır.

$$b) K_{dd} = -g_m R_D$$

$$g_m = \sqrt{2 \mu_n C_{ox} \frac{W}{L} I_D} = \sqrt{2 \times 50 \frac{\mu A}{V} \times 100 \times 10^{-6}} = 0,1 \text{ mA/V}$$

$$K_{dd} = -0,1 \times 50 = -5$$

$$K_{d2} = \frac{V_{o2}}{V_{i2}} = + \frac{g_m R_D}{2} = +2,5$$

$$c) CMRR = \left| \frac{K_{d2}}{K_{cm}} \right| \quad V_{cm} = \mp \frac{R_D}{2r_{o3}} = \mp \frac{50 \text{ k}\Omega}{2 \times 250 \text{ k}\Omega} = \mp 0,1$$

$$CMRR = \frac{2,5}{0,1} = 25 \rightarrow 30 \text{ dB}$$

$$15/ \quad a) P_{y_{max}} = \frac{1}{2} R_L I_{ym}^2$$

$$I_{ym} = \sqrt{\frac{2 P_{y_{max}}}{R_L}} = \sqrt{\frac{100}{4}} = 5 \text{ A}$$

$$b) \beta_{D_{min}} \geq \frac{I_{ym}}{I_D} = 1000$$

$$c) V_{B3} - V_{B4} \approx 4 V_{BE} \approx$$

$$V_{RA} = V_{BE1} \quad V_{RB} \approx 3 V_{BE2}$$

$$\Rightarrow R_B \approx 3 R_A \approx 3 \text{ k}\Omega$$

205 - a) Verimin düşüklü olmasının temel nedeni işaret olmaya bile olan süresi azalmasıdır. Eğer güç düşerse ve o durumda bulunan nedenle aynı sürüşün için nedeniyle verimin daha da düşüklü olur.

b) Bir kuvvetlendiricinin karara yeten kollar büyüklü ve buya sürüşün güç kaynağından gelen DC güç ile - güç alanların işaret geriliminin farkına eşittir. Bundan dolayı güç alanların (güç işareti sürülen) transistörlerin ve olaraki harcama güç miktarının olur.

c) Kutuplama alımı mevcutta bulunur. Salıt tutmak için bu kararlılık zamanın halledilmediği gerçektir. Bu alım süresi ne bu zaman ortadan kalkar.

d) Bu tür kuvvetlendiricilerde $K_V = -g_m r_{out}$ $g_m \propto \sqrt{I_0}$ ve $\frac{1}{r_{out}} \propto \frac{1}{\sqrt{I_0}}$ olduğu için $|K_V| \propto \frac{1}{\sqrt{I_0}}$ olup kazancın zayıf olmasına girme kadar I_0 azaltılabilir.

e) Temelde üç adet bağlantı bağlı hat 552 bulunur.

- i - Güçlü güç sürüşü için kuvvetlendirici
- ii - Akıf gücü için 1T veya 2T kuvvetlendirici
- iii - Emeter veya source sürüşü için kuvvetlendirici