

1. Ejercicio 4: Derivador e Integrador

En la presente sección se estudiarán los circuitos derivador e integrador implementados con amplificador operacionales, analizando su comportamiento, rango de funcionamiento y cualidades o defectos. Además se presentará un circuito para cada uno de ellos con modificaciones con el fin de mejorar su funcionamiento y se compararán los resultados entre ellos.

Para cada uno de los circuitos, se realiza un análisis teórico del mismo y luego se presentan las mediciones y los resultados de las mismas, contrastando o comparando lo observado en la práctica, la simulación y la teoría. Además, todo análisis teórico se realiza teniendo en cuenta que los circuitos son armados empleando una resistencia $R = 5k\Omega$, un capacitor $C = 20nF$ y un amplificador operacional LM833 cuyos parámetros son:

- $A_{vol} = 100000$
- $f_p = 150Hz$
- $GBP = 15MHz$
- $SR = 7\frac{V}{\mu s}$
- $r_{id} = 175k\Omega$
- $Z_o = 37\Omega$

1.1. Circuito derivador

1.1.1. Análisis Teórico

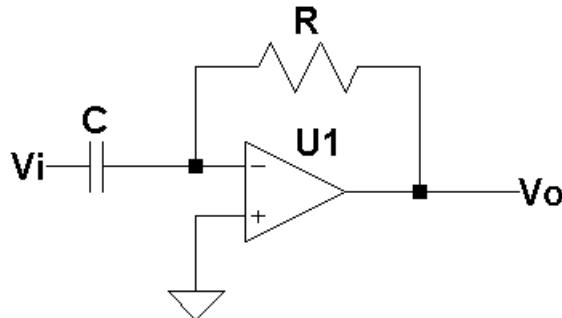


Figura 1: Circuito derivador

Función transferencia en condiciones ideales se busca la función de transferencia del circuito bajo condiciones ideales, esto es, asumiendo que el amplificador operacional no tiene variación en su ganancia de lazo abierto con la frecuencia y que la misma tiende a infinito, $A_{vol} \rightarrow \infty$. En este marco de idealidad, las impedancias de entrada y salida del amplificador operacional son $Z_{in} \rightarrow \infty$ y $r_o = 0$. Para este cálculo se conoce la ganancia ideal de un amplificador inversor y se asume al mismo un sistema LTI, causal y bipo-estable.

$$H(s) = \frac{V_o}{V_i} = \frac{-R}{\frac{1}{s \cdot C}} = -s \cdot R \cdot C = -\frac{s}{10000} \quad (1)$$

Se puede observar que por la propiedad de la derivada para transformada de Laplace, multiplicar por la variable s en tal dominio, implica derivar la señal en el dominio temporal, de forma tal que se puede llegar:

$$V_o(s) = V_i(s) \cdot H(s) = V_i(s) \cdot -sRC \Rightarrow V_o(t) = -RC \cdot \frac{\delta V_i(t)}{\delta t}$$

Otra observación sobre la función de transferencia ideal, es que para frecuencias altas, según la magnitud de la señal de entrada, se puede producir la saturación del amplificador operacional pues la ganancia es muy elevada y la salida supera el valor de la fuente de alimentación del circuito. Por otro lado, el sistema descrito por

dicha función de transferencia ideal, no es bibo-estable como se asumió desde el principio. Esto se obtiene del hecho de que la antitransformada de la función transferencia, es decir la respuesta impulsiva, es la derivada del delta de dirac. Ergo, para señales acotadas en la entrada, la operación de derivar puede dar como resultado, en algunos casos, una señal de salida no acotada.

Función transferencia con A_{vol} finito se considera que A_{vol} es finito con lo cual se lo debe tener en cuenta, y para llegar a la función transferencia se plantea por un lado la superposición de las tensiones sobre las entradas del amplificador operacional y luego la expresión de salida del mismo para obtener:

$$\begin{aligned} v^- &= \frac{V_i \cdot R}{\frac{1}{sC} + R} + \frac{V_o \cdot \frac{1}{sC}}{\frac{1}{sC} + R} = \frac{V_i \cdot s \cdot R \cdot C + V_o}{1 + s \cdot R \cdot C} \\ V_o &= (v^+ - v^-) \cdot A_{vol} = -\frac{V_i \cdot s \cdot R \cdot C + V_o}{1 + s \cdot R \cdot C} \cdot A_{vol} \\ V_o \cdot \left[1 + \frac{A_{vol}}{1 + s \cdot R \cdot C} \right] &= -\frac{V_i \cdot s \cdot R \cdot C \cdot A_{vol}}{1 + s \cdot R \cdot C} \\ H(s) &= \frac{V_o(s)}{V_i(s)} = \frac{\frac{s \cdot A_{vol} \cdot RC}{A_{vol} + 1}}{1 + \frac{s}{\frac{A_{vol} + 1}{R \cdot C}}} = -\frac{\frac{s}{2\pi \cdot 1,591k\text{Hz}}}{1 + \frac{s}{2\pi \cdot 159,15\text{MHz}}} \end{aligned} \quad (2)$$

De esto último se puede observar que aparece, a diferencia de antes, un polo adicional que podría ser despreciado o incluso anulado bajo las condiciones de idealidad previamente analizadas. Es importante destacar de esta nueva función de transferencia que si se obtiene la frecuencia de corte donde se ubica este polo y limitamos el rango de funcionamiento una decada antes del mismo, podemos considerar condiciones de idealidad tal que el derivador podría seguir funcionando como tal. Esto también se puede ver considerando que, si se llama $\omega_o = \frac{(A_{vol} + 1)}{R \cdot C}$ a la frecuencia angular de corte:

$$Si, s \ll \frac{\omega_o}{10} \Rightarrow 1 \gg \frac{s}{\omega_o} \Rightarrow H(s) \approx -\frac{s \cdot A_{vol} \cdot RC}{A_{vol} + 1} \approx -s \cdot R \cdot C$$

En primera instancia, este nuevo polo que ha de aparecer establece como se dijo antes un límite superior hasta el cual puede considerarse que el comportamiento del sistema es ideal. No obstante, por otro lado este aspecto puede resultar beneficioso en términos de estabilidad, pues a diferencia de un derivador ideal, a altas frecuencias la ganancia no sigue aumentando.

Función transferencia con polo dominante tomando en cuenta el polo dominante que el fabricante del amplificador operacional coloca a una baja frecuencia para que el ruido se vea atenuado en las altas frecuencias, pues es donde saldría en contrafase y produciría una realimentación positiva. Entonces reemplazado la ecuación 3 en la ecuación 2 y operando:

$$A_{vol}(\omega) = \frac{A_o}{1 + \frac{s}{\omega_p}} \quad (3)$$

$$H(s) = -\frac{s \cdot A_o \cdot R \cdot C}{(1 + s \cdot C \cdot R) \cdot (1 + \frac{s}{\omega_p}) + A_o} = -\frac{R \cdot C \cdot A_o}{A_o + 1} \cdot \frac{s}{1 + s \cdot \frac{1 + \omega_p \cdot RC}{\omega_p \cdot (A_o + 1)} + s^2 \cdot \frac{RC}{\omega_p \cdot (A_o + 1)}} \quad (4)$$

En esta última condición se puede observar que el circuito se comporta como un segundo orden por ser de segundo grado en el denominador, para lo cual es necesario determinar algunos parámetros que permitan establecer cuál es el comportamiento de tal sistema y para ello se despejan de las siguientes expresiones los valores de ξ y ω_o .

$$\omega_o^2 = \frac{\omega_p \cdot (A_o + 1)}{RC} \Rightarrow \omega_o = \sqrt{\frac{\omega_p \cdot (A_o + 1)}{RC}}$$

$$\frac{2 \cdot \xi}{\omega_o} = \frac{(1 + \omega_p \cdot R \cdot C)}{\omega_p \cdot (A_o + 1)} \Rightarrow \xi = \frac{1}{2} \cdot \frac{1 + \omega_p \cdot R \cdot C}{\sqrt{\omega_p \cdot R \cdot C \cdot (A_o + 1)}}$$

$$H(s) = -\frac{\frac{s}{2\pi \cdot 1,591 kHz}}{1 + s \cdot 11,53 \cdot 10^{-9} + \left(\frac{s}{2\pi \cdot 154,51 kHz}\right)^2} \quad (5)$$

Finalmente, se obtiene que $\omega_o = 970817,81 \frac{1}{s}$ y $\xi = 0,0056357$. Esto último indica que la respuesta natural del sistema durante una transición entre estados estables contiene un subamortiguamiento, pero más importante, que los polos son complejos y conjugados donde la frecuencia de corte está en $f_o = 154,51 kHz$ y presenta un sobrepico.

Para ubicar a qué frecuencia y con qué magnitud ocurre este pico en la respuesta en frecuencia, se busca el mínimo de la función del denominador de la respuesta en frecuencia en módulo. Vale mencionar que al igual que para los futuros análisis que se hagan, se asume el sistema LTI, causal y bibo-estable con lo que luego se puede evaluar $s = j\omega$ para encontrar la respuesta en frecuencia a partir de la función transferencia. Llamando $D(s)$ a la expresión del denominador de la función transferencia, se busca el mínimo del módulo de tal función.

$$\begin{aligned} D(s) &= \left(\frac{s}{\omega_o}\right)^2 + \frac{2 \cdot \xi}{\omega_o} \cdot s + 1 \Rightarrow D(w) = \frac{j \cdot 2 \cdot \xi \cdot \omega}{\omega_o} + \left(\frac{\omega_o^2 - \omega^2}{\omega_o^2}\right) \\ |D(w)| &= \sqrt{\left(\frac{2\xi\omega}{\omega_o}\right)^2 + \left(\frac{\omega_o^2 - \omega^2}{\omega_o^2}\right)^2} \\ \frac{\delta|D(w)|}{\delta w} &= 0 \Leftrightarrow 2 \cdot \xi^2 \cdot \omega - \frac{\omega \cdot (\omega_o^2 - \omega^2)}{\omega_o^2} = 0 \Leftrightarrow \omega = \omega_o \cdot \sqrt{1 - 2 \cdot \xi^2} \end{aligned} \quad (6)$$

Entonces, el pico dentro de la respuesta en frecuencia característico de este sistema se puede encontrar, teóricamente, en la frecuencia $\omega_{pico} = 970817,8 \cdot \sqrt{1 - 2 \cdot (0,0056)^2} = 970786,97 \frac{1}{s} \Rightarrow f_{pico} = 154505,54 Hz$. Y tendrá una magnitud de $|H(f_{pico})| = 8613,05 \Rightarrow |H(f_{pico})| dB = 78,70 dB$.

Este comportamiento establece un límite superior al funcionamiento del derivador, pero a diferencia del caso debe A_{vol} finito, la frecuencia máxima es mucho menor. En consecuencia, se observa un comportamiento ideal de derivador hasta una frecuencia aproximada de $f = 15,45 kHz$ donde la fase todavía no empieza a cambiar por los polos complejos.

Impedancia de entrada con A_{vol} finito en este escenario se analiza la impedancia de entrada del amplificador operacional, considerando las características reales del modelo equivalente del mismo.

Aplicando una transformación de fuentes se simplifica el circuito y se deja en evidencia que la fuente de corriente correspondiente a la salida equivale a una impedancia como se muestra en los circuitos de la figura. De esta forma se agrupan las impedancias y se encuentra la Z_{in} , para ello se llama Y_r y luego Z_r al agrupamiento paralelo de impedancias.

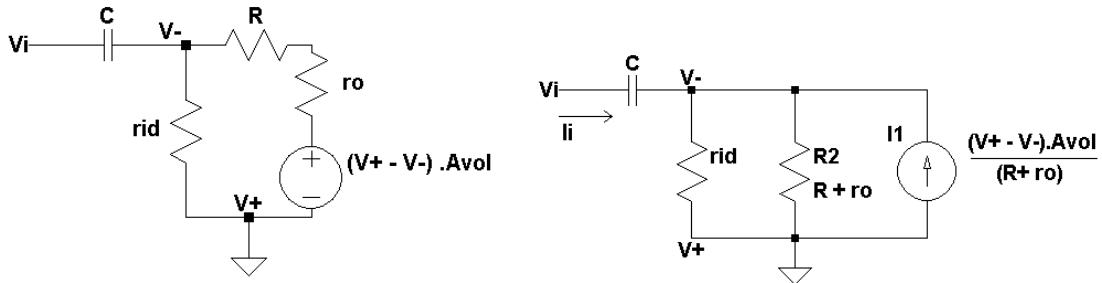


Figura 2: Circuito derivador con modelo del amplificador y transformación

$$\begin{aligned} Y_r &= \frac{1}{rid} + \frac{1 + A_{vol}}{R + Z_o} \Rightarrow Z_r = \frac{rid \cdot (R + Z_o)}{R + Z_o + rid \cdot (1 + A_{vol})} \\ Z_{in} &= \frac{1}{sC} + Z_r = \frac{1 + s \cdot \frac{C \cdot rid \cdot (R + Z_o)}{R + Z_o + rid \cdot (1 + A_{vol})}}{s \cdot C} \Rightarrow Z_{in} = \frac{1 + \frac{s}{2\pi \cdot 157,98 MHz}}{\frac{s}{2\pi \cdot 7,957 MHz}} \end{aligned} \quad (7)$$

En primera instancia, se observa que la impedancia de entrada del circuito derivador no es invariante frente a la frecuencia, sino que varía, y particularmente para el rango de frecuencias donde $f < 15,79MHz$ la impedancia del mismo, dentro del contexto del análisis, se puede aproximar a la del capacitor.

Impedancia de entrada con polo dominante ahora se adaptan los cálculos previos para incluir la apreciación del polo dominante dentro del análisis de la impedancia de entrada. Operando con la expresión del polo dominante 3 se llega a que:

$$\begin{aligned} Z_{in} &= \frac{R + Z_o + r_{id} \cdot (A_o + 1 + \frac{s}{\omega_p}) + s \cdot C \cdot r_{id} \cdot (R + Z_o) \cdot (1 + \frac{s}{\omega_p})}{s \cdot C \cdot \left[(R + Z_o) \cdot (1 + \frac{s}{\omega_p}) + r_{id} \cdot (1 + A_o + \frac{s}{\omega_p}) \right]} \\ Z_{in} &= \frac{1}{s \cdot C} \cdot \frac{1 + s \cdot \frac{R+Z_o+r_{id}+r_{id} \cdot C \cdot \omega_p \cdot (R+Z_o)}{\omega_p \cdot [R+Z_o+r_{id} \cdot (A_o+1)]} + s^2 \cdot \frac{r_{id} \cdot C \cdot (R+Z_o)}{\omega_p \cdot [R+Z_o+r_{id} \cdot (A_o+1)]}}{1 + s \cdot \frac{R+Z_o+r_{id}}{\omega_p \cdot [R+Z_o+r_{id} \cdot (1+A_o)]}} \\ Z_{in} &= \frac{1}{\frac{s}{2\pi \cdot 7,957MHz}} \cdot \frac{1 + s \cdot 11,923 \cdot 10^{-9} + \left(\frac{s}{2\pi \cdot 153,94kHz} \right)^2}{1 + \frac{s}{2\pi \cdot 14,58MHz}} \end{aligned} \quad (8)$$

Como se puede observar, la impedancia de entrada posee dos ceros complejos y conjugados, ubicados en la frecuencia de corte con $f_o = 153,94kHz$, lo cual establece otra consideración a tener en cuenta con respecto a las limitaciones del circuito, puesto que para esta frecuencia la impedancia de entrada se hace muy chica, produciéndose un incremento en el consumo de corriente. Por otro lado, al bajar tanto la impedancia se produce una desadaptación, es decir, al ser la impedancia de entrada tan pequeña para esta frecuencia, hay una gran pérdida de tensión sobre la resistencia propia de la fuente de la señal.

Conclusión del análisis teniendo en cuenta las expresiones finales para caracterizar al circuito derivador con la menor idealidad posible, es decir, las ecuaciones 5 y 8 se ve como resultado de este análisis que por la forma de la función transferencia el comportamiento derivador se sostiene hasta una frecuencia $f < 154kHz$ aproximadamente, pues hasta esa frecuencia se mantiene aproximadamente en -90° la fase de la respuesta. No obstante este análisis es estimativo considerando que el valor del ξ es muy cercano a cero puesto que por no serlo el cambio de fase ocurre antes de dicha frecuencia. Por otro lado, durante este rango de frecuencia la impedancia de entrada está dominada por la del capacitor, con lo cual disminuye hasta que se produce una caída en el valor de la impedancia y se producen pérdidas en la señal que ve el amplificador. Finalmente, el sistema se encuentra subamortiguado, por tanto deberá poder percibirse tal comportamiento en la respuesta transitoria o en frecuencia del circuito.

1.1.2. Resultados

En base a la conclusión del análisis teórico realizado, se realizan una serie de simulaciones y mediciones sobre el circuito para obtener una caracterización del mismo y contrastar tales resultados contra lo descripto por lo teórico. Vale aclarar que las simulaciones son graficadas utilizando Monte Carlo para considerar un rango de posibles desviaciones ante la imprecisión de los valores de componentes.

Respuesta en frecuencia en las figuras 4 y 5 se puede observar que para el rango de frecuencias donde $f < 100kHz$ aproximadamente, el módulo de la respuesta en frecuencia contrasta con poco error entre la simulación, lo teórico y la medición. Vale aclarar, que al estar muy subamortiguado el sistema, el cambio de fase se hace muy repentino en torno a la frecuencia de corte asociada a los polos complejos y conjugados, esto provoca que el comportamiento derivador llegue a operar hasta una alta frecuencia.

Por otro lado, se puede observar que el sobrepico cercano a la frecuencia de corte obtenido teóricamente está dentro de los márgenes de las aproximaciones de la simulación en LTSpice, no obstante, en las mediciones se produce una gran diferencia entre estos valores. Esto último se debe a que por un lado la compensación de un derivador, como se verá posteriormente, consiste en colocar una resistencia en serie al capacitor y tiene como efecto, entre otros, reducir el subamortiguamiento del sistema. Poniendo a prueba esto último, y considerando que además de las resistencias parásitas por cables y capacitor, aparece la del generador, luego se

contrasta contra la simulación y se ve que ajusta aproximadamente bien. Dicha corrección en la resistencia en serie del generador para la simulación corresponde a la figura con el trazo "Simulado R". Si bien agregando la resistencia del generador justifica la caída del sobrepico en las mediciones, el valor con el cual se logra ajustar la curva es tomando $R = 25\Omega$ en serie al generador, esto último no es muy coherente si se tiene en cuenta que los generadores tienen una impedancia de salida de $R_g = 50\Omega$. Es por esto mismo que se decidió tomar mas mediciones en torno al sobrepico con el objetivo de localizarlo con menos error. No obstante, en el proceso de tales mediciones aparecieron algunos inconvenientes que impedían medir correctamente el sobrepico, y se atribuye a tales factores el hecho de que el sobrepico obtenido no es realmente el que se produce, sino que el verdadero tiene una magnitud y una frecuencia mayor. Las bases teóricas de tal afirmación salen directo de las conclusiones del análisis teórico realizado anteriormente, o bien mismo de las mediciones de impedancia de entrada. Así, se puede observar que para las frecuencias donde se produce el sobrepico de la transferencia, también se produce una caída abrupta en la impedancia de entrada del circuito, y en consecuencia la tensión que ve a la entrada el circuito también decrece abruptamente deformándose como se puede observar en la figura 3. Se midió las señales amarilla y verde, es decir, la entrada y salida respectivamente, y se observa que para una entrada que deberá de corresponderse con una senoidal, la atenuación producto de una muy baja impedancia de entrada del orden de $R = 6\Omega$ no sólo produce la saturación de la salida sino que pierde la forma que esencialmente tenía.

Finalmente, a partir de los $f = 200kHz$ se desvían las curvas teórica, medición y simulación. Esto se atribuye al hecho de que para el orden de estas frecuencias, la ganancia produce una saturación con muy bajas tensiones de salida, sumado a que con altas frecuencias el slew rate limita el rango de operación. Por lo tanto no se consideran apreciables los resultado de mediciones posteriores a $1MHz$ y se puede observar con las desviaciones ya presentadas antes de tal frecuencia.

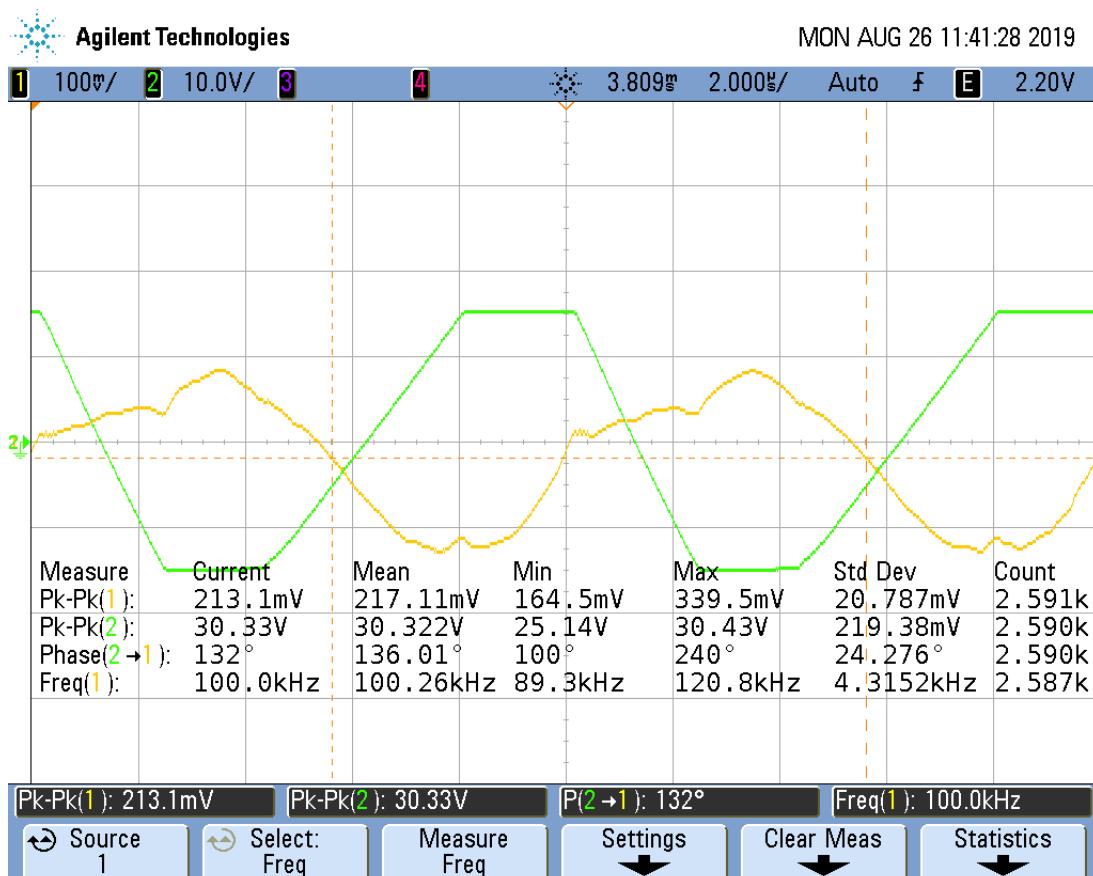


Figura 3: Señal amarilla es una entrada senoidal, señal verde es la salida.

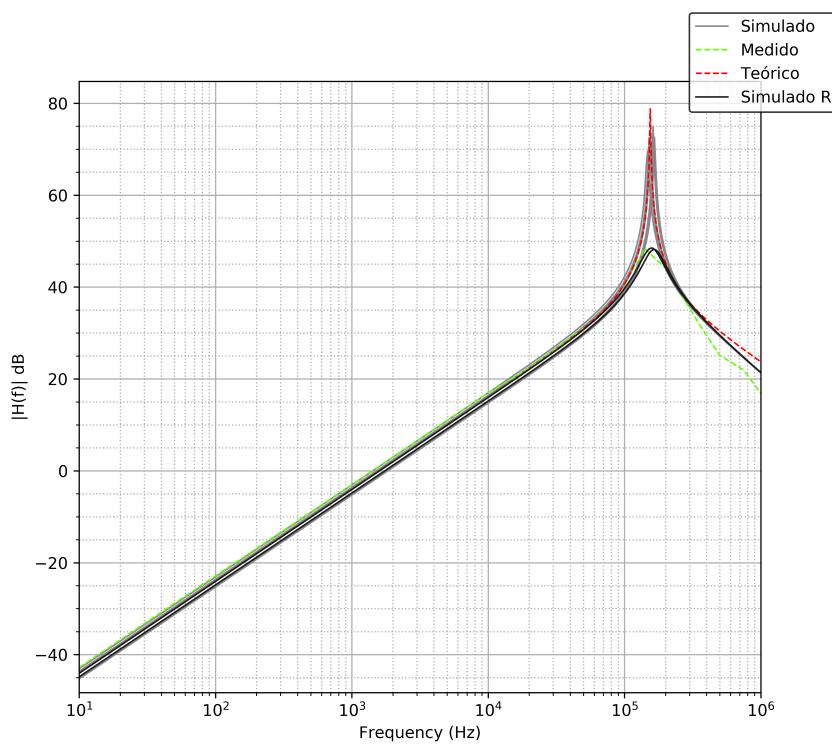


Figura 4: Diagrama de bode en módulo de $H(f)$ del derivador

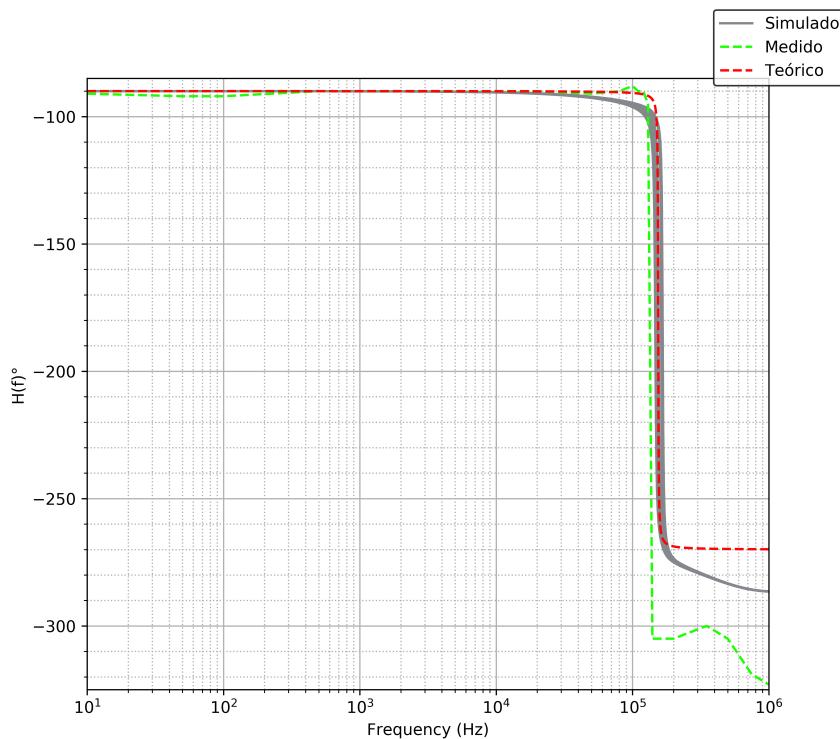


Figura 5: Diagrama de bode en fase de $H(f)$ del derivador

Impedancia de entrada De los gráficos obtenidos para la medición, simulación y análisis de la impedancia de entrada del circuito, se pueden analizar los mismos efectos que para el caso de la respuesta en frecuencia. Esto último quiere decir que para frecuencias menores que $f < 100\text{kHz}$ hay poco error entre los resultados obtenidos, mientras que para las demás frecuencias hay desviaciones más apreciables, y se atribuye al igual que antes al hecho de que para dichas frecuencias la impedancia de entrada produce una gran atenuación y la ganancia produce saturación de la salida con poca tensión, con lo cual no hay forma de obtener para alguna señal de entrada, una salida apreciable, ya que si la tensión pico a pico fuera pequeña para que no sature, luego la atenuación en la entrada por el divisor de tensión entre carga y generador provocaría que no llegue una señal de magnitudes apreciables. Además llegado el caso donde estos aspectos no afecten, se vería que para tales frecuencias el slew rate limitaría la pendiente de crecimiento.

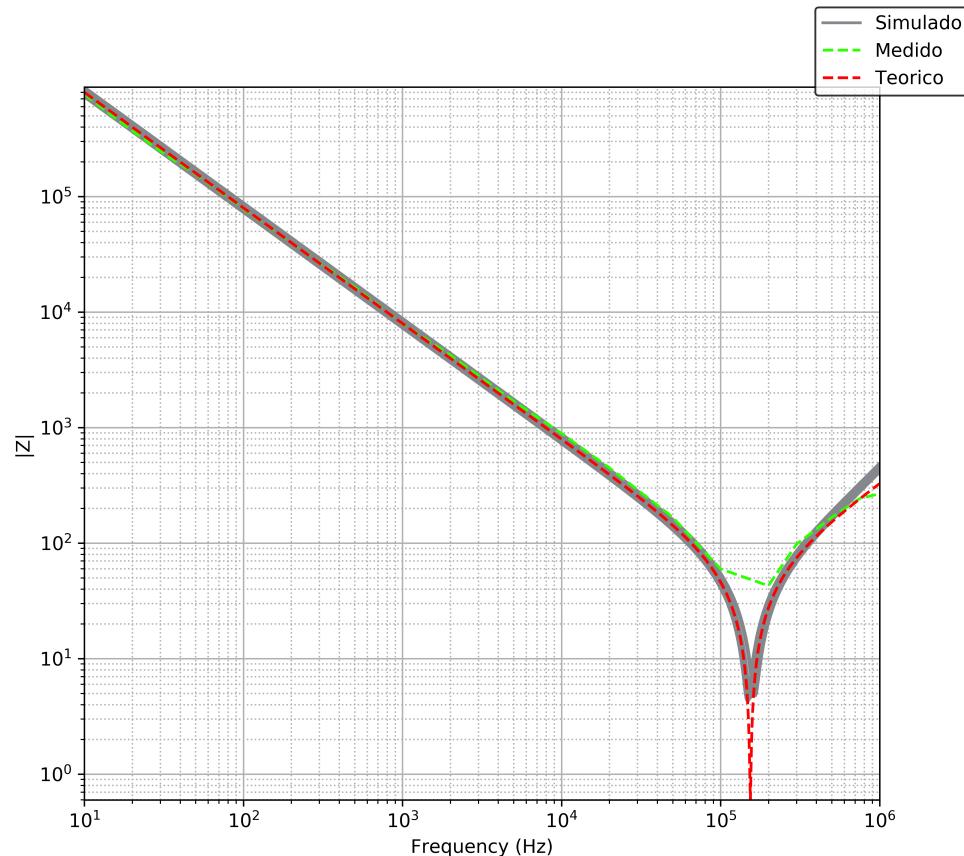


Figura 6: Impedancia de entrada en módulo, graficada con escalas logarítmicas

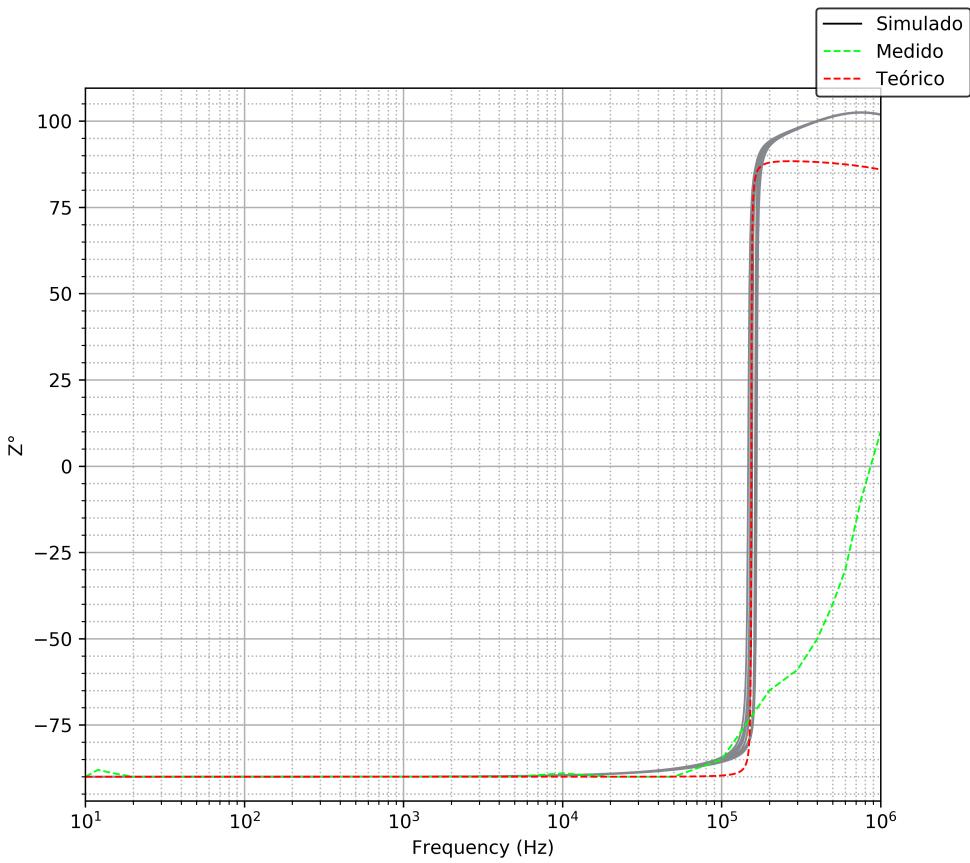


Figura 7: Impedancia de entrada en fase, graficada con escalas logarítmicas

Respuesta a señales no senoidales en la figura 8 se pueden observar las respuestas al derivador sin compensar para cuatro casos diferentes, una triangular con simetría del 80% y una frecuencia de $10kHz$, una triangular con simetría de 50% y frecuencia de $1kHz$, una cuadrada de frecuencia $1kHz$ con duty del 50% y finalmente una cuadrada de frecuencia $10kHz$ y duty del 50%.

De estos resultados y otros que pueden observarse cambiando la frecuencia y amplitud de los estímulos mencionados, puede observarse que al estar subamortiguado, el sistema tiene una respuesta transitoria que afecta a la transición de los estados de la salida, y si bien puede apreciarse la operación de derivar sobre la misma, la oscilación amortiguada se presenta como un efecto indeseado cuando lo que se busca en el sistema es puramente el proceso de derivar la entrada. Esto implica que desde otro enfoque distinto, el temporal, se pueden contrastar otras consecuencias del subamortiguamiento del sistema además de las obtenidas en el dominio de la frecuencia. Tales consecuencias son las que dan pie a la necesidad de compensar el circuito de alguna forma, como se verá a continuación.

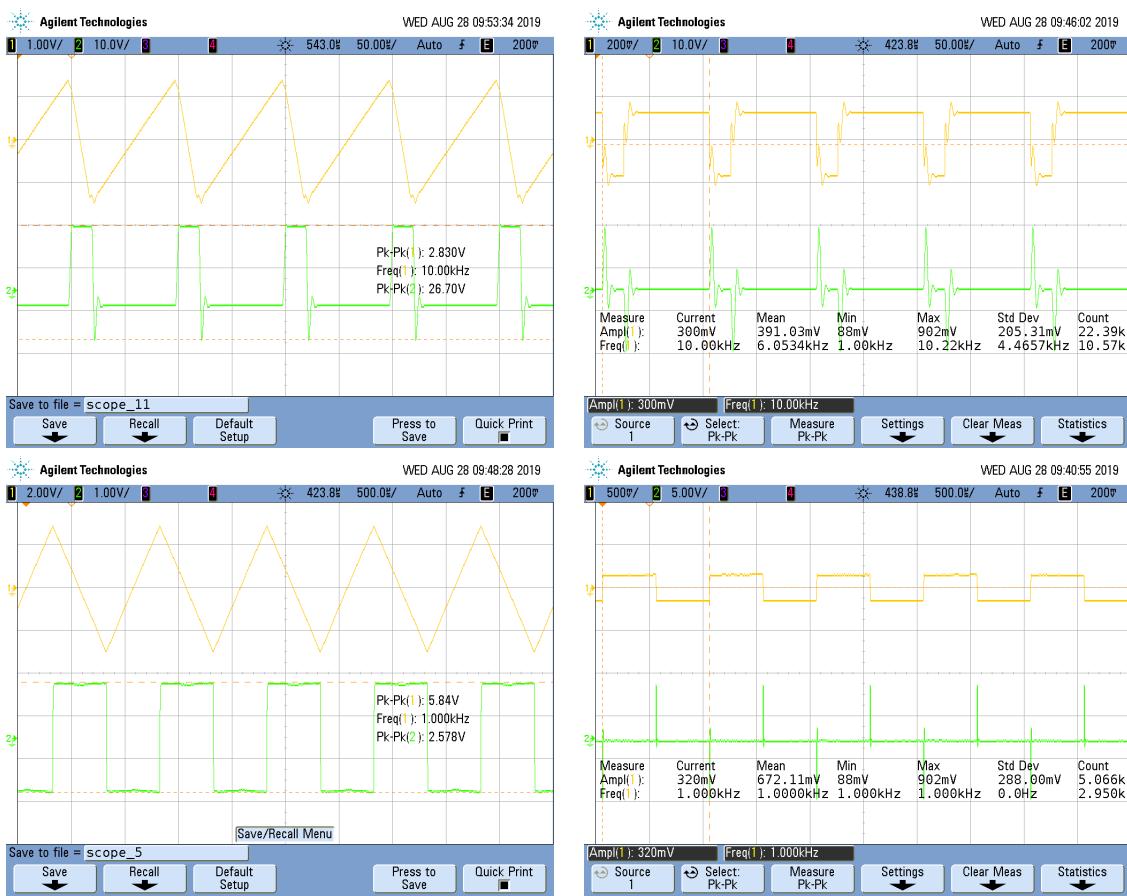


Figura 8: Entrada y salida, señal amarilla y verde respectivamente.

1.2. Circuito derivador compensado

En la sección anterior se analizó el circuito derivador sin compensación y se llegó a la conclusión de que, como tal, si bien tenía un amplio rango de frecuencias en las cuales su comportamiento era la de un derivador, se encontraba en un estado de subamortiguamiento tanto en función transferencia como en impedancia de entrada que producía efectos indeseados. Por lo tanto, más allá del hecho de que por ser subamortiguado con un bajo valor de ξ provoca que la transición de fase se haga más abrupta y el margen de funcionamiento como derivador sea mayor, la atenuación de la impedancia de entrada, saturación de la salida por ganancia grande para altas frecuencias y los efectos oscilatorios amortiguados en la transición de la respuesta temporal hacen del circuito anterior una opción poco provechosa. Por tanto, se propone a continuación una modificación al circuito con el fin de compensar tales efectos de la forma más eficiente posible.

1.2.1. Análisis Teórico

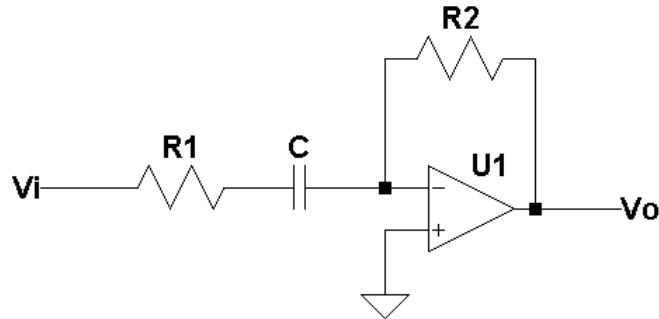


Figura 9: Circuito derivador compensado

En el circuito derivador que se analizará a continuación se coloca una compensación que consiste en una resistencia en serie en la entrada con el capacitor, esto se debe a que se busca compensar los efectos del mismo para altas frecuencias. En altas frecuencias, el capacitor tiene una impedancia muy pequeña con lo cual la ganancia del amplificador inversor aumentará y la salida superará la tensión de alimentación del amplificador operacional, produciéndose así la saturación del circuito. Por otro lado, en cierta parte como la impedancia de entrada depende del capacitor, al reducirse tanto a medida que aumenta la frecuencia, disminuye la impedancia de entrada y se producen mayores pérdidas en la tensión del generador que recibe el circuito.

Función transferencia en condiciones ideales haciendo uso de las condiciones de idealidad que ya se mencionaron para el circuito derivador, a partir de la expresión de la ganancia o transferencia de un amplificador inversor ideal, se llega a que:

$$\begin{aligned} H(s) &= \frac{V_o(s)}{V_i(s)} = \frac{-R_2}{R_1 + \frac{1}{s \cdot C}} \\ &= -\frac{s \cdot C \cdot R_2}{1 + s \cdot C \cdot R_1} \end{aligned}$$

Función transferencia con A_{vol} finito asumiendo que la corriente de entrada del amplificador operacional no es apreciable con respecto a las corrientes de la red L de realimentación, se plantean las tensiones en las entradas y utilizando la expresión de tensión de salida, se obtiene que:

$$\begin{aligned} v^- &= V_o \cdot \frac{R_1 + \frac{1}{s \cdot C}}{R_1 + R_2 + \frac{1}{s \cdot C}} + V_i \cdot \frac{R_2}{R_1 + R_2 + \frac{1}{s \cdot C}} \\ V_o &= (v^+ - v^-) \cdot A_{vol} \Rightarrow V_o \cdot \left[1 + \frac{A_{vol} \cdot (1 + s \cdot C \cdot R_1)}{1 + s \cdot C \cdot (R_1 + R_2)} \right] = -V_i \cdot \frac{A_{vol} \cdot (s \cdot C \cdot R_2)}{1 + s \cdot C \cdot (R_1 + R_2)} \\ H(s) &= \frac{V_o(s)}{V_i(s)} = -\frac{\frac{s \cdot A_{vol} \cdot C \cdot R_2}{1 + A_{vol}}}{1 + s \cdot \frac{C \cdot (R_2 + R_1 \cdot (1 + A_{vol}))}{1 + A_{vol}}} \end{aligned} \quad (9)$$

Función transferencia con polo dominante finalmente si se considera la ecuación anterior obtenida en 9 y se reemplaza el A_{vol} por la función que contiene el polo dominante, entonces se llega a que:

$$\begin{aligned}
H(s) &= \frac{-s \cdot C \cdot R_2 \cdot A_o}{\left(1 + \frac{s}{\omega_p}\right) \cdot (1 + s \cdot C \cdot (R_1 + R_2)) + A_o \cdot (1 + s \cdot C \cdot R_1)} \\
&= -\frac{\frac{s \cdot C \cdot R_2 \cdot A_o}{A_o + 1}}{1 + s \cdot \frac{1 + \omega_p \cdot (A_o \cdot C \cdot R_1 + C \cdot (R_1 + R_2))}{\omega_p \cdot (1 + A_o)} + s^2 \cdot \frac{C \cdot (R_1 + R_2)}{\omega_p \cdot (1 + A_o)}}
\end{aligned}$$

De esta última expresión se puede ver del denominador que hay un segundo orden, entonces se procede a obtener sus parámetros característicos y así determinar su comportamiento.

$$\omega_o = \sqrt{\frac{\omega_p \cdot (A_o + 1)}{C \cdot (R_1 + R_2)}} \quad (10)$$

$$\xi = \frac{[1 + \omega_p \cdot C \cdot (R_1 \cdot (1 + A_o) + R_2)]}{2 \cdot \sqrt{\omega_p \cdot C \cdot (A_o + 1) \cdot (R_1 + R_2)}} \quad (11)$$

Ahora bien, para poder completar el análisis del circuito es necesario determinar el valor de la resistencia R_1 la cual no ha sido determinada pues fue agregada a forma de compensación. Para poder determinar su valor se requieren los siguientes criterios: que no hayan sobrepicos en la función de transferencia y pueda funcionar hasta la mayor frecuencia posible, además debe tener un error en la fase menor a 3 grados.

Para poder implementar estas condiciones en el circuito, hay que observar que en la función transferencia según sea el caso, primero el denominador debe tener un valor de $\xi \geq 1$ dado que se evita así un sistema subamortiguado cuya respuesta en frecuencia presente un sobrepico. Esta condición se cumple partiendo de la ecuación 11:

$$\begin{aligned}
\xi \geq 1 &\Leftrightarrow \\
1 + \omega_p \cdot C \cdot (R_1 \cdot (A_o + 1) + R_2) &\geq 2 \cdot \sqrt{\omega_p \cdot C \cdot (A_o + 1) \cdot (R_1 + R_2)} \Leftrightarrow \\
R_1^2 \cdot \alpha + R_1 \cdot \beta + \gamma &\geq 0
\end{aligned}$$

$$\begin{aligned}
\alpha &= \omega_p^2 \cdot C^2 \cdot (A_o + 1)^2 \\
\beta &= 2 \cdot \omega_p \cdot C \cdot (A_o + 1) \cdot (R_2 \cdot \omega_p \cdot C - 1) \\
\gamma &= (1 + \omega_p^2 \cdot R_2^2 \cdot C^2 + \omega_p \cdot C \cdot R_2 \cdot (-2 - 4 \cdot A_o))
\end{aligned}$$

Resolviendo la cuadrática y encontrando sus raíces, se puede ver que el rango de resistencia con sentido físico para los cuales se logra que el sistema se comporte sobreamortiguado o críticamente amortiguado, son aquellos donde $R_1 \geq 103,48\Omega$. Por otro lado, para conseguir que el circuito derivador opere hasta la mayor frecuencia posible, habiendo descartado el caso subamortiguado para evitar los sobrepicos en la respuesta en frecuencia, se desea que en el caso óptimo se encuentre en un amortiguamiento crítico. Esto se debe a que de esta forma en la mayor frecuencia de corte posible se produce la caída a 40dB/dec, mientras que en un escenario sobreamortiguado el polo se separaría en dos frecuencias de corte reduciendo el ancho de banda disponible. Con el fin de cumplir con estas condiciones y obtener como resultado el circuito con mejor rendimiento en términos del ancho de banda donde opera, se coloca un preset en vez de una resistencia fija para poder calibrar el sistema en un valor de aproximadamente $R = 103,487\Omega$.

Este proceso de calibración consiste en utilizar el generador de funciones para excitar al circuito con un escalón. Por ser una entrada $V_i(s) = \frac{K}{s}$ con K un valor de amplitud dado, y tener un sistema derivador, la salida debiera de ser una delta de dirac que se verá acotada por la saturación del amplificador operacional. No obstante, en la transición de la respuesta del circuito se verá la respuesta natural del mismo donde se podrá analizar si está en cualquiera de los casos subamortiguado, sobreamortiguado o críticamente amortiguado, con lo cual se debe mover el preset hasta entrar en la zona sobreamortiguada y luego reducir su valor ligeramente hasta observar que en la salida se tiene el decrecimiento exponencial de menor constante de tiempo sin producir subamortiguamiento.

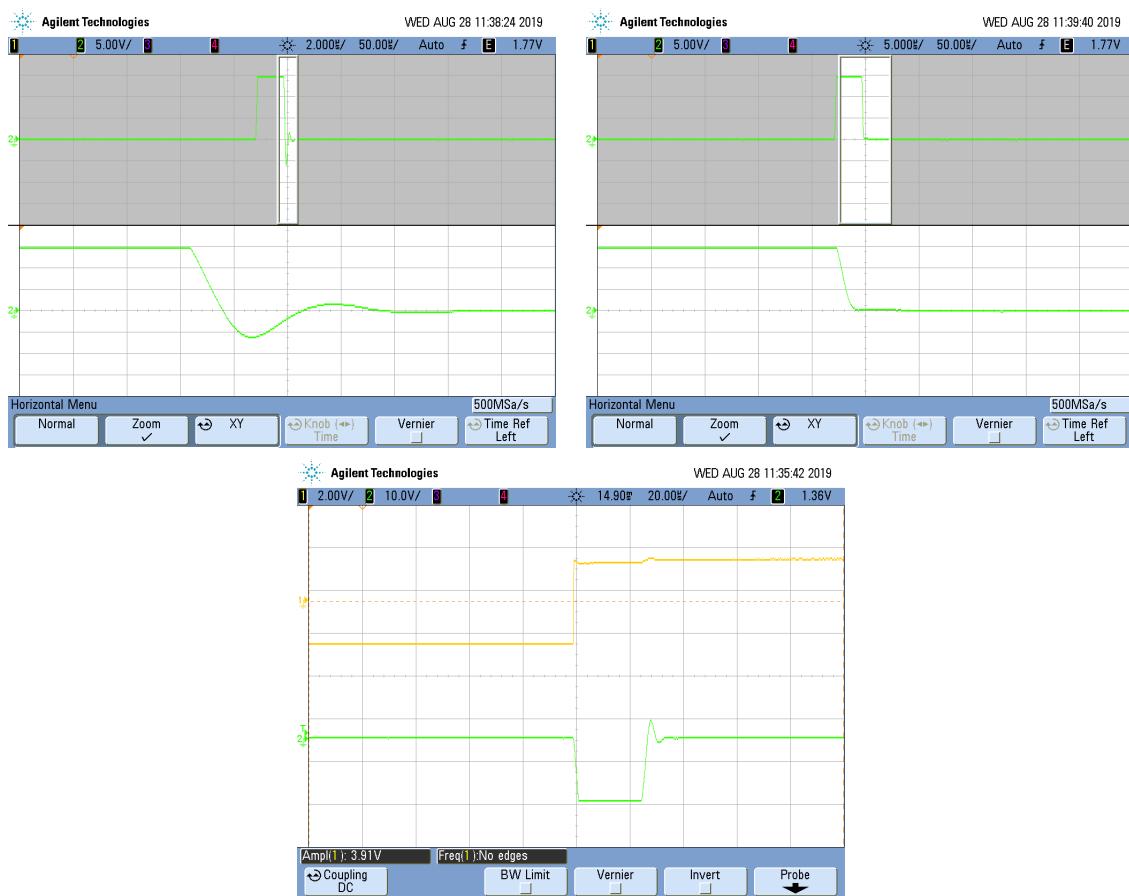


Figura 10: Calibración del sistema desde el estado subamortiguado al críticamente amortiguado

La figura 10 muestra la realización práctica de la calibración propuesta, donde para la señal amarilla de entrada, sea un escalón, se produce una salida que se encuentra saturada y corresponde a un delta de dirac que idealmente debiera de tender a infinito. Utilizando la base de tiempo retardada del osciloscopio, se hace zoom sobre la respuesta transitoria del sistema y se calibra tal cual fue descripto previamente hasta llegar al estado críticamente amortiguado.

Impedancia de entrada con A_{vol} finito agregar una nueva resistencia en la entrada del circuito modifica la impedancia de entrada, de forma tal que el análisis se puede aplicar de igual forma que para cuando no estaba, sumandole al resultado obtenido para el derivador sin compensar la resistencia adicional. Realizando algunos pasos algebraicos, se obtiene que:

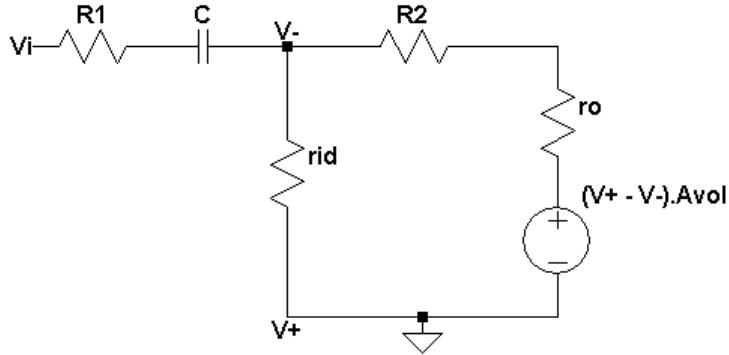


Figura 11: Modelo equivalente del circuito incluyendo compensación

$$Z_{in}(s) = \frac{1 + s \cdot C \cdot R_1}{s \cdot C} \cdot \frac{1 + s \cdot \frac{R_1 \cdot C \cdot [2 \cdot (R_2 + Z_o) + r_{id} \cdot (1 + A_{vol})]}{R_2 + Z_o + r_{id} \cdot (1 + A_{vol})}}{1 + s \cdot \frac{R_1 \cdot C \cdot [(R_2 + Z_o) \cdot 2 + r_{id} \cdot (1 + A_{vol})] - C \cdot r_{id} \cdot (R_2 + Z_o)}{R_2 + Z_o + r_{id} \cdot (1 + A_{vol})}} \quad (12)$$

Impedancia de entrada con polo dominante de igual forma que para el caso anterior, se utilizan los cálculos realizados previamente para el circuito derivador sin compensar y luego agrega sumando la resistencia adicional en la entrada del circuito, obteniendo luego de algunos pasos algebraicos la impedancia de entrada para el caso donde se considera el polo dominante:

$$\begin{aligned} Z_{in}(s) &= \frac{1}{s \cdot C} \cdot \frac{1 + s \cdot \alpha + s^2 \cdot \beta}{1 + s \cdot \frac{r_{id} + r_o + R_2}{\omega_p \cdot [(A_o + 1) \cdot r_{id} + r_o + R_2]}} \\ \alpha &= \frac{r_{id} + R_2 + r_o + \omega_p \cdot C \cdot [r_{id} \cdot (R_2 + r_o) + R_1 \cdot (r_{id} \cdot (A_o + 1) + r_o + R_2)]}{\omega_p \cdot [r_o + R_2 + r_{id} \cdot (A_o + 1)]} \\ \beta &= \frac{C \cdot [r_{id} \cdot (R_2 + r_o) + R_1 \cdot (r_{id} + r_o + R_2)]}{\omega_p \cdot [R_2 + r_o + r_{id} \cdot (A_o + 1)]} \end{aligned}$$

Expresiones finales de las expresiones teóricas obtenidas para el derivador compensado y luego de realizar el diseño para cumplir con los criterios impuestos, considerando que el preset calibrado estará en el entorno de $R_1 = 103,487$, se obtienen las expresiones con valores numéricos para realizar las comparaciones teóricas. Vale aclarar que en la práctica el preset no tendrá dicho valor, sino que la suma entre las resistencia de entrada del generador, las parásitas y la del preset darán tal resultado.

$$H(s) = -\frac{\frac{s}{10000,1}}{1 + s \cdot 2,08 \cdot 10^{-6} + \left(\frac{s}{2\pi \cdot 152,935 \text{kHz}}\right)^2} \quad (13)$$

$$Z_{in}(s) = \frac{1 + \frac{s}{2\pi \cdot 76,89 \text{kHz}}}{\frac{s}{2\pi \cdot 7,95 \text{MHz}}} \cdot \frac{1 + s \cdot 2,0806 \cdot 10^{-6} + \left(\frac{s}{2\pi \cdot 1,04 \text{MHz}}\right)^2}{1 + s \cdot 2,076 \cdot 10^{-6} - \left(\frac{s}{2\pi \cdot 155,64 \text{kHz}}\right)^2} \quad (14)$$

1.2.2. Resultados

En esta sección se realizan las simulaciones, mediciones correspondientes sobre el circuito y se contrastan dichos resultados con los valores teóricos, con el objetivo de determinar la efectividad del circuito propuesto como derivador, y su rango de operación.

Respuesta en frecuencia en el gráfico del módulo de la respuesta en frecuencia se pueden observar cuatro conjuntos de curvas que son fácilmente reconocibles como la teórica, la medida, y las simuladas. En primer lugar, es necesario prestar atención a la diferencia entre el resultado teórico y la medición, claramente lo obtenido no cumple con el requisito impuesto donde se buscaba un sistema subamortiguado, ya que se puede observar que la medición tiene un ligero sobrepico. No obstante, esta diferencia se debe al hecho de que, si bien el sistema como tal se encuentra críticamente amortiguado pues fue calibrado analizando la respuesta transitoria del mismo, la diferencia entre teoría y práctica yace en qué se está midiendo. El análisis teórico supone un generador de funciones ideal sin impedancia en serie, con lo cual la caracterización del sistema es directamente estableciendo $H(s) = \frac{V_o}{V_{gen}}$, no obstante en la práctica el generador tiene una resistencia en serie de $R = 50\Omega$ y lo que en verdad se está midiendo es $H(s) = \frac{V_o}{V_i}$. Esta diferencia implica que el sistema que fue calibrado como críticamente amortiguado se compone, conceptualmente, de una resistencia de compensación resultante de la agrupación serie entre el preset y la resistencia del generador.

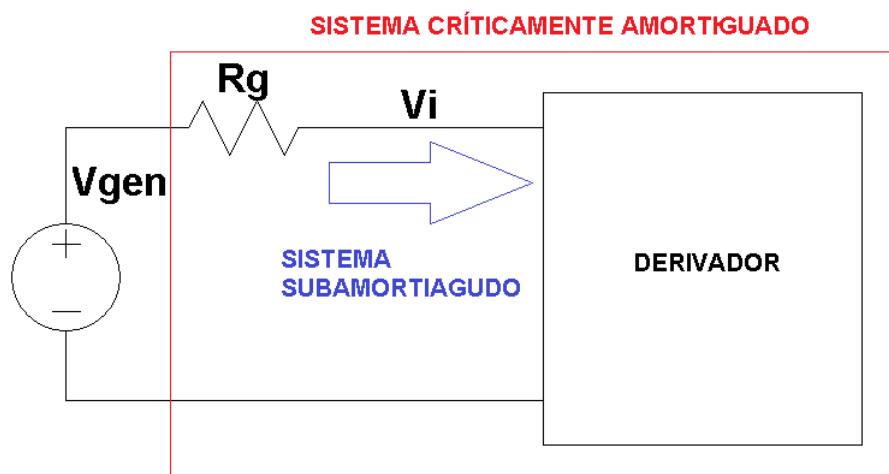


Figura 12: Diagrama explicativo del error cometido en el diseño

Analizando con mayor detalle, los resultados no implican en verdad que haya habido un error, solamente indican un subamortiguamiento que no caracteriza al sistema que en verdad se debe considerar. Concluyendo, si se caracteriza al sistema a partir de las señales de entrada y salida que pueden ser medidas, se termina describiendo un sistema subamortiguado que no es el que está siendo puesto a prueba ya que el que verdaderamente es empleado a la hora de derivar señales está críticamente amortiguado y su respuesta en frecuencia no puede ser caracterizada, pues sería necesario medir directamente sobre la V_{gen} del modelo propuesto. Por esto último es que se considera que el método de calibración analizando la respuesta temporal es la mejor forma de observar que el sistema se encuentra críticamente amortiguado.

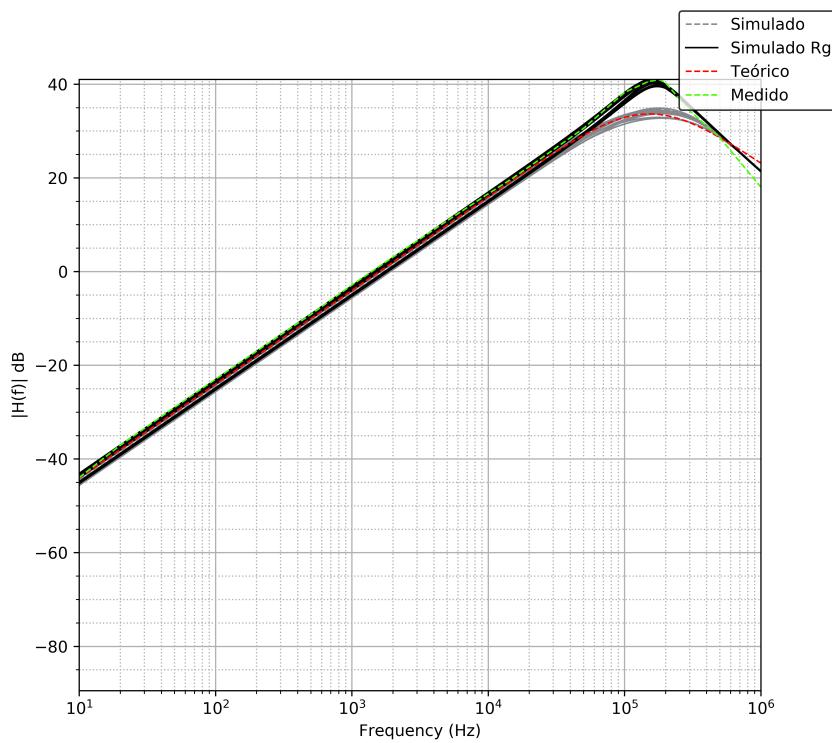


Figura 13: Diagrama de bode en módulo del derivador compensado

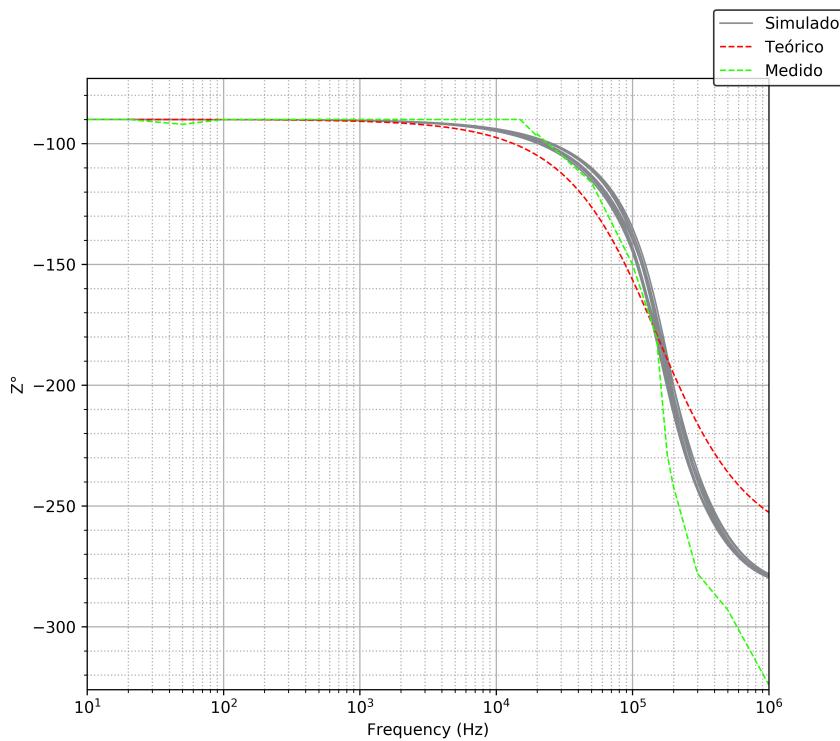


Figura 14: Diagrama de bode en fase del derivador compensado

Finalmente, en principio se puede observar que por el diagrama de bode en fase que se obtuvo de las mediciones,

el circuito puede considerarse derivador hasta una frecuencia aproximadamente de $f_{max} = 15kHz$, donde como se puede observar a continuación, si se quisiera que la tensión pico a pico de la señal de entrada permaneciera constante para toda frecuencia, debería utilizarse como máximo $V_{pp} = 2,91V$ para evitar saturación de la salida. Estas conclusiones se obtienen de los datos utilizados para las gráficas realizadas, téngase en cuenta que se fueron tomando valores de tensión y frecuencia en los cuales no se producía ninguna distorsión o deformación de la salida, siempre y cuando lo obtenido diera como resultado una medición apreciable.

$V_{gen}[V]$	$f_{gen}[Hz]$	$V_{out}[V]$	$\angle V_{out}[\circ]$	$\frac{V_o}{V_i}[dB]$
19.9	10	0.126	-90	-43.96965063
19.9	20	0.278	-90	-37.09616561
19.9	50	0.706	-92	-29.00096751
19.9	100	1.41	-90	-22.99267928
19.9	200	2.81	-90	-17.00293513
19.9	500	6.93	-90	-9.162396836
19.8	1000	14.2	-90	-2.887536918
19.8	2000	28.2	-90	3.071678361
7.79	5000	27.1	-90	10.82863666
3.9	10000	26.3	-90	16.57782283
2.91	15000	28.61	-90	19.85249738
1.93	20000	25.4	-97	22.38552815
1.909	20000	25.06	-96	22.36350277
0.699	50000	23.52	-116	30.53920283
0.183	100000	14.9	-150	38.21470357
0.071	150000	7.58	-180	40.56821714
0.092	180000	10.26	-229	40.94719067
0.088	200000	9.11	-242	40.3007141
0.155	300000	8.1	-278	34.36306641
0.113	500000	3.03	-293	28.5672837
0.212	1000000	1.69	-324	18.03101687

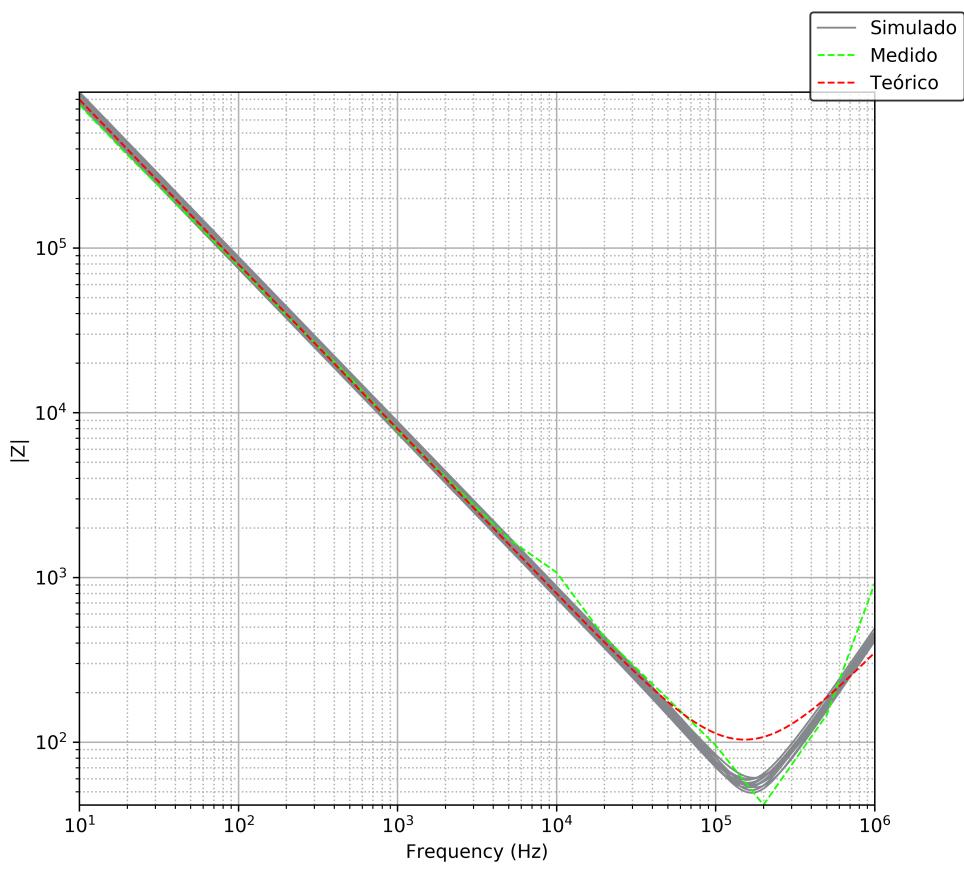


Figura 15: Impedancia de entrada del derivador compensado, en modulo

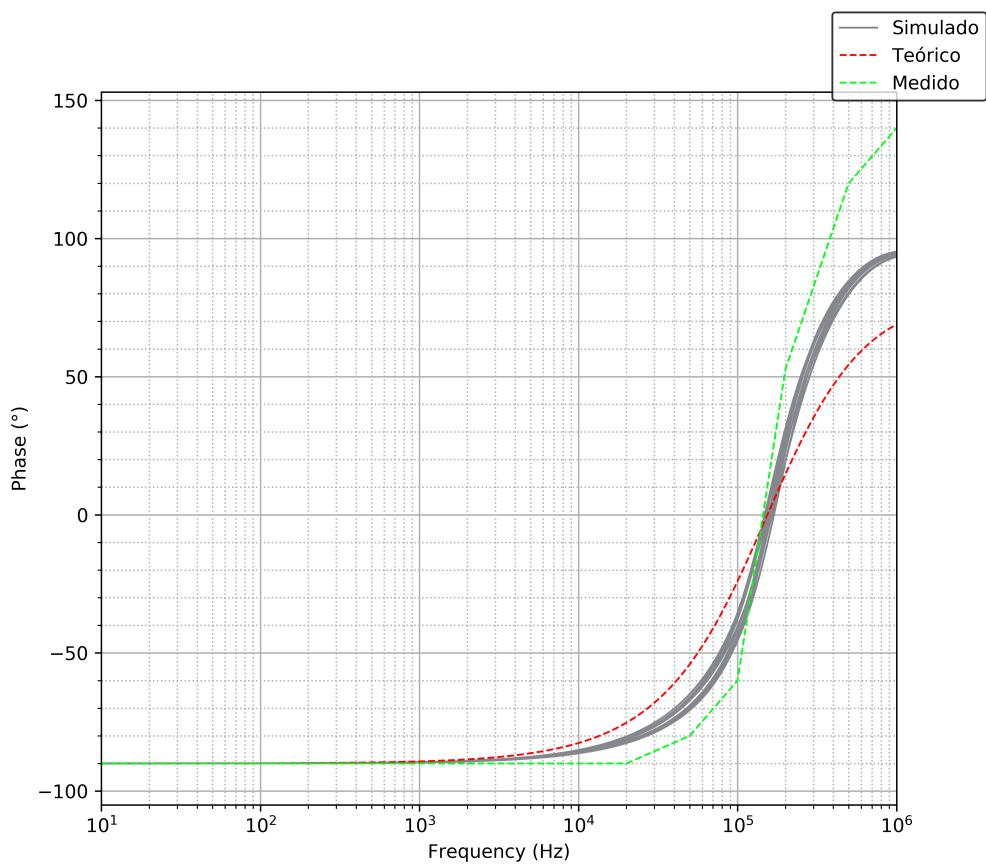


Figura 16: Impedancia de entrada del derivador compensado, en fase

Impedancia de entrada

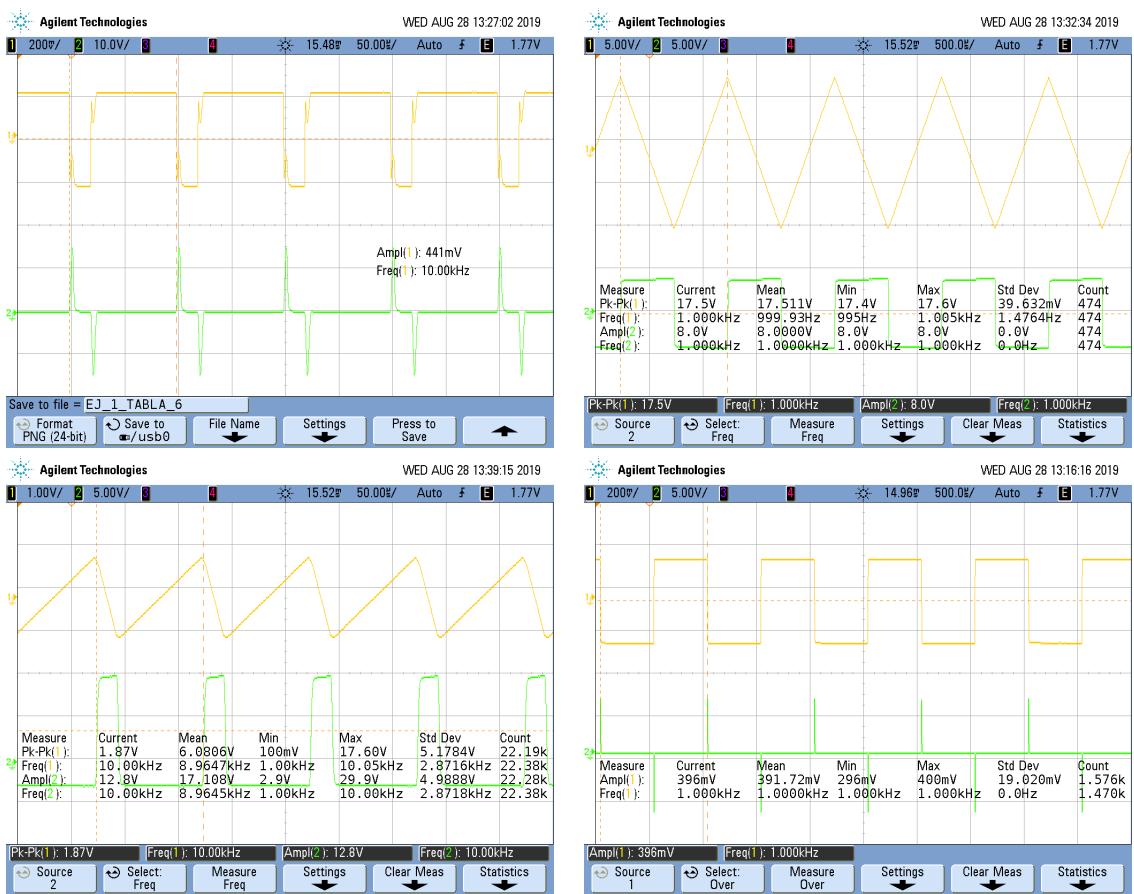


Figura 17: Medición de respuesta a señales no senoidales

Respuesta a señales no senoidales

1.3. Circuito integrador

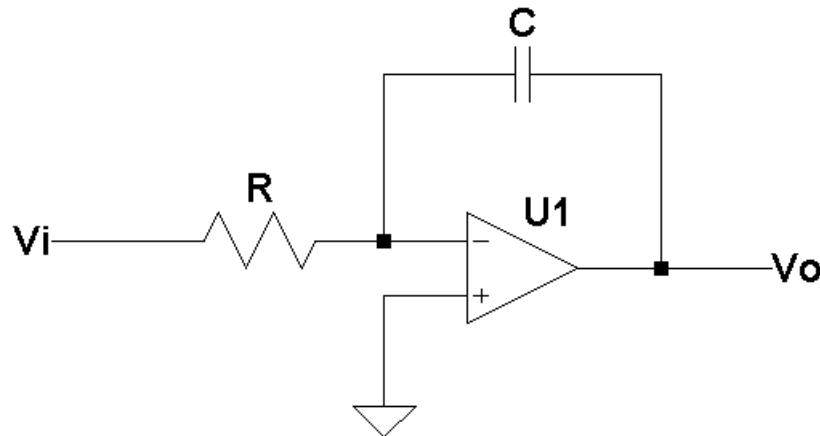


Figura 18: Circuito integrador sin compensar

1.3.1. Análisis Teórico

Función transferencia en condiciones ideales considerando el sistema LTI, causal y bibo-estable, bajo condiciones de idealidad donde $A_{vol} \rightarrow \infty$, luego como se conoce la expresión para dicho caso del amplificador inversor, se obtiene que:

$$H(s) = -\frac{\frac{1}{s \cdot C}}{R} = -\frac{1}{s \cdot C \cdot R} \Rightarrow H(s) = -\frac{1}{\frac{s}{2\pi \cdot 1,591 kHz}} \quad (15)$$

En este primer acercamiento al comportamiento del circuito, se puede observar en la función transferencia que se describe un sistema que no es bibo-estable como se asumió en un principio, sino que posee un polo en el origen. Esto último tiene sentido porque implica que para entradas acotadas, la respuesta será la integral de dicha entrada acotada, pudiendo dar un resultado no acotado en el tiempo. Desde otro punto de vista, para frecuencias muy bajas o señales continuas, la impedancia del capacitor en la realimentación es demasiado grande y provoca una desconexión o un lazo débil, por lo tanto el amplificador operacional satura puesto que amplifica en términos de su A_{vol} correspondiente según sea el caso.

Función transferencia con A_{vol} finito considérese un A_{vol} finito, luego se plantean los valores de potencial eléctrico sobre los terminales de las entradas del amplificador operacional y se calcula la salida con la ecuación correspondiente al modelo del mismo. Entonces, se obtiene:

$$\begin{aligned} v^- &= V_i \cdot \frac{\frac{1}{s \cdot C}}{\frac{1}{s \cdot C} + R} + V_o \cdot \frac{R}{\frac{1}{s \cdot C} + R} \Rightarrow v^- = \frac{V_i + V_o \cdot s \cdot C \cdot R}{1 + s \cdot C \cdot R} \\ V_o &= (v^+ - v^-) \cdot A_{vol} \Rightarrow V_o \cdot \left[1 + \frac{A_{vol} \cdot s \cdot R \cdot C}{1 + s \cdot C \cdot R} \right] = -V_i \cdot \frac{A_{vol}}{1 + s \cdot C \cdot R} \\ H(s) &= \frac{V_o(s)}{V_i(s)} = \frac{-A_{vol}}{1 + s \cdot C \cdot R \cdot (A_{vol} + 1)} \Rightarrow H(s) = \frac{-100000}{1 + \frac{s}{2\pi \cdot 0,0159 Hz}} \end{aligned} \quad (16)$$

Se puede observar que con estas nuevas consideraciones, el sistema dejó de ser inestable en términos de su respuesta, no obstante sigue sucediendo que para frecuencias muy bajas la realimentación pasa a tener un lazo débil y satura el amplificador operacional.

Función transferencia con polo dominante ahora se considera que la ganancia del amplificador operacional tiene el polo dominante, con lo cual no se mantiene invariante en frecuencia. Reutilizando la expresión anterior para A_{vol} finito y reemplazando tal término por la expresión con el polo dominante se obtiene:

$$H(s) = -\frac{A_o \cdot \omega_p}{s + \omega_p + s \cdot C \cdot R \cdot (A_o \cdot \omega_p + s + \omega_p)} \Rightarrow H(s) = -\frac{A_o}{1 + s \cdot \frac{1+C \cdot R \cdot \omega_p \cdot (A_o+1)}{\omega_p} + s^2 \cdot \frac{C \cdot R}{\omega_p}}$$

$$H(s) = -\frac{100000}{1 + s \cdot 10,001 + \left(\frac{s}{2\pi \cdot 488,60Hz}\right)^2}$$

En esta nueva expresión de la función transferencia, el sistema refleja un segundo orden en el denominador del cual se pueden determinar los parámetros característicos del mismo, obteniendo que $\omega_o = 3069,96 \frac{1}{s}$ y $\xi = 15351,58 \geq 1$. Entonces el sistema se encuentra en un sobreamortiguamiento con frecuencias de corte ubicadas en $f_1 = 15,0017MHz$ y $f_2 = 0,01499Hz$.

$$H(s) = -\frac{106092,66}{(1 + \frac{s}{2\pi \cdot 0,01499Hz}) \cdot (1 + \frac{s}{2\pi \cdot 15,0017MHz})} \quad (17)$$

En este nuevo resultado la única diferencia con respecto al anterior, es que ahora hay un polo adicional que aparece en una frecuencia muy alejada, no obstante sigue saturando para frecuencias muy bajas por el lazo débil, es por esto que este circuito no funcionará correctamente con el propósito para el que fue pensado desde un punto de vista ideal, por ende será necesario realizar alguna compensación para poder corregirlo.

Impedancia de entrada con A_{vol} finito para encontrar la impedancia de entrada considerando el A_{vol} finito, se redibuja el circuito reemplazando al amplificador operacional con su circuito equivalente y se plantea la ley de nodos. Se llama a la diferencia de potencial $V_d = V^+ - V^-$.

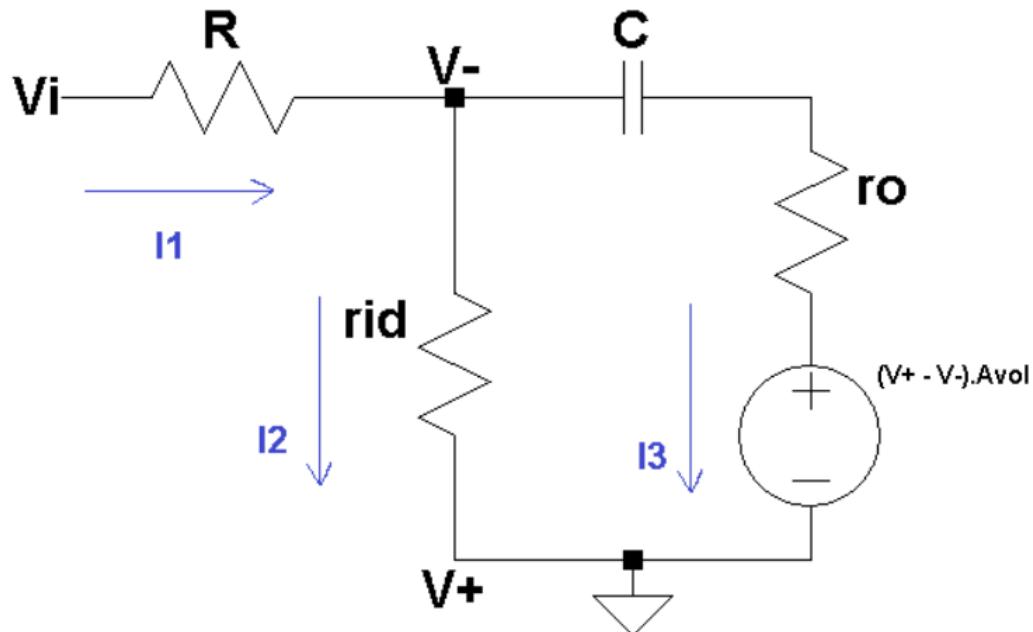


Figura 19: Circuito equivalente para cálculo de impedancia de entrada

$$I_1 = I_2 + I_3 \Rightarrow \frac{V_i + V_d}{R_1} = \frac{-V_i}{R_1} + \frac{-V_i - V_i \cdot A_{vol}}{\frac{1}{s \cdot C} + R}$$

$$V_d = \frac{-V_i \cdot r_i \cdot (1 + s \cdot C \cdot Z_o)}{r_i \cdot (s \cdot C \cdot Z_o + 1) + R_1 \cdot (1 + s \cdot C \cdot Z_o) + s \cdot C \cdot R_1 \cdot r_i \cdot (1 + A_{vol})}$$

$$Z_i(s) = \frac{V_i(s)}{I_1(s)} = \frac{V_i(s)}{\frac{V_i(s) + V_d(s)}{R_1}} \Rightarrow Z_i(s) = (R_1 + r_i) \cdot \frac{1 + s \cdot \frac{C \cdot [Z_o \cdot (R_1 + r_i) + R_1 \cdot r_i \cdot (A_{vol} + 1)]}{R_1 + r_i}}{1 + s \cdot C [Z_o + r_i \cdot (1 + A_{vol})]} \\ Z_i(s) = (180k\Omega) \cdot \frac{1 + \frac{s}{2\pi \cdot 0,0163Hz}}{1 + \frac{s}{2\pi \cdot 0,00045Hz}} \quad (18)$$

Impedancia de entrada con polo dominante reutilizando la expresión anterior para la impedancia de entrada y considerando la variación del A_{vol} respecto de la frecuencia, se obtiene:

$$Z_i(s) = (R_1 + r_i) \cdot \frac{1 + s \cdot \frac{r_i + R_1 + \omega_p \cdot C \cdot [Z_o \cdot (R_1 + r_i) + R_1 \cdot r_i \cdot (A_o + 1)]}{\omega_p \cdot (R_1 + r_i)}}{1 + s \cdot \frac{1 + \omega_p \cdot C \cdot (Z_o + r_i \cdot (A_o + 1))}{\omega_p}} + s^2 \cdot \frac{C \cdot [Z_o \cdot (R_1 + r_i) + R_1 \cdot r_i]}{\omega_p \cdot (R_1 + r_i)} \\ Z_i(s) = (180k\Omega) \cdot \frac{1 + s \cdot 9,723 + \left(\frac{s}{2\pi \cdot 493,65Hz}\right)^2}{1 + s \cdot 350,0045 + \left(\frac{s}{2\pi \cdot 82,58Hz}\right)^2} \\ Z_i(s) = 180k\Omega \cdot \frac{(1 + \frac{s}{2\pi \cdot 25,45Hz}) \cdot (1 + \frac{s}{2\pi \cdot 9574,06Hz})}{(1 + \frac{s}{2\pi \cdot 0,1178Hz}) \cdot (1 + \frac{s}{2\pi \cdot 57,806kHz})} \quad (19)$$

Conclusión del análisis si se tienen en cuenta las expresiones resultantes para la función transferencia y la impedancia de entrada con la menor idealidad posible, es decir, los resultados de las Ec. 17 y Ec. 19. Asumiendo que el circuito se comportará como integrador en las regiones de frecuencia para las cuales la fase sea 90° puesto que podría aproximarse tal respuesta con la forma de $\frac{-1}{s}$ que en el dominio temporal equivale a la integral de la función, luego para frecuencias que cumplan estar en el rango $0,14998Hz \leq f \leq 1,5MHz$ se puede aproximar el comportamiento de la $H(s)$ obtenida a dicha forma. No obstante, si se consideran bajas frecuencias, la impedancia del capacitor será tan elevada que el lazo de la realimentación dejará de funcionar como tal, provocando que el amplificador operacional amplifique en términos de su A_{vol} con lo cual saturará y dejará de funcionar para tales frecuencias. Desde un análisis temporal, y bajo condiciones de idealidad, cualquier componente de continua en la entrada provocaría que circule una determinada corriente constante sobre el capacitor provocando que su carga acumulada crezca indefinidamente hasta saturar, esta es la consecuencia directa de la inestabilidad del sistema a través del polo en el origen de la función transferencia ideal.

Si bien por un lado podría considerarse que el circuito puede llegar a funcionar correctamente siempre y cuando se limiten las componentes de corriente de continua en la entrada para evitar provocar las inestabilidades mencionadas, debe tenerse en cuenta la presencia de las corrientes de bias y tensión de polarización del amplificador operacional que podrían tener tal efecto y eventualmente saturar la salida. Ergo, dado el caso donde tales corrientes y tensiones de continua por offset del amplificador no se vean compensadas, el circuito saturará y no funcionará.

1.3.2. Resultados

A continuación se presentan los resultados de las simulaciones y mediciones, contrastando con lo teórico analizado anteriormente. Téngase en cuenta, que se parte de la conclusión de que el circuito no debería funcionar correctamente, o directamente no funcionar. A pesar de ello, se somete al circuito tanto por simulación como por mediciones prácticas reales, a un conjunto de ensayos para caracterizarlo.

Respuesta en frecuencia en las curvas de la respuesta en frecuencia se puede observar tres conjuntos correspondientes a los resultados de la simulación, de lo teórico y la medición. En una primera inspección de los resultados para un rango de frecuencias de $100Hz$ a $100kHz$ se puede observar que las curvas se superponen y contrastan adecuadamente, no obstante para bajas y para altas frecuencias el comportamiento del circuito resulta de forma muy diferente entre lo simulado, lo medido y lo calculado. No sólo esto, sino que además como se puede observar en el gráfico resultante de las mediciones, sólo se tomaron algunos valores de la respuesta en frecuencia porque se encontró que a medida que aumenta la frecuencia la salida empieza a

presentar un nivel de continua y la señal alterna se ve altamente atenuada. Esto produce que a medida que se aumenta la frecuencia, la salida se vuelve poco apreciable y pierde sentido la medición.

Esto último se debe a que las corrientes de bias y la tensión de polarización del amplificador operacional provocan que el capacitor se cargue a un valor en el cual alcanza el equilibrio, produciendo la saturación de la salida. No obstante, cuando se inyecta en la entrada una señal alterna de una dada frecuencia, en los semiciclo positivo y negativo, se produce una circulación de corriente sobre la resistencia de la entrada del circuito que va en un sentido u otro, provocando que el capacitor se cargue y descargue. Por esto último, para frecuencias bajas los semiciclos negativos producen una corriente que descarga el capacitor durante un tiempo prolongado, y por ello el nivel de continua disminuye. Mientras que para altas frecuencias el tiempo de semiciclo negativo es menor y la descarga se da en menor magnitud, provocando que el nivel de continua de la carga del capacitor perdure, por esto último sin señal de entrada la salida satura y a medida que inyectamos senoides de menor a mayor frecuencia, el nivel sube desde un valor bajo hasta la saturación cuando la señal de salida se vuelve poco apreciable.

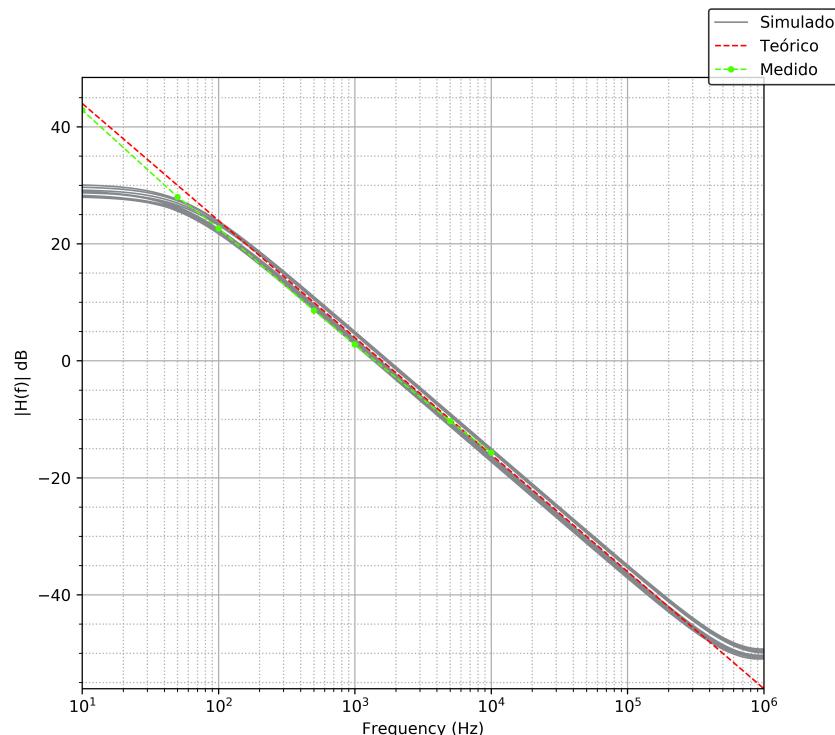


Figura 20: Diagrama de bode en módulo del integrador sin compensar

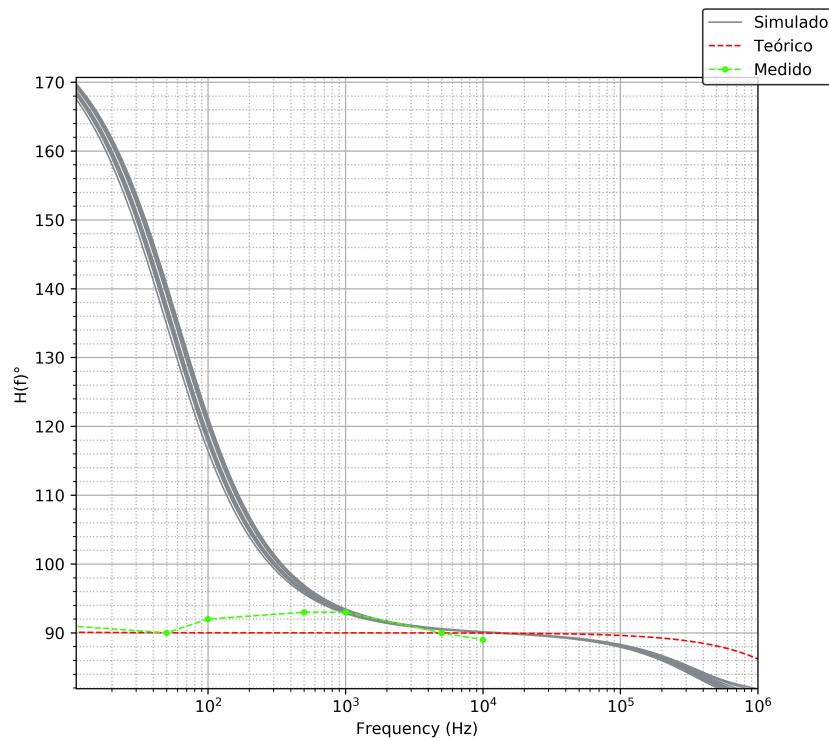


Figura 21: Diagrama de bode en fase del integrador sin compensar

Impedancia de entrada en términos generales, tanto la respuesta en frecuencia como la medición de la impedancia de entrada obtenidos en la medición y en la simulación son resultados que en sí mismos no logran caracterizar al sistema correctamente por los efectos indeseados de la saturación para bajas frecuencias del circuito. Esto último también se encuentra presente en LTSpice. En las figuras 22 se puede observar que según la frecuencia el nivel de continua se modifica por lo explicado anteriormente.

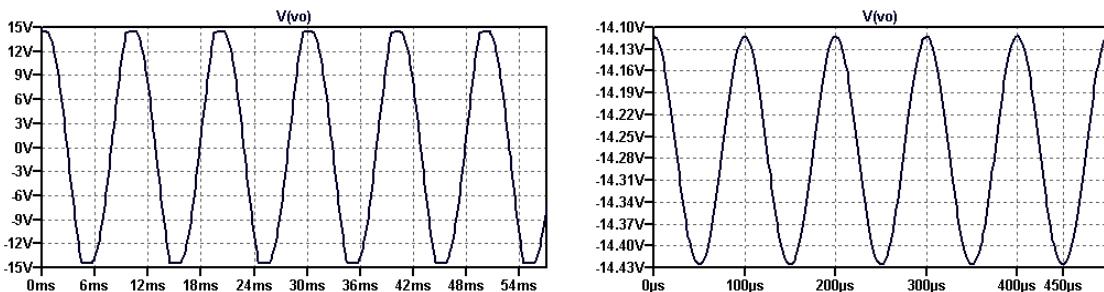


Figura 22: Respuesta del integrador sin compensar a senoidales de 100Hz y 10kHz

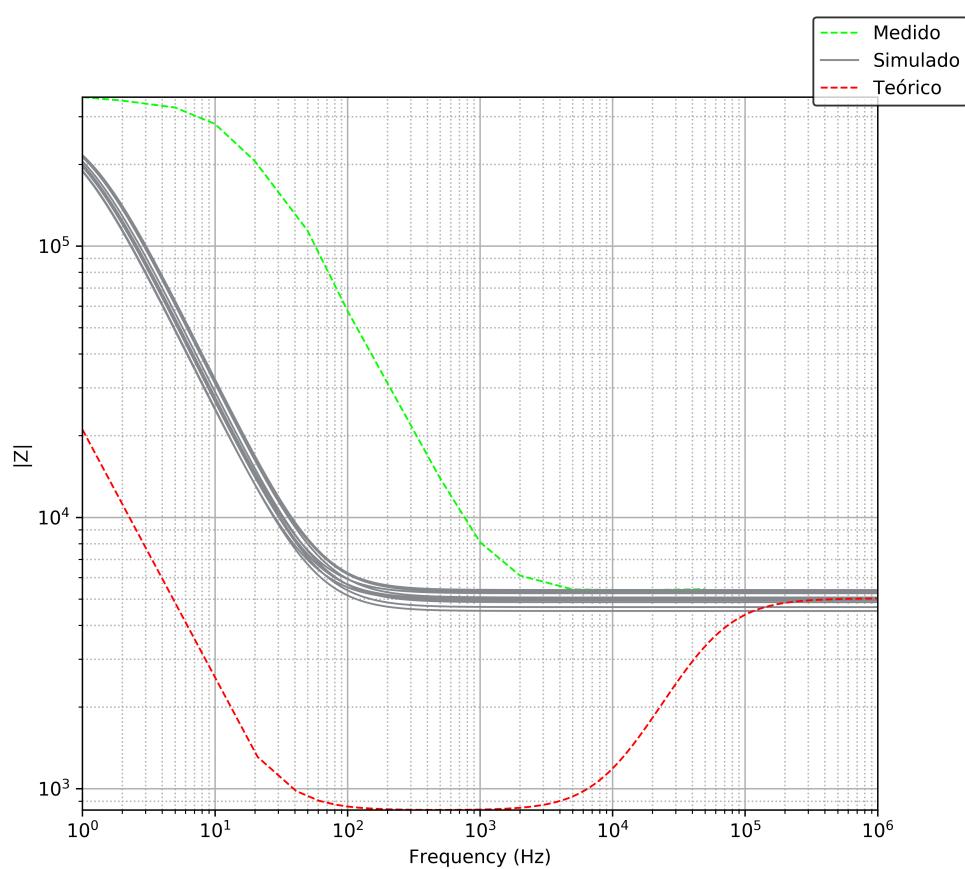


Figura 23: Impedancia de entrada en módulo del integrador sin compensar

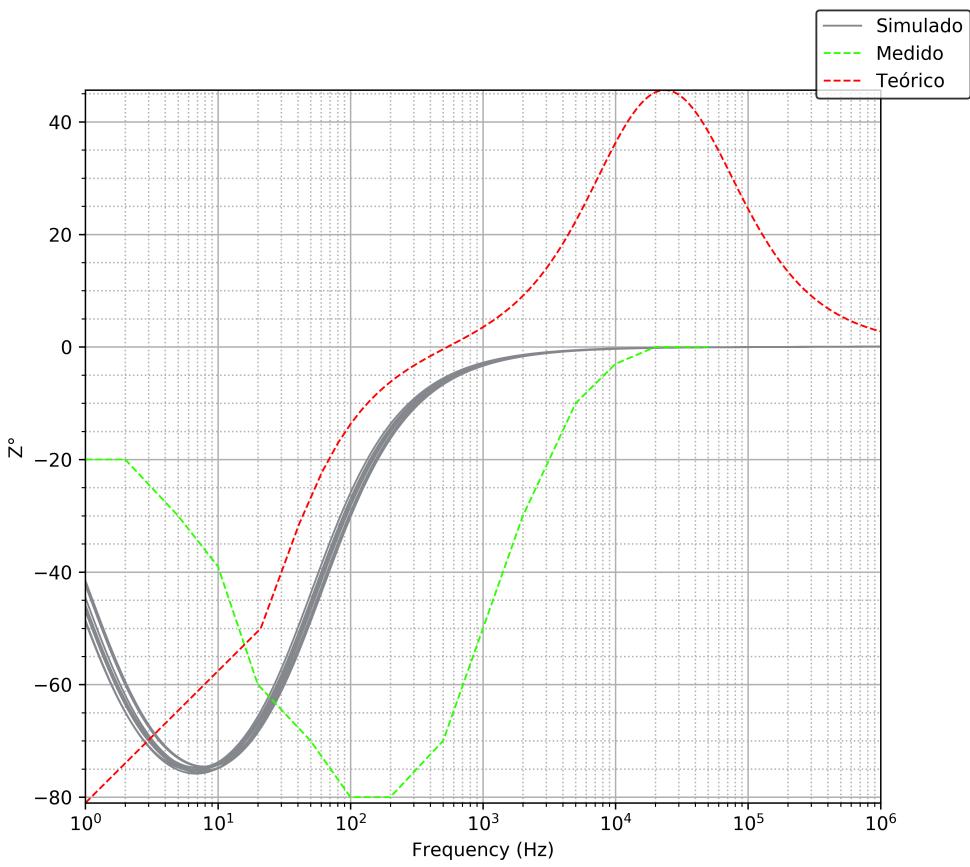


Figura 24: Impedancia de entrada en fase del integrador sin compensar

Respuesta a señales no senoidales A pesar de que se considera que el circuito como tal no funciona correctamente por el malfuncionamiento provocado ante las componentes de continuas, se observó la respuesta del circuito ante una señal cuadrada y una señal triangular, en ambos casos el resultado es en cierta forma apreciable, sin embargo se puede observar la presencia de continuas según la frecuencia.

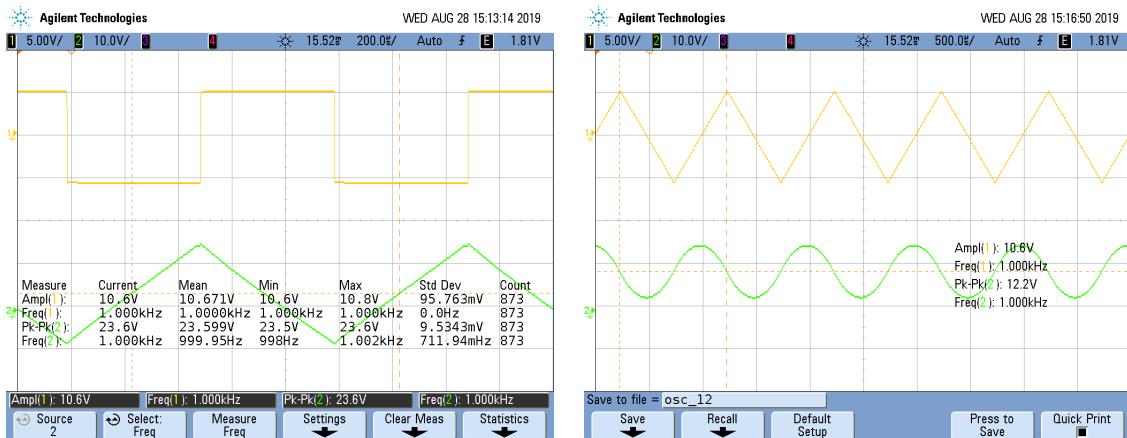


Figura 25: Respuestas a señales no senoidales

1.4. Circuito integrador compensado

A partir de los resultados de las mediciones y simulaciones del circuito integrador no compensado, se llega a la conclusión de que como tal, el circuito no puede funcionar como integrador correctamente y es necesario colocar una resistencia de compensación con el objetivo de limitar la ganancia para señales de baja frecuencia. Por otro lado, se busca que el valor sea tal que el resultado no presente efectos no deseados como lo era para el derivador un sobrepico por comportamientos subamortiguados, además de querer que el funcionamiento del integrador se dé en el mayor ancho de banda posible con un error en la fase menor a tres grados.

1.4.1. Análisis Teórico

Función transferencia en condiciones ideales utilizando la expresión del amplificador inversor bajo condiciones ideales, se llama Z_2 a la impedancia que resulta del paralelo de la resistencia y el capacitor. Luego se obtiene:

$$Z_2 = R_2 // \frac{1}{s \cdot C} = \frac{R_2}{1 + s \cdot C \cdot R_2}$$

$$H(s) = \frac{V_o(s)}{V_i(s)} = -\frac{Z_2}{R_1} = -\frac{\frac{R_2}{R_1}}{1 + s \cdot C \cdot R_2} \quad (20)$$

Función transferencia con A_{vol} finito considerando la misma impedancia del paralelo en la realimentación que en la resolución ideal, se calcula el valor del potencial en la pata inversora del amplificador operacional y luego se halla la expresión de la función de la siguiente manera:

$$v^- = V_o \cdot \frac{R_1}{R_1 + Z_2} + V_i \cdot \frac{Z_2}{Z_2 + R_1} \Rightarrow v^- = \frac{V_o \cdot R_1 \cdot (1 + s \cdot C \cdot R_2) + V_i \cdot R_2}{R_2 + R_1 \cdot (1 + s \cdot C \cdot R_2)}$$

$$V_o = (v^+ - v^-) \cdot A_{vol} = -A_{vol} \cdot \frac{V_o \cdot R_1 \cdot (1 + s \cdot C \cdot R_2) + R_2 \cdot V_i}{R_1 + R_2 + s \cdot C \cdot R_1 \cdot R_2} \Rightarrow$$

$$V_o \cdot \left[1 + \frac{A_{vol} \cdot R_1 \cdot (1 + s \cdot C \cdot R_2)}{R_1 + R_2 + s \cdot C \cdot R_1 \cdot R_2} \right] = V_i \cdot \frac{-A_{vol} \cdot R_2}{R_1 + R_2 + s \cdot C \cdot R_1 \cdot R_2}$$

$$H(s) = \frac{-A_{vol} \cdot R_2}{R_1 \cdot (1 + A_{vol}) + R_2} \cdot \frac{1}{1 + s \cdot \frac{C \cdot R_1 \cdot R_2 \cdot (1 + A_{vol})}{R_1 \cdot (1 + A_{vol}) + R_2}} \quad (21)$$

Función transferencia con polo dominante luego reemplazando en la expresión anterior la forma del $A_{vol}(\omega)$ se obtiene:

$$H(s) = \frac{-A_o \cdot \omega_p \cdot R_2}{R_1 \cdot (A_o \cdot \omega_p + s + \omega_p) + R_2 \cdot (s + \omega_p)} \cdot \frac{1}{1 + s \cdot \frac{C \cdot R_1 \cdot R_2 \cdot (A_o \cdot \omega_p + s + \omega_p)}{R_2 \cdot (s + \omega_p) + R_1 \cdot (A_o \cdot \omega_p + s + \omega_p)}}$$

$$H(s) = \frac{-A_o \cdot R_2}{R_2 + R_1 \cdot (1 + A_o)} \cdot \frac{1}{1 + s \cdot \frac{C \cdot R_1 \cdot R_2 \cdot \omega_p \cdot (A_o + 1) + R_1 + R_2}{\omega_p \cdot (R_2 + R_1 \cdot (A_o + 1))} + s^2 \cdot \frac{C \cdot R_1 \cdot R_2}{\omega_p \cdot (R_2 + R_1 \cdot (A_o + 1))}} \quad (22)$$

Impedancia de entrada con A_{vol} finito llamando como Z_2 al paralelo entre la resistencia y el capacitor en el lazo de la realimentación y luego aplicando ley de nodos, se obtiene:

$$I_1 = I_2 + I_3 \Rightarrow \frac{V_i + V_d}{R_1} = \frac{-V_d}{R_{id}} + \frac{-V_d - V_d \cdot A_{vol}}{Z_o + Z_2}$$

$$\Rightarrow V_d = \frac{-V_i \cdot r_{id} \cdot [R_2 + Z_o \cdot (1 + s \cdot C \cdot R_2)]}{(R_1 + r_{id}) \cdot [R_2 + Z_o \cdot (1 + s \cdot C \cdot R_2)] + (1 + A_{vol}) \cdot (1 + s \cdot C \cdot R_2) \cdot R_1 \cdot r_{id}}$$

$$Z_{in}(s) = \frac{V_i}{I_1} = \frac{(R_1 + r_{id}) \cdot (R_2 + Z_o) + (1 + A_{vol}) \cdot (R_1 + r_{id})}{R_2 + Z_o + r_{id} \cdot (1 + A_{vol})} \cdot \frac{1 + s \cdot \frac{C \cdot R_2 \cdot [Z_o \cdot (R_1 + r_{id}) + R_1 \cdot r_{id} \cdot (1 + A_{vol})]}{(R_1 + r_{id}) \cdot (R_2 + Z_o) + (1 + A_{vol}) \cdot R_1 \cdot r_{id}}}{1 + s \cdot \frac{C \cdot R_2 \cdot [Z_o + r_{id} \cdot (1 + A_{vol})]}{R_2 + Z_o + r_{id} \cdot (1 + A_{vol})}} \quad (23)$$

Impedancia de entrada con polo dominante reemplazando A_{vol} por su expresión incluyendo el polo dominante, se llega luego de unos pasos algebraicos a que:

$$Z_{in}(s) = \frac{(R_1 + r_{id}) \cdot (R_2 + Z_o) + R_1 \cdot r_{id} \cdot (1 + A_o)}{R_2 + Z_o + r_{id} \cdot (1 + A_o)} \quad (24)$$

$$\cdot \frac{1 + s \cdot \frac{(R_1 + r_{id}) \cdot [C \cdot R_2 \cdot Z_o \cdot \omega_p + R_2 + Z_o] + R_1 \cdot r_{id} \cdot [1 + C \cdot R_2 \cdot \omega_p \cdot (A_o + 1)]}{\omega_p \cdot [(R_1 + r_{id}) \cdot (R_2 + Z_o) + R_1 \cdot r_{id} \cdot (1 + A_o)]} + s^2 \cdot \frac{C \cdot R_2 \cdot [(R_1 + r_{id}) \cdot Z_o + R_1 \cdot r_{id}]}{\omega_p \cdot [(R_1 + r_{id}) \cdot (R_2 + Z_o) + R_1 \cdot r_{id} \cdot (1 + A_o)]}}{1 + s \cdot \frac{R_2 + Z_o + r_{id} + \omega_p \cdot C \cdot R_2 \cdot [Z_o + (1 + A_o) \cdot r_{id}]}{\omega_p \cdot [R_2 + Z_o + r_{id} \cdot (1 + A_o)]} + s^2 \cdot \frac{C \cdot R_2 \cdot (Z_o + r_{id})}{\omega_p \cdot [R_2 + Z_o + r_{id} \cdot (1 + A_o)]}} \quad (25)$$

Expresiones finales para finalizar con el diseño y análisis teórico del integrador compensado es necesario determinar el valor de la resistencia de compensación que debe ser colocada en paralelo al capacitor, para que de esta forma se logre que en bajas frecuencias cuando el lazo de realimentación por el capacitor se ve debilitado, la resistencia mantenga tal realimentación. Por otro lado, a dicha resistencia se le imponen las condiciones mencionadas al principio de esta sección, estas son, que no presente sobrepicos la respuesta en frecuencia, que integre en el mayor rango de frecuencias con un error de fase menor a 3 grados y se logre compensar efectivamente el circuito.

Para lograr lo propuesto, se observa que para el *LM833* en la hoja de datos se encuentra que la corriente de bias tiene un valor de $I_{io} = 200nA$ y la tensión de polarización es de $V_{io} = 5mV$. Utilizando esto para limitar el valor de tensión de salida de forma que no haya saturación, se encuentra que la componente de salida vale:

$$V_{dc} = (200nA + 1\mu A) \cdot R_2 + 5mV \cdot \left(1 + \frac{R_2}{R_1}\right)$$

Considerando que en el peor caso se quiere una tensión de salida máxima de $V_{max} = 1V$, y luego imponiendo como una condición adicional, que la frecuencia de corte debe estar ubicada en aproximadamente $f_o = 10Hz$ para lograr un ancho de banda amplio dentro del cual se integre correctamente, se llega a que:

$$R_2 < 829,16k\Omega \Rightarrow f_o = \frac{1}{2\pi \cdot C \cdot R_2}$$

1.4.2. Resultados

1.5. Implementación práctica

Para la contrastación empírica del análisis teórico y los resultados de las simulaciones es necesario realizar mediciones sobre la implementación práctica y real del circuito propuesto, para lo cual se utiliza Altium Designer para diseñar en PCB este circuito. Vale mencionar, que la implementación engloba todos los circuitos propuestos, sean derivadores o integradores, compensados y sin compensar, por ello se destina una subsección general para presentarla.

Esquemático como bien se mencionó en el análisis teórico, los valores principales del derivador e integrador fueron establecidos como requisito inicial $R = 5k\Omega$ y $C = 20nF$ y de ahí que para cumplir con dicha condición fueron necesarias conexiones paralelo entre valores de componentes comerciales para llegar finalmente a lo propuesto. Por otro lado, para poder hacer pruebas con los circuitos compensado y sin compensar, el derivador tiene una resistencia variable la cual en su estado $R = 0\Omega$ hace comportarse al circuito de forma no compensada, mientras que por el otro lado el integrador tiene un conector para conectar y desconectar la rama de compensación. Además, se agregan al circuito puntos de prueba para medir las señales con las puntas del osciloscopio, y se agrega un conector de selección del circuito para permitir medir la impedancia de

entrada sin tener cargados ambos circuitos en tal puerto. Al circuito se le agregan capacitores de desacople para compensar necesidades de consumo de corriente relativamente elevada durante intervalos cortos, evitando así caídas en la diferencia de potencial de la alimentación del circuito integrado.

Finalmente, a diferencia del circuito teórico se agregan resistencias en el terminal no inversor del amplificador operacional, de valores óptimos $R = 5k\Omega$ con el fin de reducir los efectos de las corrientes de bias sobre la salida para lograr reducir dicha variable en el análisis. No obstante, el efecto de tales resistencia no fue considerado teóricamente porque pueden ser, desde un punto de vista meramente conceptual, agrupadas con la resistencia interna del amplificador operacional con respecto a la cual se vuelven poco apreciables. Este último comentario cae dentro del marco del análisis de alterna realizado, y no considerando la continua para la cual fue puesta la resistencia, dado que en dicho caso si es apreciable.

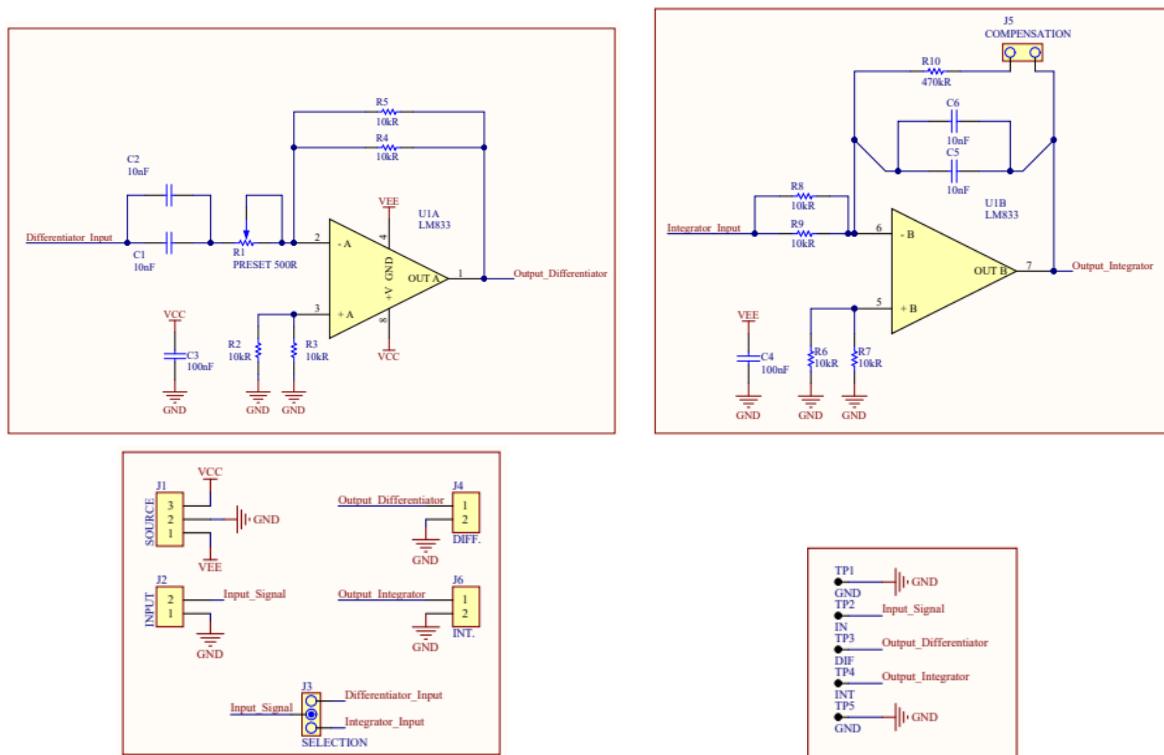


Figura 26: Esquemático del diseño en Altium

Diseño PCB para minimizar el espacio utilizado en el diseño del circuito en PCB y dado que la potencia de las resistencias lo permiten, aprovechando la baja tolerancia de algunos componentes en dicha tecnología, se utilizan resistencias y capacitores de tecnología SMD en encapsulado 0805.

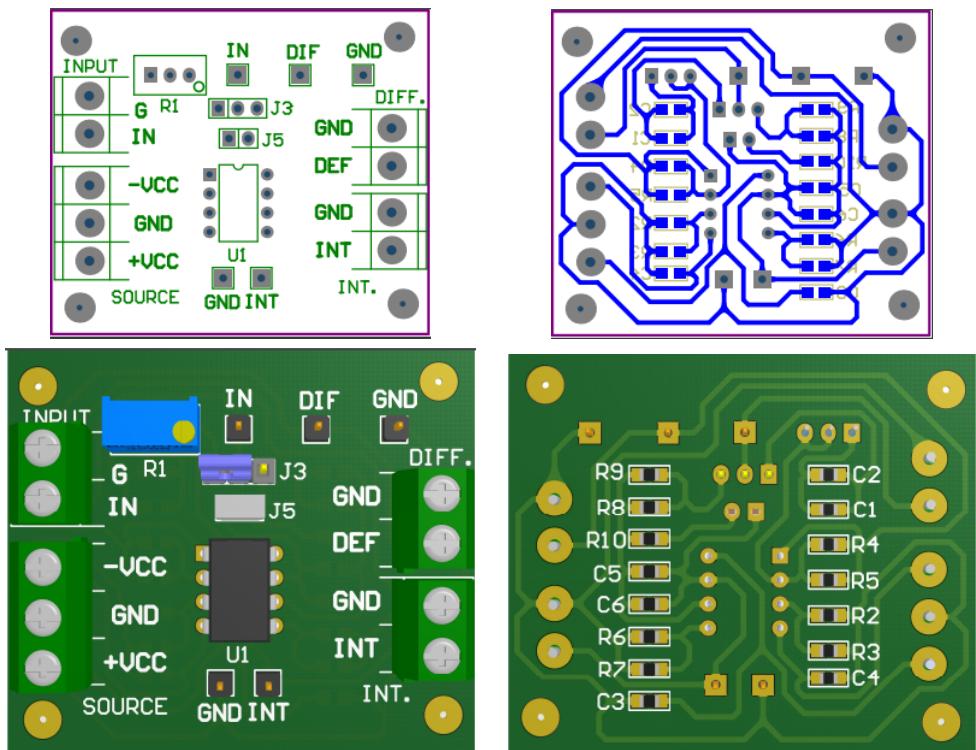


Figura 27: Diseño del PCB en Altium

Resultado , finalmente realizando el proceso de transferencia del PCB se obtuvo.

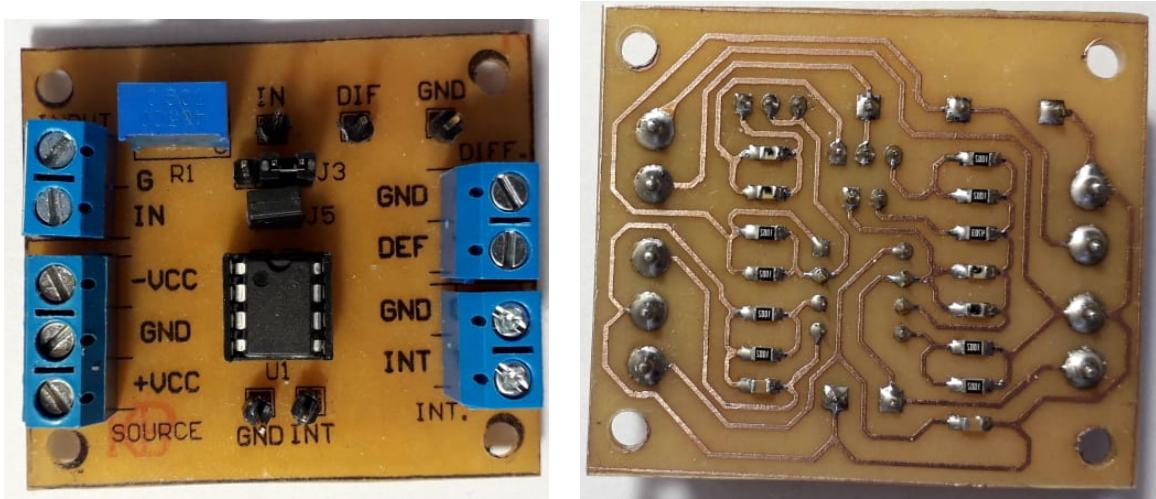


Figura 28: Realización del PCB

Por último, como comentario final, el PCB podría ser mejorado agregandole un label que indique cual posición del jumper de selección corresponde al derivador y cual al integrador.