

Trabajo Práctico N° 2

Teoría de Circuitos - 2019

Grupo 1:

Farall, Facundo
Gaytan, Joaquín
Kammann, Lucas
Maselli, Carlos
Müller, Malena

Profesores:

Jacoby, Daniel
Belaustegui Goitia, Carlos
Iribarren, Rodrigo

6 de septiembre de 2019

1. EJERCICIO 1: COMPORTAMIENTO DE AMPLIFICADORES OPERACIONALES

En este ejercicio se analizan distintas características de dos circuitos con amplificadores operacionales. Primero se estudia el circuito de la figura 1.1, cuya configuración es inversora. Luego se analiza el circuito 1.2 de configuración no inversora.

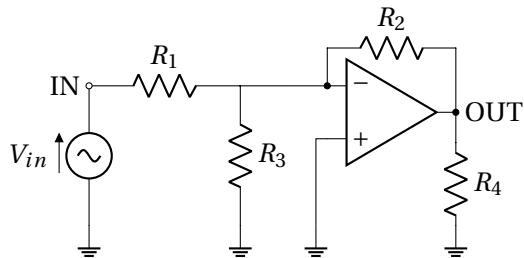


Figura 1.1: Configuración inversora

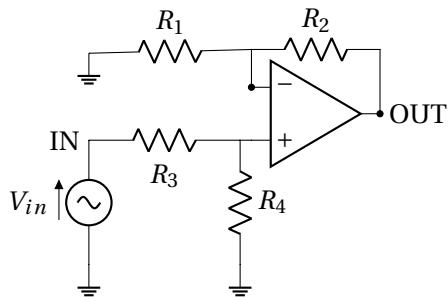


Figura 1.2: Configuración no inversora

Para llevar a cabo el estudio de estos circuitos, se utilizó el amplificador operacional LM324 con las siguientes características, sacadas de hojas de datos ¹:

$$\begin{cases} SR = 0,5 \frac{V}{\mu s} \\ A_{V0} = 100000 \\ f_p = 10 Hz \\ GBP = 1 MHz \end{cases} \quad (1.1)$$

Siendo SR el slew rate, A_{V0} el A_{vol} finito, f_p la frecuencia del polo dominante y GBP el bandwidth product. A lo largo de esta sección se analiza los siguientes tres casos, tanto para el circuito 1.1 como el 1.2.

	$R_1 = R_2$	R_3	R_4
caso 1	2,5k	25k	10k
caso 2	2,5k	2.5k	10k
caso 3	25k	2.5k	100k

Cuadro 1.1: Valores de resistencias para cada caso a analizar de los circuitos.

¹Hojas de datos del operacional LM324: <http://www.ti.com/lit/ds/symlink/lm324-n.pdf>

1.1. RESPUESTA EN FRECUENCIA DEL CIRCUITO

1.1.1. ANÁLISIS TEÓRICO

CONFIGURACIÓN INVERSORA

Se calcula de forma teórica la ganancia del circuito 1.1, considerando al amplificador operacional como ideal, es decir, con impedancia de entrada infinita, impedancia de salida nula y masa virtual en la terminal de entrada V^- . Se parte de las siguientes ecuaciones:

$$\begin{cases} V_{out} = A_{vol} \cdot (V^+ - V^-) = -A_{vol} \\ V_{in} - R_1 \cdot I_1 = V^- \\ V_{out} - R_2 \cdot I_2 = V^- \\ I_3 = I_1 + I_2 \end{cases} \quad (1.2)$$

Operando matemáticamente se obtiene la siguiente expresión:

$$\frac{V_{out}}{V_{in}} = -\frac{R_2/R_1}{1 + \frac{R_2/R_1}{A_{vol}} + \frac{R_2/R_3}{A_{vol}}} \quad (1.3)$$

CONSIDERANDO A_{vol} FINITO

En la tabla 1.2 se puede ver el valor correspondiente a cada caso, obtenido al considerar $A_{vol} = A_{V0} = 100000$, cuyo valor fue sacado de la hoja de datos del LM324.

	V_{out}/V_{in}
caso 1	-9,998
caso 2	-1
caso 3	-0,1

Cuadro 1.2: V_{out}/V_{in} del circuito inversor considerando A_{vol} finito.

Se observa que para la configuración del circuito 1.1 hay atenuación a la salida del mismo. La distribución de resistencias del caso 1 presenta más atenuación que el resto de los casos. El resultado obtenido no varía con la frecuencia ya que el circuito es resistivo y se consideró, para lo calculado recién, que A_{vol} no varía con la frecuencia. Estos resultados son realmente válidos en continua ya que es el caso en el que $A_{vol} = A_{V0}$, dado que: $A_{vol} = \frac{A_{V0}}{1+s/\omega_p}$ y cuando la frecuencia es cero, este valor tiende a A_{V0} .

Por otro lado, reemplazando en la ecuación 1.3 con los valores correspondientes de resistencias para cada uno de los tres casos (indicados en la tabla 1.8) y considerando $A_{vol}(\omega)$ (con $s = j\omega$), se obtienen las siguientes expresiones:

Caso 1:

$$\frac{V_{out}}{V_{in}} = -\frac{7 \cdot 10^{12}}{2088,9 \cdot 10^3 s + 7 \cdot 10^{11}} \quad (1.4)$$

Caso 2:

$$\frac{V_{out}}{V_{in}} = -\frac{7 \cdot 10^{11}}{298,4 \cdot 10^3 s + 7 \cdot 10^{11}} \quad (1.5)$$

Caso 3:

$$\frac{V_{out}}{V_{in}} = -\frac{7 \cdot 10^{12}}{119,366 \cdot 10^5 s + 7 \cdot 10^{13}} \quad (1.6)$$

A continuación en los gráficos 1.3 y 1.4 se observa cómo varía la ganancia del circuito para los tres casos en función de la frecuencia.

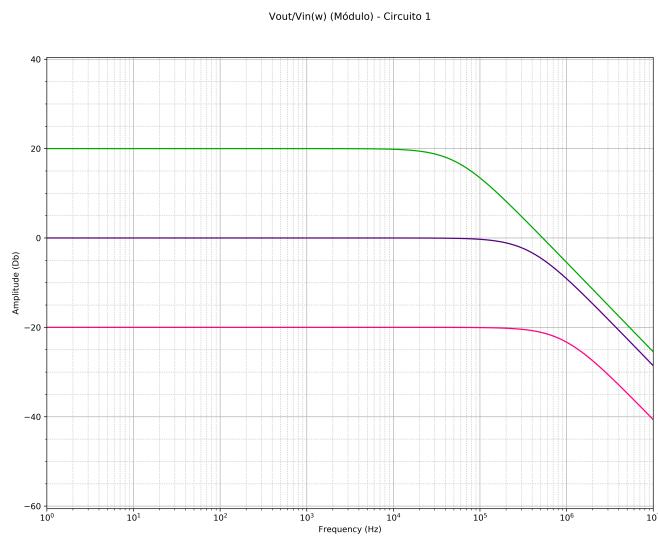


Figura 1.3: Configuración inversora - Comparación teórica del módulo de V_{out}/V_{in} para los tres casos.

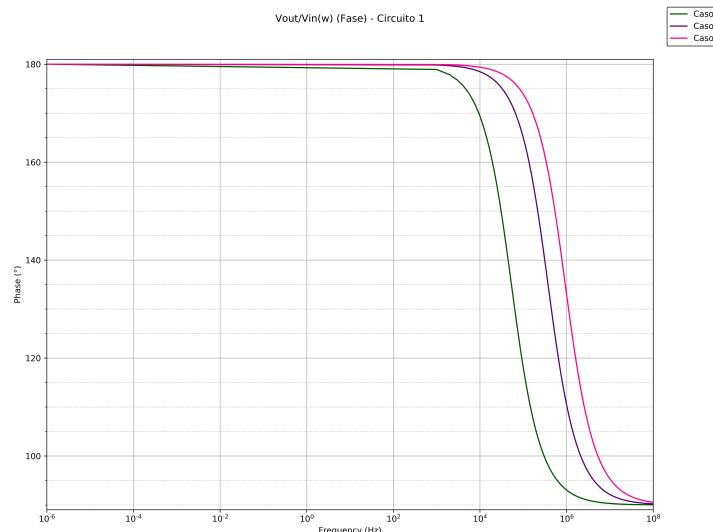


Figura 1.4: Configuración inversora - Comparación teórica de la fase de V_{out}/V_{in} para los tres casos.

El gráfico 1.3 permite ver una característica importante que diferencia a los tres casos de resistencias para este circuito: la ganancia a bajas frecuencias. Las tres configuraciones corresponden a filtros pasabajos. Si bien atenúan a altas frecuencias, tienen comportamientos diferentes en las frecuencias bajas. Aquél con resistencias para el caso 1 presenta una ganancia de 20dB, mientras que el del caso 3 atenúa 20 dB. El circuito del caso 2, por el contrario, no gana ni atenúa en frecuencias bajas.

CONFIGURACIÓN NO INVERSORA

Para el circuito 1.2 se parte de las siguientes ecuaciones, similares a las del análisis del circuito inversor.

$$\begin{cases} V_{out} = A_{vol} \cdot (V^+ - V^-) \\ V_{in} - R_3 \cdot I_3 = V^+ \\ V_{out} - R_2 \cdot I_2 = V^- \\ I_4 = I_3 \\ I_2 = I_1 \end{cases} \quad (1.7)$$

Operando matemáticamente, se obtiene la siguiente expresión:

$$\frac{V_{out}}{V_{in}} = \frac{A_{vol} \cdot R_4 \cdot (R_1 + R_2)}{(R_3 + R_4) \cdot (R_1 + R_2 + A_{vol} \cdot R_1)} \quad (1.8)$$

Al igual que para el circuito inversor, a continuación se muestran los resultados obtenidos al evaluar la ecuación 1.8 con las resistencias de cada caso y considerando A_{vol} finito.

	V_{out}/V_{in}
caso 1	8,799
caso 2	1,600
caso 3	0,880

Cuadro 1.3: V_{out}/V_{in} del circuito inversor considerando A_{vol} finito.

A diferencia que para el circuito inversor, se puede notar que en el caso del no inversor hay atenuación, a pesar de que la misma varía dependiendo de la combinación de resistencias empleadas.

Por otro lado, reemplazando con los valores de resistencias correspondientes a cada caso y con $A_{vol}(\omega)$, se obtiene:

Caso 1:

$$\frac{V_{out}}{V_{in}} = \frac{22 \cdot 10^8}{437,68s + 25 \cdot 10^7} \quad (1.9)$$

Caso 2:

$$\frac{V_{out}}{V_{in}} = \frac{4 \cdot 10^8}{79,577s + 25 \cdot 10^7} \quad (1.10)$$

Caso 3:

$$\frac{V_{out}}{V_{in}} = \frac{22 \cdot 10^8}{437,68s + 25 \cdot 10^8} \quad (1.11)$$

En los gráficos que se muestran a continuación (1.5 y 1.6) pueden verse los resultados de estos cálculos.

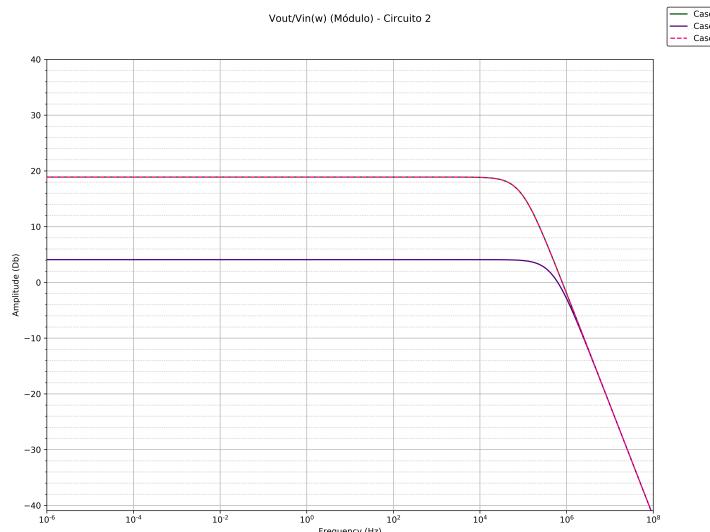


Figura 1.5: Configuración no inversora - Comparación teórica del módulo de V_{out}/V_{in} de los tres casos.

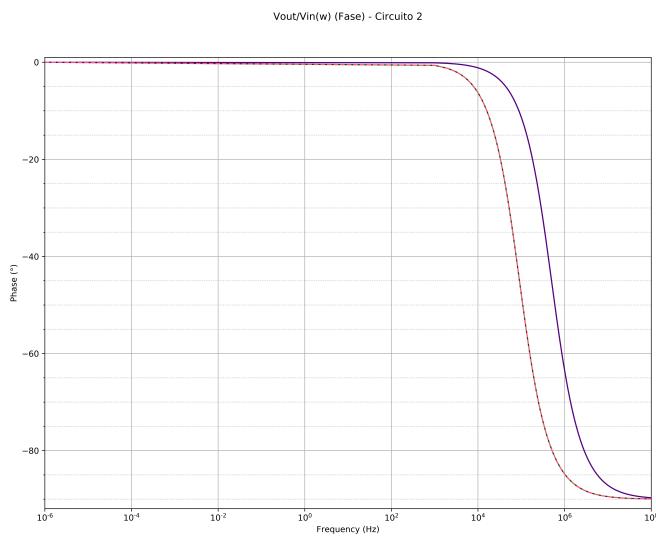


Figura 1.6: Configuración no inversora - Comparación teórica de la fase de V_{out}/V_{in} de los tres casos.

1.1.2. MEDICIONES Y RESULTADOS OBTENIDOS

La respuesta en frecuencia es una herramienta de análisis útil para todo circuito. Se estimuló a los seis circuitos con una señal senoidal de frecuencia variable, realizando un barrido por el espectro de frecuencias que consideramos relevante, en función a las simulaciones realizadas en LTSpice. Para cada valor de frecuencia se observó la diferencia de fase y la relación de amplitudes entre la señal de entrada y la salida de los circuitos, conformando un diagrama de BODE completo. Se superpusieron dichas mediciones con las simulaciones, obteniendo los siguientes gráficos. Cabe destacar que la medición estuvo altamente influida por fenómenos tales como el “crossover distortion” y el “slew rate” los cuales se desarrollarán a continuación.

CONFIGURACIÓN INVERSORA

Se simuló y se midió la ganancia para los tres casos del circuito 1.1 y a continuación se puede ver la diferencia entre sus resultados y los de las ecuaciones 1.4, 1.5 y 1.6; correspondientes a la ganancia calculada de forma teórica y considerando al amplificador operacional como ideal.

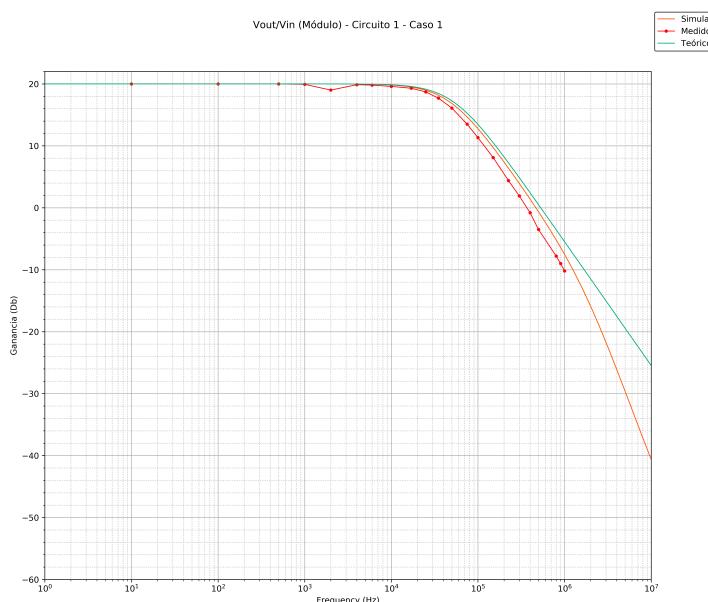


Figura 1.7: Configuración inversora - Caso 1 - Módulo de V_{out}/V_{in}

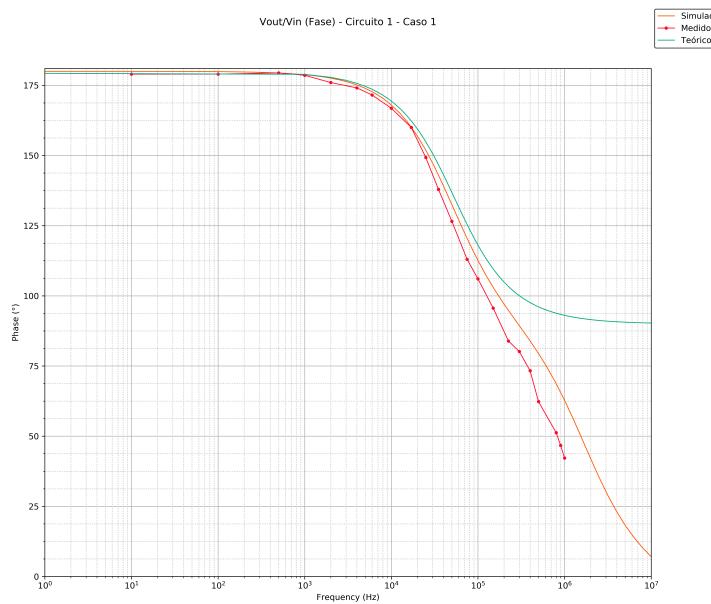


Figura 1.8: Configuración inversora - Caso 1 - Fase de V_{out}/V_{in}

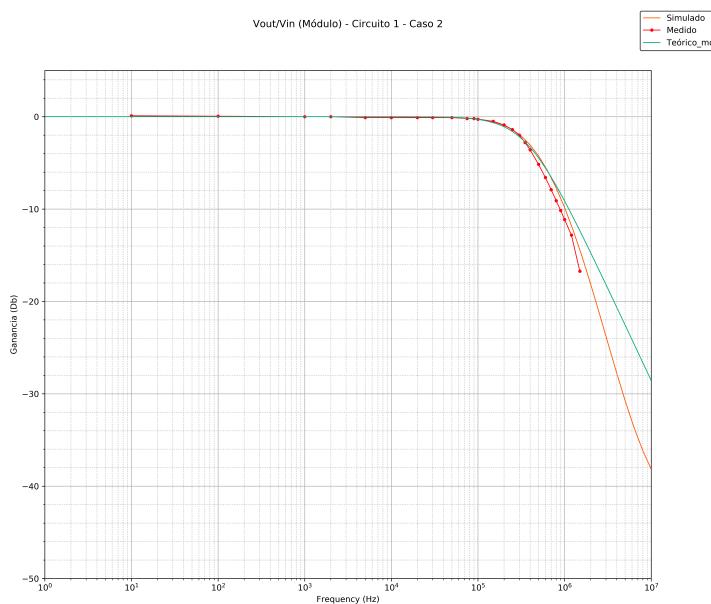


Figura 1.9: Configuración inversora - Caso 2 - Módulo de V_{out}/V_{in}

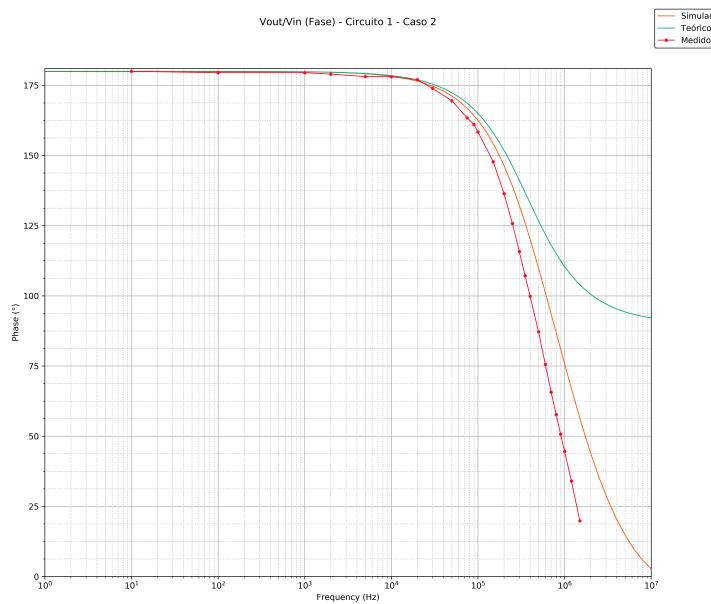


Figura 1.10: Configuración inversora - Caso 2 - Fase de V_{out}/V_{in}

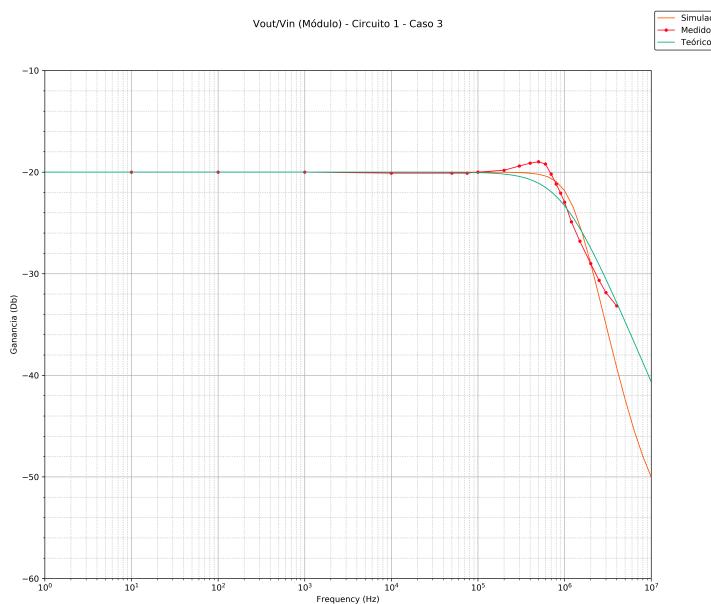


Figura 1.11: Configuración inversora - Caso 3 - Módulo de V_{out}/V_{in}

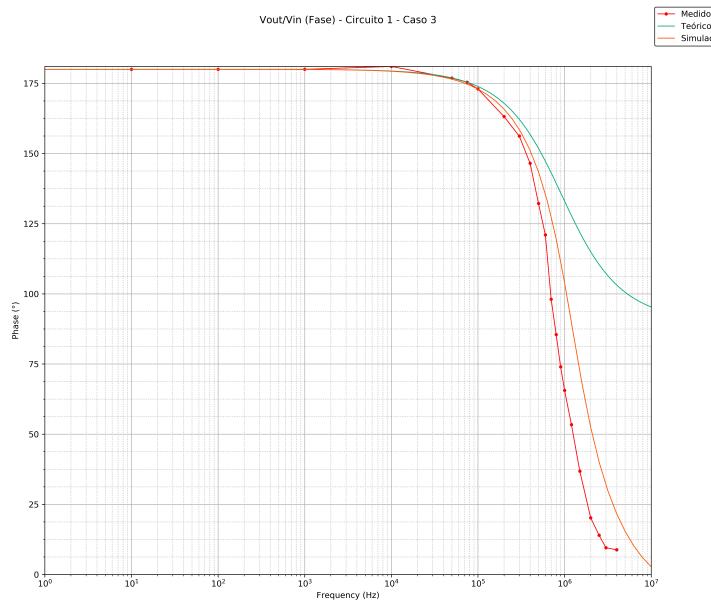


Figura 1.12: Configuración inversora - Fase de V_{out}/V_{in}

CONFIGURACIÓN NO INVERSORA

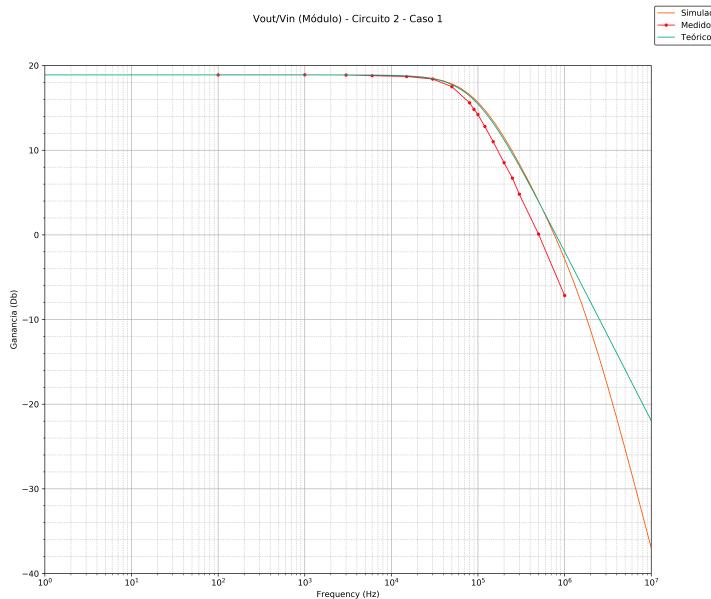


Figura 1.13: Configuración no inversora - Caso 1 - Módulo de V_{out}/V_{in}

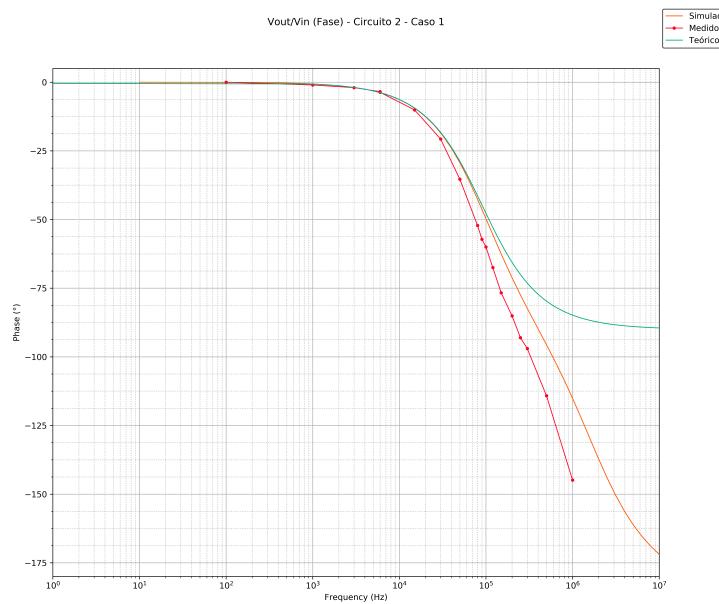


Figura 1.14: Configuración no inversora - Caso 1 - Fase de V_{out}/V_{in}

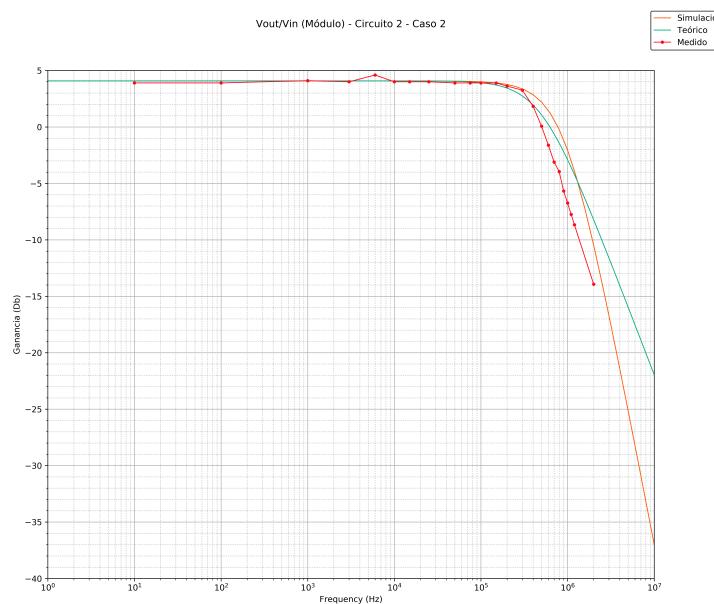


Figura 1.15: Configuración no inversora - Caso 2 - Módulo de V_{out}/V_{in}

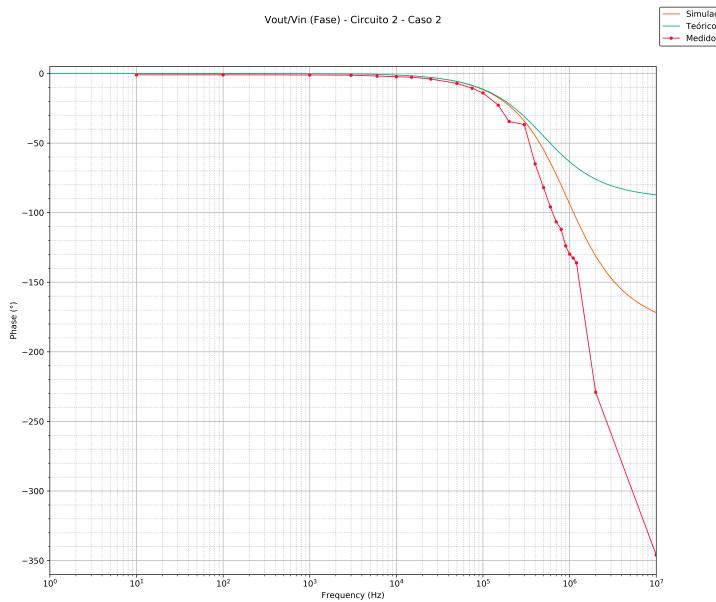


Figura 1.16: Configuración no inversora - Caso 2 - Fase de V_{out}/V_{in}

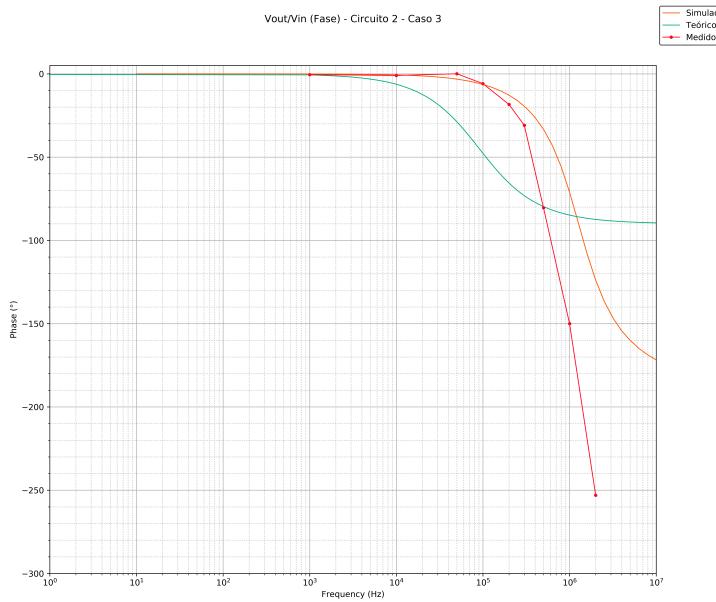


Figura 1.17: Configuración no inversora - Caso 3 - Fase de V_{out}/V_{in}

1.2. IMPEDANCIA DE ENTRADA DEL CIRCUITO

1.2.1. ANÁLISIS TEÓRICO

CONFIGURACIÓN INVERSORA

Se hicieron análisis diferentes que permitieron obtener expresiones distintas para la impedancia de entrada del circuito.

Es importante mencionar que en primer lugar se consideró al amplificador operacional como ideal. Si bien las características de dicha situación fueron mencionadas previamente, se considera relevante hacer unas breves aclaraciones para comprender el resultado de este análisis. La impedancia entre los bornes de entrada del amplificador operacional fue, por lo tanto, tomada como infinita (circuito abierto); mientras que la impedancia interna a la salida del amplificador operacional fue considerada como cero (cable). Dado que

en el caso ideal del amplificador operacional hay una masa virtual en V^- y que la entrada V^+ está físicamente conectada a Tierra, la fuente interna que se encuentra en serie con la impedancia de salida vale cero ya que depende de la diferencia de tensión entre V^+ y V^- . Entonces, partiendo de las ecuaciones 1.2 y operando matemáticamente se obtiene la siguiente expresión:

$$Z_{in} = \frac{A_{vol} \cdot R_1 + R_1 + R_2}{1 + A_{vol}} \quad (1.12)$$

Reemplazando con los valores de resistencias correspondientes a cada caso (Ver tabla 1.8), se obtiene una impedancia de entrada distinta para cada uno:

Caso 1:

$$Z_{in} = \frac{437,68s + 28 \cdot 10^7}{1,59 \cdot 10^{-2}s + 11,2 \cdot 10^4} \quad (1.13)$$

Caso 2:

$$Z_{in} = \frac{79,58s + 28 \cdot 10^7}{1,59 \cdot 10^{-2}s + 11,2 \cdot 10^4} \quad (1.14)$$

Caso 3:

$$Z_{in} = \frac{437,68s + 28 \cdot 10^8}{1,59 \cdot 10^{-2}s + 11,2 \cdot 10^4} \quad (1.15)$$

Dado que luego se llevarían a cabo mediciones para contrastar los resultados con el cálculo teórico, se decidió buscar la expresión correspondiente a la Z_{in} que incluyera una punta del osciloscopio, es decir, se calculó la impedancia que sería vista idealmente al utilizar el osciloscopio. Para esto, se le agregó en paralelo el modelo equivalente a una punta X10 (la empleada) al resultado obtenido previamente de la Z_{in} . Dicho modelo consiste en una resistencia de $10M\Omega$ en paralelo con un capacitor de $12pF$. Así se obtuvo la siguiente expresión:

$$Z_{in|c/punta} = \frac{8,33 \cdot 10^{17} \cdot (A \cdot R_1 + R_1 + R_2)}{8,33 \cdot 10^{17} \cdot A + (10^7 s + 8,33 \cdot 10^{10}) \cdot (A \cdot R_1 + R_1 + R_2) + 8,33 \cdot 10^{17}} \quad (1.16)$$

Evaluando para cada uno de los casos indicados en la tabla 1.8, se llega a las siguientes expresiones para la impedancia de entrada incluyendo la punta X10 del osciloscopio $Z_{in|c/punta}$:

Caso 1:

$$Z_{in|c/punta} = \frac{3,65 \cdot 10^{20} s + 2,33 \cdot 10^{26}}{437,68 \cdot 10^7 s^2 + 1,61 \cdot 10^{26} s + 9,34 \cdot 10^{22}} \quad (1.17)$$

Caso 2:

$$Z_{in|c/punta} = \frac{6,63 \cdot 10^{19} s + 2,33 \cdot 10^{26}}{79,58 \cdot 10^7 s^2 + 1,61 \cdot 10^{16} s + 9,34 \cdot 10^{22}} \quad (1.18)$$

Caso 3:

$$Z_{in|c/punta} = \frac{3,65 \cdot 10^{20} s + 2,33 \cdot 10^{27}}{437,68 \cdot 10^7 s^2 + 4,13 \cdot 10^{16} s + 9,36 \cdot 10^{22}} \quad (1.19)$$

A continuación, en los gráficos 1.18 y 1.19 se muestra la impedancia de entrada del circuito calculada de forma teórica con y sin punta del osciloscopio para los tres casos de la tabla 1.8:

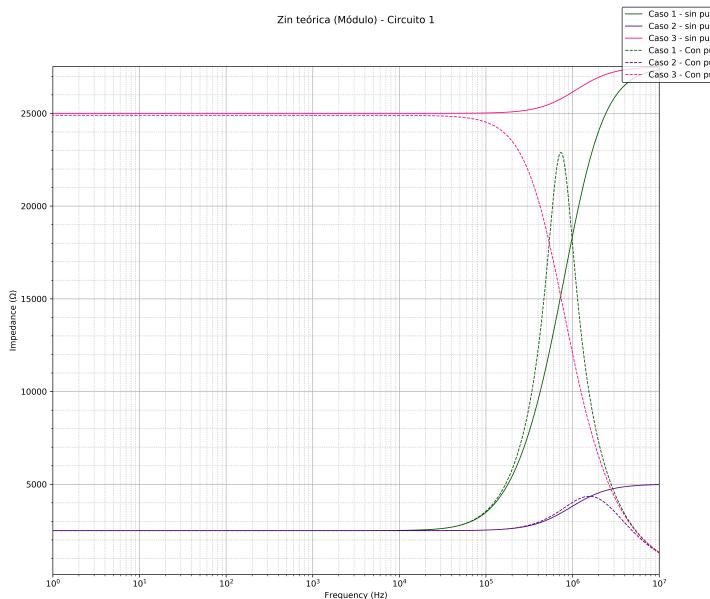


Figura 1.18: Configuración inversora - Módulo de Z_{in} calculada de forma teórica con y sin punta del osciloscopio.

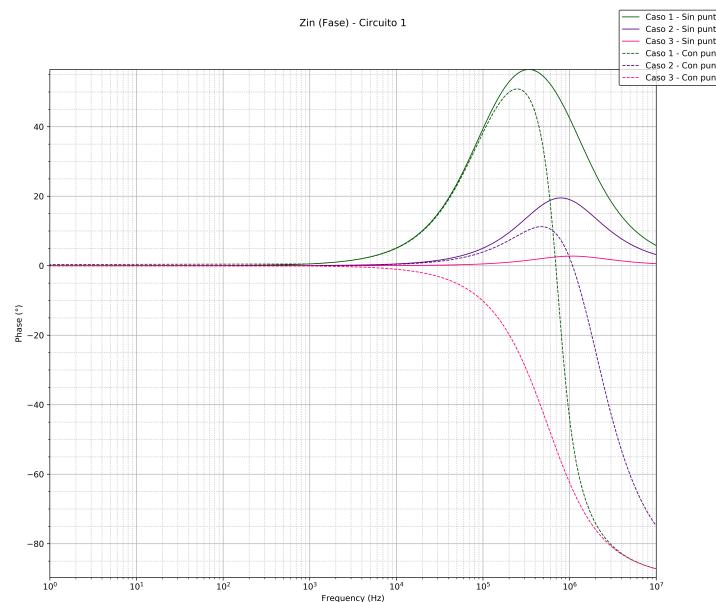


Figura 1.19: Configuración inversora - Fase de Z_{in} calculada de forma teórica con y sin la punta del osciloscopio.

CONFIGURACIÓN NO INVERSORA

Los cálculos teóricos que se llevaron a cabo para la impedancia de entrada del circuito de configuración no inversora 1.2 son análogos a los realizados para el circuito inversor 1.1. La expresión 1.20 corresponde a cálculo teórico que se hizo sin tener en cuenta la punta del osciloskopio:

$$Z_{in} = R_3 + R_4 \quad (1.20)$$

Reemplazando con los valores de resistencias correspondientes a cada caso (Ver tabla 1.8), se obtienen las siguientes impedancia de entrada:

Casos 1 y 2:

$$Z_{in} = 12,5 k\Omega \quad (1.21)$$

caso 3:

$$Z_{in} = 125 k\Omega \quad (1.22)$$

Como el circuito es resistivo y la expresión 1.20 no depende de A_{vol} , la impedancia de entrada se mantiene constante para todas las frecuencias. Sin embargo, a continuación se muestra la expresión obtenida al hacer el cálculo considerando la punta del osciloscopio a la entrada, lo cual permite ver que de esa forma deja de mantenerse constante la impedancia previamente calculada.

$$Z_{in|c/punta} = \frac{8,33 \cdot 10^{17} \cdot (R3 + R4)}{(R3 + R4) \cdot (10^7 s + 8,33 \cdot 10^{10}) + 8,33 \cdot 10^{17}} \quad (1.23)$$

Si bien la expresión del cálculo con la punta del osciloscopio, 1.23, sigue sin depender de A_{vol} , varía con la frecuencia ya que el modelo de la punta tiene un capacitor.

Evaluando para cada uno de los casos indicados en la tabla 1.8, se llega a las siguientes expresiones para la impedancia de entrada incluyendo la punta X10 del osciloscopio $Z_{in|c/punta}$:

Casos 1 y 2:

$$Z_{in|c/punta} = \frac{1,04 \cdot 10^{22}}{1,25 \cdot 10^{11} + 8,34 \cdot 10^{17}} \quad (1.24)$$

Caso 3:

$$Z_{in|c/punta} = \frac{1,04 \cdot 10^{23}}{1,25 \cdot 10^{12} + 8,43 \cdot 10^{17}} \quad (1.25)$$

A continuación, en los gráficos 1.20 y 1.21 se muestra la impedancia de entrada del circuito calculada de forma teórica con y sin punta del osciloscopio para los tres casos de la tabla 1.8:

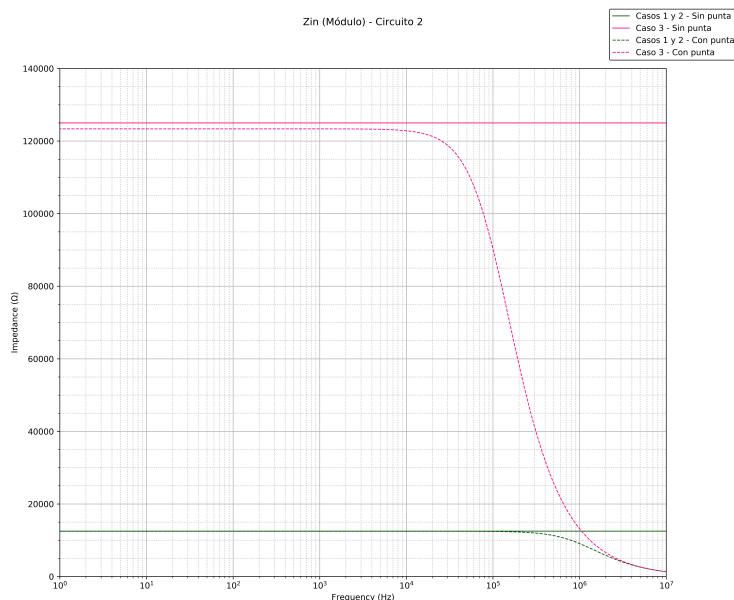


Figura 1.20: Configuración inversora - Módulo de Z_{in} calculada de forma teórica con y sin punta del osciloscopio.

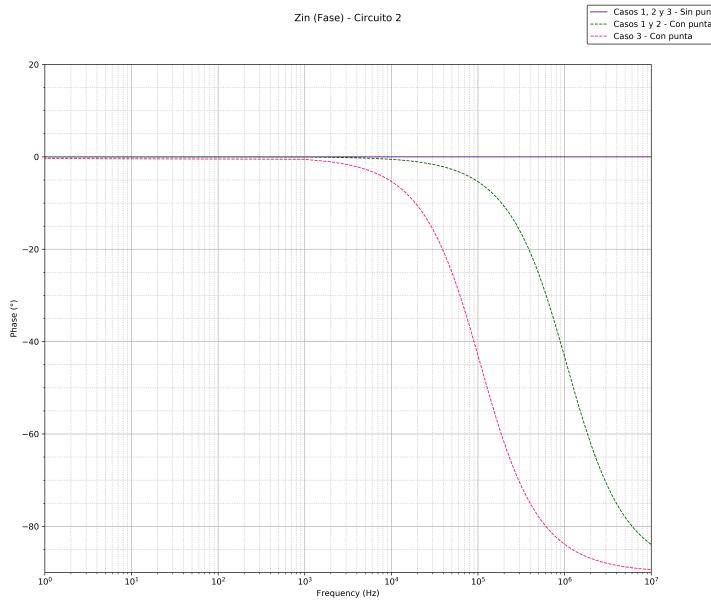


Figura 1.21: Configuración inversora - Fase de Z_{in} calculada de forma teórica con y sin la punta del osciloscopio.

1.2.2. MEDICIONES Y RESULTADOS OBTENIDOS

CONFIGURACIÓN INVERSORA

Para medir la impedancia de entrada del circuito en función de la frecuencia, debíamos hacer el cociente V_{in}/I_{in} . Si bien se puede medir la tensión de entrada al circuito de forma directa con el osciloscopio, no es tan sencillo obtener la corriente que entra al circuito, ya que el osciloscopio mide tensiones y no corrientes. Se buscó una resistencia R_L cuyo valor comercial fuera lo más parecido posible (igual o el primero mayor) al valor obtenido en el cálculo teórico para cada uno de los casos de resistencias. Se colocó dicha resistencia en serie al generador, a la entrada del circuito. Luego se midió la caída de tensión sobre ella, ya que al dividirla por el valor de la R_L colocada se obtendría la corriente de entrada al circuito I_{in} . El criterio de buscar una resistencia similar al valor calculado de Z_{in} surge de que si se pusiese una resistencia muy chica, la diferencia entre las tensiones medidas sobre sus bornes sería muy chica (aumentando incertidumbre) y si se colocase una resistencia muy grande, la tensión que caería sería mucho mayor a la que caería en el circuito, haciendo que la tensión luego de la resistencia sea muy chica (se podría acercar al nivel de ruido) y que la diferencia de tensión entre sus bornes tienda a la tensión entregada por el generador. Por eso se consideró óptimo que la resistencia tenga un valor similar al calculado de forma teórica y en caso de no conseguir el mismo valor, prefiriéndose un valor mayor y no menor.

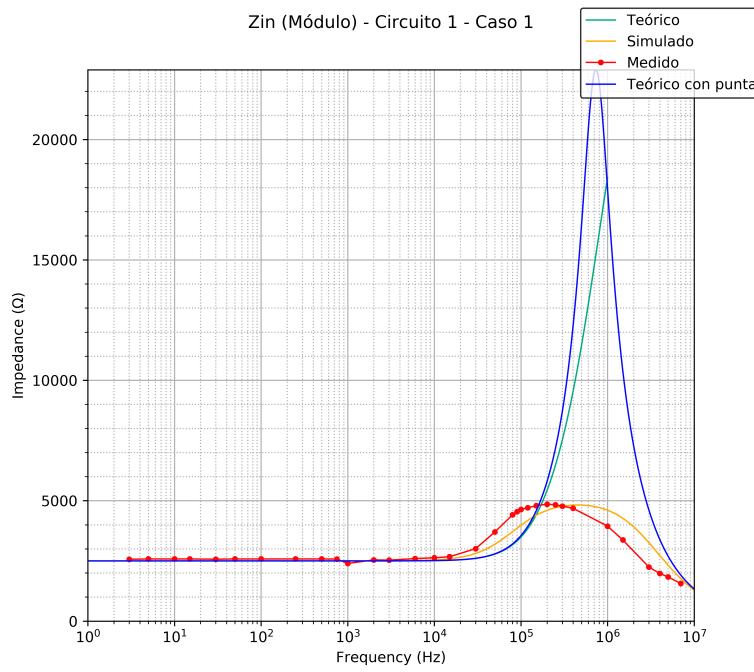


Figura 1.22: Configuración inversora - Caso 1 - Módulo de Z_{in}

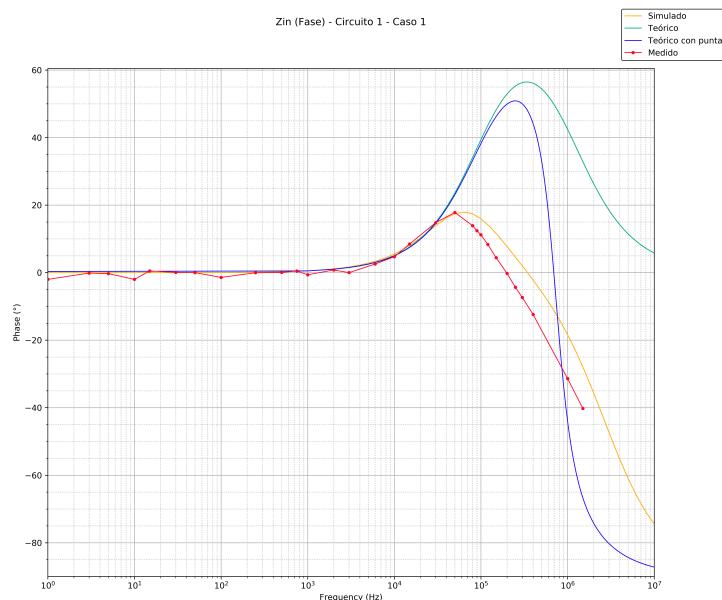


Figura 1.23: Configuración inversora - Caso 1 - Fase de Z_{in}

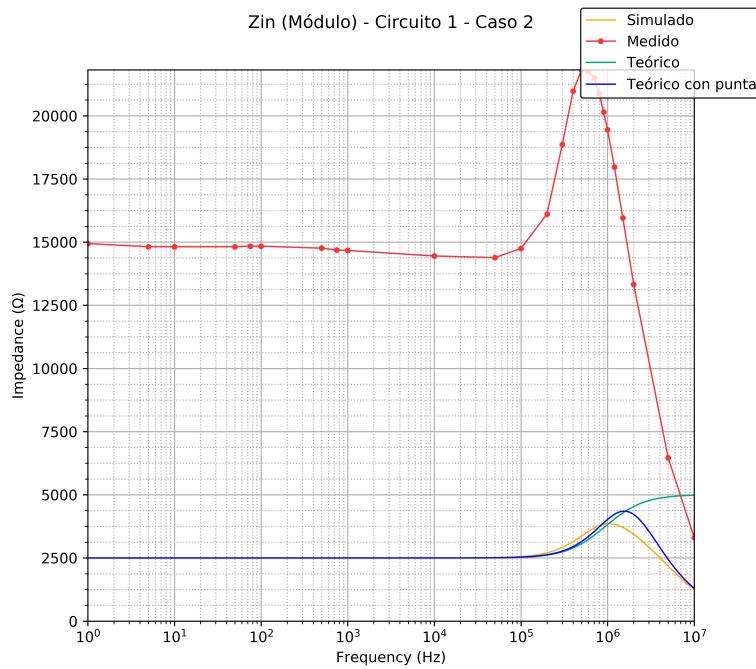


Figura 1.24: Configuración inversora - Caso 2 - Módulo de Z_{in}

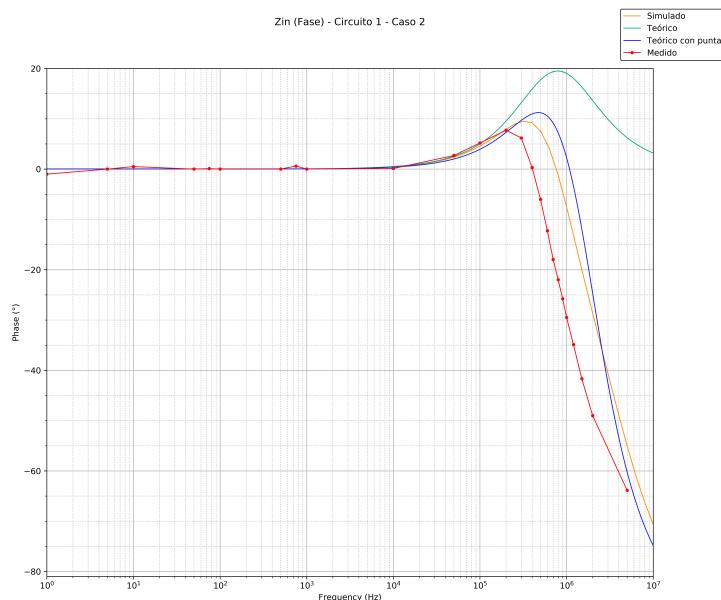


Figura 1.25: Configuración inversora - Caso 2 - Fase de Z_{in}

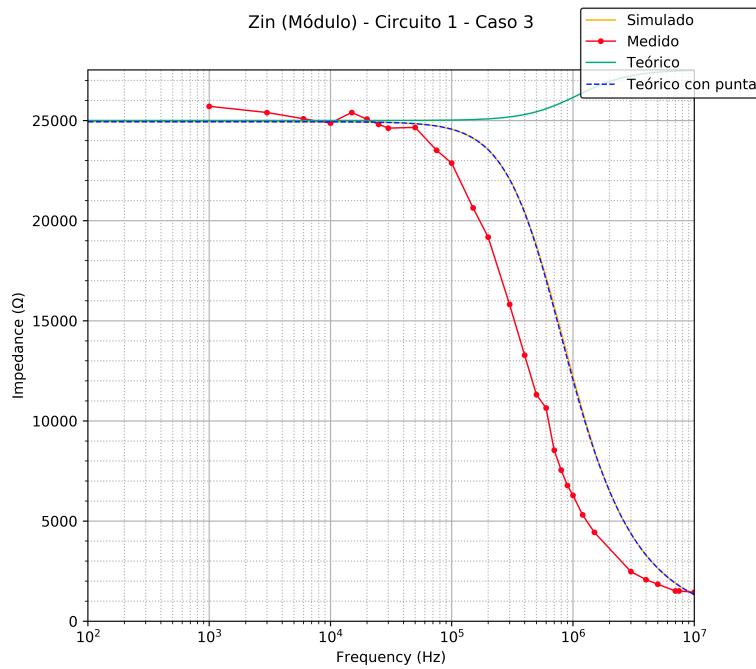


Figura 1.26: Configuración inversora - Caso 3 - Módulo de Z_{in}

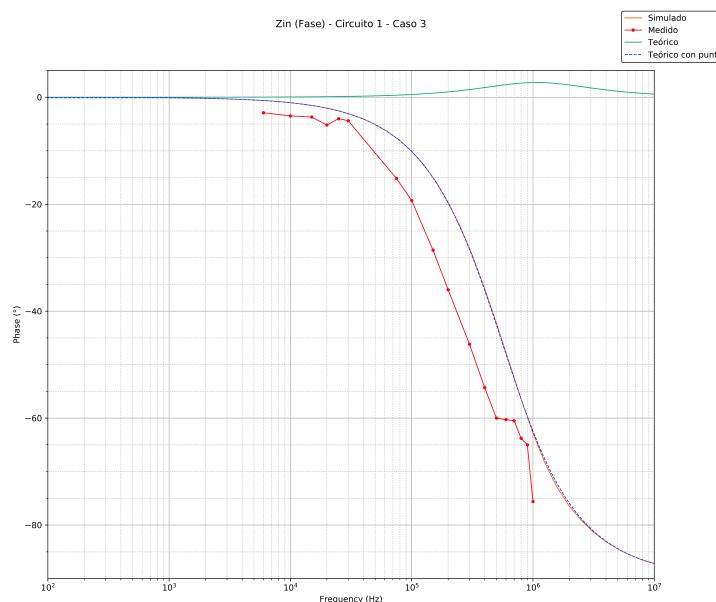


Figura 1.27: Configuración inversora - Caso 3 - Fase de Z_{in}

CONFIGURACIÓN NO INVERSORA

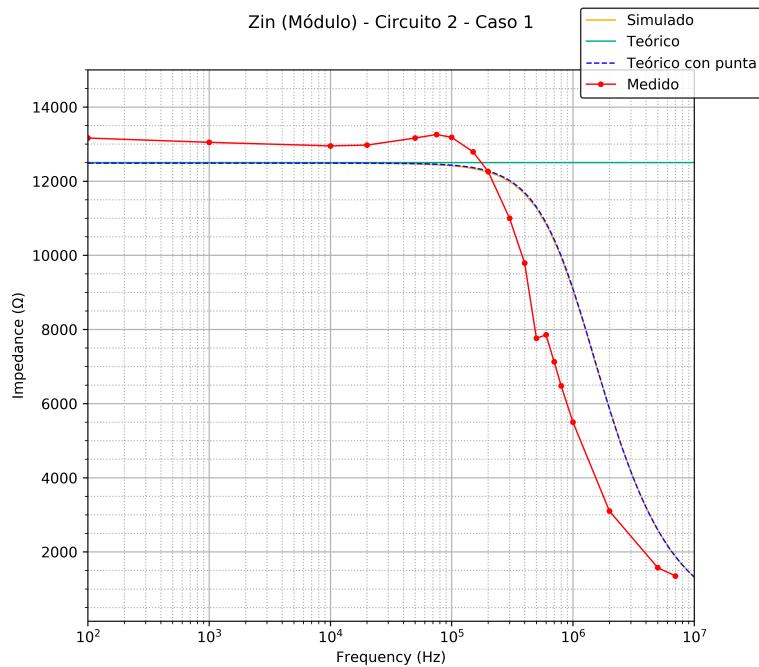


Figura 1.28: Configuración no inversora - Caso 1 - Módulo de Z_{in}

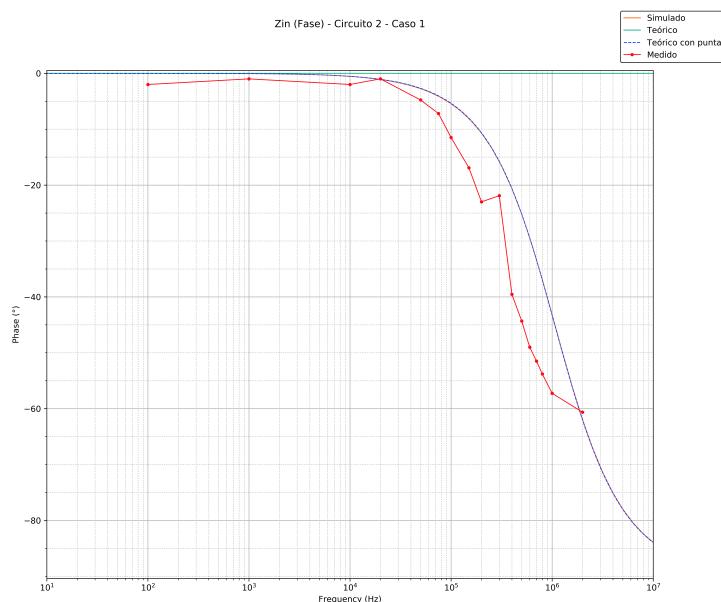


Figura 1.29: Configuración no inversora - Caso 1 - Fase de Z_{in}

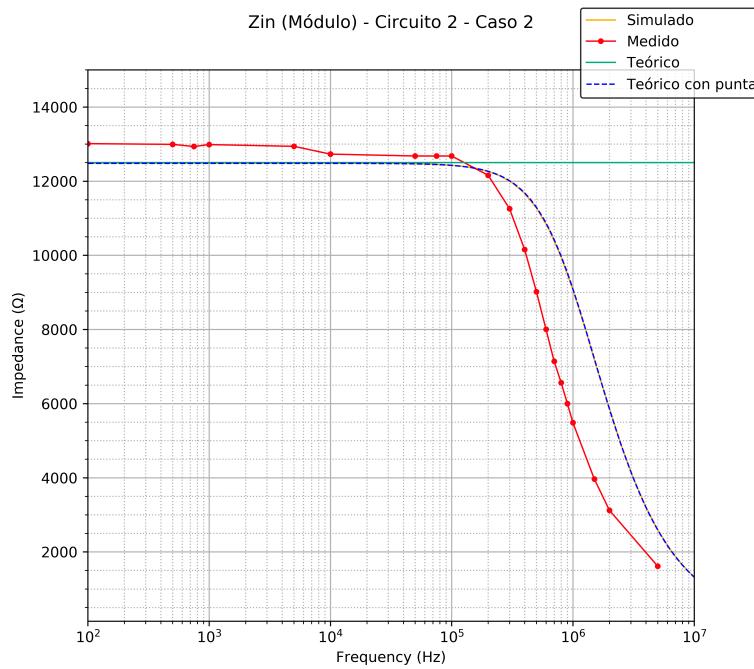


Figura 1.30: Configuración no inversora - Caso 2 - Módulo de Z_{in}

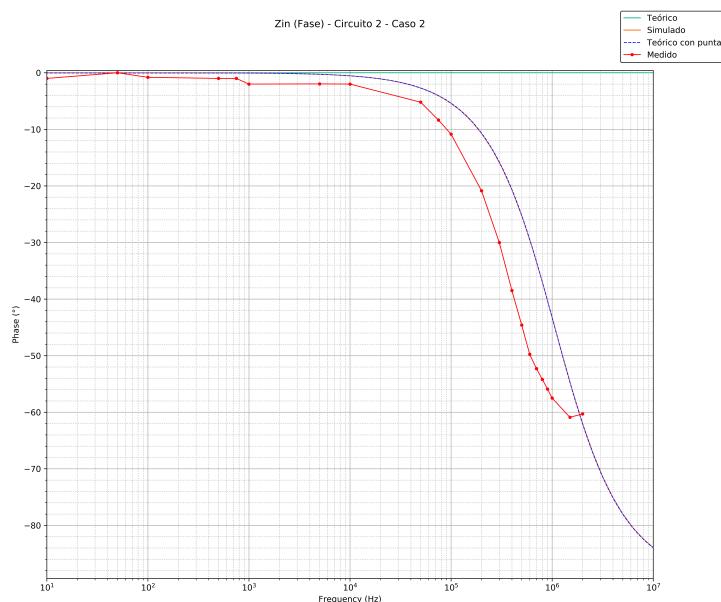


Figura 1.31: Configuración no inversora - Caso 2 - Fase de Z_{in}

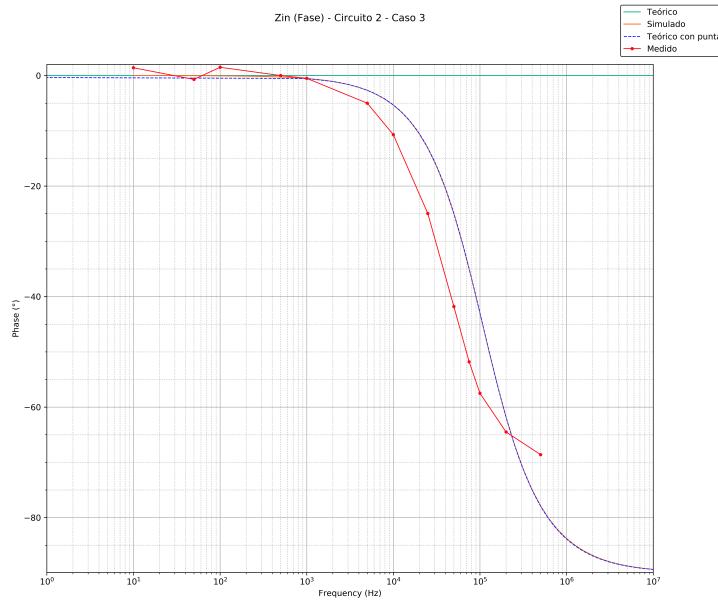


Figura 1.32: Configuración no inversora - Caso 3 - Fase de Z_{in}

Las curvas teóricas donde se observa un sobrepico se debe a que no se consideraron las resistencias internas del amplificador operacional en el análisis ya que no estaban en las hojas de datos del mismo. Por lo tanto, habría que analizar en la expresión teórica el E para el cual el pico disminuya y así se ajustarían aquellas curvas.

1.3. DC SWEEP DESDE $-V_{CC}$ HASTA V_{CC}

Dado que se nos pidió alimentar al amplificador operacional con $V_{CC} = \pm 15V$, un DC Sweep desde $-V_{CC}$ hasta V_{CC} requeriría $30V_{pp}$ del generador de señales. Una limitación de los generadores del laboratorio es que alcanzan un máximo de $20V_{pp}$, por lo que no podríamos llevar a cabo las mediciones generando una rampa en el rango de tensiones mencionado. La decisión tomada para lograr lo pedido fue, en el diseño del circuito, agregarle una etapa previa de amplificación utilizando otro amplificador operacional. El amplificador operacional no permite amplificar más de un valor determinado, y por lo tanto no hay forma de llegar exactamente a $-15V$ y a $15V$ a la entrada del circuito ya que su tensión de entrada es la salida del amplificador operacional empleado en la etapa previa de amplificación de la señal del generador.

CONFIGURACIÓN INVERSORA

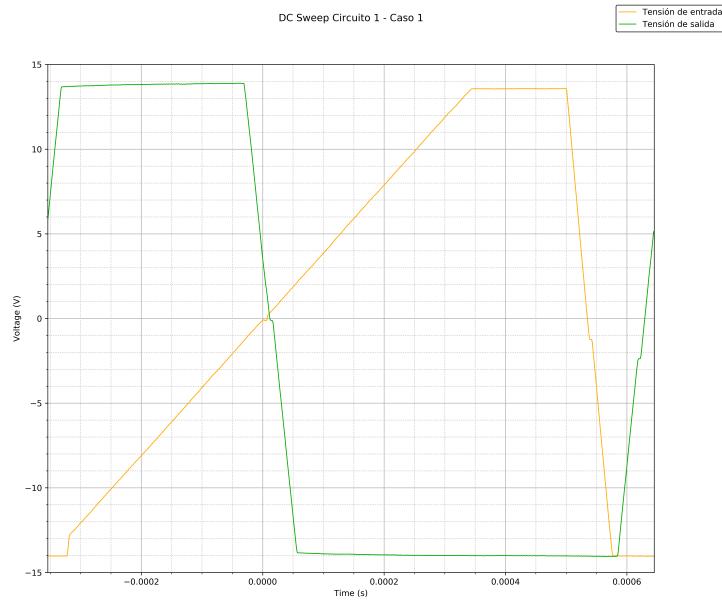


Figura 1.33: DC Sweep del circuito inversor, caso 1.

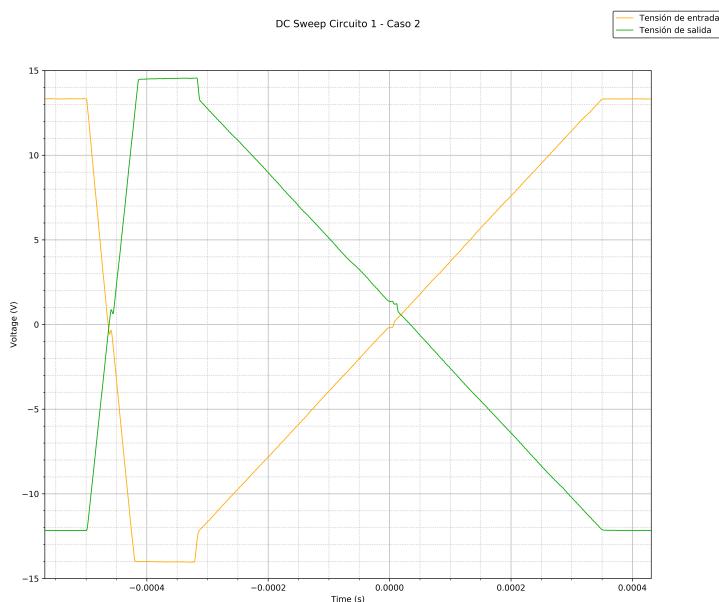


Figura 1.34: DC Sweep del circuito inversor, caso 2.

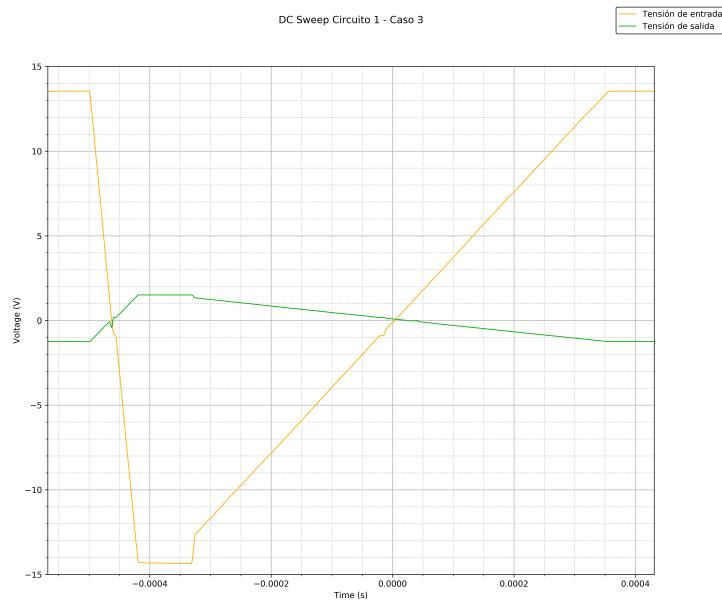


Figura 1.35: DC Sweep del circuito inversor, caso 3.

CONFIGURACIÓN NO INVERSORA

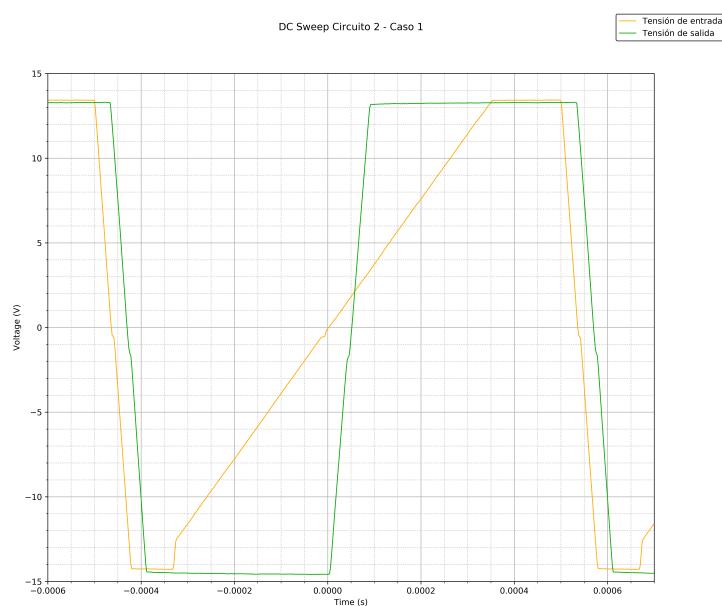


Figura 1.36: DC Sweep del circuito no inversor, caso 1.

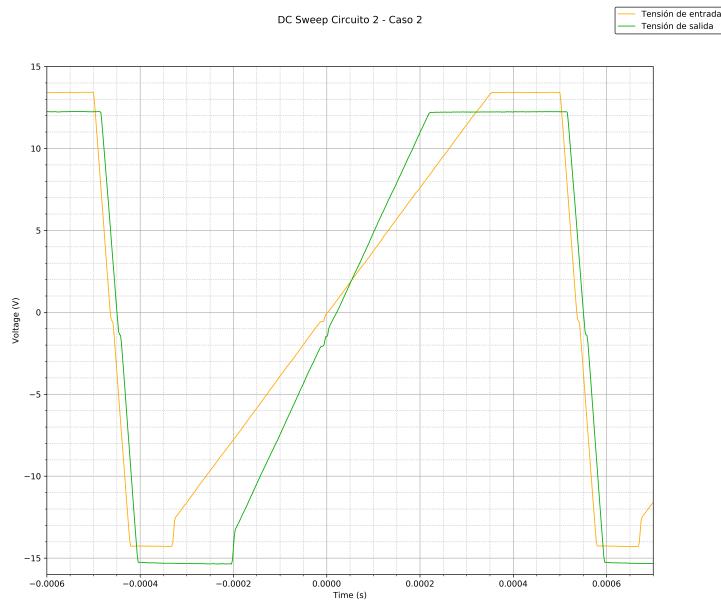


Figura 1.37: DC Sweep del circuito no inversor, caso 2.

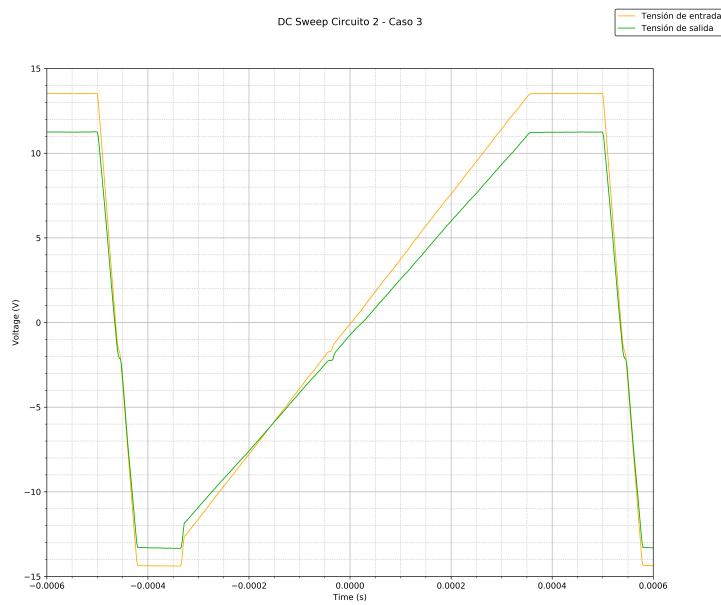


Figura 1.38: DC Sweep del circuito no inversor, caso 3.

1.4. FENÓMENOS QUE AFECTAN AL COMPORTAMIENTO DE LOS CIRCUITOS (LIMITACIONES)

1.4.1. EFECTO DE SLEW RATE (SR)

El Slew Rate es un fenómeno que se produce a la salida de un amplificador operacional, por el cual la señal de salida se ve alterada respecto de la señal de entrada. Esta alteración se produce en aquellos segmentos temporales donde la derivada de la señal de salida *teórica* (es decir, la que según el modelo se debería observar a la salida) supera un determinado valor, especificado por el fabricante del circuito integrado en su respectiva hoja de datos. En esos casos, la pendiente de la señal se verá limitada a la indicada por este coeficiente. A continuación se muestra la ecuación que define al slew rate (SR):

$$SR = \max \left\{ \frac{dV_{out}}{dt} \right\} \quad (1.26)$$

Para el caso del circuito integrado utilizado (LM324 de Texas Instruments) el valor del slew rate es de $0,5 \frac{V}{\mu s}$. Esto fue obtenido a partir del gráfico 1.39 presentado por el fabricante.

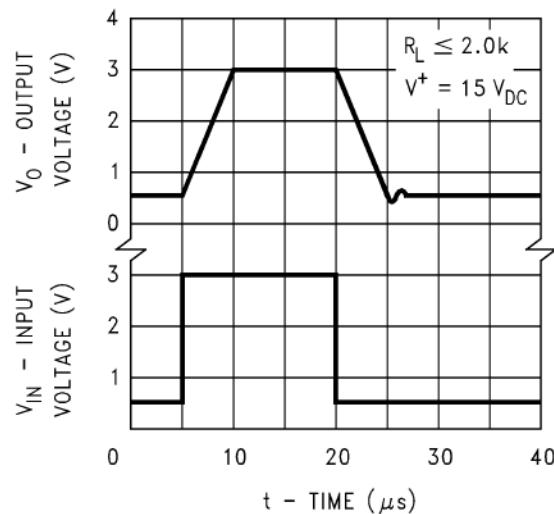


Figure 7. Voltage Follower Pulse Response

Figura 1.39: Gráfico de la hoja de datos de la que se obtuvo el valor del slew rate.

El valor sale de calcular la pendiente de la tensión de salida como respuesta a la señal cuadrada de entrada, a partir del cociente entre ΔV y Δt como se ve en la figura 1.40.

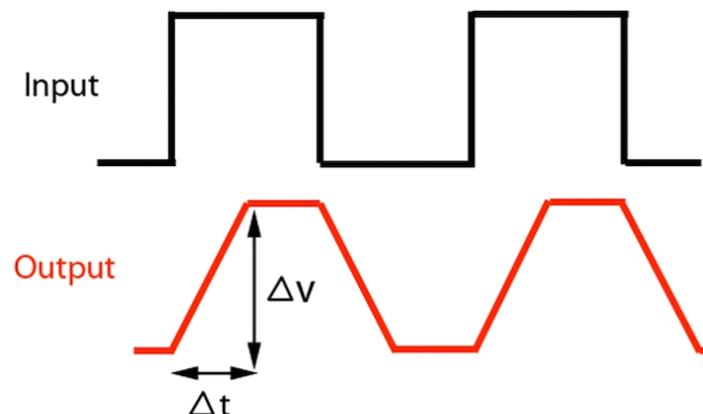


Figura 1.40: Detalles del gráfico para el cálculo del slew rate.

A continuación se presenta una imagen del osciloscopio mostrando el efecto que fue observando en la práctica.

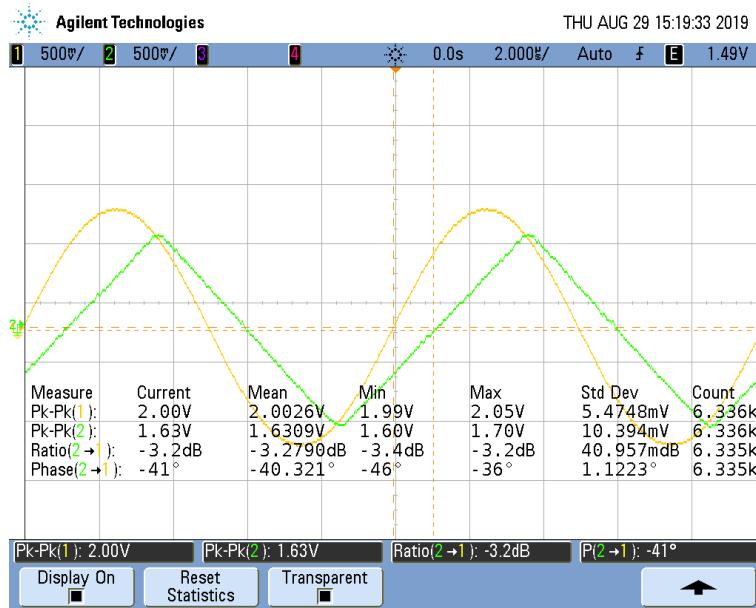


Figura 1.41: Efecto de slew rate observado en el osciloscopio.

Se midió el slew rate alimentando uno de los circuitos con una señal senoidal de 3Vpp y 800KHz; ya que en esas condiciones a la salida se podía observar dicho efecto. Se colocaron los cursores en una posición que permitiera calcular la pendiente y se obtuvo:

$$\begin{cases} \Delta X = 466\text{ns} \\ \Delta Y = 246\text{mV} \end{cases} \quad (1.27)$$

y por lo tanto, $SR = 0,526 \frac{\text{V}}{\mu\text{s}}$, lo cual coincide mucho con el valor de la hoja de datos.

Esta distorsión en la señal obliga a tener ciertas consideraciones en las mediciones. Por ejemplo, en el caso de la medición de respuesta en frecuencia de los circuitos, en donde es de vital importancia conocer el valor pico a pico de la señal de salida, se debe cuidar que el producto de la frecuencia de excitación y la amplitud de salida no exceda al coeficiente de slew rate, como mínimo. Caso contrario la señal senoidal tenderá a ser triangular, con lo cual las mediciones no serán útiles. Como consecuencia de esto, a medida que se aumenta la frecuencia de la entrada se debe moderar la amplitud de esta señal, para evitar la aparición de slew rate en la salida.

Según se pudo investigar, el origen de esta limitación se encuentra en el agregado de un capacitor de compensación en el circuito interno del operacional, el cual se utiliza para modificar la respuesta en frecuencia del mismo amplificador. Por otro lado, en la práctica se desprecie este efecto en la mayoría de los casos, dado el alto coeficiente de slew rate que poseen algunos circuitos integrados en la actualidad.

1.4.2. DISTORSIÓN DE CRUCE POR CERO (CROSS-OVER DISTORTION)

Otro fenómeno para tener en cuenta al momento de efectuar mediciones es el denominado “crossover distortion”. Este efecto se hace presente cuando la tensión de entradas se aproxima a cero, u oscila en un rango aproximado de -0.7V a 0.7V. Estas últimas dos tensiones son justamente aquellas que accionan un diodo de silicio, y análogamente describen las tensiones base-emisor de un transistor BJT. Podemos modelar a la salida de un amplificador operacional como dos transistores (uno NPN y otro PNP) dispuestos como se muestra en la siguiente figura 1.42. Esto es tenido en cuenta ya que internamente el amplificador operacional tiene transistores que generan este comportamiento.

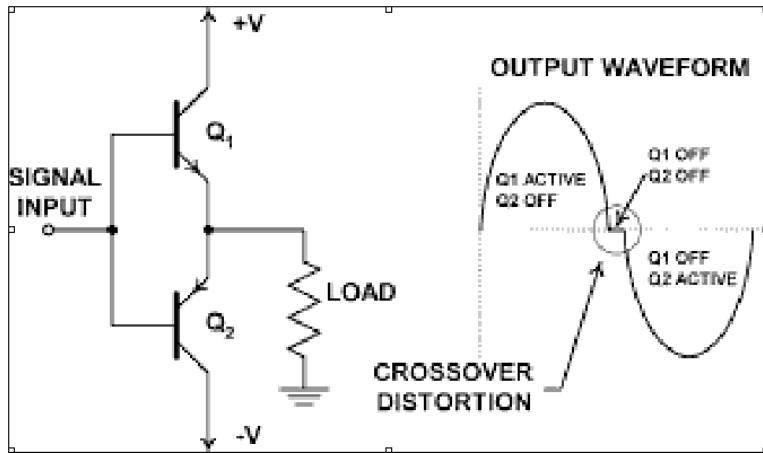


Figura 1.42: Efecto de crossover distortion.

Cuando la tensión de input se acerca a los rangos antes mencionados, un transistor se pone en modo de corte y el otro en modo saturación. En esta conmutación entre transistores se produce un efecto alineal, dada la alinealidad de la curva característica de salida de un transistor. De esta forma, la señal de salida no *sigue* en forma a la señal de entrada, por lo que se produce una ruptura en el lazo de alimentación en el circuito. Luego, obtenemos un recorte de la señal de salida, como se muestra en la figura anterior. Esto nuevamente tiene impacto sobre la medición de la señal, dado que esta no refleja el comportamiento esperado del circuito. Para compensar este efecto se encontró que es especialmente útil superponer un nivel de continua sobre la señal que se inyecte al circuito. Esto ayuda a disminuir este efecto, en la mayoría de los casos. Dicho nivel de offset en la señal fue agregado de forma totalmente empírica a cada medición, en función de lo reflejado en la salida en la pantalla del osciloscopio. A continuación se muestran ejemplos de esta distorsión en las sucesivas mediciones practicadas.

1.4.3. GAIN BANDWIDTH PRODUCT (GBP)

El gain-bandwidth product (o GBP por sus siglas) es el producto entre el ancho de banda y la ganancia máxima que presenta el amplificador operacional. El ancho de banda está definido por la frecuencia para la cual hay una caída de 3dB de la tensión de salida respecto a la de entrada del circuito. Esto puede ser visto fácilmente en la respuesta en frecuencia de un circuito en la ubicación del primer polo. Los amplificadores operacionales tienen un polo dominante. Dado que se comportan como un pasa bajos, dicho polo es aquél que determina la frecuencia para la cual hay atenuación de 3dB. El polo dominante depende de los componentes internos del operacional, por lo que cada amplificador operacional tiene un polo dominante diferente, y por lo tanto un ancho de banda distinto. Esto significa que según la frecuencia a la cual se desea trabajar, se deberá elegir un amplificador operacional que defina un ancho de banda que abarque la región de frecuencias requerida en el diseño del circuito, ya que influirá en la respuesta en frecuencia del circuito.

1.4.4. SATURACIÓN

Según el modelo simplificado e ideal de un amplificador operacional, lo único que rige a la señal de salida es la ganancia del componente respecto de la señal de entrada, presentando un comportamiento netamente lineal. Es decir, si tenemos una configuración de amplificador cuya ganancia es 1000, e inyectamos una señal cuyo valor pico a pico es de 1V, la salida será de igual forma a la entrada con un valor pico a pico de 1000V. En la práctica el circuito integrado que contiene a los amplificadores operacionales está alimentado por una fuente de corriente continua constante (en este caso simétrica) que es la que entrega la potencia en el momento de amplificar una señal. Esta aproximación a la realidad supone una restricción al circuito, siendo esta que los valores máximos y mínimos de la señal de salida nunca podrán superar a los valores máximos y mínimos de alimentación (+Vcc, -Vcc), respectivamente. Como consecuencia de esto, la salida del circuito entrará en estado de "saturación" cuando la tensión de salida sobrepase los límites de la alimentación, lo que deriva en un comportamiento alineal de la salida.

Al llevar a cabo el DC sweep del cual se habló previamente, se pudo observar que no había forma de llegar realmente a los $\pm 15V$ a la salida, que es la tensión de V_{cc} con la que se alimentaba al integrado, sino que la saturación se daba cerca de los 14V. Esto se debe a que en la realidad la saturación ocurre un poco antes debido a características de cómo está hecho internamente el integrado. Por lo tanto, esto se puede deber a alguna caída de tensión interna dentro del amplificador operacional no predicha en el modelo teórico (como por ejemplo caídas de tensión para la alimentación de los transistores que componen la lógica interna del amplificador).

1.5. CONDICIONES DE COMPORTAMIENTO LINEAL DEL CIRCUITO

1.5.1. ANÁLISIS TEÓRICO

La tensión de entrada máxima del circuito está limitada principalmente por el slew rate y la saturación.

INFLUENCIA DEL SLEW RATE EN $V_{in_{max}}$

Partiendo de:

$$\begin{cases} SR = \max\left\{\frac{dV_{out}}{dt}\right\} \\ V_{in}(f, t) = V_{in_{max}} \cdot \sin(2\pi f t) \\ V_{out}(f, t) = |H(f)| \cdot V_{in_{max}} \cdot \sin(2\pi f t) \end{cases} \quad (1.28)$$

Siendo SR el slew rate, V_{in} y V_{out} las señales de entrada y de salida respectivamente y $|H(f)| = V_{out}/V_{in}$ la ganancia del circuito.

$$\frac{dV_{out}}{dt} = |H(f)| V_{in_{max}} 2\pi f \cos(2\pi f t) \quad (1.29)$$

Maximizando la ecuación 1.29 se obtiene que:

$$SR = \max\left\{\frac{dV_{out}}{dt}\right\} = |H(f)| 2\pi f V_{in_{max}} \quad (1.30)$$

Despejando de la ecuación 1.30:

$$V_{in_{max}} = \frac{SR}{|H(f)| 2\pi f} \quad (1.31)$$

El valor de SR, para el cálculo teórico, fue sacado de hojas de datos del amplificador operacional LM324 de Texas Instrument². Se encontró que $SR = 0,5 \frac{V}{\mu s}$. Reemplazando con este valor y con los valores correspondientes de resistencias:

- CONFIGURACIÓN INVERSORA

	$V_{in_{max}}$
caso 1	$\frac{3,38 \cdot 10^{-9} \sqrt{1,87 \cdot 10^{15} f^2 + 8,68 \cdot 10^{24}}}{f}$
caso 2	$\frac{1,86 \cdot 10^{-8} \sqrt{6,17 \cdot 10^{13} f^2 + 8,68 \cdot 10^{24}}}{f}$
caso 3	$\frac{3,38 \cdot 10^{-9} \sqrt{1,87 \cdot 10^{15} f^2 + 8,68 \cdot 10^{26}}}{f}$

Cuadro 1.4: Circuito inversor: Tensión de entrada máxima, limitada por slew rate.

²Hoja de datos del operacional LM324: <http://www.ti.com/lit/ds/symlink/lm324-n.pdf>

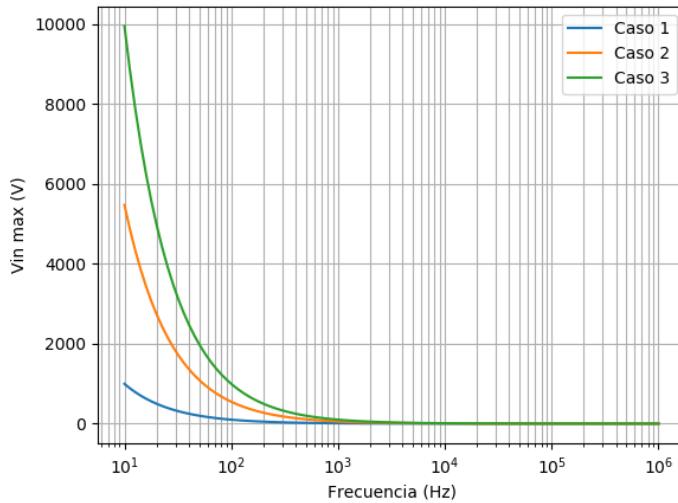


Figura 1.43: Circuito inversor: Tensión de entrada máxima limitada por slew rate.

- CONFIGURACIÓN NO INVERSORA

$$\begin{array}{ll}
 \text{caso 1} & \frac{V_{in_{max}}}{3,38 \cdot 10^{-9} \sqrt{1,87 \cdot 10^{15} f^2 + 8,68 \cdot 10^{24}}} \\
 \text{caso 2} & \frac{1,86 \cdot 10^{-8} \sqrt{6,17 \cdot 10^{13} f^2 + 8,68 \cdot 10^{24}}}{f} \\
 \text{caso 3} & \frac{3,38 \cdot 10^{-9} \sqrt{1,87 \cdot 10^{15} f^2 + 8,68 \cdot 10^{26}}}{f}
 \end{array}$$

Cuadro 1.5: Circuito no inversor: Tensión de entrada máxima limitada por slew rate.

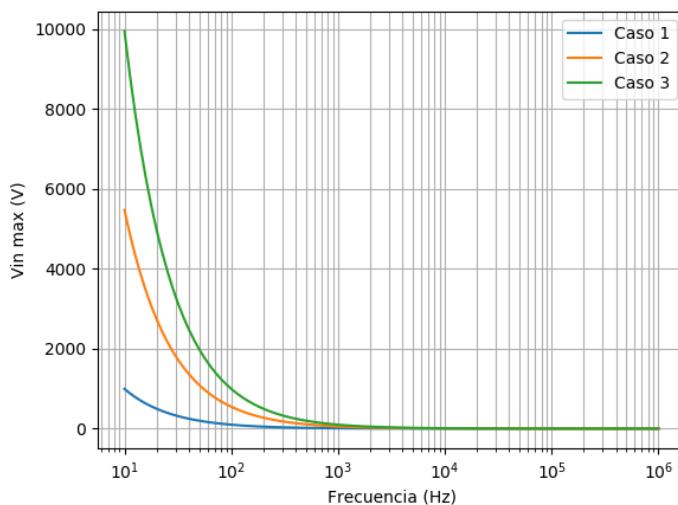


Figura 1.44: Circuito no inversor: Tensión de entrada máxima limitada por slew rate.

INFLUENCIA DE LA SATURACIÓN EN $V_{in_{max}}$

La tensión pico a pico máxima de salida del amplificador operacional es llamada tensión de saturación V_{sat} . Teóricamente, este valor es igual a V_{CC} . Dado que $V_{out} = |H(s)|V_{in}$:

$$V_{in_{max}} = \frac{V_{out_{max}}}{|H(s)|} = \frac{V_{sat}}{|H(s)|} = \frac{V_{CC}}{|H(s)|} \quad (1.32)$$

Dado que en nuestro caso usamos $V_{CC} = \pm 15V$, la expresión que se obtiene es:

$$V_{in_{max}} = \frac{15V}{|H(s)|} \quad (1.33)$$

- CONFIGURACIÓN INVERSORA

$V_{in_{max}}$	
caso 1	$5,79 \cdot 10^{-13} \sqrt{1,87 \cdot 10^{15} f^2 + 8,68 \cdot 10^{24}}$
caso 2	$3,18 \cdot 10^{-12} \sqrt{6,17 \cdot 10^{13} f^2 + 8,68 \cdot 10^{24}}$
caso 3	$5,79 \cdot 10^{-13} \sqrt{1,87 \cdot 10^{15} f^2 + 8,68 \cdot 10^{26}}$

Cuadro 1.6: Circuito inversor: Tensión de entrada máxima, limitada por saturación.

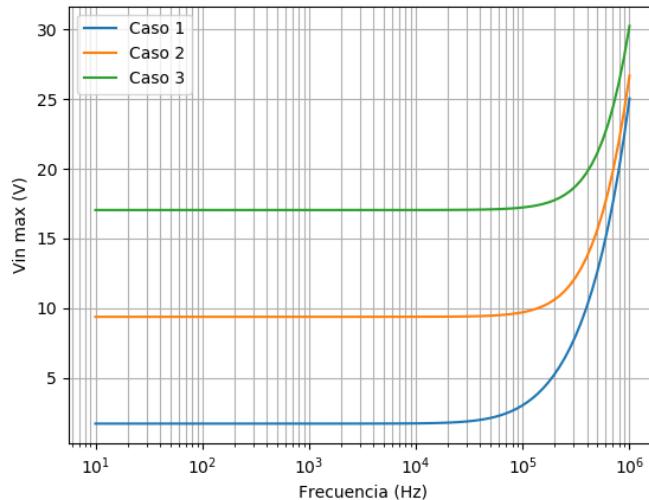


Figura 1.45: Circuito inversor: Tensión máxima de entrada limitada por saturación.

- CONFIGURACIÓN NO INVERSORA

$V_{in_{max}}$	
caso 1	$5,79 \cdot 10^{-13} \sqrt{1,87 \cdot 10^{15} f^2 + 8,68 \cdot 10^{24}}$
caso 2	$3,18 \cdot 10^{-12} \sqrt{6,17 \cdot 10^{13} f^2 + 8,68 \cdot 10^{24}}$
caso 3	$5,79 \cdot 10^{-13} \sqrt{1,87 \cdot 10^{15} f^2 + 8,68 \cdot 10^{26}}$

Cuadro 1.7: Circuito no inversor: Tensión de entrada máxima, limitada por saturación.

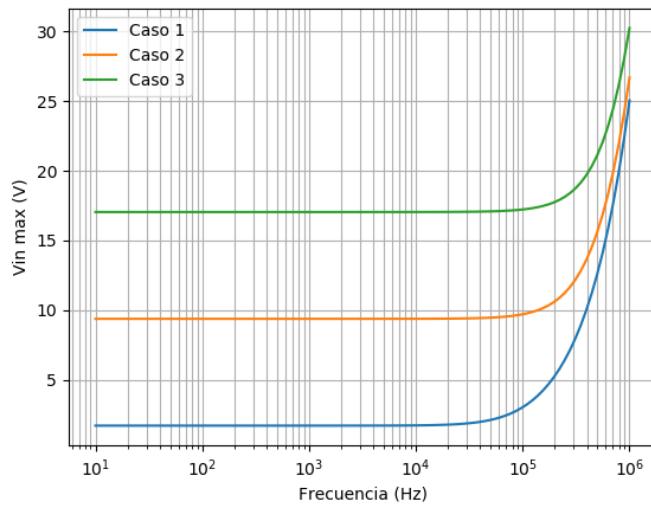


Figura 1.46: Circuito no inversor: Tensión máxima de entrada limitada por saturación.

COMBINACIÓN DEL EFECTO DE SLEW RATE Y SATURACIÓN SOBRE LA TENSIÓN MÁXIMA DE ENTRADA

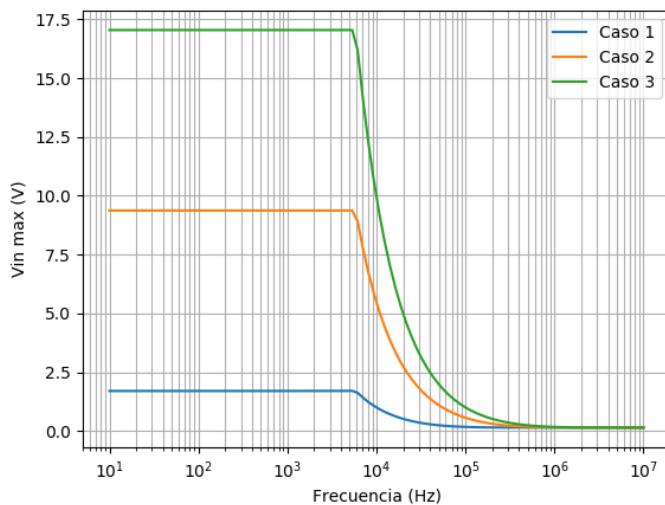


Figura 1.47: Circuito inversor: Tensión máxima de entrada limitada por slew rate y saturación.

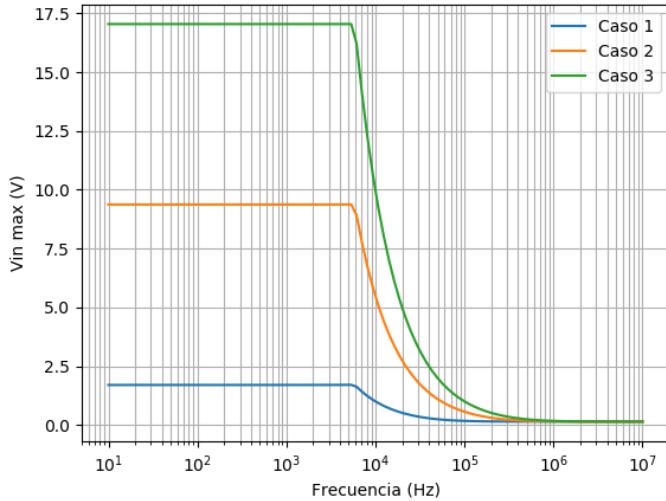


Figura 1.48: Circuito no inversor: Tensión máxima de entrada limitada por slew rate y saturación.

1.5.2. MEDICIONES Y RESULTADOS OBTENIDOS

Para encontrar de forma práctica la tensión de entrada máxima, se utilizó el osciloscopio en modo MATH, FFT, para observar la tensión de entrada a partir de la cuál comenzaban a aparecer más armónicos de lo observado a tensión baja, lo cual indica que se comienza a distorsionar la señal de salida. Se fue subiendo la tensión pico a pico de una senoidal de entrada para ver a partir de qué valor ocurría dicha distorsión. Utilizando una senoidal de 100KHz, para el circuito inversor se obtuvo:

V_{in} máxima	
caso 1	415mV
caso 2	270mV
caso 3	285mV

Cuadro 1.8: Tensión de entrada máxima sin distorsión a la salida.

1.5.3. PRESENCIA DE LA RESISTENCIA R_4

Se nos pidió analizar la influencia de la resistencia R_4 en el circuito de configuración inversora. En las expresiones de V_{out}/V_{in} y Z_{in} obtenidas para este circuito se observa que esta resistencia no influye. Por lo tanto, variando dicho valor, la respuesta en frecuencia y la impedancia de entrada al circuito seguirá siendo la misma.

1.5.4. AUSENCIA DE LA RESISTENCIA R_3

Para el caso del circuito no inversor, si R_3 vale cero, la impedancia de entrada valdrá lo mismo que R_3 en el cálculo teórico. No ocurre lo mismo para el circuito inversor. En este último, la impedancia de entrada no depende de R_3 , por lo que el valor de dicha impedancia no cambiará al anular R_3 .

Al observar lo que ocurre con V_{out}/V_{in} , se puede ver que anulando R_3 , disminuye la ganancia del circuito inversor, mientras que aumenta en el caso del no inversor.

1.5.5. SELECCIÓN DE AMPLIFICADOR OPERACIONAL PARA ALTAS FRECUENCIAS

Según el análisis realizado no sería conveniente emplear el lm324 para una señal cuya frecuencia oscile entre 0.3Mhz y 2Mhz. En este punto se puede observar que la ganancia en tensión es casi nula, por lo que el amplificador operacional difícilmente podrá ser usado para amplificar. Esto se puede observar en el siguiente gráfico, extraído de la wwb de Texas Instruments.

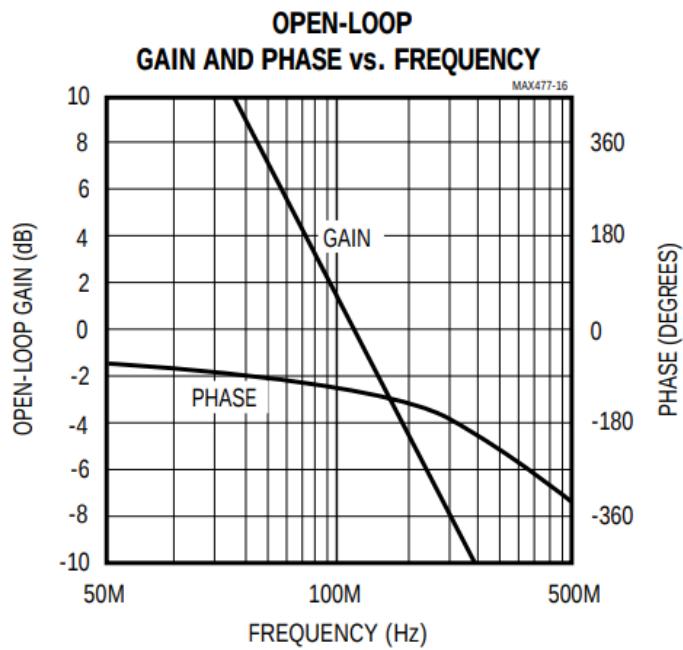


Figura 1.49: Ganancia a lazo abierto del LM324 en función de la frecuencia.

Por otro lado también se debe tener en cuenta el efecto del slew rate. Con una tensión pico a pico de 1V y variando la frecuencia en el rango mencionado arriba y además suponiendo ganancia unitaria tendríamos un coeficiente de slew rate que oscila entre 1.8 y 12.56 volts por microsegundo. Esto supera ampliamente al propio coeficiente máximo extraído de la datasheet del componente. Este último vale 0.5 volt por microsegundo. Consecuentemente, la señal de salida se verá gravemente distorsionada a causa de este efecto, aún en el mejor de los casos de amplificación.

Por otro lado este amplificador operacional tiene un coeficiente de slew rate de 1100 volts por microsegundo, cuatro veces superior en orden de magnitud al del LM324. Cabe destacar que este amplificador está pensado para frecuencias muy superiores al rango solicitado, por lo que su aplicación en dicho rango seguramente será poco eficiente en términos de costo beneficio.

Otra opción un tanto más lógica en términos de costos sería la serie OPA141 de Texas Instruments. Estos amplificadores están diseñados para operar en frecuencias del orden de los 10MHz. En cuanto al slew rate, el coeficiente característico de esta familia es de 20 volt por microsegundo (lo que implica que las señales mencionadas en el apartado anterior entran en el rango de no distorsión). Respecto a la ganancia del operacional, en el siguiente gráfico se puede veirificar que la ganancia a lazo cerrado es superior a la unitaria, por lo que puede ser configurable para que valga uno.

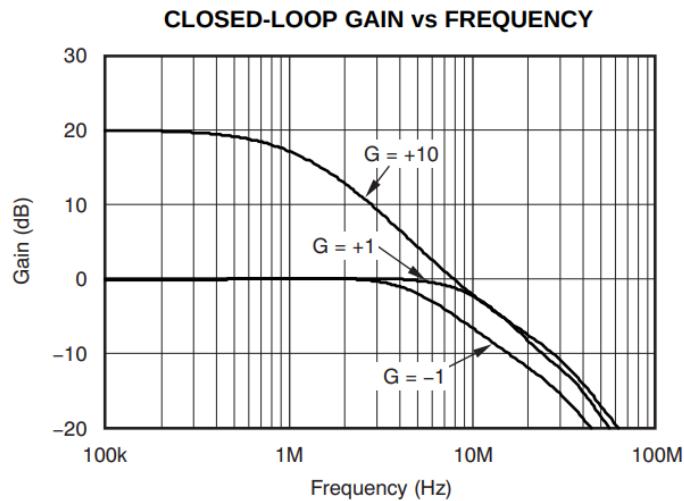


Figura 1.50: Ganancia a lazo cerrado del OPA141

Por último, pseodemos mencionar al modelo TSX920 de ST. Al igual que el anterior este circuito integrado está diseñado para trabajar a frecuencias del orden de los 10MHz. En este caso el slew rate está afectado por el signo de la pendiente de la señal, valiendo su coeficiente 17.7 y 19.6 volt por microsegundo con pendiente positiva y negativa respectivamente. Desde este punto de vista es apto para la aplicación solicitada. Por otro lado, abajo se puede observar que la ganancia a lazo abierto es suficiente para obtener ganancia unitaria, en las frecuencias de trabajo del amplificador.

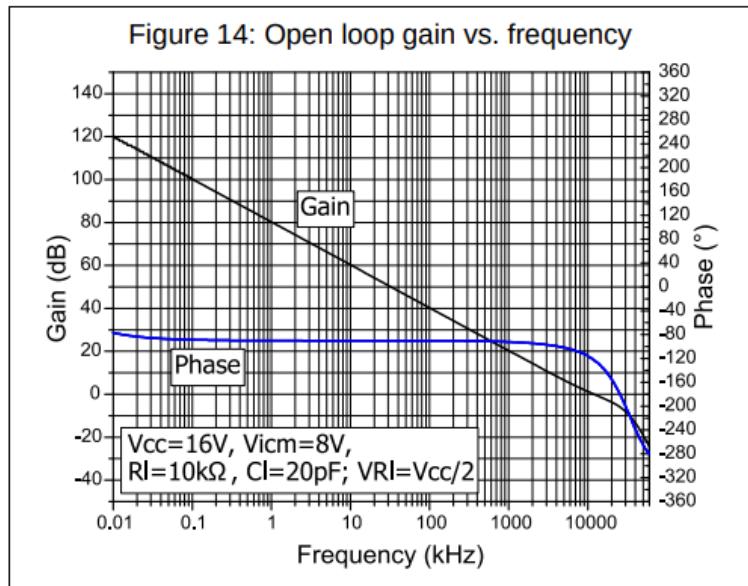


Figura 1.51: Ganancia a lazo cerrado del TXS920.

2. EJERCICIO 2

2.1. ANÁLISIS TEÓRICO

El circuito a analizar consiste, a grandes rasgos, en un amplificador no inversor. Para su estudio teórico se tomarán dos modelos, donde, en primer lugar, se considerará al amplificador operacional en su versión ideal, para luego introducir no idealidades en su impedancia de entrada, salida y en la ganancia del mismo. Los valores de las resistencias a utilizar fueron reemplazados por su valor comercial más cercano, resultando en que el circuito a analizar sea el de la figura 2.1.

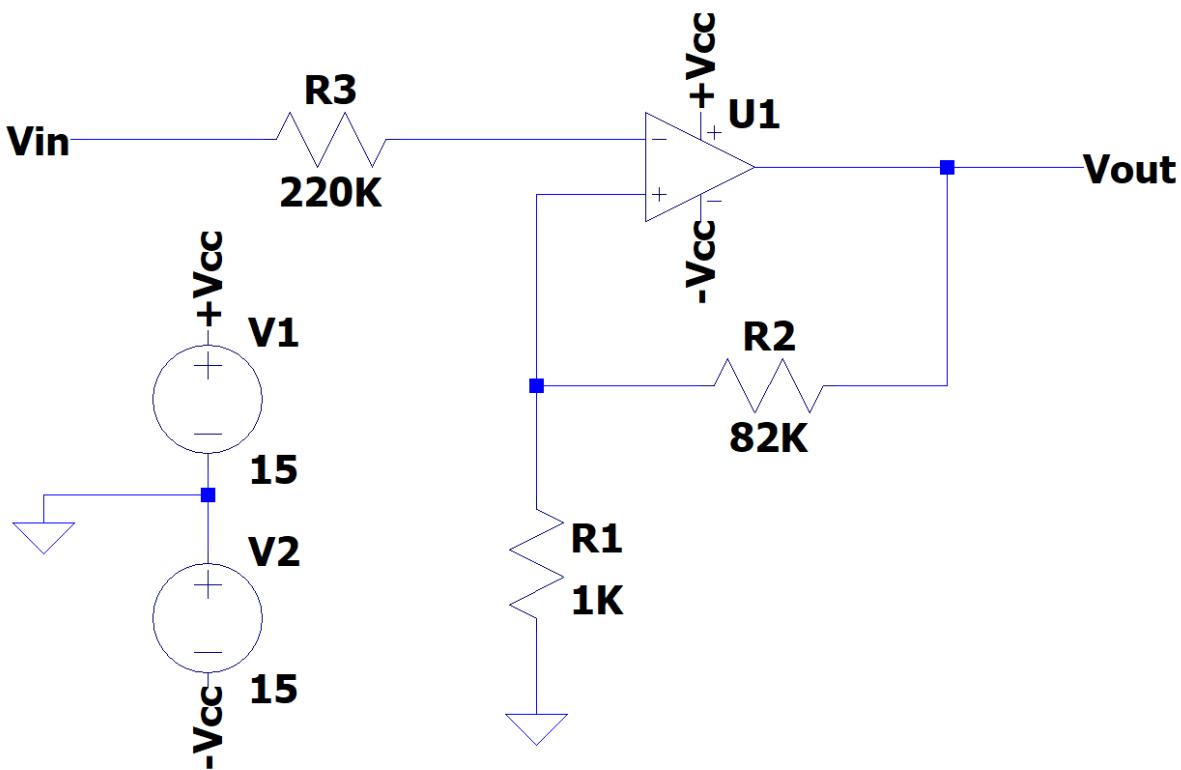


Figura 2.1: Circuito a analizar.

Ha de prestarse especial atención al nodo de la entrada no inversora del operacional. El mismo se encuentra a alta impedancia, ya que a su izquierda tiene la resistencia de $220\text{K}\Omega$, y a su derecha la impedancia interna del operacional (también alta). Esto lo convierte esencialmente en una antena, susceptible a captar señales de su entorno y, dado que está conectado a un circuito con una alta amplificación (cercana a los 40dB), amplificar esta señal parásita a la salida.

Este problema fue afrontado al realizar las mediciones con el operacional LM833 (uno de los dos pedidos), y se ofreció una solución al mismo que será detallada más adelante en las conclusiones del ejercicio. Luego, para el segundo operacional (NE5534), se decidió reemplazar a la misma por una de inferior valor, y se tomó como criterio hacer uso de la resistencia óptima para la compensación de las corrientes de bias. El valor para tal resistencia se obtiene de tomar el paralelo entre la resistencia de entrada al sistema, y la de feedback:

$$R'_3 = \frac{R_1 \cdot R_2}{R_1 + R_2} = \frac{1\text{K}\Omega \cdot 82\text{K}\Omega}{1\text{K}\Omega + 82\text{K}\Omega} \approx 1\text{K}\Omega \quad (2.1)$$

2.1.1. MODELO IDEAL

La primer aproximación al comportamiento del circuito se realizará considerando al amplificador operacional como un componente ideal, es decir, $Av = \infty$, $Z_{in,opamp} = \infty$, $Z_{out,opamp} = 0$. De esta manera, sin importar el modelo de operacional utilizado, se tiene que:

$$\frac{v_{out}}{v_{in}} = 1 + \frac{R_2}{R_1} = 1 + \frac{82\text{K}\Omega}{1\text{K}\Omega} = 83 \Rightarrow 38,38\text{dB} \quad (2.2)$$

Se desprende también, de las condiciones de idealidad impuestas, que la impedancia de entrada del circuito será infinita.

2.1.2. MODELO CON IMPEDANCIA DE ENTRADA, SALIDA, Y GANANCIA FINITA

Para la resolución del circuito con las consideraciones ya mencionadas, es necesario ahora especificar qué datos serán utilizados para los cálculos. Los mismos fueron obtenidos de las correspondientes datasheets ³, y

³Datasheet para operacional LM833: <https://www.ti.com/lit/ds/symlink/lm833.pdf>

Datasheet para operacional NE5534: <https://www.onsemi.com/pub/Collateral/NE5534-D.PDF>

se presentan en el cuadro 2.1.2.

En particular, para la frecuencia del polo dominante del NE5534, se tomó el dato del polo dominante cuando el capacitor de compensación colocado es de 22pF (el que fue utilizado).

Modelo de operacional	f_0 (Hz)	A_0	$r_{in,opamp}$ (KΩ)	$r_{out,opamp}$ (Ω)	$C_{in,opamp}$ (pF)
LM833	$16 \cdot 10^3$	1000	175	37	12
NE5534	$1 \cdot 10^3$	$10 \cdot 10^5$	100	0,3	-

Cuadro 2.1: Parámetros para cálculo de circuito no ideal.

Se modelizará al operacional mediante el circuito 2.2.

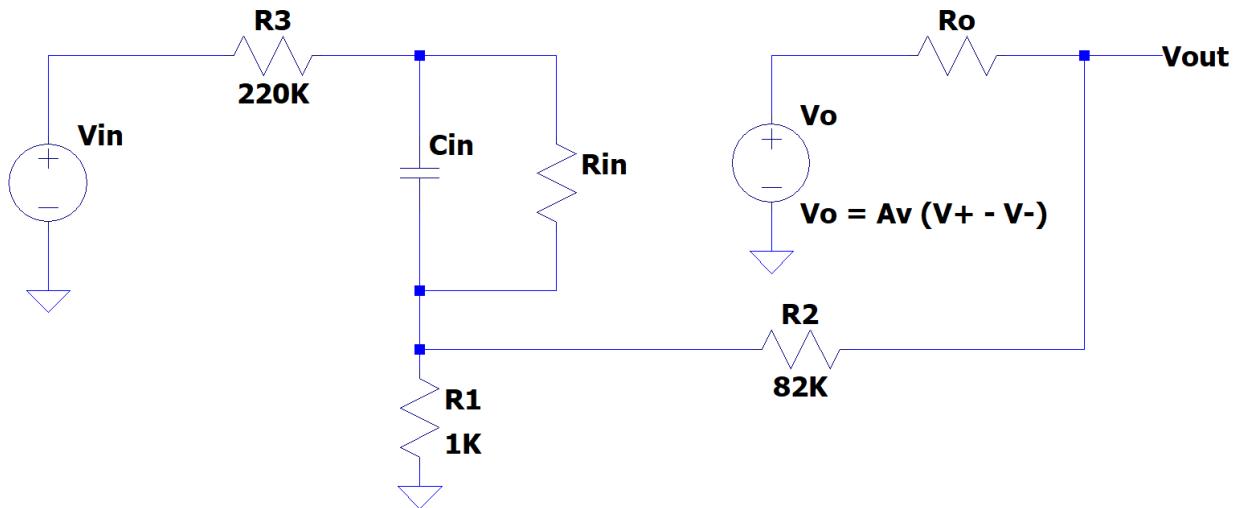


Figura 2.2: Circuito a analizar.

Se entiende al circuito como dos mallas cuyas ecuaciones son las descriptas en 2.3, que se extraen del circuito 2.3.

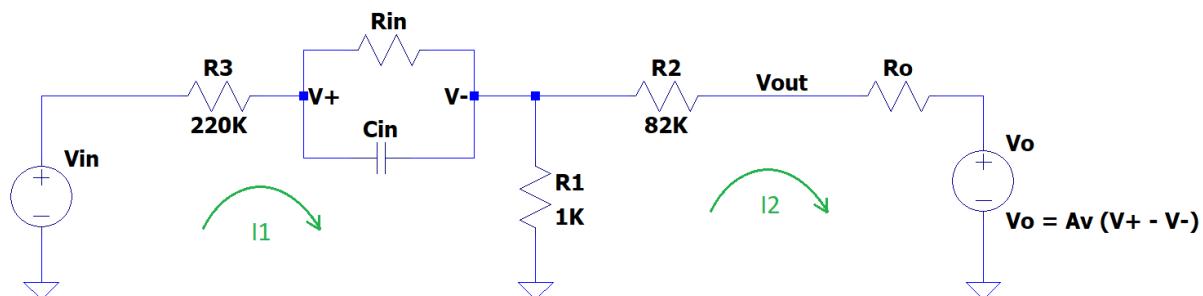


Figura 2.3: Circuito a analizar.

$$v_{in} - i_1 \cdot R_3 - i_1 \cdot Z_{in} - (i_1 - i_2) \cdot R_1 = 0 \quad (2.3)$$

$$- (i_2 - i_1) \cdot R_1 - i_2 \cdot R_2 - I_2 \cdot R_0 - v_o = 0 \quad (2.4)$$

$$v_o = (v^+ - v^-) \cdot A_v \quad (2.5)$$

$$v^+ = v_{in} - i_1 \cdot R_3 \quad (2.6)$$

$$v^- = v_{in} - i_1 \cdot R_3 - i_1 \cdot Z_{in} \quad (2.7)$$

$$Z_{in} = \frac{R_{in}}{R_{in} \cdot C_{in} \cdot s + 1} \quad (2.8)$$

$$A_v = \frac{A_0}{1 + \frac{s}{\omega_p}} \quad (2.9)$$

Resolviendo para i_2 se obtiene que:

$$i_2 = v_{in} \cdot \frac{R_1 - A_v \cdot Z_{in}}{R_1 \cdot (A_v \cdot Z_{in} - R_1) + (R_3 + Z_{in} + R_1) \cdot (R_1 + R_2 + R_o)} \quad (2.10)$$

Y luego se expresan v_{out} e i_1 en función de i_2 como:

$$i_1 = \frac{v_{in} + i_2 \cdot R_1}{R_3 + Z_{in} + R_1} \quad (2.11)$$

$$v_{out} = v_{in} \cdot \frac{R_1}{R_3 + Z_{in} + R_1} + i_2 \cdot \frac{R_1^2}{R_3 + Z_{in} + R_1} + i_2 \cdot R_1 - i_2 \cdot R_2 \quad (2.12)$$

2.1.3. ECUACIONES TEÓRICAS PARA EL LM833

De los resultados obtenidos en 2.11, y con los datos de la tabla 2.1.2, se tiene:

$$\frac{v_{out}^{LM833}}{v_{in}} = \frac{1,11 \cdot 10^{-4} \cdot s^4 + 1,105 \cdot 10^3 \cdot s^3 + 3,698 \cdot 10^{13} \cdot s^2 + 3,471b \cdot 10^{20} \cdot s + 2,692 \cdot 10^{26}}{s^4 + 1,034 \cdot 10^7 s^3 + 1,678 \cdot 10^{13} \cdot s^2 + 1,203 \cdot 10^{19} s + 3,948 \cdot 10^{24}} \quad (2.13)$$

$$Z_{in}^{LM833} = \frac{2,21 \cdot 10^5 \cdot s^3 + 1,89 \cdot 10^{11} \cdot s^2 + 1,49 \cdot 10^{17} \cdot s + 4,12 \cdot 10^{22}}{s^3 + 4,78 \cdot 10^5 \cdot s^2 + 3,79 \cdot 10^{10} \cdot s} \quad (2.14)$$

(2.15)

2.1.4. ECUACIONES TEÓRICAS PARA EL NE5534

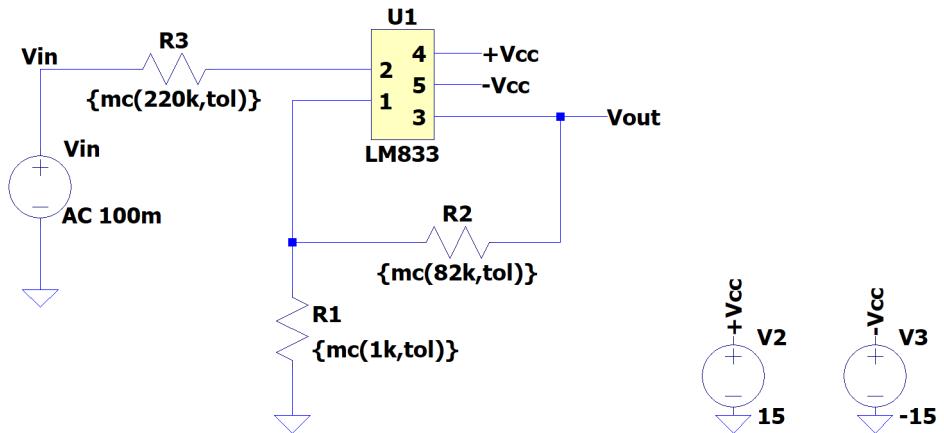
De los resultados obtenidos en 2.11, y con los datos de la tabla 2.1.2, se tiene:

$$\frac{v_{out}^{NE5534}}{v_{in}} = \frac{1,21 \cdot 10^{-2} \cdot s^4 + 4,43 \cdot 10^6 \cdot s^3 + 2,57 \cdot 10^{18} \cdot s^2 + 1,18 \cdot 10^{27} \cdot s + 4,46 \cdot 10^{34}}{s^4 + 5,01 \cdot 10^8 \cdot s^3 + 6,86 \cdot 10^{16} \cdot s^2 + 1,53 \cdot 10^{25} \cdot s + 5,51 \cdot 10^{32}} \quad (2.16)$$

$$Z_{in}^{NE5534} = \frac{1,99 \cdot 10^3 \cdot s^2 + 8,33 \cdot 10^{10} \cdot s + 6,31 \cdot 10^{17}}{s^2 + 6,28 \cdot 10^3 s} \quad (2.17)$$

2.2. SIMULACIÓN

Para el análisis de los circuitos mediante herramientas de simulación se empleó el programa LTspice, para el cual se realizaron dos esquemáticos, uno para cada uno de los operacionales. En ambos casos, se simuló la respuesta en frecuencia utilizando la función AC Analysis, y se obtuvieron así los diagramas de bode e impedancia de entrada del sistema, seleccionando las variables pertinentes a observar en el graficador. A continuación se presentan los circuitos utilizados para tal fin:



```
.ac dec 100 1000 1Meg
.param tol=0.05
.step param run 1 18 1
```

Figura 2.4: Circuito en LTspice para simulacion con el LM833.

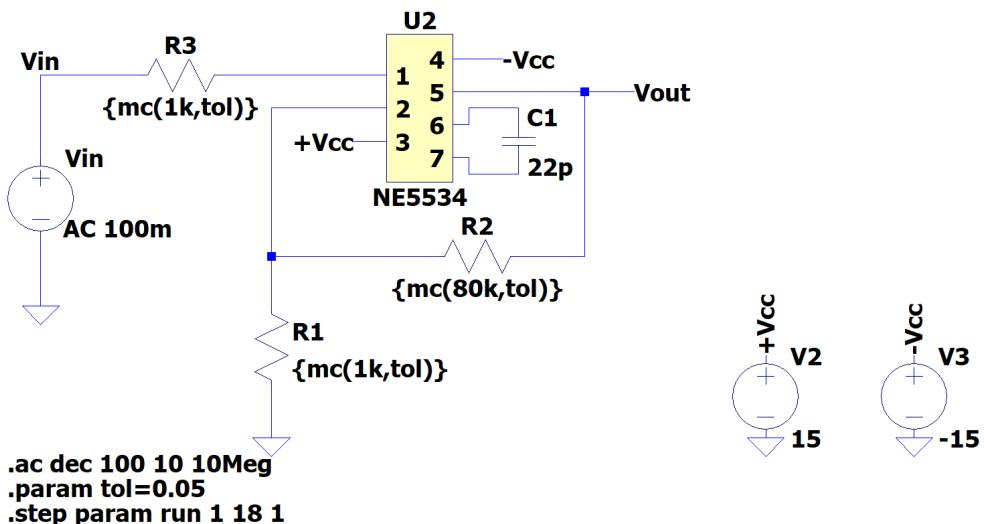


Figura 2.5: Circuito en LTspice para simulacion con el NE5534.

2.3. RESULTADOS Y COMPARACIÓN

2.3.1. CON OPERACIONAL LM833

Para realizar las mediciones con este operacional, se decidió buscar la forma de paliar los efectos de la resistencia de $220\text{K}\Omega$ mediante el uso de un cable cercano a la misma, y conectado a tierra. Este cable hace las veces de shield, al ofrecerle a las señales parásitas un camino de menor esfuerzo hacia tierra.

Se presentan a continuación los gráficos para la comparación de los resultados teóricos, simulados y experimentales, correspondientes a los diagramas de bode (en módulo y fase), e impedancia de entrada (también en módulo y fase):

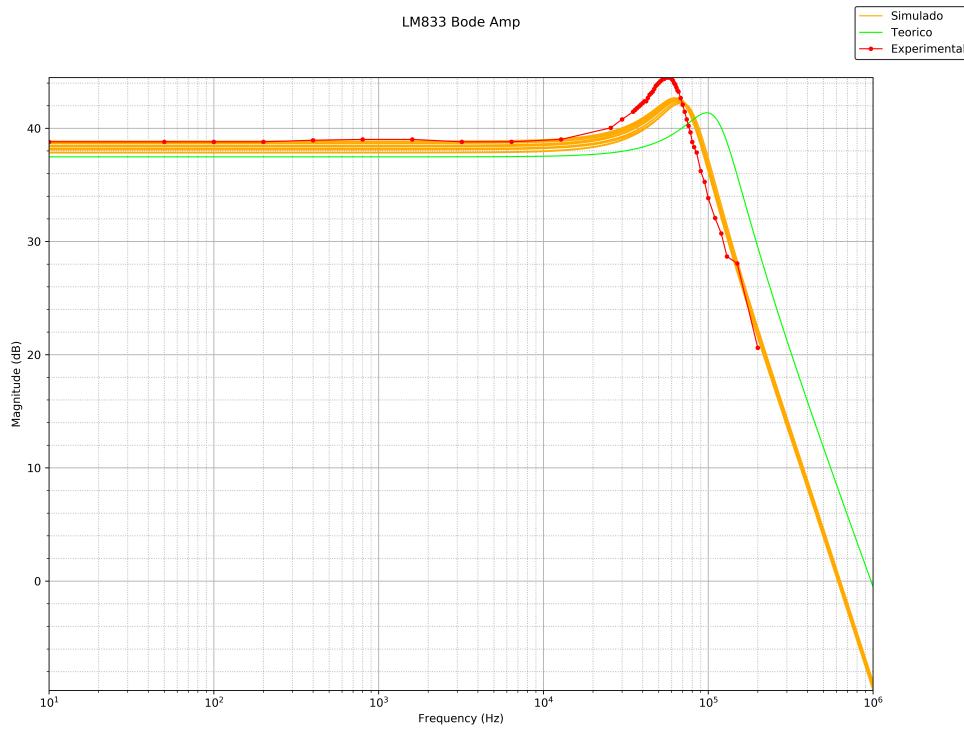


Figura 2.6: Bode de amplitud para operacional LM833.

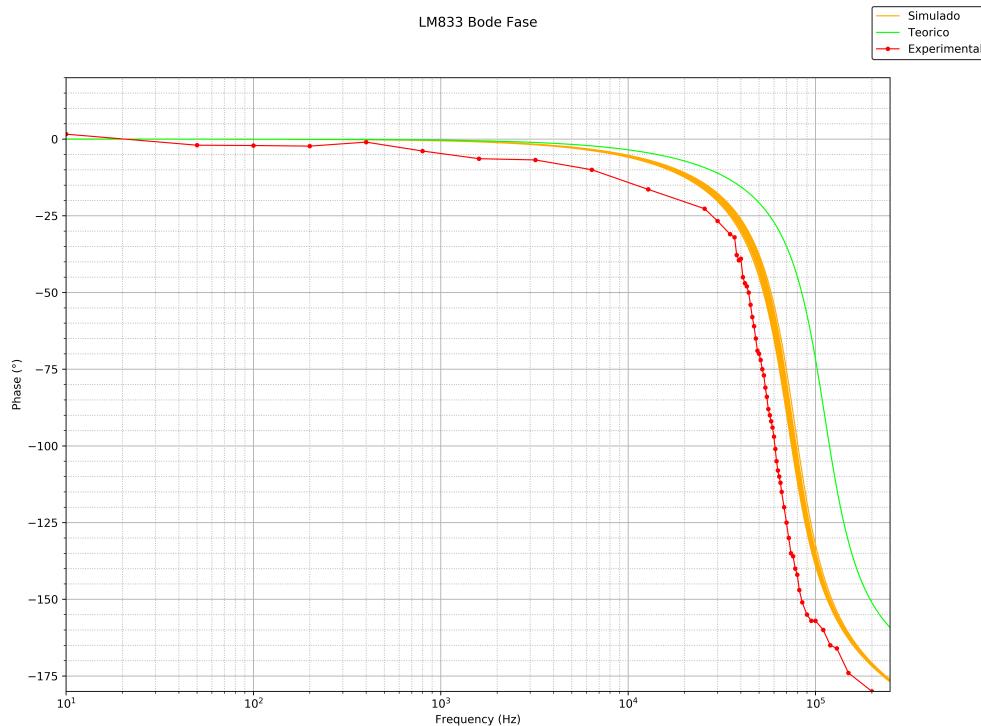


Figura 2.7: Bode de fase para operacional LM833.

Los diagramas de bode se presentan con buena concordancia entre teoría, simulación y práctica, observándose únicamente discrepancias en la frecuencia exacta de corte, y en la magnitud del sobrepico. Tanto en la amplitud como la fase, se observa una diferencia de aproximadamente 50KHz entre la frecuencia de corte del teórico y del simulado, y otros 10KHz con el medido. En lo que respecta al sobrepico, el teórico se encuentra en 41dB aproximadamente, mientras que el simulado es de 42, y el medido de 44. Por otro lado, se

observa una coincidencia en la pendiente decreciente posterior al polo, siendo la misma de 40dB por década en las tres curvas. Esto, sumado

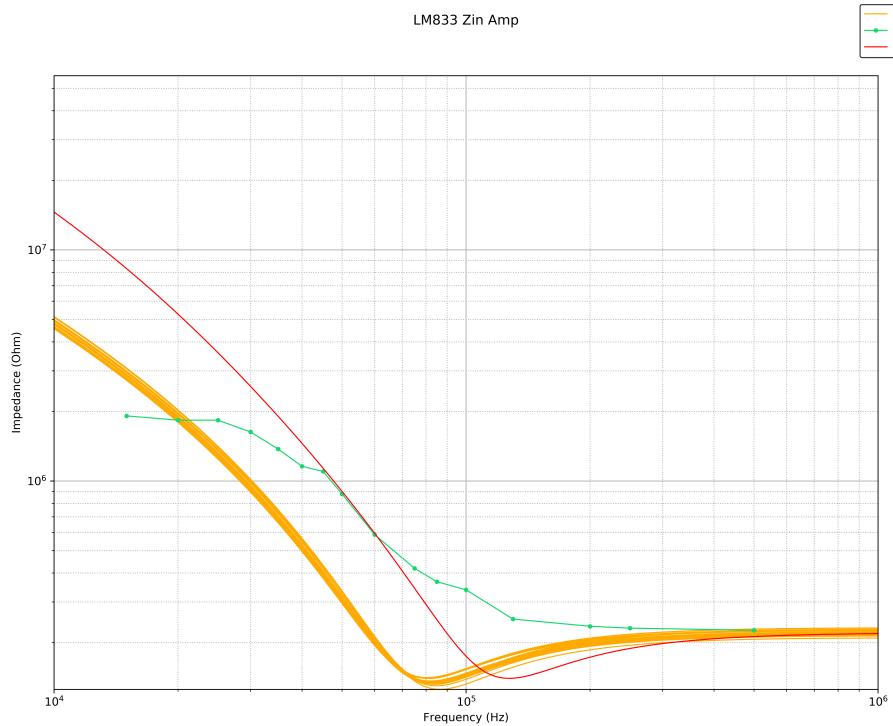


Figura 2.8: Amplitud de Z_{in} para operacional LM833.

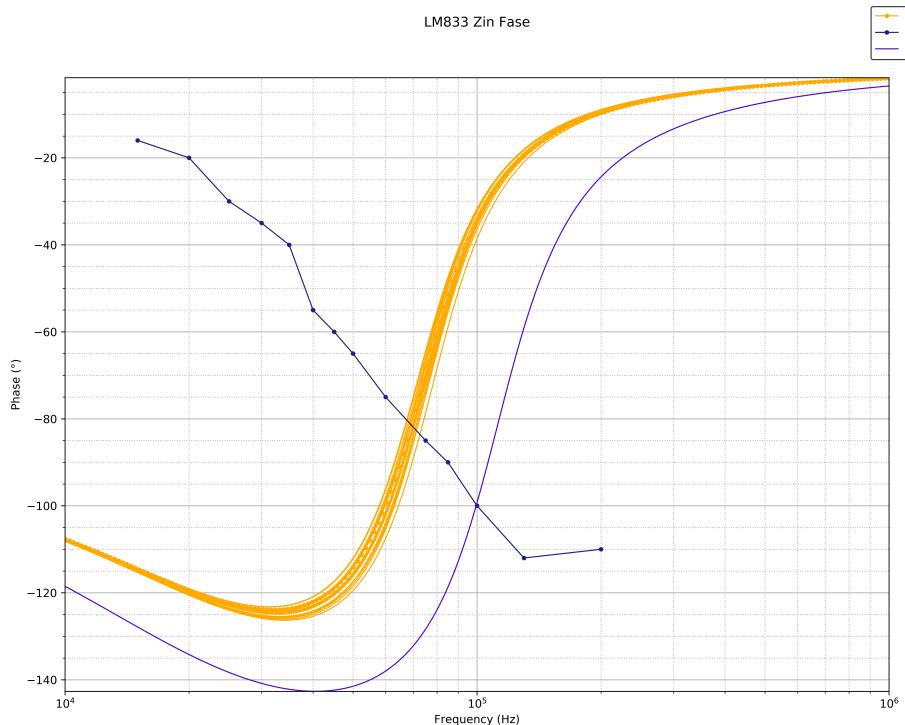


Figura 2.9: Fase de Z_{in} para operacional LM833.

El caso es distinto para la impedancia de entrada, donde las discrepancias son más apreciables. Mientras que la teoría y la práctica mantienen cierta concordancia, a pesar de su desplazamiento relativo, los valores

medidos están en desacuerdo con lo esperado, ya que no presentan el mínimo que caracteriza al teórico y simulado, y en frecuencias donde la fase teórica y simulada crece acercándose al 0, en la práctica decrece.

Las razones detrás de estas diferencias pueden estar debidas a las condiciones a las que el circuito fue sometido. Cabe recordar que a la entrada del mismo se colocó una resistencia de un valor descomunalmente alto para esta aplicación ($220K\Omega$), que es susceptible a captar señales rondantes al mismo. Esta característica, sumada al hecho de que se está requiriendo una alta amplificación por parte del circuito (cercana a 40dB), contribuyen a que el mismo se encuentre en condiciones excepcionales y límite. En estas condiciones, es posible que aparezcan efectos en el operacional que no fueron considerados en el análisis teórico ni agregados en el modelo de spice, o que por el contrario, las mediciones hayan carecido de exactitud, siendo más permeables al ruido.

2.3.2. CON OPERACIONAL NE5534

Para las mediciones con este operacional, se decidió dejar de lado la resistencia de $220K\Omega$, y reemplazarla por $1K\Omega$, bajo el criterio mencionado en la sección 2.

Se presentan a continuación los gráficos para la comparación de los resultados teóricos, simulados y experimentales, correspondientes a los diagramas de bode (en módulo y fase), e impedancia de entrada (también en módulo y fase):

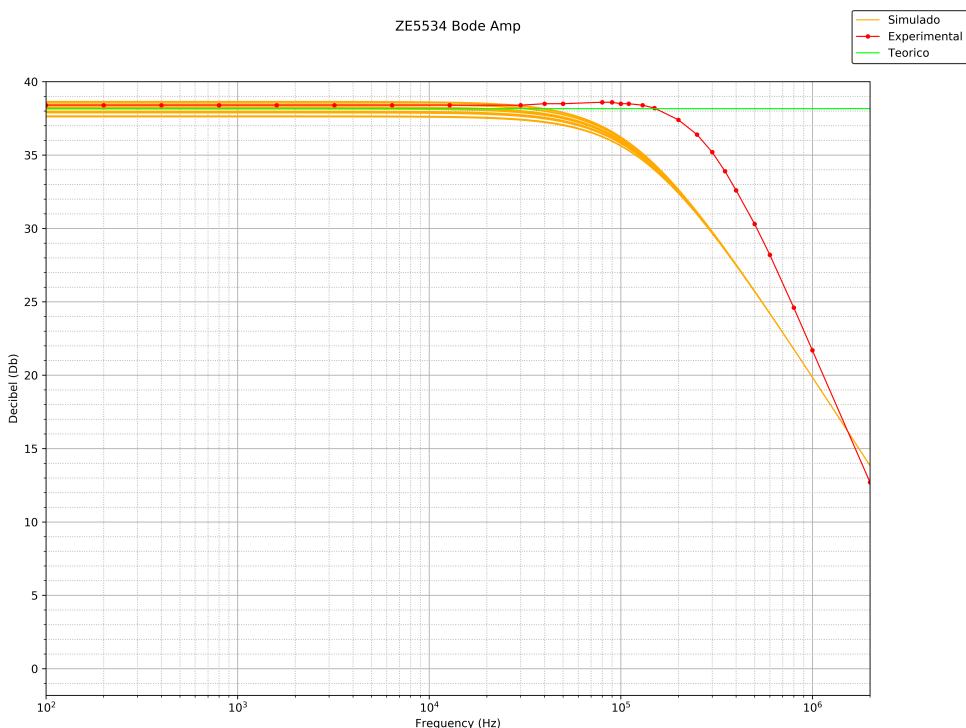


Figura 2.10: Bode de amplitud para operacional NE5534.

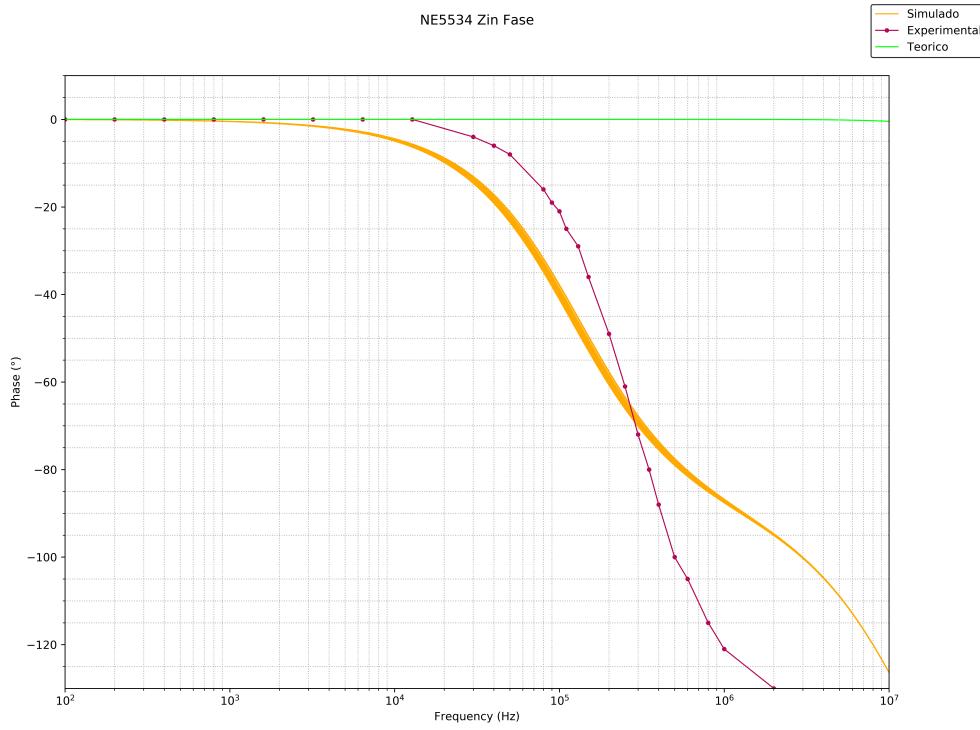


Figura 2.11: Bode de fase para operacional NE5534.

El análisis de los resultados de las mediciones con el operacional NE5534 presenta mayores diferencias entre valores prácticos, teóricos e incluso simulados. En primer lugar, debe ser señalado que el teórico no se realizó teniendo en cuenta la compensación externa con el capacitor de 22pF, razón por la cual se ve que mantiene la ganancia ideal en un ancho de banda mucho más amplio. En cuanto a la comparación entre el simulado y el experimental, hay una característica fundamental a destacar, y es que la pendiente de decrecimiento de la curva experimental es claramente superior a la simulada, indicando la posible presencia de un polo de segundo orden en lugar de uno simple como sugiere la simulación. A esto se suma un leve sobreímpetu que presentan los resultados prácticos, sugiriendo que además de ser de segundo orden, el polo es levemente subamortiguado. La hipótesis del polo de segundo orden parece ser confirmada en el diagrama de la fase, en el cual se puede observar que mientras que la simulación presenta un cambio de fase de 90°, la experimental salta 180°.

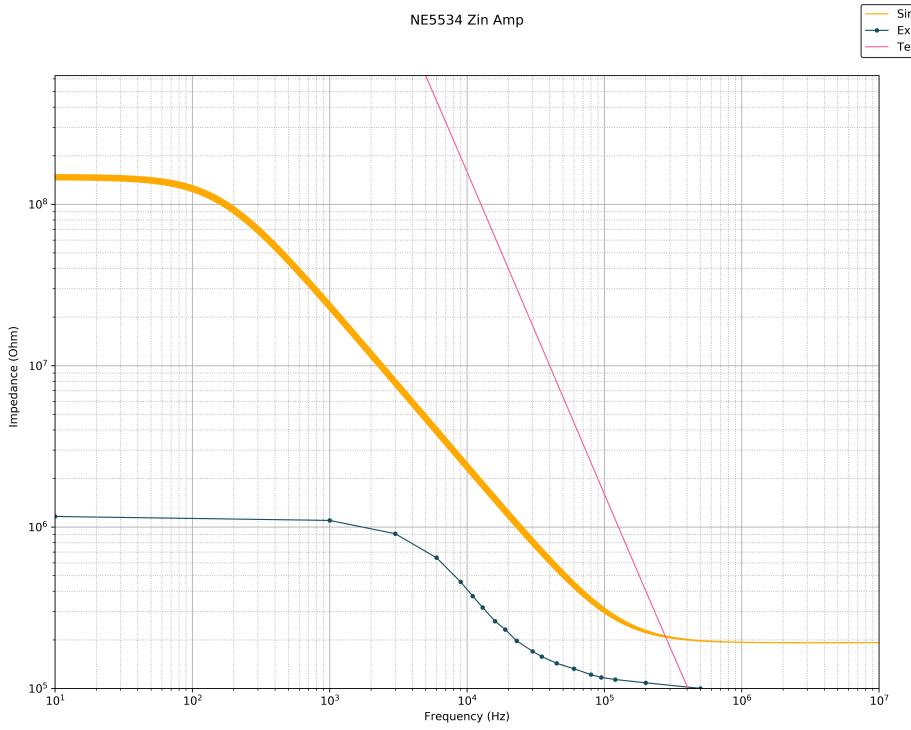


Figura 2.12: Amplitud de Z_{in} para operacional NE5534.

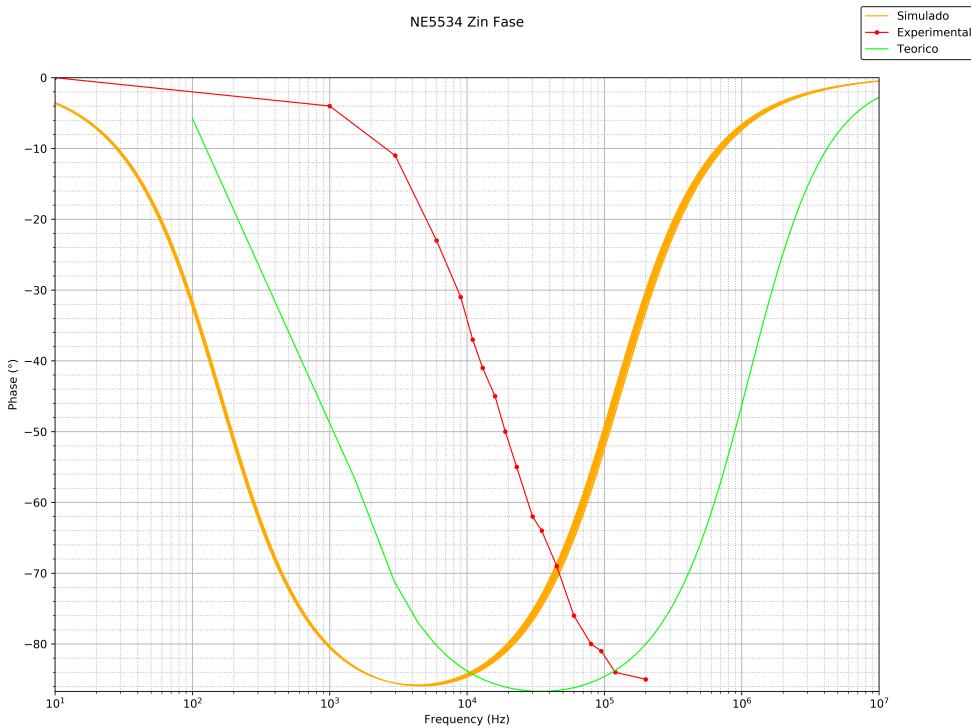


Figura 2.13: Fase de Z_{in} para operacional NE5534.

En la impedancia de entrada del NE5534, las diferencias entre las tres curvas se vuelven considerables. Estas diferencias pueden ser debidas, en parte, a lo señalado por los diagramas de bode, y a las condiciones extremas de uso de un operacional con pobres características. El NE5534 tiene una baja impedancia de entrada ($100K\Omega$), para una aplicación con tanta ganancia (40dB), y considerando además que ni la teoría ni la simulación tuvieron en cuenta algún componente del operacional que provoca el segundo orden en

el polo, puede entenderse entonces que hayan diferencias. De todas maneras, se concluye que el análisis previo a las mediciones no fue suficiente para predecir los efectos que se presentaron en la práctica.

2.4. CONCLUSIONES

De lo visto en este ejercicio se extraen principalmente los conocimientos construidos a partir de los problemas ocasionados por la alta resistencia a la entrada. Se concluye que es necesario prestar atención a altas impedancias en el nodo de entrada del operacional, ya que convierte al mismo en una antena. En estas condiciones, y dependiendo del layout del circuito, el mismo puede ser sometido a señales que lo hagan saturar y oscilar. Finalmente, sobre los operacionales utilizados, se considera que no son recomendables para aplicaciones con tan alta ganancia, particularmente el NE5534, ya que además de requerir una compensación externa, presenta efectos no esperados como un polo de segundo orden.

3. EJERCICIO 3 : MEDICIÓN DE CORRIENTES DE BIAS E *Input Offset Voltage*

3.1. INTRUDUCCIÓN

CORRIENTES DE BIAS Si se analiza el circuito simplificado de un amplificador operacional provisto por lo general en la hoja de datos, se puede observar que la etapa de entrada, esta compuesta por un par diferencial de transistores BJT o FET.

Estos transistores requieren, para ser polarizados, que circule una corriente por su base, a gate. Estas corrientes son las corrientes de polarización o BIAS, analizadas.

INPUT OFFSET VOLTAGE Debido al funcionamiento de la configuración en par diferencial, es de suma importancia que el balance entre ambas entradas sea correcto para que la tensión a la salida de esta etapa sea 0V cuando la entrada sea 0. Esto es casi imposible de lograr sin un método de compensación externo debido a diferencias en el comportamiento de cada uno de los transistores utilizados.

Este desbalance genera a la salida de la etapa diferencial una tensión no nula. A causa de esta, se puede ver a la salida de un amplificador operacional alimentado y con sus entradas a 0V una diferencia de potencial, llamada tensión de *Input Offset*.

Las corrientes de BIAS y la tensión de *Input Offset* son parámetros que dependen de la construcción del amplificador operacional. Por lo general, si bien tanto las corrientes de BIAS como la tensión de offset tienen valores bajos, del orden de los pA y los mV respectivamente. Sin embargo, no tenerlos en cuenta en el análisis teórico puede llevar, en algunos casos, a resultados inesperados a la hora de analizar el comportamiento del circuito real.

3.2. CIRCUITO UTILIZADO EN LA MEDICIÓN

Se puede observar en la Figura 3.1 el circuito de medición.

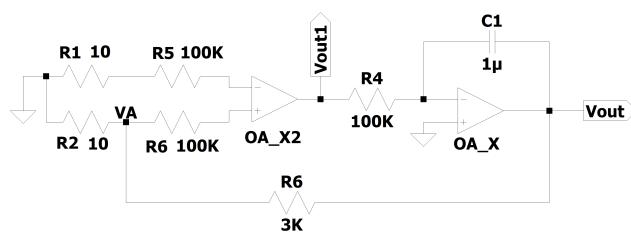


Figura 3.1: Circuito de medición

Se eligen valores elevados de R_5 y R_6 para que se observe una caída de tensión apreciable y se obtenga una variación observable de V_{out} al cambiar la posición de SW1 y SW2. Se asigna el valor de $100\text{K}\Omega$ para las resistencias, para reducir el ruido introducido por estas al circuito, que dificultaría aún más la medición. El dispositivo que se mide es OA_X2, por esta razón R_5 y R_6 se encuentran a su entrada.

La segunda etapa cumple la función de filtro pasabajos. Este permite que el ruido eléctrico que pueda haber al momento de realizar la medición afecten lo menos posible a la misma. Esto es importante porque, teniendo en cuenta que las variaciones que se quieren medir están en el orden de los mV, el nivel de ruido se haría comparable con la señal a medir. Teniendo en cuenta esto, y si se parte de la base de que el ruido que provoca mayores efectos sobre la medición es el ruido de 50Hz proveniente de las líneas eléctricas, se fija el valor de C1 en $1\mu F$. Como se puede ver en 3.2, esto fija la frecuencia de corte del filtro que se obtiene es muy baja, de manera que para 50Hz el filtro atenúa aproximadamente 20dB que, en comparación a los 0,3dB de atenuación que se obtienen con el capacitor de 100nF, genera que los efectos del ruido con esa frecuencia dejan de ser tan apreciables. Lo ideal es que el valor de este capacitor sea lo más grande posible analizando el circuito desde un punto de vista de las frecuencias. Sin embargo, un valor demasiado grande generaría un transitorio muy lento, que requeriría un tiempo largo para estabilizarse para llevar a cabo la medición. Este tiempo de espera eleva la temperatura del operacional, lo que lleva a mediciones inválidas.

Para realizar los cálculos desarrollados en esta sección se deben tener en cuenta las siguientes consideraciones:

- Para modelar los efectos de los fenómenos analizados se utiliza el modelo mostrado en la Figura 3.2.
- Se asume para ambos operacionales en el circuito, impedancia de entrada infinita, impedancia de salida nula y ganancia a lazo abierto (A_{vol}) finita.
- Se asume que los efectos de I_b y V_{io} son despreciables para la segunda etapa del circuito, por lo que solo se analizan los efectos de estas en la primera sobre todo el sistema.

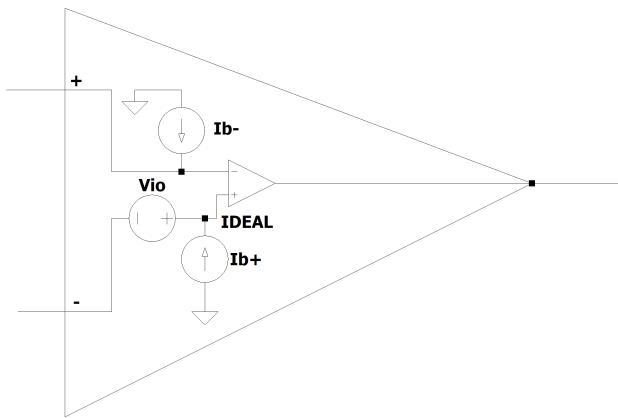


Figura 3.2: Modelo utilizado para I_b y V_{io}

3.2.1. ANÁLISIS DE ESTABILIDAD

SEGUNDA ETAPA: INTEGRADOR Se analiza primero la estabilidad de la segunda etapa del sistema debido a que las expresiones obtenidas al realizar el desarrollo son útiles para analizar la estabilidad de la primera etapa.

Se pueden observar en 3.1, las ecuaciones que describen a esta etapa.

$$\left\{ \begin{array}{l} V_{out} = A_{vol2} \cdot (V_2^+ - V_2^-) \\ V_2^+ = 0 \\ V_2^- = V_{out1} - I_{R4} \cdot R_4 \\ V_2^- = V_{out} - I_{C1} \cdot \frac{1}{s \cdot C_1} \\ I_{C1} = -I_{R4} \end{array} \right. \quad (3.1)$$

De operar con estas ecuaciones se obtiene 3.2, la transferencia del integrador $H(s) = \frac{V_{out}}{V_{out1}}$ con A_{vol2} finito.

$$H(s) = \frac{-A_{vol2} \cdot \frac{1}{C_1 \cdot R_4 \cdot (A_{vol2} + 1)}}{s + \frac{1}{C_1 \cdot R_4 \cdot (A_{vol2} + 1)}} \quad (3.2)$$

Se observa que el polo del sistema esta en el semiplano izquierdo del plano complejo, lo que indica que el sistema es estable.

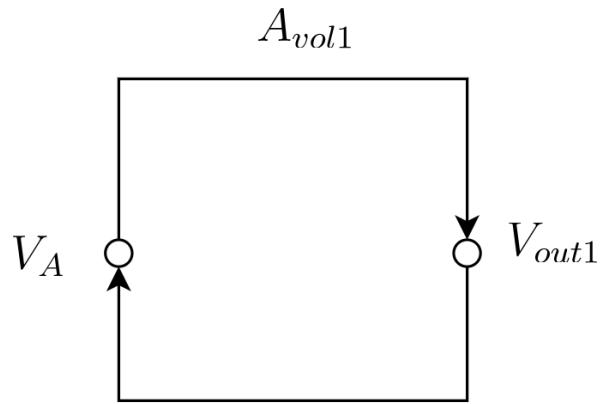
En cambio, si se invierte la conexión de V_2^+ y V_2^- , siguiendo un proceso análogo al anterior, se obtiene 3.3

$$H(s) = \frac{-A_{vol2} \cdot \frac{1}{C_1 \cdot R_4 \cdot (A_{vol2}-1)}}{s - \frac{1}{C_1 \cdot R_4 \cdot (A_{vol2}-1)}} \quad (3.3)$$

Donde puede verse que, en este caso, el polo del sistema se encuentra en el semiplano derecho del plano complejo, lo que genera que el sistema sea inestable.

PRIMERA ETAPA: DISPOSITIVO A PROBAR Para analizar la estabilidad de esta etapa se asumen tanto SW1 como SW2 cerrados, ya que las resistencias que controlan no afectan la estabilidad. Se asume además que las corrientes de BIAS y la tensión de *Input Offset* son constantes, por lo que tampoco tienen ningún efecto sobre la estabilidad del sistema,

Para analizar la estabilidad del sistema en este caso, se recurre a el diagrama de flujo de señal. Este permite ver rápidamente las relaciones entre las variables del sistema y, por lo tanto, analizar su estabilidad. Se puede observar en la Figura 3.3



$$\frac{-A_{vol2} \cdot \frac{1}{C_1 \cdot R_4 \cdot (A_{vol2}+1)}}{s + \frac{1}{C_1 \cdot R_4 \cdot (A_{vol2}+1)}}$$

Figura 3.3: Diagrama de flujo de señal de la primera etapa en la configuración presentada

Donde se ve en el diagrama una realimentación negativa, lo que hace que el sistema sea estable. Sin embargo, si se observa la Figura 3.4, que representa el caso en que se invierte la conexión del amplificador operacional de esta etapa, el lazo de realimentación se vuelve regenerativo, por el cambio de signo en A_{vol1} . Este lazo regenerativo es lo que defino que esta configuración sea inestable.

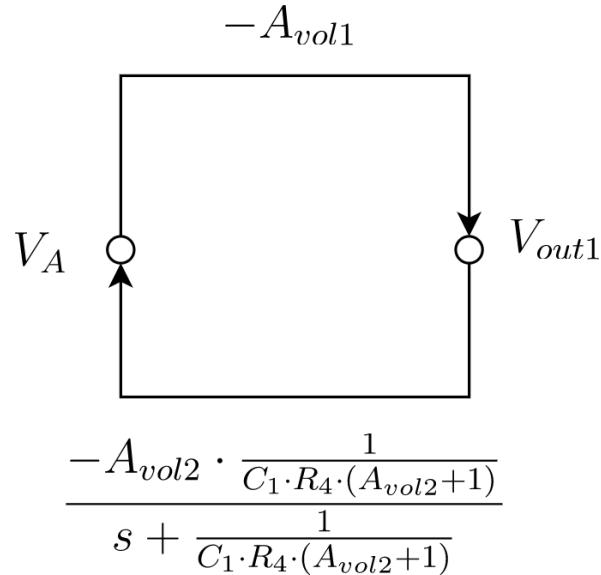


Figura 3.4: Diagrama de flujo de señal de la primera etapa en la configuración invertida

INVIRTIENDO AMBAS ETAPAS La transferencia del sistema completo se obtiene el producto de ambas transferencias y si ninguna de las transferencias es estable, el sistema completo tampoco lo será.

3.3. ANÁLISIS TEÓRICO

Cambiando convenientemente la combinación de SW1 y SW2 es posible calcular valores de V_{io} , I_b^+ y de I_b^- como se puede observar en 3.5, 3.7 y 3.8

SI SW1 Y SW2 ESTÁN CERRADOS Se asume, en este caso, que tanto las corrientes de polarización como los efectos que estas producen en la salida son despreciables en comparación con la tensión de offset. Esto debido a que al tener en la entrada del amplificador operacional una resistencia de 10Ω , la diferencia de potencial generada a la entrada, se encuentra varios órdenes de magnitud por debajo de la tensión de *Input Offset* especificada por el fabricante.

Las ecuaciones que describen al sistema en este caso son las mostradas en 3.4.

$$\left\{ \begin{array}{l} V_{out1} = A_{01} \cdot (V_1^+ - V_1^-) \\ V_1^- = 0 \\ V_1^+ = V_A + V_{io} \\ V_A = V_{out} \cdot \frac{R_2}{R_2 + R_3} \\ V_{out} = A_{02} \cdot (V_2^+ - V_2^-) \\ V_2^+ = 0 \end{array} \right. \quad (3.4)$$

De operar con estas ecuaciones se obtiene 3.5 que permite obtener un valor de la tensión de *Input Offset* a partir de medir la tensión a la salida del sistema.

$$V_{io} = -V_{out} \cdot \left(\frac{1}{A_{01} \cdot A_{02}} + \frac{R_2}{R_2 + R_3} \right) \quad (3.5)$$

Y si se asume que $A_{vol1} \cdot A_{vol2} \gg 1$, se desprecia el primer término de la suma y el sistema se independiza de los A_{vol} de los operacionales.

SI SW1 ESTÁ CERRADO Y SW2 ABIERTO Se asume nuevamente que las corrientes de BIAS son lo suficientemente pequeñas para despreciar sus efectos antes de la resistencia R_6 . Sin embargo, en este caso, la corriente

I_b^+ en conjunto con R_6 generan una diferencia de potencial que genera a la salida del sistema una variación observable. Las ecuaciones que describen al sistema en este caso son las mostradas en 3.6.

$$\begin{cases} V_{out1} = A_{01} \cdot (V_1^+ - V_1^-) \\ V_1^- = 0 \\ V_1^+ = V_A + V_{io} + I_b^+ \cdot R_6 \\ V_A = V_{out} \cdot \frac{R_2}{R_2 + R_3} \\ V_{out} = A_{02} \cdot (V_2^+ - V_2^-) \\ V_2^+ = 0 \end{cases} \quad (3.6)$$

De operar con estas ecuaciones se obtiene 3.7 que permite obtener un valor de I_b^+ a partir de medir la tensión a la salida del sistema.

$$I_b^+ = \frac{-V_{out} \cdot \left(\frac{1}{A_{01} \cdot A_{02}} + \frac{R_2}{R_2 + R_3} \right) - V_{io}}{R_6} \quad (3.7)$$

Y si se asume que $A_{vol1} \cdot A_{vol2} \gg 1$, se desprecia el primer término de la suma y el sistema se independiza de los A_{vol} de los operacionales.

SI SW1 ESTÁ ABIERTO Y SW2 CERRADO De manera análoga al caso anterior se obtiene 3.8

$$I_b^- = \frac{V_{out} \cdot \left(\frac{1}{A_{01} \cdot A_{02}} + \frac{R_2}{R_2 + R_3} \right) + V_{io}}{R_1 + R_5} \quad (3.8)$$

3.4. MEDICIONES Y ANÁLISIS DE RESULTADOS

Se pueden observar los resultados de las mediciones realizadas tanto para el TL081 como para el LF356 en las Tablas 3.1 y 3.2 respectivamente.

TL081					
SW1	SW2	$V_{out}(mV)$	$V_{io}(\mu V)$	$I_b^+(pA)$	$I_b^-(pA)$
cerrado	cerrado	219	-728	-	-
cerrado	abierto	223	-	-130	-
abierto	cerrado	217	-	-	-80

Cuadro 3.1: Resultados de las mediciones realizadas para el TL081

LF356					
SW1	SW2	$V_{out}(mV)$	$V_{io}(\mu V)$	$I_b^+(pA)$	$I_b^-(pA)$
cerrado	cerrado	-250	832	-	-
cerrado	abierto	-245	-	199	-
abierto	cerrado	-256	-	-	193

Cuadro 3.2: Resultados de las mediciones realizadas para el LF356

Se observa que el valor típico de tensión de offset provisto por el fabricante⁴ para ambos amplificadores operacionales es de 3mV. Los valores obtenidos se encuentran por debajo de este valor, estando ambos por debajo de 1mV.

Para el análisis de los valores de las corrientes, se muestra en 3.9 la forma en la que el fabricante presenta estos parámetros en la hoja de datos.

$$\begin{aligned} I_{OS}/I_{io} &= |I_b^+ - I_b^-|, \text{Input offset current} \\ I_B &= \frac{I_b^+ + I_b^-}{2}, \text{Input BIAS current} \end{aligned} \quad (3.9)$$

⁴Información tomada de las respectivas hojas de datos, disponibles en el sitio de Texas Instruments, <http://www.ti.com>

En el caso del TL081 los valores obtenidos al realizar estos cálculos son de $I_{io} = 50\text{pA}$ y $I_B = 105\text{pA}$ ambos dentro del rango señalado en la hoja de datos, de 100pA y 200pA como máximo, respectivamente. A pesar de esto se observa una desviación considerable del valor típico, de 5pA y 30pA respectivamente.

En cambio para el LF356 se obtienen valores de $I_{io} = 6\text{pA}$ y $I_B = 196\text{pA}$. En este caso, si bien ambos valores se encuentran en el rango aceptado por el fabricante, el valor de I_B es muy cercano al valor máximo aceptable.

Las diferencias con los valores de la hoja de datos se atribuye en parte a errores procedurales al realizar la medición. Esto se debe a que el fabricante especifica que para realizarla, se debe conectar la alimentación del amplificador operacional a pulsos, dada la fuerte incidencia que las variaciones temperaturas de juntura, en particular luego de 25°C , tienen sobre estas corrientes.

Además, otra posible fuente de error, se encuentra en las pequeñas variaciones de las tensiones de salida en comparación con el ruido eléctrico ambiente que, a pesar de haber aumentado el valor del capacitor, aún tenía efectos notables en la salida.

3.4.1. COMPENSACIÓN EXTERNA PARA UN AMPLIFICADOR OPERACIONAL EN CONFIGURACIÓN INVERSORA

Se presenta a continuación una posible opción para un circuito que permite, en un amplificador operacional en configuración inversora como el de la Figura 3.5, reducir los efectos que las corrientes de BIAS tienen en la salida del circuito. Se decide en este caso considerar únicamente el caso de A_{vol} infinito para simplificar el desarrollo.

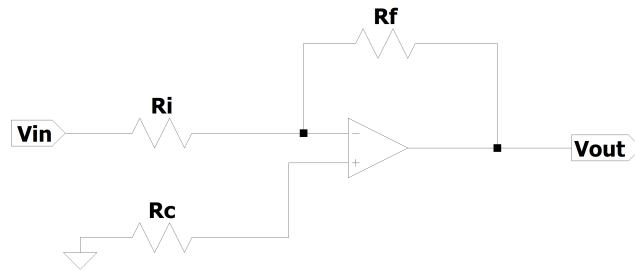


Figura 3.5: Amplificador inversor

Si se conecta la entrada a GND y se aplica superposición para obtener solamente los efectos producidos por las corrientes de BIAS en la salida, teniendo en cuenta el modelo presentado en la Figura 3.2.

Se obtiene entonces 3.10, que permite relacionar los valores de resistencia y los valores de I_b^+ é I_b^- , con la tensión de salida en las condiciones descriptas, que se nombra $V_{out_{I_b'}}$.

$$V_{out_{I_b'}} = \left| R_c \cdot I_b^+ \cdot \left(1 + \frac{R_f}{R_i} \right) - R_f \cdot I_b^- \right| \quad (3.10)$$

Se asume que las corrientes de BIAS tienen el mismo valor. Si bien, como se puede observar en las mediciones no es correcto, permite realizar una primera aproximación.

Bajo esta condición y si se cumple que $R_c = R_i // R_f$, la tensión a la salida del operacional sin nada a la entrada es 0V y no se observan las diferencias por las corrientes de offset en el funcionamiento del circuito. Por último, para corregir la tensión de offset, que al resolver por superposición no se tuvo en cuenta, se propone el circuito de la Figura 3.6.

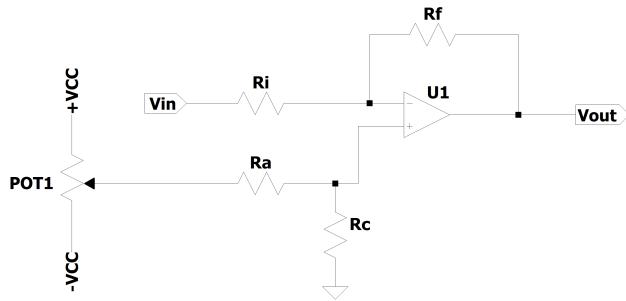


Figura 3.6: Amplificador inversor con circuito de compensación de tensión de offset

Eliriendo valores convenientes para R_a , en particular que se cumpla que $R_a \gg R_c$, y para el potenciómetro, es posible compensar la tensión $V_{i\circ}$ aplicando una tensión igual pero de signo opuesto. Es importante que se cumpla $R_a \gg R_c$ debido a que $V_{i\circ}$ esta en el orden de los mV, y dada esta condición se puede ver que la tensión de compensación se calcula como $V_{comp} \approx V_{pot} \cdot \frac{R_a}{R_c}$.

4. EJERCICIO 4: DERIVADOR E INTEGRADOR

En la presente sección se estudiarán los circuitos derivador e integrador implementados con amplificador operacionales, analizando su comportamiento, rango de funcionamiento y cualidades o defectos. Además se presentará un circuito para cada uno de ellos con modificaciones con el fin de mejorar su funcionamiento y se compararán los resultados entre ellos.

Para cada uno de los circuitos, se realiza un análisis teórico del mismo y luego se presentan las mediciones y los resultados de las mismas, contrastando o comparando lo observado en la práctica, la simulación y la teoría.

Además, todo análisis teórico se realiza teniendo en cuenta que los circuitos son armados empleando una resistencia $R = 5k\Omega$, un capacitor $C = 20nF$ y un amplificador operacional LM833 cuyos parámetros son:

- $A_{vol} = 100000$
- $f_p = 150Hz$
- $GBP = 15MHz$
- $SR = 7 \frac{V}{\mu s}$
- $r_{id} = 175k\Omega$
- $Z_o = 37\Omega$

4.1. CIRCUITO DERIVADOR

4.1.1. ANÁLISIS TEÓRICO

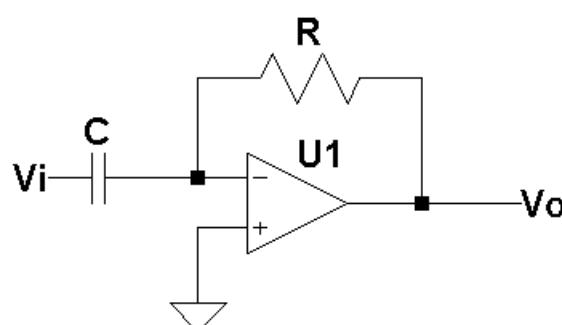


Figura 4.1: Circuito derivador

FUNCIÓN TRANSFERENCIA EN CONDICIONES IDEALES se busca la función de transferencia del circuito bajo condiciones ideales, esto es, asumiendo que el amplificador operacional no tiene variación en su ganancia de lazo abierto con la frecuencia y que la misma tiende a infinito, $A_{vol} \rightarrow \infty$. En este marco de idealidad, las impedancias de entrada y salida del amplificador operacional son $Z_{in} \rightarrow \infty$ y $r_o = 0$. Para este cálculo se conoce la ganancia ideal de un amplificador inversor y se asume al mismo un sistema LTI, causal y bipo-estable.

$$H(s) = \frac{V_o}{V_i} = \frac{-R}{\frac{1}{sC}} = -s \cdot R \cdot C = -\frac{s}{10000} \quad (4.1)$$

Se puede observar que por la propiedad de la derivada para transformada de Laplace, multiplicar por la variable s en tal dominio, implica derivar la señal en el dominio temporal, de forma tal que se puede llegar:

$$V_o(s) = V_i(s) \cdot H(s) = V_i(s) \cdot -sRC \Rightarrow V_o(t) = -RC \cdot \frac{\delta V_i(t)}{\delta t}$$

Otra observación sobre la función de transferencia ideal, es que para frecuencias altas, según la magnitud de la señal de entrada, se puede producir la saturación del amplificador operacional pues la ganancia es muy elevada y la salida supera el valor de la fuente de alimentación del circuito. Por otro lado, el sistema descripto por dicha función de transferencia ideal, no es bipo-estable como se asumió desde el principio. Esto se obtiene del hecho de que la antitransformada de la función transferencia, es decir la respuesta impulsiva, es la derivada del delta de dirac. Ergo, para señales acotadas en la entrada, la operación de derivar puede dar como resultado, en algunos casos, una señal de salida no acotada.

FUNCIÓN TRANSFERENCIA CON A_{vol} FINITO se considera que A_{vol} es finito con lo cual se lo debe tener en cuenta, y para llegar a la función transferencia se plantea por un lado la superposición de las tensiones sobre las entradas del amplificador operacional y luego la expresión de salida del mismo para obtener:

$$\begin{aligned} v^- &= \frac{V_i \cdot R}{\frac{1}{sC} + R} + \frac{V_o \cdot \frac{1}{sC}}{\frac{1}{sC} + R} = \frac{V_i \cdot s \cdot R \cdot C + V_o}{1 + s \cdot R \cdot C} \\ V_o &= (v^+ - v^-) \cdot A_{vol} = -\frac{V_i \cdot s \cdot R \cdot C + V_o}{1 + s \cdot R \cdot C} \cdot A_{vol} \\ V_o \cdot \left[1 + \frac{A_{vol}}{1 + s \cdot R \cdot C} \right] &= -\frac{V_i \cdot s \cdot R \cdot C \cdot A_{vol}}{1 + s \cdot R \cdot C} \\ H(s) &= \frac{V_o(s)}{V_i(s)} = \frac{\frac{s \cdot A_{vol} \cdot RC}{A_{vol} + 1}}{1 + \frac{s}{\frac{A_{vol} + 1}{RC}}} = -\frac{\frac{s}{2\pi \cdot 1,591 kHz}}{1 + \frac{s}{2\pi \cdot 159,15 MHz}} \end{aligned} \quad (4.2)$$

De esto último se puede observar que aparece, a diferencia de antes, un polo adicional que podría ser despreciado o incluso anulado bajo las condiciones de idealidad previamente analizadas. Es importante destacar de esta nueva función de transferencia que si se obtiene la frecuencia de corte donde se ubica este polo y limitamos el rango de funcionamiento una decada antes del mismo, podemos considerar condiciones de idealidad tal que el derivador podría seguir funcionando como tal. Esto también se puede ver considerando que, si se llama $\omega_o = \frac{(A_{vol}+1)}{RC}$ a la frecuencia angular de corte:

$$\text{Si, } s \ll \frac{\omega_o}{10} \Rightarrow 1 \gg \frac{s}{\omega_o} \Rightarrow H(s) \approx -\frac{s \cdot A_{vol} \cdot RC}{A_{vol} + 1} \approx -s \cdot R \cdot C$$

En primera instancia, este nuevo polo que ha de aparecer establece como se dijo antes un límite superior hasta el cual puede considerarse que el comportamiento del sistema es ideal. No obstante, por otro lado este aspecto puede resultar beneficioso en términos de estabilidad, pues a diferencia de un derivador ideal, a altas frecuencias la ganancia no sigue aumentando.

FUNCIÓN TRANSFERENCIA CON POLO DOMINANTE tomando en cuenta el polo dominante que el fabricante del amplificador operacional coloca a una baja frecuencia para que el ruido se vea atenuado en las altas frecuencias, pues es donde saldría en contrafase y produciría una realimentación positiva. Entonces reemplazando la ecuación 4.3 en la ecuación 4.2 y operando:

$$A_{vol}(\omega) = \frac{A_o}{1 + \frac{s}{\omega_p}} \quad (4.3)$$

$$H(s) = -\frac{s \cdot A_o \cdot R \cdot C}{(1 + s \cdot C \cdot R) \cdot (1 + \frac{s}{\omega_p}) + A_o} = -\frac{R \cdot C \cdot A_o}{A_o + 1} \cdot \frac{s}{1 + s \cdot \frac{1 + \omega_p \cdot R \cdot C}{\omega_p \cdot (A_o + 1)} + s^2 \cdot \frac{R \cdot C}{\omega_p \cdot (A_o + 1)}} \quad (4.4)$$

En esta última condición se puede observar que el circuito se comporta como un segundo orden por ser de segundo grado en el denominador, para lo cual es necesario determinar algunos parámetros que permitan establecer cuál es el comportamiento de tal sistema y para ello se despejan de las siguientes expresiones los valores de ξ y ω_o .

$$\begin{aligned} \omega_o^2 &= \frac{\omega_p \cdot (A_o + 1)}{R \cdot C} \Rightarrow \omega_o = \sqrt{\frac{\omega_p \cdot (A_o + 1)}{R \cdot C}} \\ \frac{2 \cdot \xi}{\omega_o} &= \frac{(1 + \omega_p \cdot R \cdot C)}{\omega_p \cdot (A_o + 1)} \Rightarrow \xi = \frac{1}{2} \cdot \frac{1 + \omega_p \cdot R \cdot C}{\sqrt{\omega_p \cdot R \cdot C \cdot (A_o + 1)}} \\ H(s) &= -\frac{\frac{s}{2\pi \cdot 1,591 \text{kHz}}}{1 + s \cdot 11,53 \cdot 10^{-9} + \left(\frac{s}{2\pi \cdot 154,51 \text{kHz}}\right)^2} \end{aligned} \quad (4.5)$$

Finalmente, se obtiene que $\omega_o = 970817,81 \frac{1}{s}$ y $\xi = 0,0056357$. Esto último indica que la respuesta natural del sistema durante una transición entre estados estables contiene un subamortiguamiento, pero más importante, que los polos son complejos y conjugados donde la frecuencia de corte está en $f_o = 154,51 \text{kHz}$ y presenta un sobrepico.

Para ubicar a qué frecuencia y con qué magnitud ocurre este pico en la respuesta en frecuencia, se busca el mínimo de la función del denominador de la respuesta en frecuencia en módulo. Vale mencionar que al igual que para los futuros análisis que se hagan, se asume el sistema LTI, causal y bibo-estable con lo que luego se puede evaluar $s = j\omega$ para encontrar la respuesta en frecuencia a partir de la función transferencia. Llamando $D(s)$ a la expresión del denominador de la función transferencia, se busca el mínimo del módulo de tal función.

$$\begin{aligned} D(s) &= \left(\frac{s}{\omega_o}\right)^2 + \frac{2 \cdot \xi}{\omega_o} \cdot s + 1 \Rightarrow D(w) = \frac{j \cdot 2 \cdot \xi \cdot \omega}{\omega_o} + \left(\frac{\omega_o^2 - \omega^2}{\omega_o^2}\right) \\ |D(w)| &= \sqrt{\left(\frac{2\xi\omega}{\omega_o}\right)^2 + \left(\frac{\omega_o^2 - \omega^2}{\omega_o^2}\right)^2} \\ \frac{\delta|D(w)|}{\delta w} &= 0 \Leftrightarrow 2 \cdot \xi^2 \cdot \omega - \frac{\omega \cdot (\omega_o^2 - \omega^2)}{\omega_o^2} = 0 \Leftrightarrow \omega = \omega_o \cdot \sqrt{1 - 2 \cdot \xi^2} \end{aligned} \quad (4.6)$$

Entonces, el pico dentro de la respuesta en frecuencia característico de este sistema se puede encontrar, teóricamente, en la frecuencia $\omega_{pico} = 970817,8 \cdot \sqrt{1 - 2 \cdot (0,0056)^2} = 970786,97 \frac{1}{s} \Rightarrow f_{pico} = 154505,54 \text{Hz}$. Y tendrá una magnitud de $|H(f_{pico})| = 8613,05 \Rightarrow |H(f_{pico})| \text{dB} = 78,70 \text{dB}$.

Este comportamiento establece un límite superior al funcionamiento del derivador, pero a diferencia del caso debe A_{vol} finito, la frecuencia máxima es mucho menor. En consecuencia, se observa un comportamiento ideal de derivador hasta una frecuencia aproximada de $f = 15,45 \text{kHz}$ donde la fase todavía no empieza a cambiar por los polos complejos.

IMPEDANCIA DE ENTRADA CON A_{vol} FINITO en este escenario se analiza la impedancia de entrada del amplificador operacional, considerando las características reales del modelo equivalente del mismo.

Aplicando una transformación de fuentes se simplifica el circuito y se deja en evidencia que la fuente de corriente correspondiente a la salida equivale a una impedancia como se muestra en los circuitos de la figura. De esta forma se agrupan las impedancias y se encuentra la Z_{in} , para ello se llama Y_r y luego Z_r al agrupamiento paralelo de impedancias.

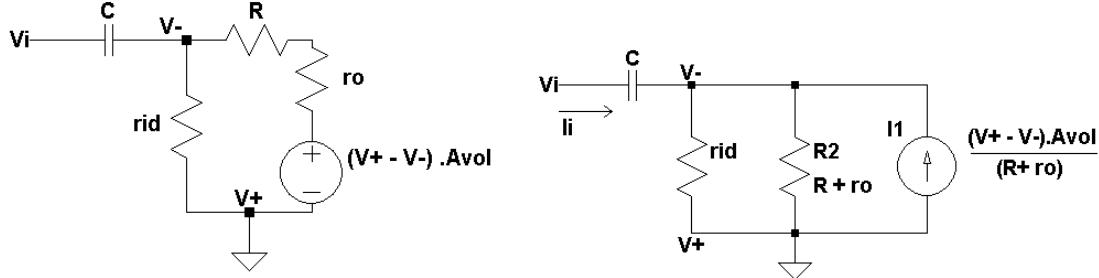


Figura 4.2: Circuito derivador con modelo del amplificador y transformación

$$Y_r = \frac{1}{r_{id}} + \frac{1 + A_{vol}}{R + Z_o} \Rightarrow Z_r = \frac{r_{id} \cdot (R + Z_o)}{R + Z_o + r_{id} \cdot (1 + A_{vol})}$$

$$Z_{in} = \frac{1}{sC} + Z_r = \frac{1 + s \cdot \frac{C \cdot r_{id} \cdot (R + Z_o)}{R + Z_o + r_{id} \cdot (1 + A_{vol})}}{s \cdot C} \Rightarrow Z_{in} = \frac{1 + \frac{s}{2\pi \cdot 157,98MHz}}{\frac{s}{2\pi \cdot 7,957MHz}} \quad (4.7)$$

En primera instancia, se observa que la impedancia de entrada del circuito derivador no es invariante frente a la frecuencia, sino que varía, y particularmente para el rango de frecuencias donde $f < 15,79MHz$ la impedancia del mismo, dentro del contexto del análisis, se puede aproximar a la del capacitor.

IMPEDANCIA DE ENTRADA CON POLO DOMINANTE ahora se adaptan los cálculos previos para incluir la apreciación del polo dominante dentro del análisis de la impedancia de entrada. Operando con la expresión del polo dominante 4.3 se llega a que:

$$Z_{in} = \frac{R + Z_o + r_{id} \cdot (A_o + 1 + \frac{s}{\omega_p}) + s \cdot C \cdot r_{id} \cdot (R + Z_o) \cdot (1 + \frac{s}{\omega_p})}{s \cdot C \cdot \left[(R + Z_o) \cdot (1 + \frac{s}{\omega_p}) + r_{id} \cdot (1 + A_o + \frac{s}{\omega_p}) \right]}$$

$$Z_{in} = \frac{1}{s \cdot C} \cdot \frac{1 + s \cdot \frac{R + Z_o + r_{id} + r_{id} \cdot C \cdot \omega_p \cdot (R + Z_o)}{\omega_p \cdot [R + Z_o + r_{id} \cdot (A_o + 1)]} + s^2 \cdot \frac{r_{id} \cdot C \cdot (R + Z_o)}{\omega_p \cdot [R + Z_o + r_{id} \cdot (A_o + 1)]}}{1 + s \cdot \frac{R + Z_o + r_{id}}{\omega_p \cdot [R + Z_o + r_{id} \cdot (1 + A_o)]}}$$

$$Z_{in} = \frac{1}{\frac{s}{2\pi \cdot 7,957MHz}} \cdot \frac{1 + s \cdot 11,923 \cdot 10^{-9} + \left(\frac{s}{2\pi \cdot 153,94kHz} \right)^2}{1 + \frac{s}{2\pi \cdot 14,58MHz}} \quad (4.8)$$

Como se puede observar, la impedancia de entrada posee dos ceros complejos y conjugados, ubicados en la frecuencia de corte con $f_o = 153,94kHz$, lo cual establece otra consideración a tener en cuenta con respecto a las limitaciones del circuito, puesto que para esta frecuencia la impedancia de entrada se hace muy chica, produciéndose un incremento en el consumo de corriente. Por otro lado, al bajar tanto la impedancia se produce una desadaptación, es decir, al ser la impedancia de entrada tan pequeña para esta frecuencia, hay una gran pérdida de tensión sobre la resistencia propia de la fuente de la señal.

CONCLUSIÓN DEL ANÁLISIS teniendo en cuenta las expresiones finales para caracterizar al circuito derivador con la menor idealidad posible, es decir, las ecuaciones 4.5 y 4.8 se ve como resultado de este análisis que por la forma de la función transferencia el comportamiento derivador se sostiene hasta una frecuencia $f < 154\text{kHz}$ aproximadamente, pues hasta esa frecuencia se mantiene aproximadamente en -90° la fase de la respuesta. No obstante este análisis es estimativo considerando que el valor del ξ es muy cercano a cero puesto que por no serlo el cambio de fase ocurre antes de dicha frecuencia. Por otro lado, durante este rango de frecuencia la impedancia de entrada está dominada por la del capacitor, con lo cual disminuye hasta que se produce una caída en el valor de la impedancia y se producen pérdidas en la señal que ve el amplificador. Finalmente, el sistema se encuentra subamortiguado, por tanto deberá poder percibirse tal comportamiento en la respuesta transitoria o en frecuencia del circuito.

4.1.2. RESULTADOS

En base a la conclusión del análisis teórico realizado, se realizan una serie de simulaciones y mediciones sobre el circuito para obtener una caracterización del mismo y contrastar tales resultados contra lo descripto por lo teórico. Vale aclarar que las simulaciones son graficadas utilizando Monte Carlo para considerar un rango de posibles desviaciones ante la imprecisión de los valores de componentes.

RESPUESTA EN FRECUENCIA en las figuras 4.4 y 4.5 se puede observar que para el rango de frecuencias donde $f < 100\text{kHz}$ aproximadamente, el módulo de la respuesta en frecuencia contrasta con poco error entre la simulación, lo teórico y la medición. Vale aclarar, que al estar muy subamortiguado el sistema, el cambio de fase se hace muy repentino en torno a la frecuencia de corte asociada a los polos complejos y conjugados, esto provoca que el comportamiento derivador llegue a operar hasta una alta frecuencia.

Por otro lado, se puede observar que el sobrepico cercano a la frecuencia de corte obtenido teóricamente está dentro de los márgenes de las aproximaciones de la simulación en LTSpice, no obstante, en las mediciones se produce una gran diferencia entre estos valores. Esto último se debe a que por un lado la compensación de un derivador, como se verá posteriormente, consiste en colocar una resistencia en serie al capacitor y tiene como efecto, entre otros, reducir el subamortiguamiento del sistema. Poniendo a prueba esto último, y considerando que además de las resistencias parásitas por cables y capacitor, aparece la del generador, luego se contrasta contra la simulación y se ve que ajusta aproximadamente bien. Dicha corrección en la resistencia en serie del generador para la simulación corresponde a la figura con el trazo "Simulado R". Si bien agregando la resistencia del generador justifica la caída del sobrepico en las mediciones, el valor con el cual se logra ajustar la curva es tomando $R = 25\Omega$ en serie al generador, esto último no es muy coherente si se tiene en cuenta que los generadores tienen una impedancia de salida de $R_g = 50\Omega$. Es por esto mismo que se decidió tomar mas mediciones en torno al sobrepico con el objetivo de localizarlo con menos error. No obstante, en el proceso de tales mediciones aparecieron algunos inconvenientes que impedían medir correctamente el sobrepico, y se atribuye a tales factores el hecho de que el sobrepico obtenido no es realmente el que se produce, sino que el verdadero tiene una magnitud y una frecuencia mayor. Las bases teóricas de tal afirmación salen directo de las conclusiones del análisis teórico realizado anteriormente, o bien mismo de las mediciones de impedancia de entrada. Así, se puede observar que para las frecuencias donde se produce el sobrepico de la transferencia, también se produce una caída abrupta en la impedancia de entrada del circuito, y en consecuencia la tensión que ve a la entrada el circuito también decrece abruptamente deformándose como se puede observar en la figura 4.3. Se midió las señales amarilla y verde, es decir, la entrada y salida respectivamente, y se observa que para una entrada que deberá de corresponderse con una senoidal, la atenuación producto de una muy baja impedancia de entrada del orden de $R = 6\Omega$ no sólo produce la saturación de la salida sino que pierde la forma que esencialmente tenía.

Finalmente, a partir de los $f = 200\text{kHz}$ se desvían las curvas teórica, medición y simulación. Esto se atribuye al hecho de que para el orden de estas frecuencias, la ganancia produce una saturación con muy bajas tensiones de salida, sumado a que con altas frecuencias el slew rate limita el rango de operación. Por lo tanto no se consideran apreciables los resultado de mediciones posteriores a 1MHz y se puede observar con las desviaciones ya presentadas antes de tal frecuencia.

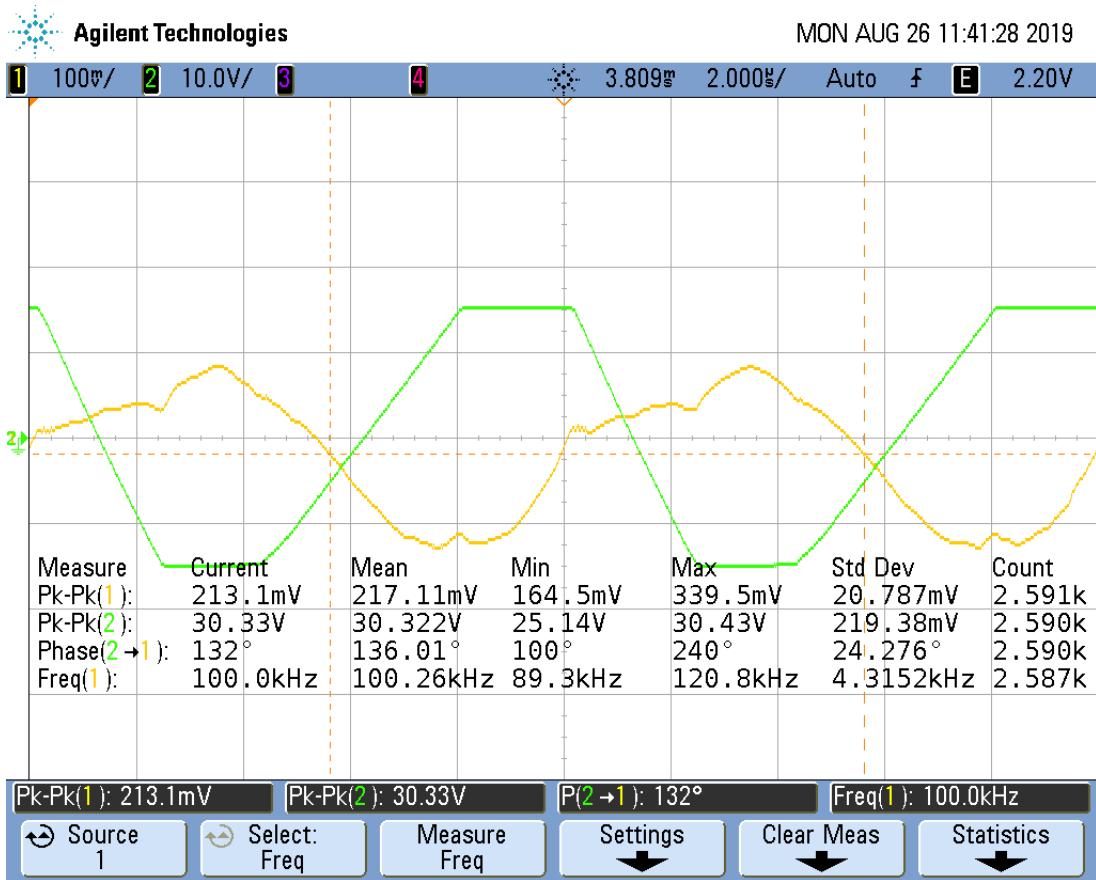


Figura 4.3: Señal amarilla es una entrada senoidal, señal verde es la salida.

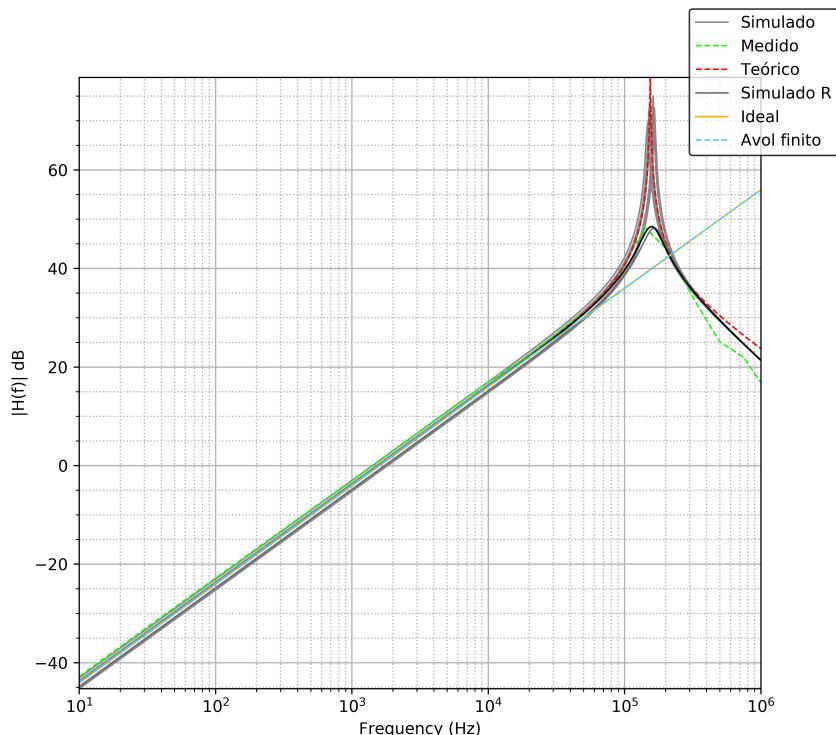


Figura 4.4: Diagrama de bode en módulo de $H(f)$ del derivador

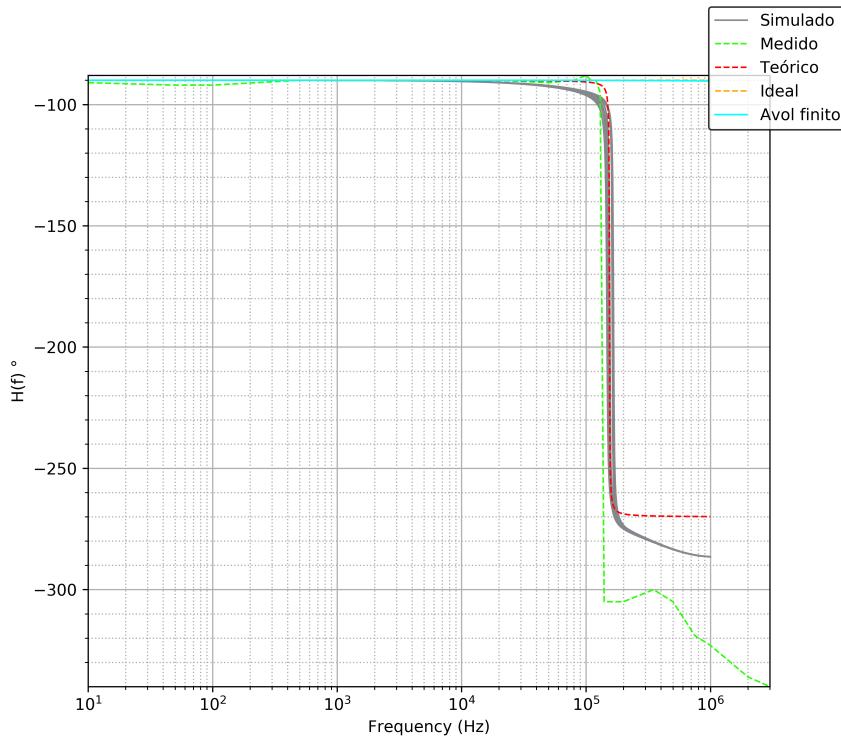


Figura 4.5: Diagrama de bode en fase de $H(f)$ del derivador

IMPEDANCIA DE ENTRADA De los gráficos obtenidos para la medición, simulación y análisis de la impedancia de entrada del circuito, se pueden analizar los mismos efectos que para el caso de la respuesta en frecuencia. Esto último quiere decir que para frecuencias menores que $f < 100\text{kHz}$ hay poco error entre los resultados obtenidos, mientras que para las demás frecuencias hay desviaciones más apreciables, y se atribuye al igual que antes al hecho de que para dichas frecuencias la impedancia de entrada produce una gran atenuación y la ganancia produce saturación de la salida con poca tensión, con lo cual no hay forma de obtener para alguna señal de entrada, una salida apreciable, ya que si la tensión pico a pico fuera pequeña para que no sature, luego la atenuación en la entrada por el divisor de tensión entre carga y generador provocaría que no llegue una señal de magnitudes apreciables. Además llegado el caso donde estos aspectos no afecten, se vería que para tales frecuencias el slew rate limitaría la pendiente de crecimiento.

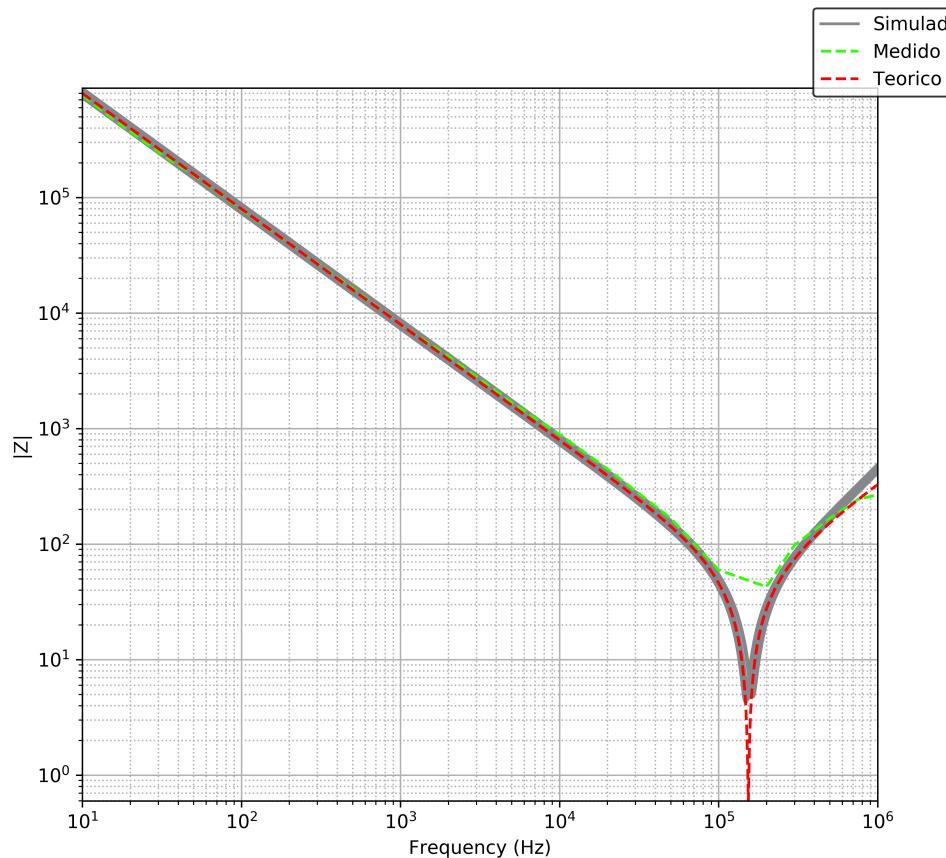


Figura 4.6: Impedancia de entrada en módulo, graficada con escalas logarítmicas

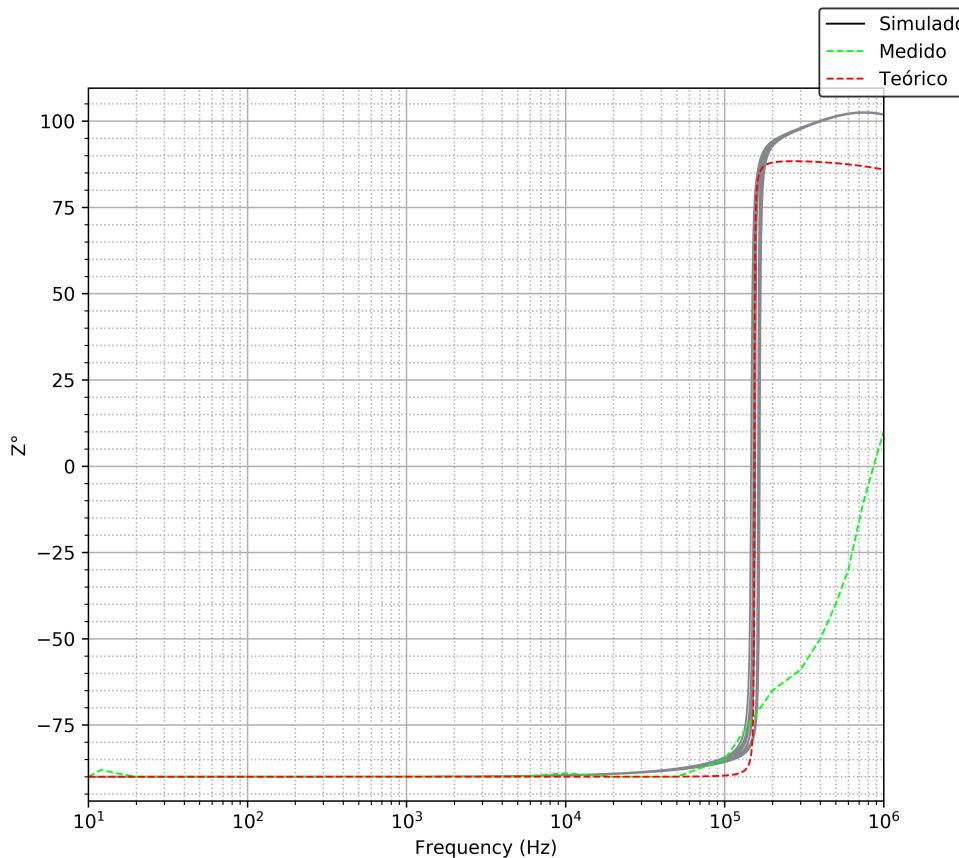


Figura 4.7: Impedancia de entrada en fase, graficada con escalas logarítmicas

RESPUESTA A SEÑALES NO SENOIALES en la figura 4.8 se pueden observar las respuestas al derivador sin compensar para cuatro casos diferentes, una triangular con simetría del 80% y una frecuencia de 10kHz , una triangular con simetría de 50% y frecuencia de 1kHz , una cuadrada de frecuencia 1kHz con duty del 50% y finalmente una cuadrada de frecuencia 10kHz y duty del 50%.

De estos resultados y otros que pueden observarse cambiando la frecuencia y amplitud de los estímulos mencionados, puede observarse que al estar subamortiguado, el sistema tiene una respuesta transitoria que afecta a la transición de los estados de la salida, y si bien puede apreciarse la operación de derivar sobre la misma, la oscilación amortiguada se presenta como un efecto indeseado cuando lo que se busca en el sistema es puramente el proceso de derivar la entrada. Esto implica que desde otro enfoque distinto, el temporal, se pueden contrastar otras consecuencias del subamortiguamiento del sistema además de las obtenidas en el dominio de la frecuencia. Tales consecuencias son las que dan pie a la necesidad de compensar el circuito de alguna forma, como se verá a continuación.

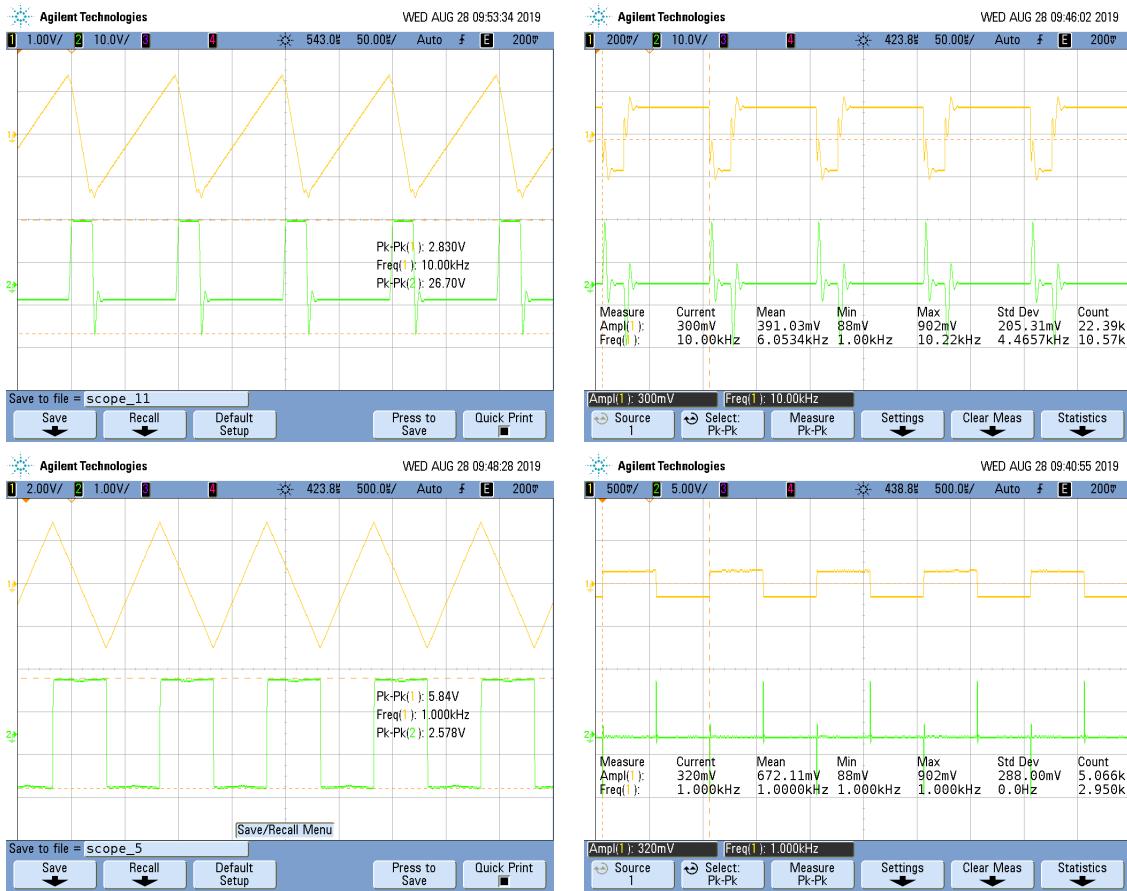


Figura 4.8: Entrada y salida, señal amarilla y verde respectivamente.

4.2. CIRCUITO DERIVADOR COMPENSADO

En la sección anterior se analizó el circuito derivador sin compensación y se llegó a la conclusión de que, como tal, si bien tenía un amplio rango de frecuencias en las cuales su comportamiento era la de un derivador, se encontraba en un estado de subamortiguamiento tanto en función transferencia como en impedancia de entrada que producía efectos indeseados. Por lo tanto, más allá del hecho de que por ser subamortiguado con un bajo valor de ξ provoca que la transición de fase se haga más abrupta y el margen de funcionamiento como derivador sea mayor, la atenuación de la impedancia de entrada, saturación de la salida por ganancia grande para altas frecuencias y los efectos oscilatorios amortiguados en la transición de la respuesta temporal hacen del circuito anterior un opción poco provechosa. Por tanto, se propone a continuación una modificación al circuito con el fin de compensar tales efectos de la forma más eficiente posible.

4.2.1. ANÁLISIS TEÓRICO

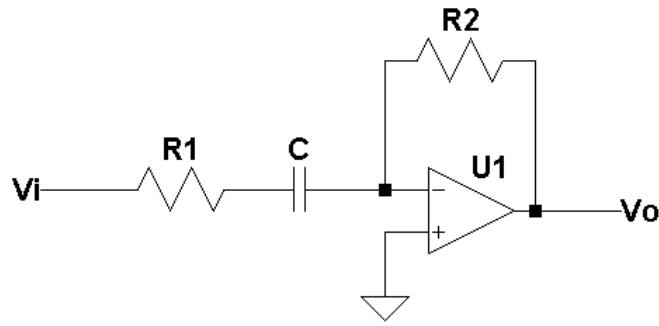


Figura 4.9: Circuito derivador compensado

En el circuito derivador que se analizará a continuación se coloca una compensación que consiste en una resistencia en serie en la entrada con el capacitor, esto se debe a que se busca compensar los efectos del mismo para altas frecuencias. En altas frecuencias, el capacitor tiene una impedancia muy pequeña con lo cual la ganancia del amplificador inversor aumentará y la salida superará la tensión de alimentación del amplificador operacional, produciéndose así la saturación del circuito. Por otro lado, en cierta parte como la impedancia de entrada depende del capacitor, al reducirse tanto a medida que aumenta la frecuencia, disminuye la impedancia de entrada y se producen mayores pérdidas en la tensión del generador que recibe el circuito.

FUNCIÓN TRANSFERENCIA EN CONDICIONES IDEALES haciendo uso de las condiciones de idealidad que ya se mencionaron para el circuito derivador, a partir de la expresión de la ganancia o transferencia de un amplificador inversor ideal, se llega a que:

$$\begin{aligned} H(s) &= \frac{V_o(s)}{V_i(s)} = \frac{-R_2}{R_1 + \frac{1}{s \cdot C}} \\ &= -\frac{s \cdot C \cdot R_2}{1 + s \cdot C \cdot R_1} \end{aligned}$$

FUNCIÓN TRANSFERENCIA CON A_{vol} FINITO asumiendo que la corriente de entrada del amplificador operacional no es apreciable con respecto a las corrientes de la red L de realimentación, se plantean las tensiones en las entradas y utilizando la expresión de tensión de salida, se obtiene que:

$$\begin{aligned} v^- &= V_o \cdot \frac{R_1 + \frac{1}{s \cdot C}}{R_1 + R_2 + \frac{1}{s \cdot C}} + V_i \cdot \frac{R_2}{R_1 + R_2 + \frac{1}{s \cdot C}} \\ V_o &= (v^+ - v^-) \cdot A_{vol} \Rightarrow V_o \cdot \left[1 + \frac{A_{vol} \cdot (1 + s \cdot C \cdot R_1)}{1 + s \cdot C \cdot (R_1 + R_2)} \right] = -V_i \cdot \frac{A_{vol} \cdot (s \cdot C \cdot R_2)}{1 + s \cdot C \cdot (R_1 + R_2)} \\ H(s) &= \frac{V_o(s)}{V_i(s)} = -\frac{\frac{s \cdot A_{vol} \cdot C \cdot R_2}{1 + A_{vol}}}{1 + s \cdot \frac{C \cdot (R_2 + R_1 \cdot (1 + A_{vol}))}{1 + A_{vol}}} \end{aligned} \quad (4.9)$$

FUNCIÓN TRANSFERENCIA CON POLO DOMINANTE finalmente si se considera la ecuación anterior obtenida en 4.9 y se reemplaza el A_{vol} por la función que contiene el polo dominante, entonces se llega a que:

$$H(s) = \frac{-s \cdot C \cdot R_2 \cdot A_o}{\left(1 + \frac{s}{\omega_p}\right) \cdot (1 + s \cdot C \cdot (R_1 + R_2)) + A_o \cdot (1 + s \cdot C \cdot R_1)}$$

$$= -\frac{\frac{s \cdot C \cdot R_2 \cdot A_o}{A_o + 1}}{1 + s \cdot \frac{1 + \omega_p \cdot (A_o \cdot C \cdot R_1 + C \cdot (R_1 + R_2))}{\omega_p \cdot (1 + A_o)} + s^2 \cdot \frac{C \cdot (R_1 + R_2)}{\omega_p \cdot (1 + A_o)}}$$

De esta última expresión se puede ver del denominador que hay un segundo orden, entonces se procede a obtener sus parámetros característicos y así determinar su comportamiento.

$$\omega_o = \sqrt{\frac{\omega_p \cdot (A_o + 1)}{C \cdot (R_1 + R_2)}} \quad (4.10)$$

$$\xi = \frac{[1 + \omega_p \cdot C \cdot (R_1 \cdot (1 + A_o) + R_2)]}{2 \cdot \sqrt{\omega_p \cdot C \cdot (A_o + 1) \cdot (R_1 + R_2)}} \quad (4.11)$$

Ahora bien, para poder completar el análisis del circuito es necesario determinar el valor de la resistencia R_1 la cual no ha sido determinada pues fue agregada a forma de compensación. Para poder determinar su valor se requieren los siguientes criterios: que no hayan sobrepicos en la función de transferencia y pueda funcionar hasta la mayor frecuencia posible, además debe tener un error en la fase menor a 3 grados.

Para poder implementar estas condiciones en el circuito, hay que observar que en la función transferencia según sea el caso, primero el denominador debe tener un valor de $\xi \geq 1$ dado que se evita así un sistema subamortiguado cuya respuesta en frecuencia presente un sobrepico. Esta condición se cumple partiendo de la ecuación 4.11:

$$\begin{aligned} \xi \geq 1 &\Leftrightarrow \\ 1 + \omega_p \cdot C \cdot (R_1 \cdot (A_o + 1) + R_2) &\geq 2 \cdot \sqrt{\omega_p \cdot C \cdot (A_o + 1) \cdot (R_1 + R_2)} \Leftrightarrow \\ R_1^2 \cdot \alpha + R_1 \cdot \beta + \gamma &\geq 0 \end{aligned}$$

$$\begin{aligned} \alpha &= \omega_p^2 \cdot C^2 \cdot (A_o + 1)^2 \\ \beta &= 2 \cdot \omega_p \cdot C \cdot (A_o + 1) \cdot (R_2 \cdot \omega_p \cdot C - 1) \\ \gamma &= (1 + \omega_p^2 \cdot R_2^2 \cdot C^2 + \omega_p \cdot C \cdot R_2 \cdot (-2 - 4 \cdot A_o)) \end{aligned}$$

Resolviendo la cuadrática y encontrando sus raíces, se puede ver que el rango de resistencia con sentido físico para los cuales se logra que el sistema se comporte sobreamortiguado o críticamente amortiguado, son aquellos donde $R_1 \geq 103,48\Omega$. Por otro lado, para conseguir que el circuito derivador opere hasta la mayor frecuencia posible, habiendo descartado el caso subamortiguado para evitar los sobrepicos en la respuesta en frecuencia, se desea que en el caso óptimo se encuentre en un amortiguamiento crítico. Esto se debe a que de esta forma en la mayor frecuencia de corte posible se produce la caída a 40dB/dec, mientras que en un escenario sobreamortiguado el polo se separaría en dos frecuencias de corte reduciendo el ancho de banda disponible.

Con el fin de cumplir con estas condiciones y obtener como resultado el circuito con mejor rendimiento en términos del ancho de banda donde opera, se coloca un preset en vez de una resistencia fija para poder calibrar el sistema en un valor de aproximadamente $R = 103,487\Omega$.

Este proceso de calibración consiste en utilizar el generador de funciones para excitar al circuito con un escalón. Por ser una entrada $V_i(s) = \frac{K}{s}$ con K un valor de amplitud dado, y tener un sistema derivador, la salida debiera de ser una delta de dirac que se verá acotada por la saturación del amplificador operacional. No obstante, en la transición de la respuesta del circuito se verá la respuesta natural del mismo donde se podrá analizar si está en cualquiera de los casos subamortiguado, sobreamortiguado o críticamente amortiguado, con lo cual se debe mover el preset hasta entrar en la zona sobreamortiguada y luego reducir su

valor ligeramente hasta observar que en la salida se tiene el decrecimiento exponencial de menor constante de tiempo sin producir subamortiguamiento.

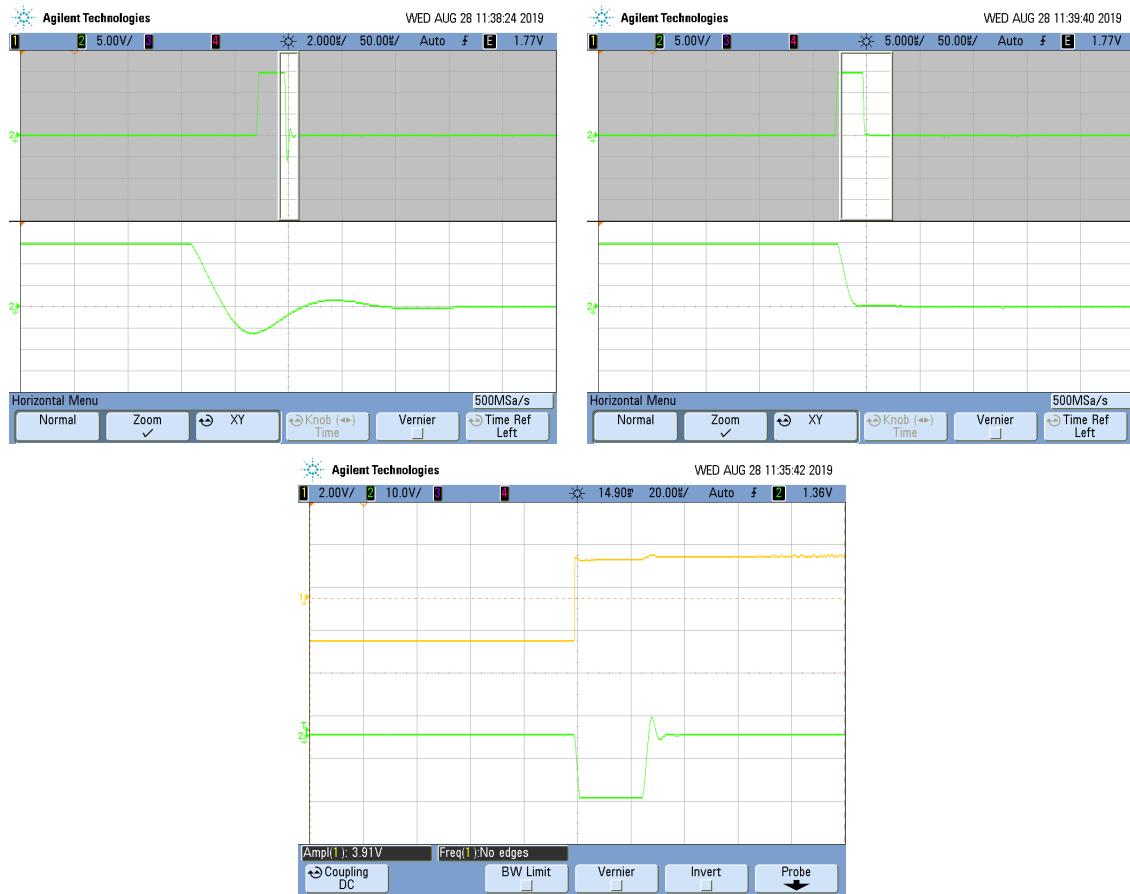


Figura 4.10: Calibración del sistema desde el estado subamortiguado al críticamente amortiguado

La figura 4.10 muestra la realización práctica de la calibración propuesta, donde para la señal amarilla de entrada, sea un escalón, se produce una salida que se encuentra saturada y corresponde a un delta de dirac que idealmente debiera de tender a infinito. Utilizando la base de tiempo retardada del osciloscopio, se hace zoom sobre la respuesta transitoria del sistema y se calibra tal cual fue descripto previamente hasta llegar al estado críticamente amortiguado.

IMPEDANCIA DE ENTRADA CON A_{vol} FINITO agregar una nueva resistencia en la entrada del circuito modifica la impedancia de entrada, de forma tal que el análisis se puede aplicar de igual forma que para cuando no estaba, sumandole al resultado obtenido para el derivador sin compensar la resistencia adicional. Realizando algunos pasos algebraicos, se obtiene que:

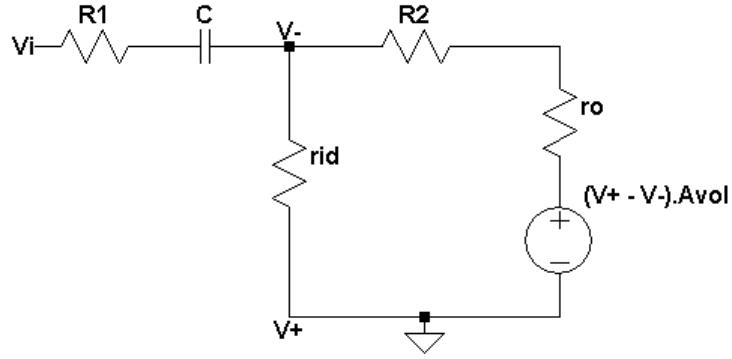


Figura 4.11: Modelo equivalente del circuito incluyendo compensación

$$Z_{in}(s) = \frac{1 + s \cdot C \cdot R_1}{s \cdot C} \cdot \frac{1 + s \cdot \frac{R_1 \cdot C \cdot [2 \cdot (R_2 + Z_o) + r_{id} \cdot (1 + A_{vol})]}{R_2 + Z_o + r_{id} \cdot (1 + A_{vol})}}{1 + s \cdot \frac{R_1 \cdot C \cdot [(R_2 + Z_o) \cdot 2 + r_{id} \cdot (1 + A_{vol})] - C \cdot r_{id} \cdot (R_2 + Z_o)}{R_2 + Z_o + r_{id} \cdot (1 + A_{vol})}} \quad (4.12)$$

IMPEDANCIA DE ENTRADA CON POLO DOMINANTE de igual forma que para el caso anterior, se utilizan los cálculos realizados previamente para el circuito derivador sin compensar y luego agrega sumando la resistencia adicional en la entrada del circuito, obteniendo luego de algunos pasos algebraicos la impedancia de entrada para el caso donde se considera el polo dominante:

$$\begin{aligned} Z_{in}(s) &= \frac{1}{s \cdot C} \cdot \frac{1 + s \cdot \alpha + s^2 \cdot \beta}{1 + s \cdot \frac{r_{id} + r_o + R_2}{\omega_p \cdot [(A_o + 1) \cdot r_{id} + r_o + R_2]}} \\ \alpha &= \frac{r_{id} + R_2 + r_o + \omega_p \cdot C \cdot [r_{id} \cdot (R_2 + r_o) + R_1 \cdot (r_{id} \cdot (A_o + 1) + r_o + R_2)]}{\omega_p \cdot [r_o + R_2 + r_{id} \cdot (A_o + 1)]} \\ \beta &= \frac{C \cdot [r_{id} \cdot (R_2 + r_o) + R_1 \cdot (r_{id} + r_o + R_2)]}{\omega_p \cdot [R_2 + r_o + r_{id} \cdot (A_o + 1)]} \end{aligned}$$

EXPRESIONES FINALES de las expresiones teóricas obtenidas para el derivador compensado y luego de realizar el diseño para cumplir con los criterios impuestos, considerando que el preset calibrado estará en el entorno de $R_1 = 103,487$, se obtienen las expresiones con valores numéricos para realizar las comparaciones teóricas. Vale aclarar que en la práctica el preset no tendrá dicho valor, sino que la suma entre las resistencia de entrada del generador, las parásitas y la del preset darán tal resultado.

$$H(s) = -\frac{\frac{s}{10000,1}}{1 + s \cdot 2,08 \cdot 10^{-6} + \left(\frac{s}{2\pi \cdot 152,935 \text{kHz}}\right)^2} \quad (4.13)$$

$$Z_{in}(s) = \frac{1 + \frac{s}{2\pi \cdot 76,89 \text{kHz}}}{\frac{s}{2\pi \cdot 7,95 \text{MHz}}} \cdot \frac{1 + s \cdot 2,0806 \cdot 10^{-6} + \left(\frac{s}{2\pi \cdot 1,04 \text{MHz}}\right)^2}{1 + s \cdot 2,076 \cdot 10^{-6} - \left(\frac{s}{2\pi \cdot 155,64 \text{kHz}}\right)^2} \quad (4.14)$$

4.2.2. RESULTADOS

En esta sección se realizan las simulaciones, mediciones correspondientes sobre el circuito y se contrastan dicho resultados con los valores teóricos, con el objetivo de determinar la efectividad del circuito propuesto como derivador, y su rango de operación.

RESPUESTA EN FRECUENCIA en el gráfico del módulo de la respuesta en frecuencia se pueden observar cuatro conjuntos de curvas que son fácilmente reconocibles como la teórica, la medida, y las simuladas. En primer lugar, es necesario prestar atención a la diferencia entre el resultado teórico y la medición, claramente lo obtenido no cumple con el requisito impuesto donde se buscaba un sistema subamortiguado, ya que se puede observar que la medición tiene un ligero sobrepico. No obstante, esta diferencia se debe al hecho de que, si bien el sistema como tal se encuentra críticamente amortiguado pues fue calibrado analizando la respuesta transitoria del mismo, la diferencia entre teoría y práctica yace en qué se está midiendo. El análisis teórico supone un generador de funciones ideal sin impedancia en serie, con lo cual la caracterización del sistema es directamente estableciendo $H(s) = \frac{V_o}{V_{gen}}$, no obstante en la práctica el generador tiene una resistencia en serie de $R = 50\Omega$ y lo que en verdad se está midiendo es $H(s) = \frac{V_o}{V_i}$. Esta diferencia implica que el sistema que fue calibrado como críticamente amortiguado se compone, conceptualmente, de una resistencia de compensación resultante de la agrupación serie entre el preset y la resistencia del generador.

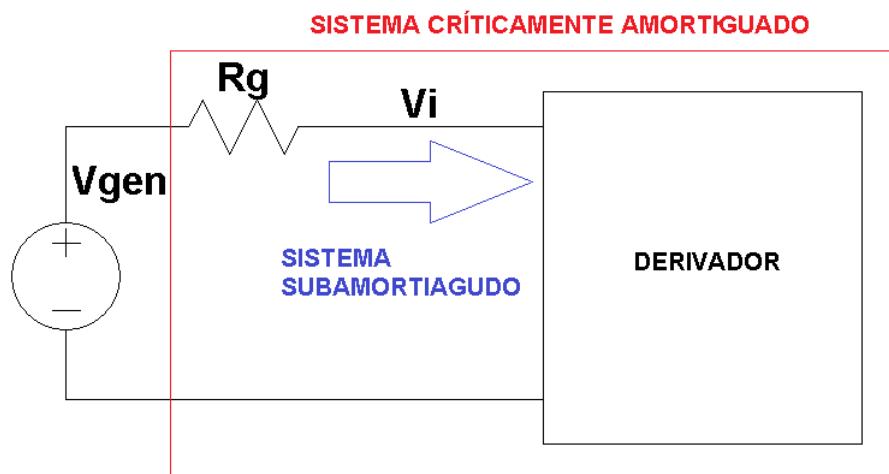


Figura 4.12: Diagrama explicativo del error cometido en el diseño

Analizando con mayor detalle, los resultados no implican en verdad que haya habido un error, solamente indican un subamortiguamiento que no caracteriza al sistema que en verdad se debe considerar. Concluyendo, si se caracteriza al sistema a partir de las señales de entrada y salida que pueden ser medidas, se termina describiendo un sistema subamortiguado que no es el que está siendo puesto a prueba ya que el que verdaderamente es empleado a la hora de derivar señales está críticamente amortiguado y su respuesta en frecuencia no puede ser caracterizada, pues sería necesario medir directamente sobre la V_{gen} del modelo propuesto. Por esto último es que se considera que el método de calibración analizando la respuesta temporal es la mejor forma de observar que el sistema se encuentra críticamente amortiguado.

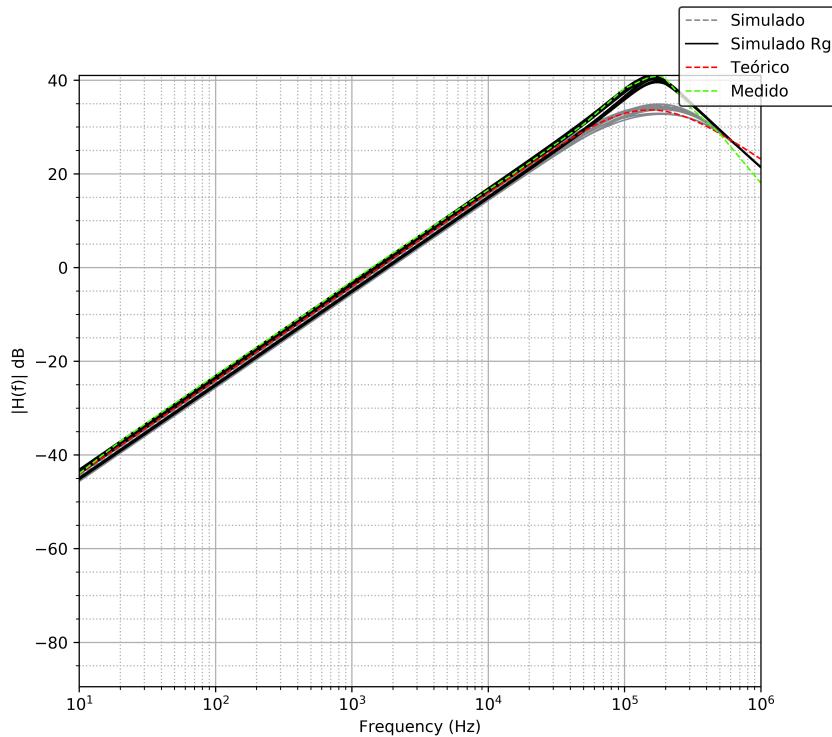


Figura 4.13: Diagrama de bode en módulo del derivador compensado

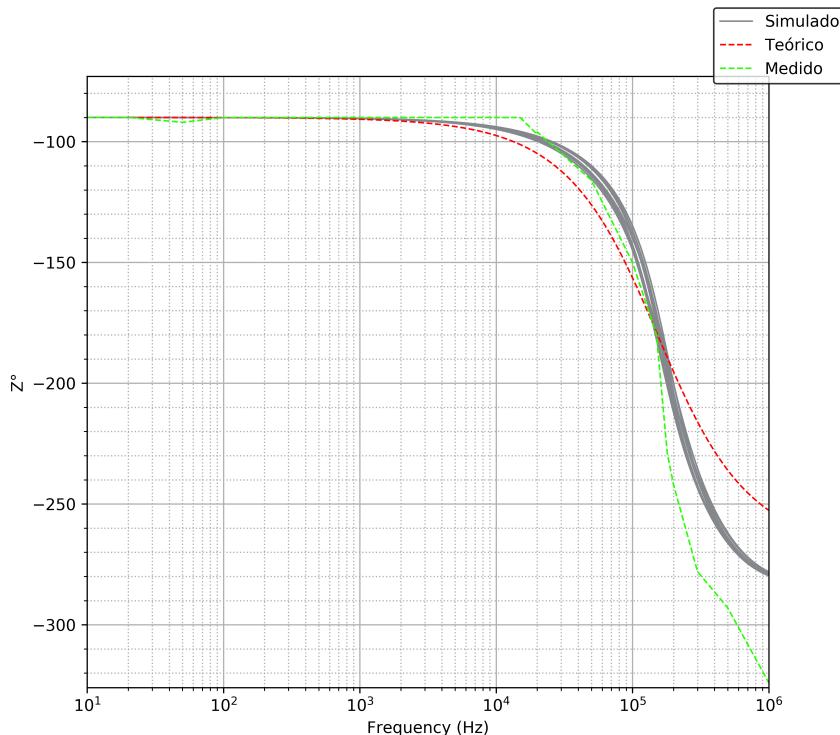


Figura 4.14: Diagrama de bode en fase del derivador compensado

Finalmente, en principio se puede observar que por el diagrama de bode que se obtuvo de las mediciones, el circuito puede considerarse derivador hasta una frecuencia aproximadamente de $f_{max} = 15\text{ kHz}$, donde como se puede observar a continuación, si se quisiera que la tensión pico a pico de la señal de entrada permaneciera constante para toda frecuencia, debería utilizarse como máximo $V_{pp} = 2,91\text{ V}$ para evitar saturación de la salida. Estas conclusiones se obtienen de los datos utilizados para las gráficas

realizadas, téngase en cuenta que se fueron tomando valores de tensión y frecuencia en los cuales no se producía ninguna distorsión o deformación de la salida, siempre y cuando lo obtenido diera como resultado una medición apreciable.

$V_{gen}[V]$	$f_{gen}[Hz]$	$V_{out}[V]$	$\angle V_{out}[\circ]$	$\frac{V_o}{V_i}[dB]$
19.9	10	0.126	-90	-43.96965063
19.9	20	0.278	-90	-37.09616561
19.9	50	0.706	-92	-29.00096751
19.9	100	1.41	-90	-22.99267928
19.9	200	2.81	-90	-17.00293513
19.9	500	6.93	-90	-9.162396836
19.8	1000	14.2	-90	-2.887536918
19.8	2000	28.2	-90	3.071678361
7.79	5000	27.1	-90	10.82863666
3.9	10000	26.3	-90	16.57782283
2.91	15000	28.61	-90	19.85249738
1.93	20000	25.4	-97	22.38552815
1.909	20000	25.06	-96	22.36350277
0.699	50000	23.52	-116	30.53920283
0.183	100000	14.9	-150	38.21470357
0.071	150000	7.58	-180	40.56821714
0.092	180000	10.26	-229	40.94719067
0.088	200000	9.11	-242	40.3007141
0.155	300000	8.1	-278	34.36306641
0.113	500000	3.03	-293	28.5672837
0.212	1000000	1.69	-324	18.03101687

IMPEDANCIA DE ENTRADA como se puede observar, las curvas teóricas, medidas y simuladas contrastan bien salvo por diferencias en el módulo en torno a la frecuencia de corte del cero de segundo orden. Esto último se justifica de la misma forma que sucedió con la respuesta en frecuencia, ya que en las mediciones se posee una resistencia del generador que modifica el comportamiento del sistema que efectivamente se mide, y por ello se puede apreciar que la medición tiene un valor mucho menor que el caso críticamente amortiguado de la teoría.

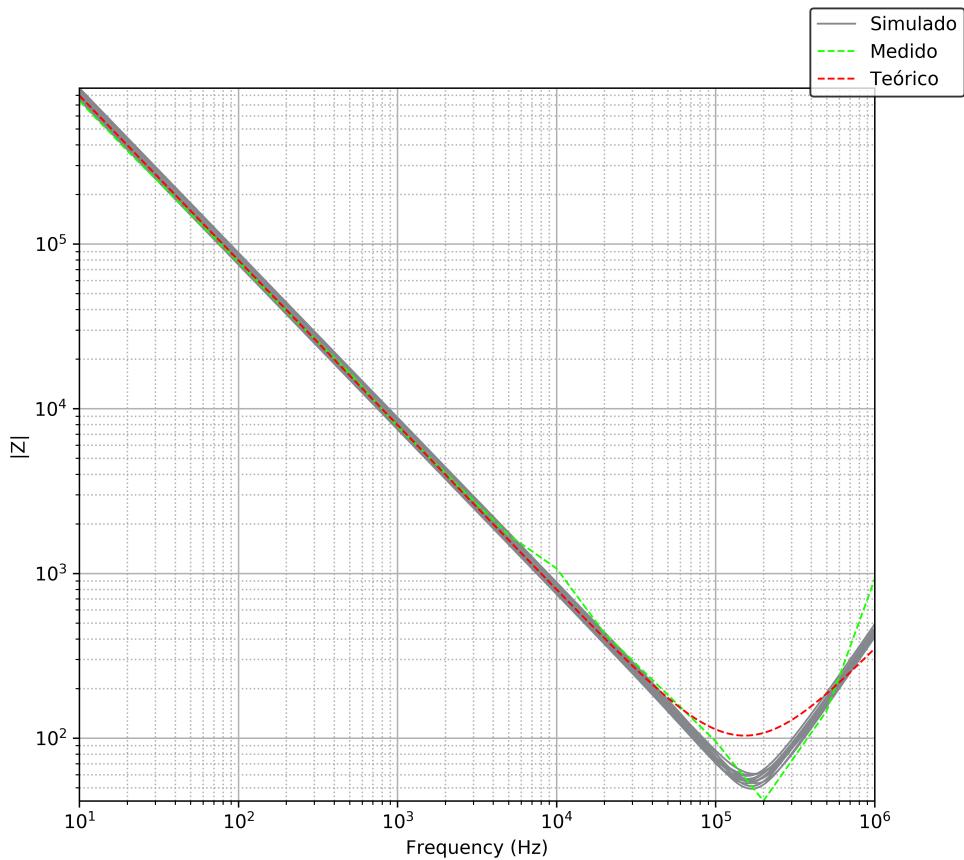


Figura 4.15: Impedancia de entrada del derivador compensado, en modulo

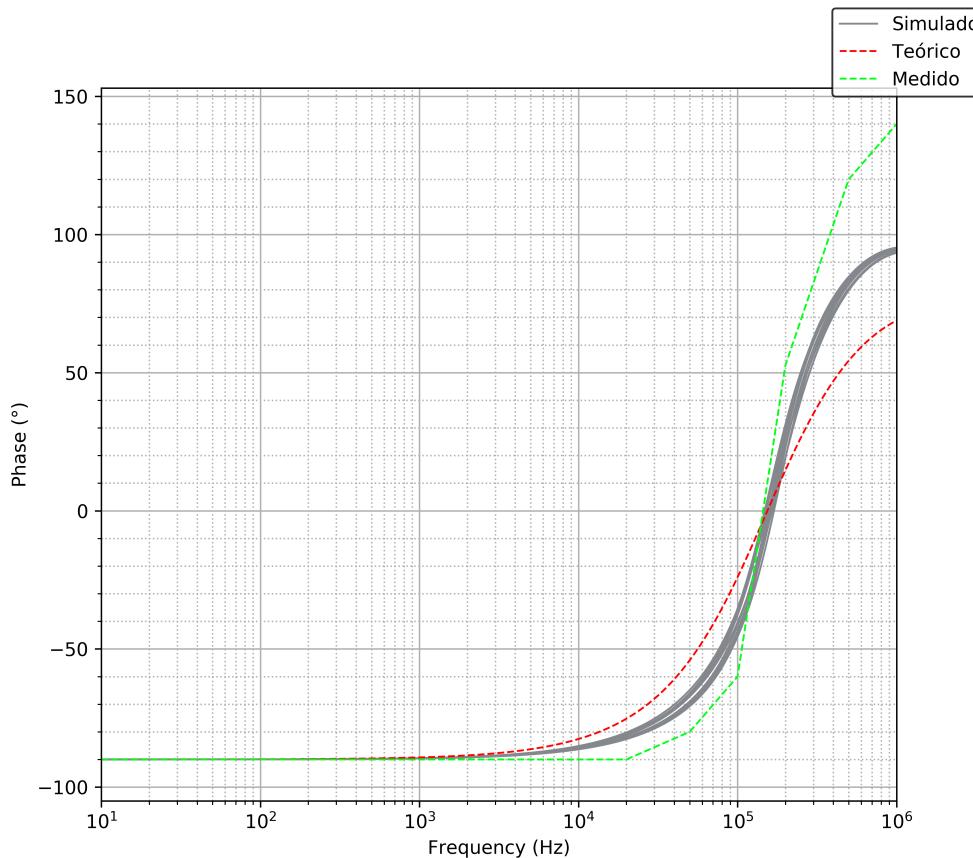


Figura 4.16: Impedancia de entrada del derivador compensado, en fase

RESPUESTA A SEÑALES NO SENOIALES en las curvas ilustradas, las amarillas corresponden a las señales de entrada y las verdes a las señales de salida.

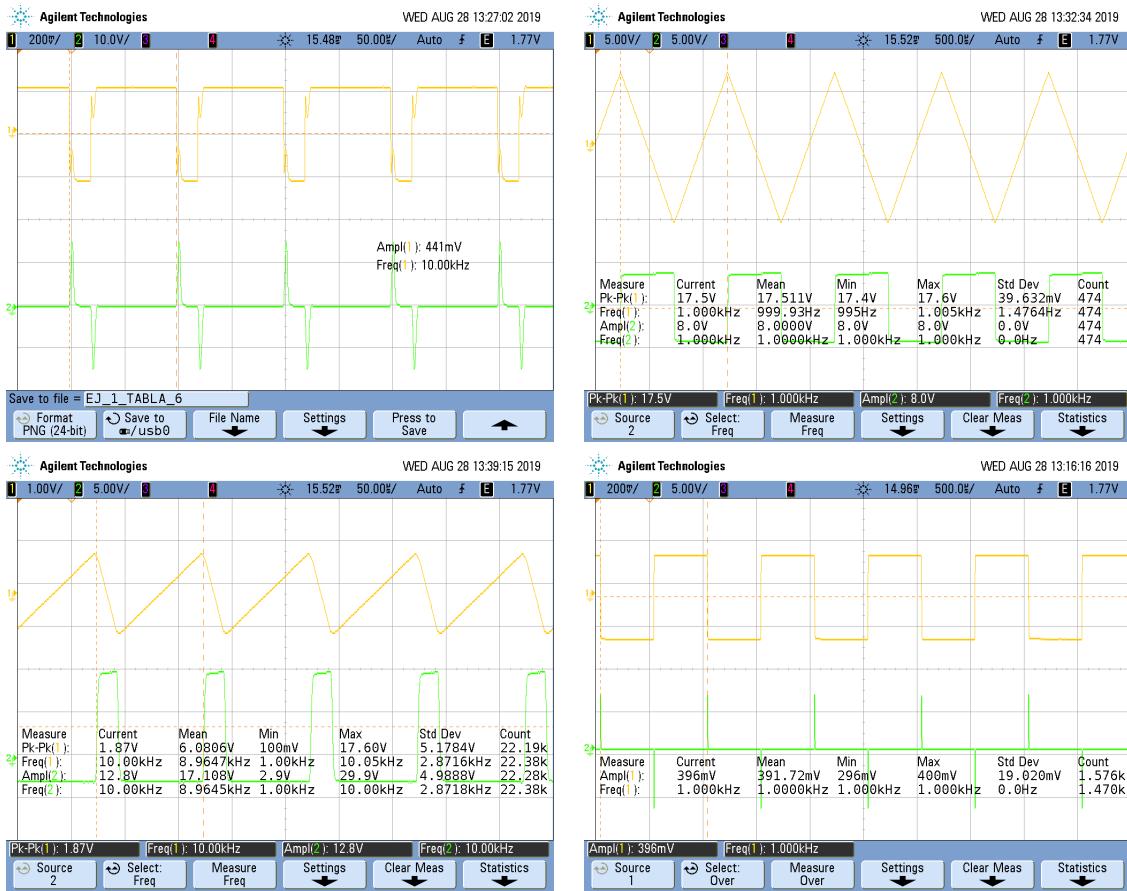


Figura 4.17: Medición de respuesta a señales no senoidales

4.3. CIRCUITO INTEGRADOR

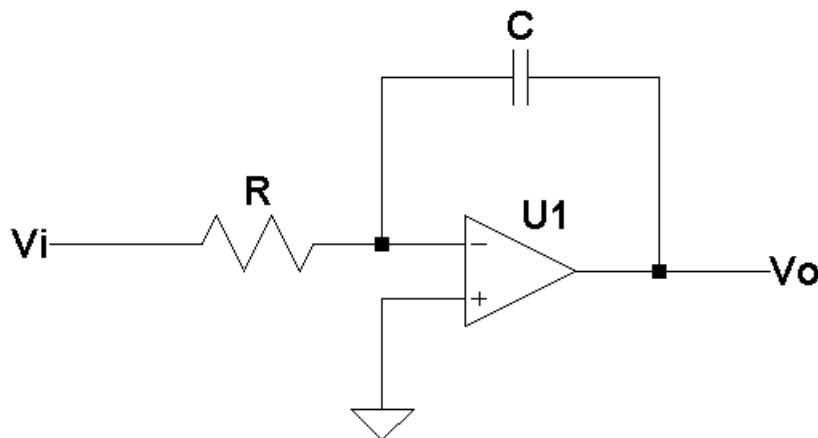


Figura 4.18: Circuito integrador sin compensar

4.3.1. ANÁLISIS TEÓRICO

FUNCIÓN TRANSFERENCIA EN CONDICIONES IDEALES considerando el sistema LTI, causal y bilo-estable, bajo condiciones de idealidad donde $A_{vol} \rightarrow \infty$, luego como se conoce la expresión para dicho caso del

amplificador inversor, se obtiene que:

$$H(s) = -\frac{\frac{1}{sC}}{R} = -\frac{1}{s \cdot C \cdot R} \Rightarrow H(s) = -\frac{1}{\frac{s}{2\pi \cdot 1,591 \text{kHz}}} \quad (4.15)$$

En este primer acercamiento al comportamiento del circuito, se puede observar en la función transferencia que se describe un sistema que no es bibo-estable como se asumió en un principio, sino que posee un polo en el origen. Esto último tiene sentido porque implica que para entradas acotadas, la respuesta será la integral de dicha entrada acotada, pudiendo dar un resultado no acotado en el tiempo. Desde otro punto de vista, para frecuencias muy bajas o señales continuas, la impedancia del capacitor en la realimentación es demasiado grande y provoca una desconexión o un lazo débil, por lo tanto el amplificador operacional satura puesto que amplifica en términos de su A_{vol} correspondiente según sea el caso.

FUNCIÓN TRANSFERENCIA CON A_{vol} FINITO considérese un A_{vol} finito, luego se plantean los valores de potencial eléctrico sobre los terminales de las entradas del amplificador operacional y se calcula la salida con la ecuación correspondiente al modelo del mismo. Entonces, se obtiene:

$$\begin{aligned} v^- &= V_i \cdot \frac{\frac{1}{sC}}{\frac{1}{sC} + R} + V_o \cdot \frac{R}{\frac{1}{sC} + R} \Rightarrow v^- = \frac{V_i + V_o \cdot s \cdot C \cdot R}{1 + s \cdot C \cdot R} \\ V_o &= (v^+ - v^-) \cdot A_{vol} \Rightarrow V_o \cdot \left[1 + \frac{A_{vol} \cdot s \cdot R \cdot C}{1 + s \cdot C \cdot R} \right] = -V_i \cdot \frac{A_{vol}}{1 + s \cdot C \cdot R} \\ H(s) &= \frac{V_o(s)}{V_i(s)} = \frac{-A_{vol}}{1 + s \cdot C \cdot R \cdot (A_{vol} + 1)} \Rightarrow H(s) = \frac{-100000}{1 + \frac{s}{2\pi \cdot 0,0159 \text{Hz}}} \end{aligned} \quad (4.16)$$

Se puede observar que con estas nuevas consideraciones, el sistema dejó de ser inestable en términos de su respuesta, no obstante sigue sucediendo que para frecuencias muy bajas la realimentación pasa a tener un lazo débil y satura el amplificador operacional.

FUNCIÓN TRANSFERENCIA CON POLO DOMINANTE ahora se considera que la ganancia del amplificador operacional tiene el polo dominante, con lo cual no se mantiene invariante en frecuencia. Reutilizando la expresión anterior para A_{vol} finito y reemplazando tal término por la expresión con el polo dominante se obtiene:

$$\begin{aligned} H(s) &= -\frac{A_o \cdot \omega_p}{s + \omega_p + s \cdot C \cdot R \cdot (A_o \cdot \omega_p + s + \omega_p)} \Rightarrow H(s) = -\frac{A_o}{1 + s \cdot \frac{1+C \cdot R \cdot \omega_p \cdot (A_o + 1)}{\omega_p} + s^2 \cdot \frac{C \cdot R}{\omega_p}} \\ H(s) &= -\frac{100000}{1 + s \cdot 10,001 + \left(\frac{s}{2\pi \cdot 488,60 \text{Hz}} \right)^2} \end{aligned}$$

En esta nueva expresión de la función transferencia, el sistema refleja un segundo orden en el denominador del cual se pueden determinar los parámetros característicos del mismo, obteniendo que $\omega_o = 3069,96 \frac{1}{s}$ y $\xi = 15351,58 \geq 1$. Entonces el sistema se encuentra en un sobreamortiguamiento con frecuencias de corte ubicadas en $f_1 = 15,0017 \text{MHz}$ y $f_2 = 0,01499 \text{Hz}$.

$$H(s) = -\frac{106092,66}{\left(1 + \frac{s}{2\pi \cdot 0,01499 \text{Hz}} \right) \cdot \left(1 + \frac{s}{2\pi \cdot 15,0017 \text{MHz}} \right)} \quad (4.17)$$

En este nuevo resultado la única diferencia con respecto al anterior, es que ahora hay un polo adicional que aparece en una frecuencia muy alejada, no obstante sigue saturando para frecuencias muy bajas por el lazo débil, es por esto que este circuito no funcionará correctamente con el propósito para el que fue pensado desde un punto de vista ideal, por ende será necesario realizar alguna compensación para poder corregirlo.

IMPEDANCIA DE ENTRADA CON A_{vol} FINITO para encontrar la impedancia de entrada considerando el A_{vol} finito, se redibuja el circuito reemplazando al amplificador operacional con su circuito equivalente y se plantea la ley de nodos. Se llama a la diferencia de potencial $V_d = V^+ - V^-$.

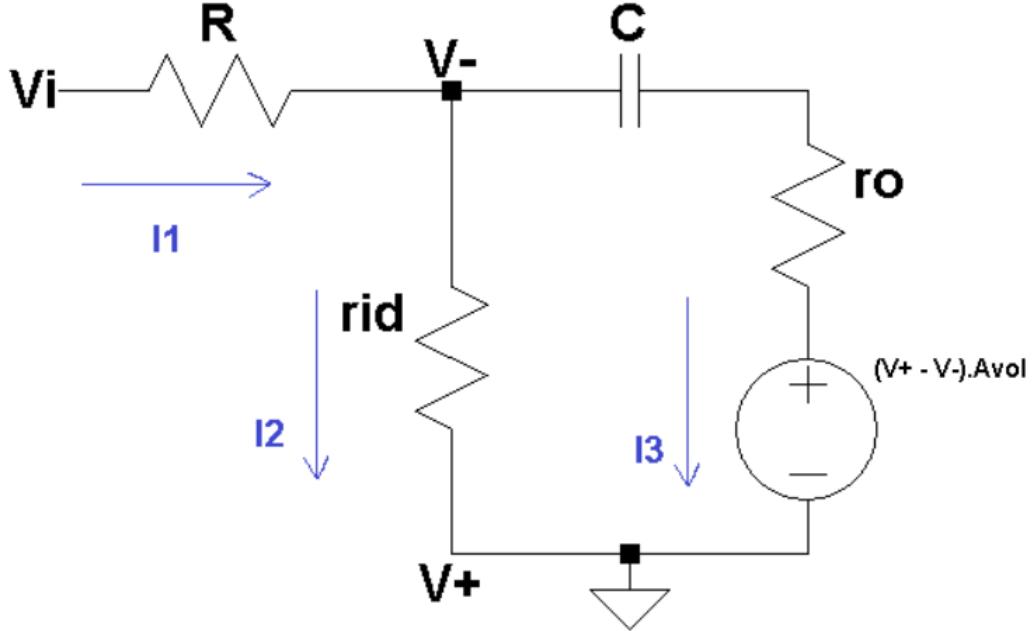


Figura 4.19: Circuito equivalente para cálculo de impedancia de entrada

$$\begin{aligned}
 I_1 &= I_2 + I_3 \Rightarrow \frac{V_i + V_d}{R_1} = \frac{-V_i}{R_1} + \frac{-V_i - V_i \cdot A_{vol}}{\frac{1}{sC} + R} \\
 V_d &= \frac{-V_i \cdot r_i \cdot (1 + s \cdot C \cdot Z_o)}{r_i \cdot (s \cdot C \cdot Z_o + 1) + R_1 \cdot (1 + s \cdot C \cdot Z_o) + s \cdot C \cdot R_1 \cdot r_i \cdot (1 + A_{vol})} \\
 Z_i(s) &= \frac{V_i(s)}{I_1(s)} = \frac{V_i(s)}{\frac{V_i(s) + V_d(s)}{R_1}} \Rightarrow Z_i(s) = (R_1 + r_i) \cdot \frac{1 + s \cdot \frac{C \cdot [Z_o \cdot (R_1 + r_i) + R_1 \cdot r_i \cdot (A_{vol} + 1)]}{R_1 + r_i}}{1 + s \cdot C \cdot [Z_o + r_i \cdot (1 + A_{vol})]} \\
 Z_i(s) &= (180 \text{ k}\Omega) \cdot \frac{1 + \frac{s}{2\pi \cdot 0,0163 \text{ Hz}}}{1 + \frac{s}{2\pi \cdot 0,00045 \text{ Hz}}} \quad (4.18)
 \end{aligned}$$

IMPEDANCIA DE ENTRADA CON POLO DOMINANTE reutilizando la expresión anterior para la impedancia de entrada y considerando la variación del A_{vol} respecto de la frecuencia, se obtiene:

$$\begin{aligned}
 Z_i(s) &= (R_1 + r_i) \cdot \frac{1 + s \cdot \frac{r_i + R_1 + \omega_p \cdot C \cdot [Z_o \cdot (R_1 + r_i) + R_1 \cdot r_i \cdot (A_o + 1)]}{\omega_p \cdot (R_1 + r_i)} + s^2 \cdot \frac{C \cdot [Z_o \cdot (R_1 + r_i) + R_1 \cdot r_i]}{\omega_p \cdot (R_1 + r_i)}}{1 + s \cdot \frac{1 + \omega_p \cdot C \cdot (Z_o + r_i \cdot (A_o + 1))}{\omega_p} + s^2 \cdot \frac{C \cdot (Z_o + r_i)}{\omega_p}} \\
 Z_i(s) &= (180 \text{ k}\Omega) \cdot \frac{1 + s \cdot 9,723 + \left(\frac{s}{2\pi \cdot 493,65 \text{ Hz}}\right)^2}{1 + s \cdot 350,0045 + \left(\frac{s}{2\pi \cdot 82,58 \text{ Hz}}\right)^2} \\
 Z_i(s) &= 180 \text{ k}\Omega \cdot \frac{(1 + \frac{s}{2\pi \cdot 25,45 \text{ Hz}}) \cdot (1 + \frac{s}{2\pi \cdot 9574,06 \text{ Hz}})}{(1 + \frac{s}{2\pi \cdot 0,1178 \text{ Hz}}) \cdot (1 + \frac{s}{2\pi \cdot 57,806 \text{ kHz}})} \quad (4.19)
 \end{aligned}$$

CONCLUSIÓN DEL ANÁLISIS si se tienen en cuenta las expresiones resultantes para la función transferencia y la impedancia de entrada con la menor idealidad posible, es decir, los resultados de las Ec. 4.17 y Ec. 4.19. Asumiendo que el circuito se comportará como integrador en las regiones de frecuencia para las cuales la fase sea 90° puesto que podría aproximarse tal respuesta con la forma de $\frac{-1}{s}$ que en el dominio temporal equivale a la integral de la función, luego para frecuencias que cumplan estar en el rango $0,14998Hz \leq f \leq 1,5MHz$ se puede aproximar el comportamiento de la $H(s)$ obtenida a dicha forma. No obstante, si se consideran bajas frecuencias, la impedancia del capacitor será tan elevada que el lazo de la realimentación dejará de funcionar como tal, provocando que el amplificador operacional amplifique en términos de su A_{vol} con lo cual saturará y dejará de funcionar para tales frecuencias. Desde un análisis temporal, y bajo condiciones de idealidad, cualquier componente de continua en la entrada provocaría que circule una determinada corriente constante sobre el capacitor provocando que su carga acumulada crezca indefinidamente hasta saturar, esta es la consecuencia directa de la inestabilidad del sistema a través del polo en el origen de la función transferencia ideal.

Si bien por un lado podría considerarse que el circuito puede llegar a funcionar correctamente siempre y cuando se limiten las componentes de corriente de continua en la entrada para evitar provocar las inestabilidades mencionadas, debe tenerse en cuenta la presencia de las corrientes de bias y tensión de polarización del amplificador operacional que podrían tener tal efecto y eventualmente saturar la salida. Ergo, dado el caso donde tales corrientes y tensiones de continua por offset del amplificador no se vean compensadas, el circuito saturará y no funcionará.

4.3.2. RESULTADOS

A continuación se presentan los resultados de las simulaciones y mediciones, contrastando con lo teórico analizado anteriormente. Téngase en cuenta, que se parte de la conclusión de que el circuito no debería funcionar correctamente, o directamente no funcionar. A pesar de ello, se somete al circuito tanto por simulación como por mediciones prácticas reales, a un conjunto de ensayos para caracterizarlo.

RESPUESTA EN FRECUENCIA en las curvas de la respuesta en frecuencia se puede observar tres conjuntos correspondientes a los resultados de la simulación, de lo teórico y la medición. En una primera inspección de los resultados para un rango de frecuencias de $100Hz$ a $100kHz$ se puede observar que las curvas se superponen y contrastan adecuadamente, no obstante para bajas y para altas frecuencias el comportamiento del circuito resulta de forma muy diferente entre lo simulado, lo medido y lo calculado. No sólo esto, sino que además como se puede observar en el gráfico resultante de las mediciones, sólo se tomaron algunos valores de la respuesta en frecuencia porque se encontró que a medida que aumenta la frecuencia la salida empieza a presentar un nivel de continua y la señal alterna se ve altamente atenuada. Esto produce que a medida que se aumenta la frecuencia, la salida se vuelve poco apreciable y pierde sentido la medición.

Esto último se debe a que las corrientes de bias y la tensión de polarización del amplificador operacional provocan que el capacitor se cargue a un valor en el cual alcanza el equilibrio, produciendo la saturación de la salida. No obstante, cuando se inyecta en la entrada una señal alterna de una dada frecuencia, en los semiciclo positivo y negativo, se produce una circulación de corriente sobre la resistencia de la entrada del circuito que va en un sentido u otro, provocando que el capacitor se cargue y descargue. Por esto último, para frecuencias bajas los semiciclos negativos producen una corriente que descarga el capacitor durante un tiempo prolongado, y por ello el nivel de continua disminuye. Mientras que para altas frecuencias el tiempo de semiciclo negativo es menor y la descarga se da en menor magnitud, provocando que el nivel de continua de la carga del capacitor perdure, por esto último sin señal de entrada la salida satura y a medida que inyectamos senoides de menor a mayor frecuencia, el nivel sube desde un valor bajo hasta la saturación cuando la señal de salida se vuelve poco apreciable.

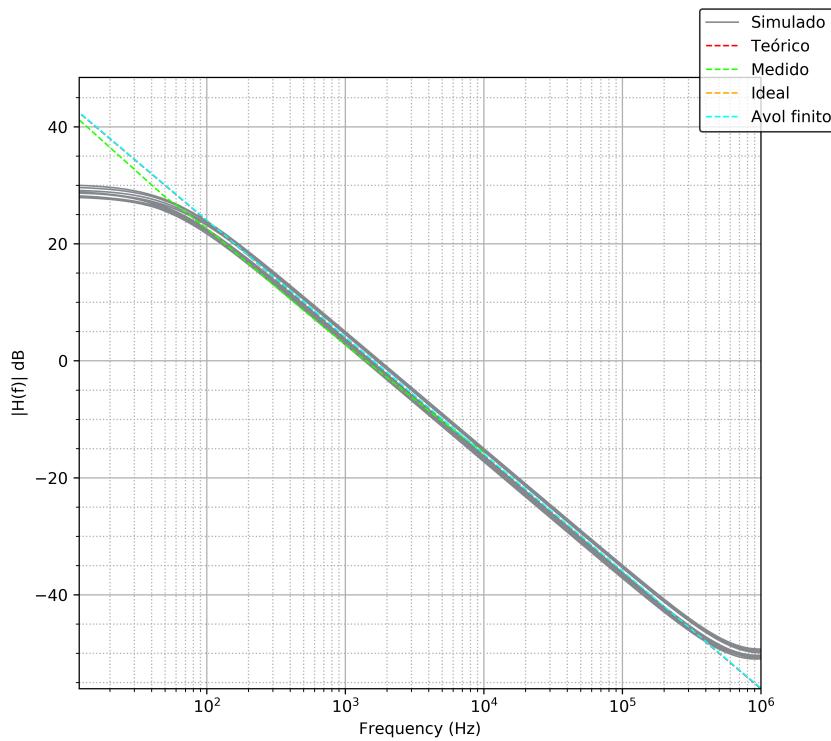


Figura 4.20: Diagrama de bode en módulo del integrador sin compensar

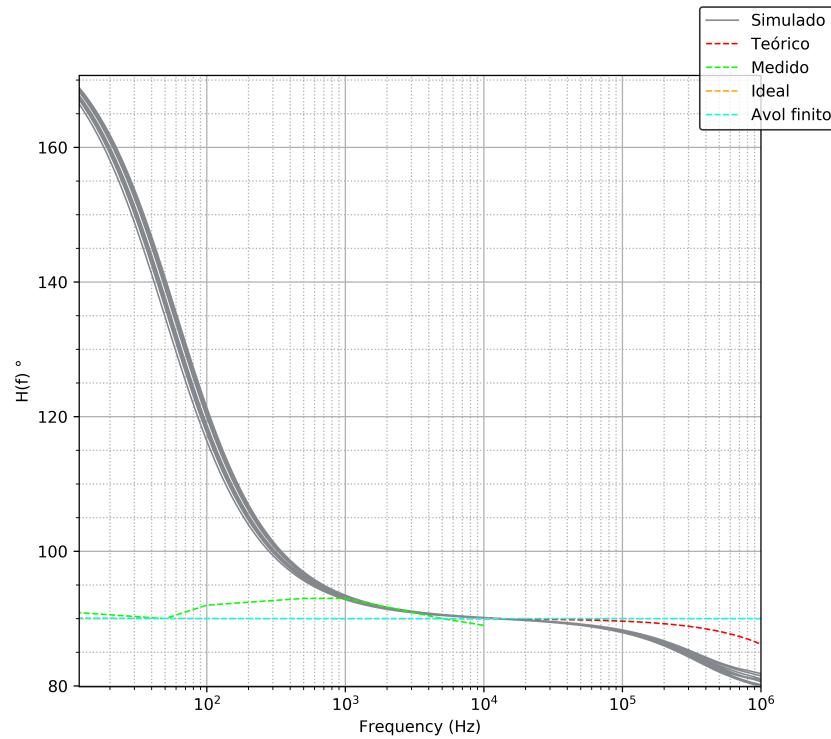


Figura 4.21: Diagrama de bode en fase del integrador sin compensar

IMPEDANCIA DE ENTRADA en términos generales, tanto la respuesta en frecuencia como la impedancia de entrada obtenidos en la medición y en la simulación son resultados que en sí mismos no logran caracterizar al sistema correctamente por los efectos indeseados de la saturación para bajas frecuencias del circuito. Esto último también se encuentra presente en LTSpice. En las figuras 4.22 se puede observar que según la

frecuencia el nivel de continua se modifica por lo explicado anteriormente.

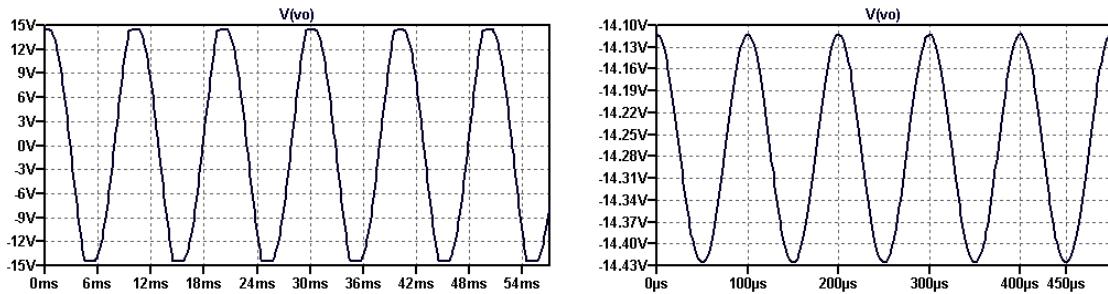


Figura 4.22: Respuesta del integrador sin compensar a senoidales de 100Hz y 10kHz

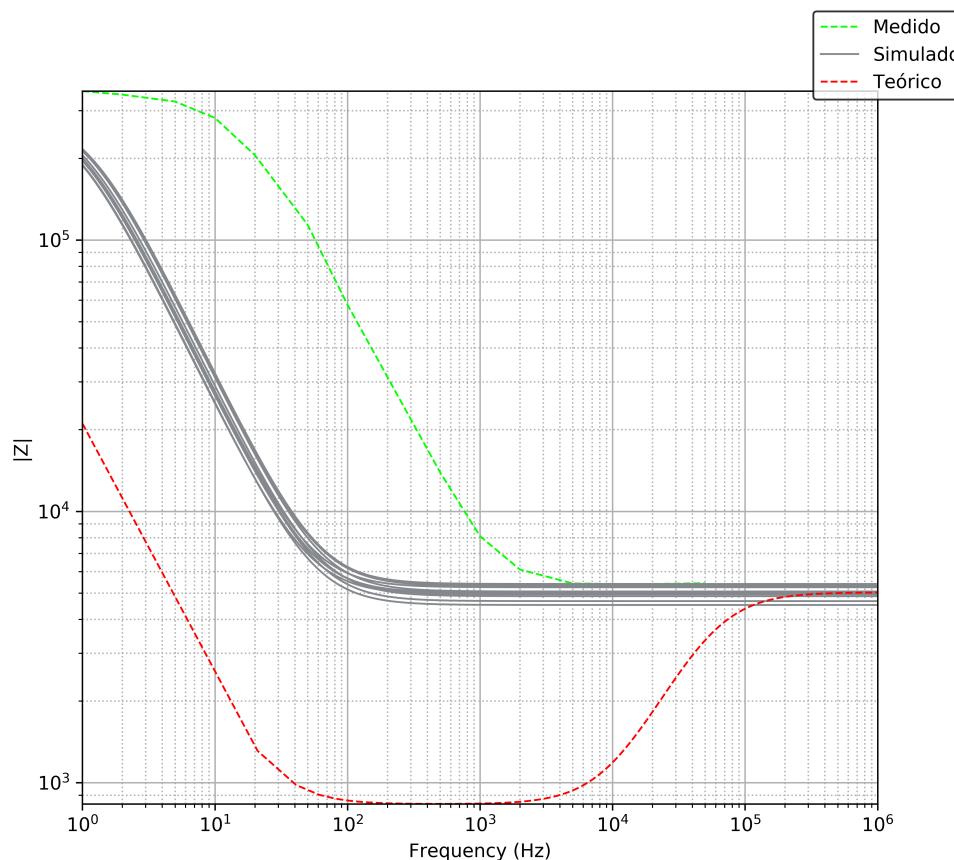


Figura 4.23: Impedancia de entrada en módulo del integrador sin compensar

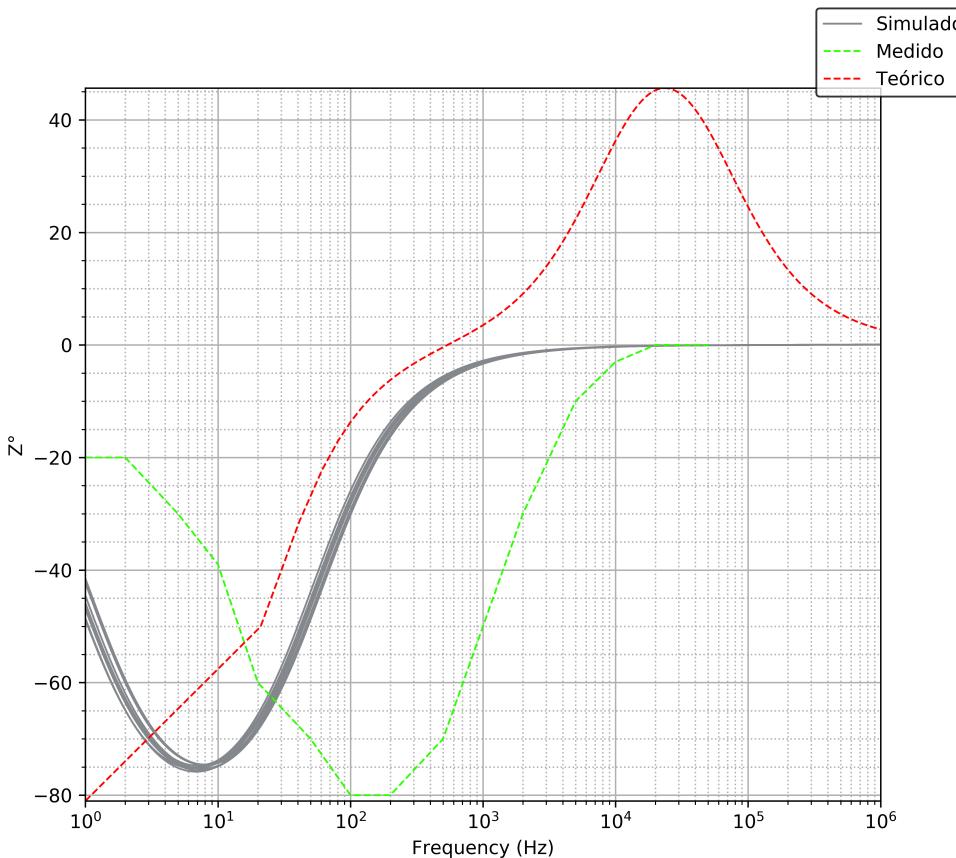


Figura 4.24: Impedancia de entrada en fase del integrador sin compensar

RESPUESTA A SEÑALES NO SENOIADELES A pesar de que se considera que el circuito como tal no funciona correctamente por el malfuncionamiento provocado ante las componentes de continuas, se observó la respuesta del circuito ante una señal cuadrada y una señal triangular, en ambos casos el resultado es en cierta forma apreciable, sin embargo se puede observar la presencia de continuas según la frecuencia.

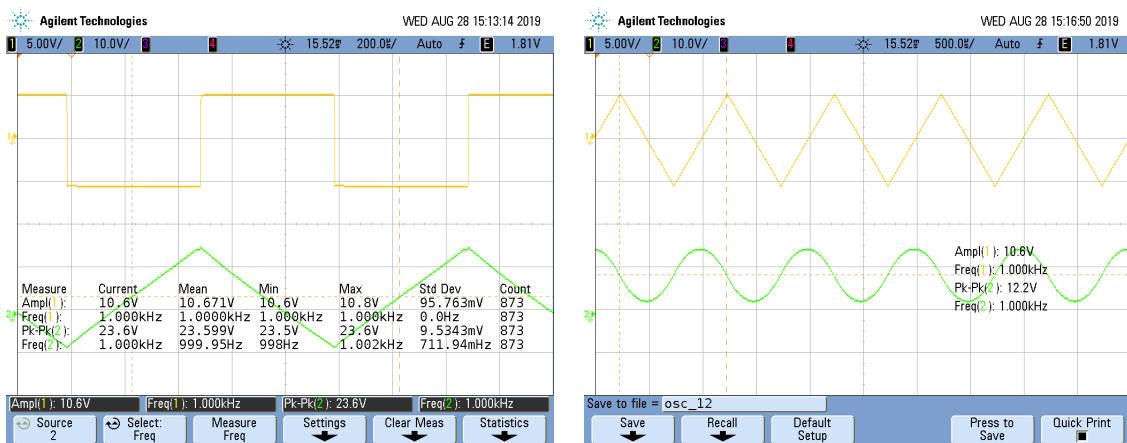


Figura 4.25: Respuestas a señales no senoidales

4.4. CIRCUITO INTEGRADOR COMPENSADO

A partir de los resultados de las mediciones y simulaciones del circuito integrador no compensado, se llega a la conclusión de que como tal, el circuito no puede funcionar como integrador correctamente y es necesario colocar una resistencia de compensación con el objetivo de limitar la ganancia para señales de baja frecuencia. Por otro lado, se busca que el valor sea tal que el resultado no presente efectos no deseados

como lo era para el derivador un sobrepico por comportamientos subamortiguados, además de querer que el funcionamiento del integrador se dé en el mayor ancho de banda posible con un error en la fase menor a tres grados.

4.4.1. ANÁLISIS TEÓRICO

FUNCIÓN TRANSFERENCIA EN CONDICIONES IDEALES utilizando la expresión del amplificador inversor bajo condiciones ideales, se llama Z_2 a la impedancia que resulta del paralelo de la resistencia y el capacitor. Luego se obtiene:

$$Z_2 = R_2 // \frac{1}{s \cdot C} = \frac{R_2}{1 + s \cdot C \cdot R_2}$$

$$H(s) = \frac{V_o(s)}{V_i(s)} = -\frac{Z_2}{R_1} = -\frac{\frac{R_2}{R_1}}{1 + s \cdot C \cdot R_2} \quad (4.20)$$

FUNCIÓN TRANSFERENCIA CON A_{vol} FINITO considerando la misma impedancia del paralelo en la realimentación que en la resolución ideal, se calcula el valor del potencial en la pata inversora del amplificador operacional y luego se halla la expresión de la función de la siguiente manera:

$$v^- = V_o \cdot \frac{R_1}{R_1 + Z_2} + V_i \cdot \frac{Z_2}{Z_2 + R_1} \Rightarrow v^- = \frac{V_o \cdot R_1 \cdot (1 + s \cdot C \cdot R_2) + V_i \cdot R_2}{R_2 + R_1 \cdot (1 + s \cdot C \cdot R_2)}$$

$$V_o = (v^+ - v^-) \cdot A_{vol} = -A_{vol} \cdot \frac{V_o \cdot R_1 \cdot (1 + s \cdot C \cdot R_2) + R_2 \cdot V_i}{R_1 + R_2 + s \cdot C \cdot R_1 \cdot R_2} \Rightarrow$$

$$V_o \cdot \left[1 + \frac{A_{vol} \cdot R_1 \cdot (1 + s \cdot C \cdot R_2)}{R_1 + R_2 + s \cdot C \cdot R_1 \cdot R_2} \right] = V_i \cdot \frac{-A_{vol} \cdot R_2}{R_1 + R_2 + s \cdot C \cdot R_1 \cdot R_2}$$

$$H(s) = \frac{-A_{vol} \cdot R_2}{R_1 \cdot (1 + A_{vol}) + R_2} \cdot \frac{1}{1 + s \cdot \frac{C \cdot R_1 \cdot R_2 \cdot (1 + A_{vol})}{R_1 \cdot (1 + A_{vol}) + R_2}} \quad (4.21)$$

FUNCIÓN TRANSFERENCIA CON POLO DOMINANTE luego reemplazando en la expresión anterior la forma del $A_{vol}(\omega)$ se obtiene:

$$H(s) = \frac{-A_o \cdot \omega_p \cdot R_2}{R_1 \cdot (A_o \cdot \omega_p + s + \omega_p) + R_2 \cdot (s + \omega_p)} \cdot \frac{1}{1 + s \cdot \frac{C \cdot R_1 \cdot R_2 \cdot (A_o \cdot \omega_p + s + \omega_p)}{R_2 \cdot (s + \omega_p) + R_1 \cdot (A_o \cdot \omega_p + s + \omega_p)}}$$

$$H(s) = \frac{-A_o \cdot R_2}{R_2 + R_1 \cdot (1 + A_o)} \cdot \frac{1}{1 + s \cdot \frac{C \cdot R_1 \cdot R_2 \cdot \omega_p \cdot (A_o + 1) + R_1 + R_2}{\omega_p \cdot (R_2 + R_1 \cdot (A_o + 1))} + s^2 \cdot \frac{C \cdot R_1 \cdot R_2}{\omega_p \cdot (R_2 + R_1 \cdot (A_o + 1))}} \quad (4.22)$$

IMPEDANCIA DE ENTRADA CON A_{vol} FINITO llamando como Z_2 al paralelo entre la resistencia y el capacitor en el lazo de la realimentación y luego aplicando ley de nodos, se obtiene:

$$I_1 = I_2 + I_3 \Rightarrow \frac{V_i + V_d}{R_1} = \frac{-V_d}{R_{id}} + \frac{-V_d - V_d \cdot A_{vol}}{Z_o + Z_2}$$

$$\Rightarrow V_d = \frac{-V_i \cdot r_{id} \cdot [R_2 + Z_o \cdot (1 + s \cdot C \cdot R_2)]}{(R_1 + r_{id}) \cdot [R_2 + Z_o \cdot (1 + s \cdot C \cdot R_2)] + (1 + A_{vol}) \cdot (1 + s \cdot C \cdot R_2) \cdot R_1 \cdot r_{id}}$$

$$Z_{in}(s) = \frac{V_i}{I_1} = \frac{(R_1 + r_{id}) \cdot (R_2 + Z_o) + (1 + A_{vol}) \cdot (R_1 + r_{id})}{R_2 + Z_o + r_{id} \cdot (1 + A_{vol})} \cdot \frac{1 + s \cdot \frac{C \cdot R_2 \cdot [Z_o \cdot (R_1 + r_{id}) + R_1 \cdot r_{id} \cdot (1 + A_{vol})]}{(R_1 + r_{id}) \cdot (R_2 + Z_o) + (1 + A_{vol}) \cdot R_1 \cdot r_{id}}}{1 + s \cdot \frac{C \cdot R_2 \cdot [Z_o + r_{id} \cdot (1 + A_{vol})]}{R_2 + Z_o + r_{id} \cdot (1 + A_{vol})}} \quad (4.23)$$

IMPEDANCIA DE ENTRADA CON POLO DOMINANTE reemplazando A_{vol} por su expresión incluyendo el polo dominante, se llega luego de unos pasos algebraicos a que:

$$Z_{in}(s) = \frac{(R_1 + r_{id}) \cdot (R_2 + Z_o) + R_1 \cdot r_{id} \cdot (1 + A_o)}{R_2 + Z_o + r_{id} \cdot (1 + A_o)} \cdot \frac{1 + s \cdot \beta + s^2 \cdot \alpha}{1 + s \cdot b + s^2 \cdot a} \quad (4.24)$$

$$\begin{aligned} a &= \frac{C \cdot R_2 \cdot (Z_o + r_{id})}{\omega_p \cdot [R_2 + Z_o + r_{id} \cdot (1 + A_o)]} \\ b &= \frac{R_2 + Z_o + r_{id} + \omega_p \cdot C \cdot R_2 \cdot [Z_o + (1 + A_o) \cdot r_{id}]}{\omega_p \cdot [R_2 + Z_o + r_{id} \cdot (1 + A_o)]} \\ \alpha &= \frac{C \cdot R_2 \cdot [(R_1 + r_{id}) \cdot Z_o + R_1 \cdot r_{id}]}{\omega_p [(R_1 + r_{id}) \cdot (R_2 + Z_o) + R_1 \cdot r_{id} \cdot (1 + A_o)]} \\ \beta &= \frac{(R_1 + r_{id}) \cdot [C \cdot R_2 \cdot Z_o \cdot \omega_p + R_2 + Z_o] + R_1 \cdot r_{id} \cdot [1 + C \cdot R_2 \cdot \omega_p \cdot (A_o + 1)]}{\omega_p [(R_1 + r_{id}) \cdot (R_2 + Z_o) + R_1 \cdot r_{id} \cdot (1 + A_o)]} \end{aligned}$$

EXPRESIONES FINALES para finalizar con el diseño y análisis teórico del integrador compensado es necesario determinar el valor de la resistencia de compensación que debe ser colocada en paralelo al capacitor, para que de esta forma se logre que en bajas frecuencias cuando el lazo de realimentación por el capacitor se ve debilitado, la resistencia mantenga tal realimentación. Por otro lado, a dicha resistencia se le imponen las condiciones mencionadas al principio de esta sección, estas son, que no presente sobrepicos la respuesta en frecuencia, que integre en el mayor rango de frecuencias con un error de fase menor a 3 grados y se logre compensar efectivamente el circuito.

Para lograr estas condiciones, se propone analizar teóricamente cuáles son las componentes de corriente continua del LM833 que pueden provocar la saturación del integrador incluso cuando no hay entrada. Para ello se analiza el efecto de las corrientes de bias y la tensión de polarización del amplificador operacional. Analizando la hoja de datos, se obtiene que la corriente de bias tiene un valor de $I_{io} = 200nA$ y la tensión de polarización es de $V_{io} = 5mV$. Utilizando esto para limitar el valor de tensión de salida de forma que no haya saturación y considerando que el circuito se encuentra configurado de forma óptima para el menor efecto de las corrientes de bias, se encuentra que la componente de salida de continua y sobre ella se imponen tales restricciones, considerando que en el peor caso se quiere una tensión de salida máxima de $V_{max} = 1V$ simplemente para tener un valor de resistencia de referencia que no se puede sobrepasar, y luego imponiendo como una condición adicional, que la frecuencia de corte como máxmio debe estar ubicada en aproximadamente $f_o = 20Hz$ para lograr un ancho de banda amplio dentro del cual se integre correctamente, se llega a que:

$$V_{dc} = (200nA) \cdot R_2 + 5mV \cdot (1 + \frac{R_2}{R_1}) \Rightarrow R_2 < 829,16k\Omega$$

$$f_o = \frac{1}{2\pi \cdot C \cdot R_2} \Rightarrow R_2 > \frac{1}{2\pi \cdot C \cdot f_o} \Rightarrow R_2 > 397,89k\Omega$$

En consecuencia se opta por tomar un valor de resistencia $R_2 = 470k\Omega$ puesto que ajusta correctamente en el rango de los criterios adoptados.

$$H(s) = \frac{-93,91}{1 + s \cdot 9,392 \cdot 10^{-3} + \left(\frac{s}{2\pi \cdot 15,94kHz} \right)^2} \quad (4.25)$$

$$Z_{in}(s) = \frac{5000 + s \cdot 46,995 + s^2 \cdot 5,02 \cdot 10^{-7}}{1 + s \cdot 9,39 \cdot 10^{-3} + s^2 \cdot 9,975 \cdot 10^{-11}} \quad (4.26)$$

4.4.2. RESULTADOS

Antes de presentar los resultados obtenidos a este circuito, es importante aclarar que al momento de realizar las mediciones, cuando se utilizaban entradas al circuito integrador compensado con altas frecuencias sucedía que la salida se veía atenuada demasiado, con lo cual a pesar de haber tomado algunas mediciones para esos extremos, se decidió no incluirlas ni tomar valores en ese rango tan amplio porque se obtenían resultados que no eran apreciables.

RESPUESTA EN FRECUENCIA se puede observar en los gráficos obtenidos, que el circuito integrador compensado contrasta teóricamente con las mediciones y simulaciones, a pesar de algunas diferencias en la fase para bajas frecuencias. No obstante, como se puede observar, la fase se mantiene en aproximadamente 90° para un rango de frecuencias de $1\text{kHz} < f < 500\text{kHz}$, si consideramos como la región válida para integración aquella donde la desviación no supera los 3 grados como fue consignado.

$V_{gen}[\text{V}]$	$f_{gen}[\text{Hz}]$	$V_{out}[\text{V}]$	$\angle V_{out}[\circ]$	$\frac{V_o}{V_i}[\text{dB}]$
0.278	1	27.7	160	39.96869946
0.289	2	27.5	160	39.56869702
0.302	5	27.5	155	39.18651502
0.392	10	29.4	140	37.50122527
0.588	20	29.5	120	34.0088938
1.18	50	29.5	110	27.95880017
2.07	100	27.1	99	22.33997891
4.22	200	28	93	16.43691161
10.1	500	27.1	93	8.572958342
3.91	1000	5.7	92	3.273961966
5.89	2000	4.4	91	-2.533252366
5.88	5000	1.85	91	-10.04411195
19.5	10000	3.05	90	-16.11469544
19.5	20000	1.57	90	-21.88269918
19.6	50000	0.66	90	-29.45424272
19.64	100000	0.334	90	-35.38790033
19.66	200000	0.174	90	-41.0606853
19.71	500000	0.078	88	-48.05184043

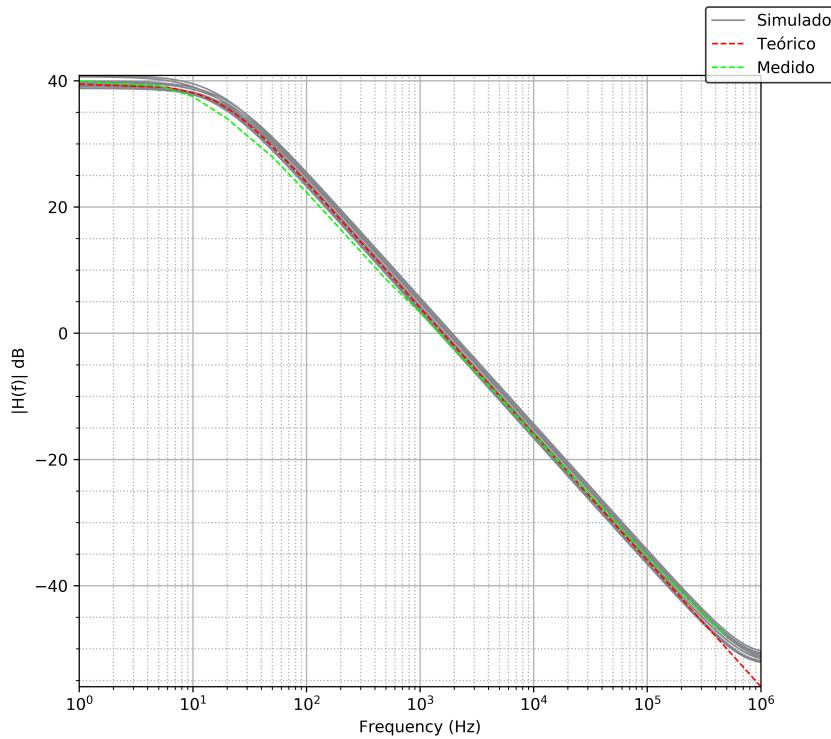


Figura 4.26: Diagrama de bode en módulo del circuito integrador compensado

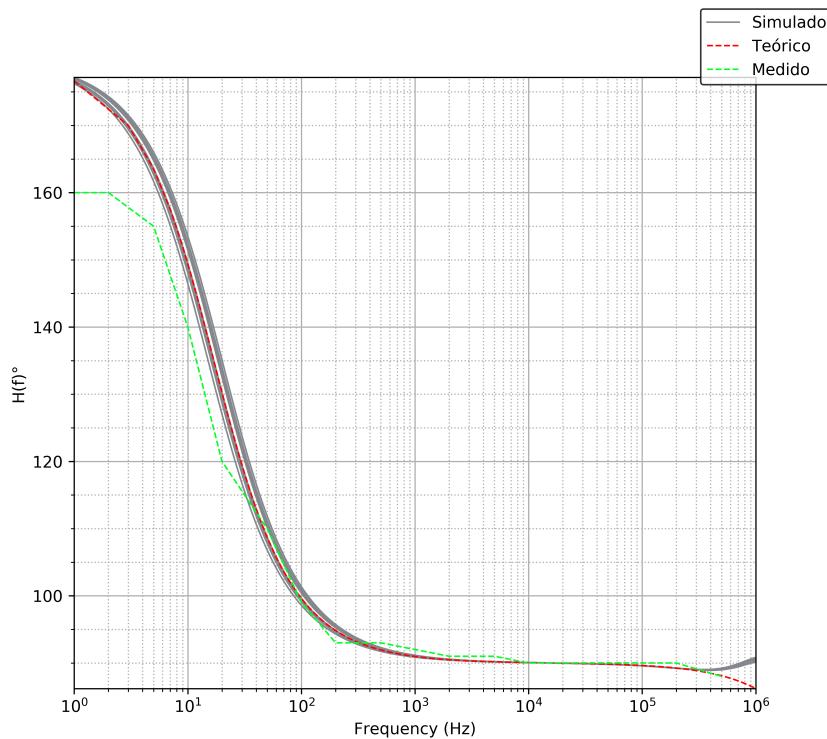


Figura 4.27: Diagrama de bode en fase del circuito integrador compensado

IMPEDANCIA DE ENTRADA se puede observar en las curvas obtenidas de la simulación, la medición y los cálculos teóricos, que la fase contrasta con muy poco error, no obstante en las mediciones del módulo tiene un valor medio de $|Z_{in}| = 5,25 k\Omega$ con un error medio de $E_r = 5,02\%$. Dado que el error se da para toda frecuencia, no se puede asumir que las puntas de osciloscopio hayan tenido una implicancia, se atribuye el

error de la impedancia a las desviaciones provocadas por la tolerancia de los componentes.

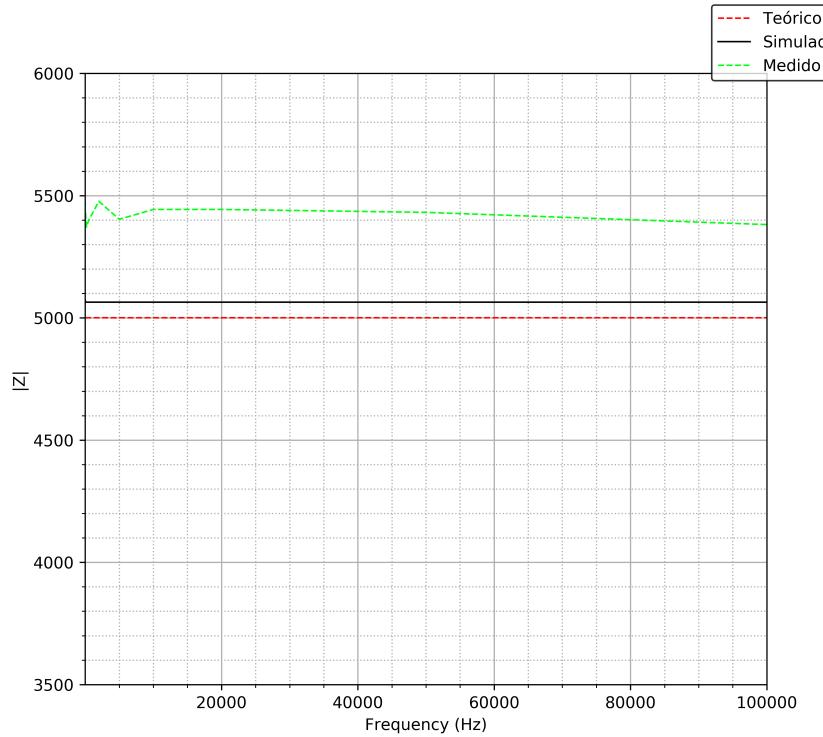


Figura 4.28: Impedancia de entrada en módulo del circuito integrador compensado

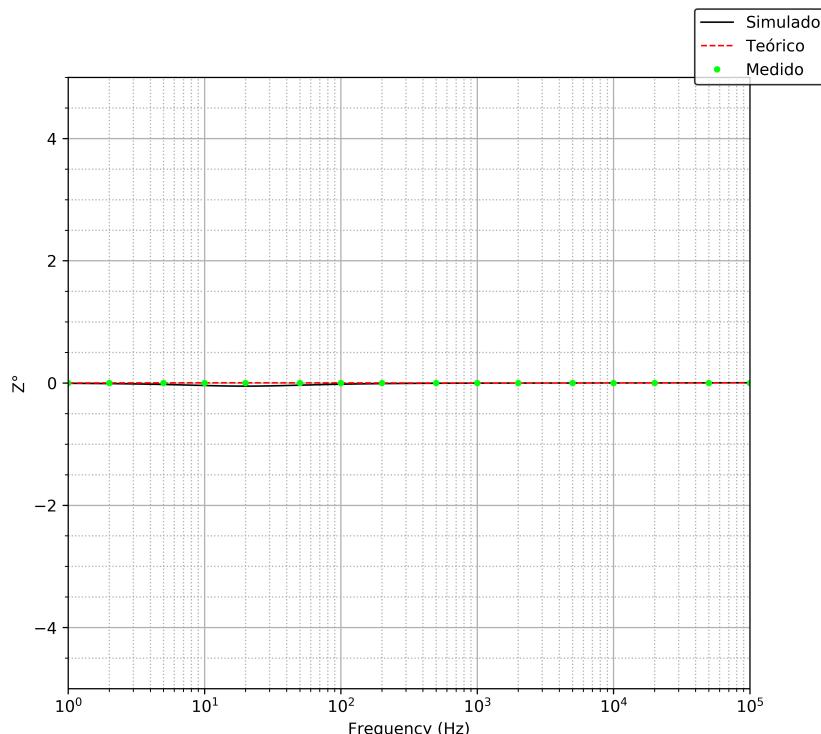


Figura 4.29: Impedancia de entrada en fase del circuito integrador compensado

De las comparaciones anteriores se pueden sacar algunas conclusiones sobre el comportamiento del circuito compensado, como el hecho de que la impedancia de entrada depende, para un amplio rango de frecuencias, de la resistencia R_1 en la entrada del circuito. Además el circuito tiene un comportamiento

resistivo.

RESPUESTA A SEÑALES NO SENOVIDALES se utilizaron como señales de excitación para el circuito, una cuadrada de 50 % de duty de frecuencia $f = 1\text{kHz}$, una cuadrada de 62 % de duty y frecuencia $f = 10\text{kHz}$, una triangular de 50 % de duty y frecuencia $f = 1\text{kHz}$ y, finalmente, una triangular de 80 % de duty y frecuencia de $f = 1\text{kHz}$. Vale mencionar, que la curva amarilla corresponde a la entrada y la verde a la salida.

Durante la realización de estas últimas mediciones se observó que para señales con valor medio no nulo, se produce que en la salida hay un nivel de continua consecuencia del promedio de tal entrada.

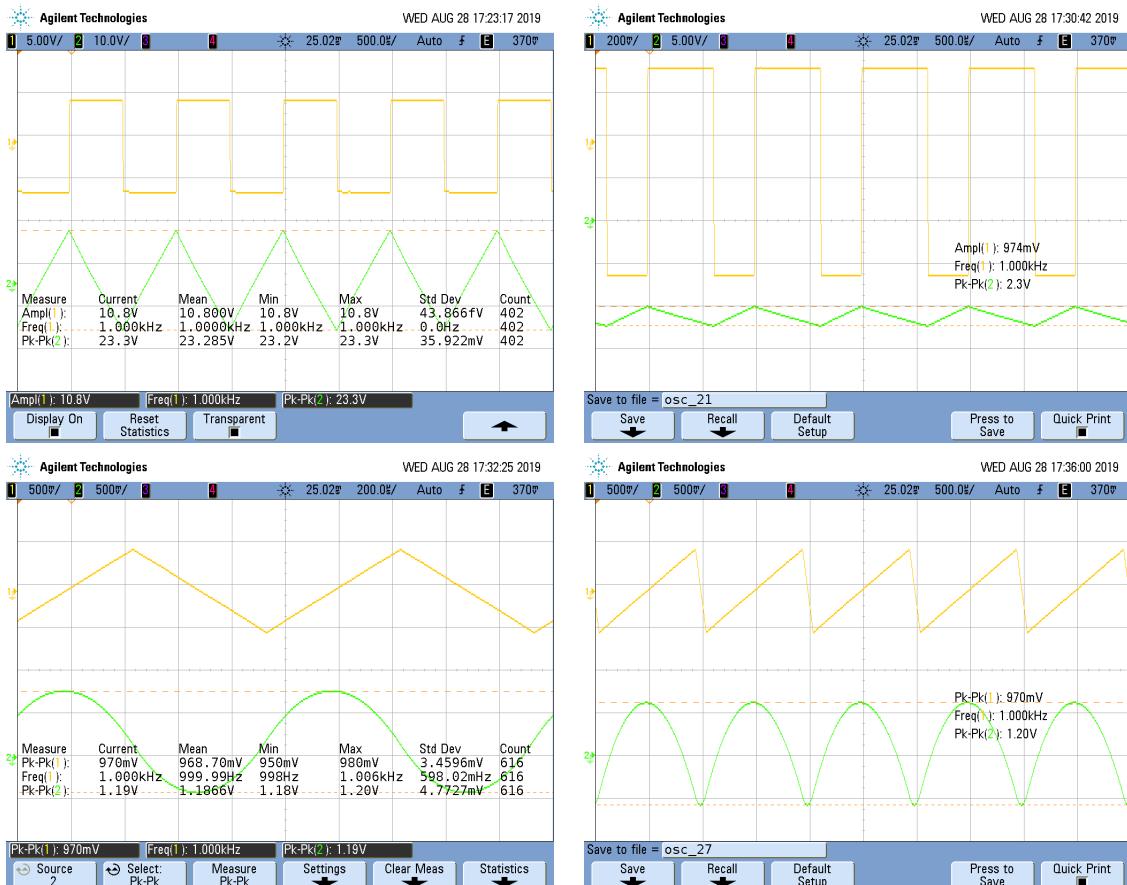


Figura 4.30: Respuestas a señales no senoidales

4.5. IMPLEMENTACIÓN PRÁCTICA

Para la contrastación empírica del análisis teórico y los resultados de las simulaciones es necesario realizar mediciones sobre la implementación práctica y real del circuito propuesto, para lo cual se utiliza Altium Designer para diseñar en PCB este circuito. Vale mencionar, que la implementación engloba todos los circuitos propuestos, sean derivadores o integradores, compensados y sin compensar, por ello se destina una subsección general para presentarla.

ESQUEMÁTICO como bien se mencionó en el análisis teórico, los valores principales del derivador e integrador fueron establecidos como requisito inicial $R = 5\text{k}\Omega$ y $C = 20\text{nF}$ y de ahí que para cumplir con dicha condición fueron necesarias conexiones paralelo entre valores de componentes comerciales para llegar finalmente a lo propuesto. Por otro lado, para poder hacer pruebas con los circuitos compensado y sin compensar, el derivador tiene una resistencia variable la cual en su estado $R = 0\Omega$ hace comportarse al circuito de forma no compensada, mientras que por el otro lado el integrador tiene un conector para conectar y desconectar la rama de compensación. Además, se agregan al circuito puntos de prueba para medir las señales con las puntas del osciloscopio, y se agrega un conector de selección del circuito para permitir medir la impedancia de entrada sin tener cargados ambos circuitos en tal puerto. Al circuito se

le agregan capacitores de desacople para compensar necesidades de consumo de corriente relativamente elevada durante intervalos cortos, evitando así caídas en la diferencia de potencial de la alimentación del circuito integrado.

Finalmente, a diferencia del circuito teórico se agregan resistencias en el terminal no inversor del amplificador operacional, de valores óptimos $R = 5\text{k}\Omega$ con el fin de reducir los efectos de las corrientes de bias sobre la salida para lograr reducir dicha variable en el análisis. No obstante, el efecto de tales resistencia no fue considerado teóricamente porque pueden ser, desde un punto de vista meramente conceptual, agrupadas con la resistencia interna del amplificador operacional con respecto a la cual se vuelven poco apreciables. Este último comentario cae dentro del marco del análisis de alterna realizado, y no considerando la continua para la cual fue puesta la resistencia, dado que en dicho caso si es apreciable.

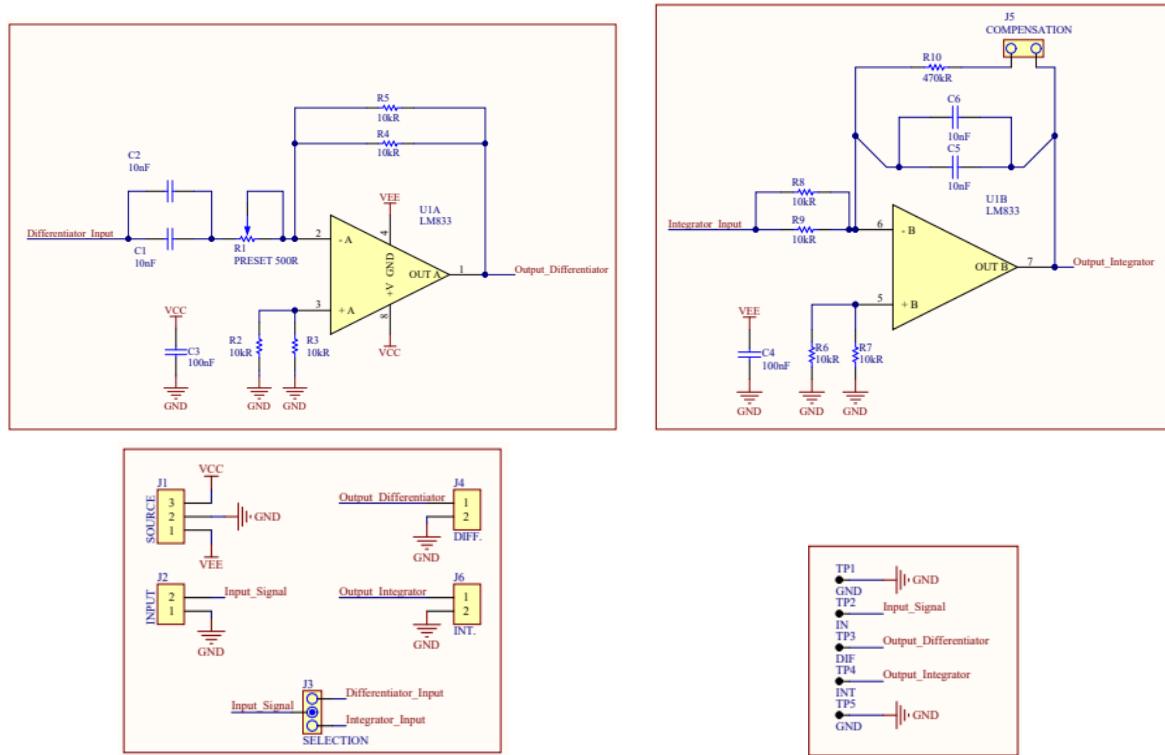


Figura 4.31: Esquemático del diseño en Altium

DISEÑO PCB para minimizar el espacio utilizado en el diseño del circuito en PCB y dado que la potencia de las resistencias lo permiten, aprovechando la baja tolerancia de algunos componentes en dicha tecnología, se utilizan resistencias y capacitores de tecnología SMD en encapsulado 0805.

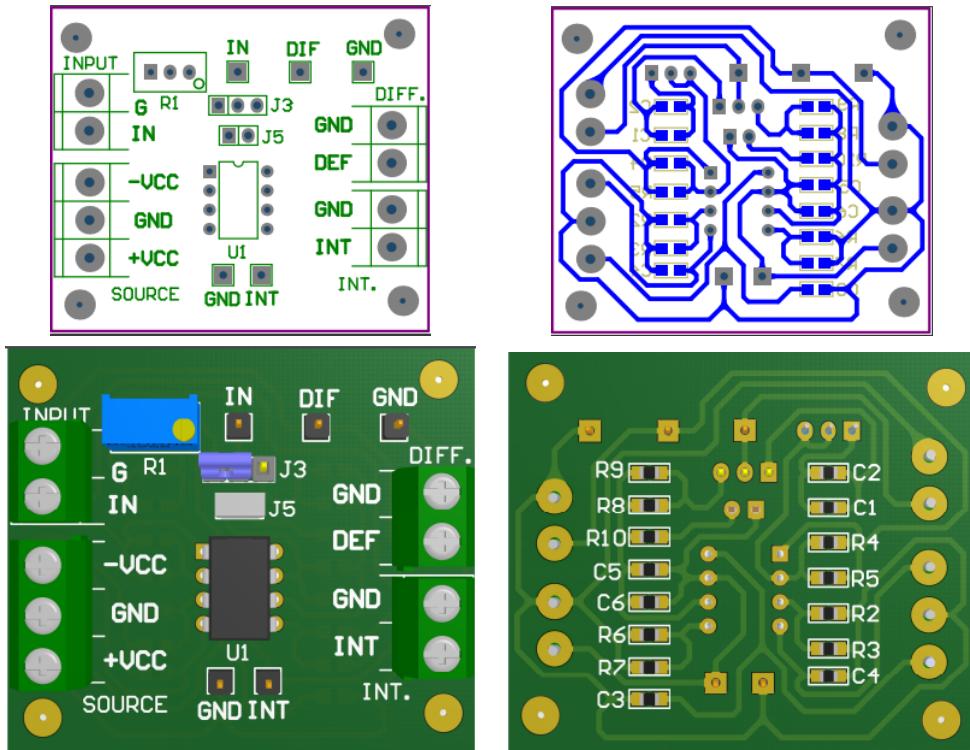


Figura 4.32: Diseño del PCB en Altium

RESULTADO , finalmente realizando el proceso de transferencia del PCB se obtuvo.

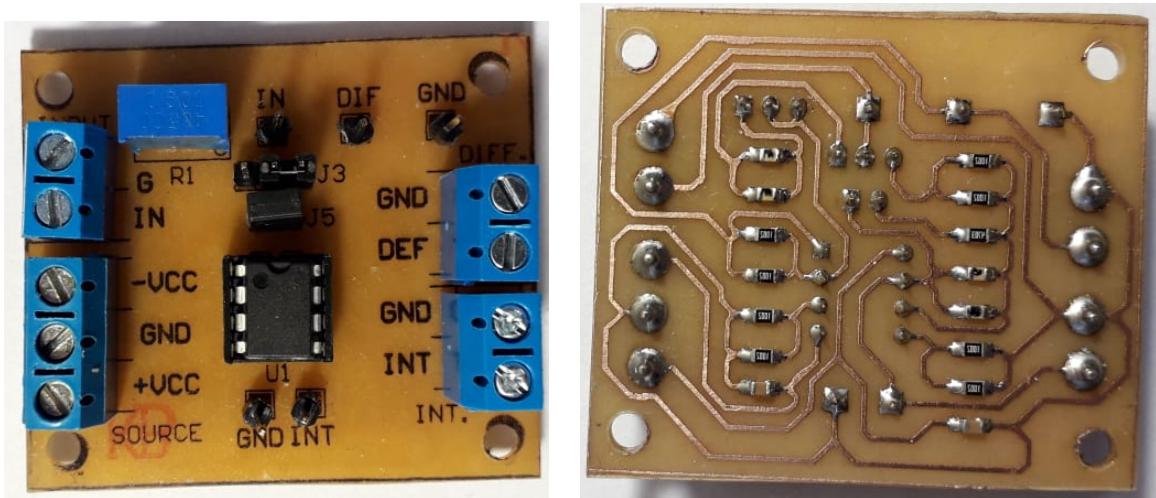


Figura 4.33: Realización del PCB

Por último, como comentario final, el PCB podría ser mejorado agregandole un label que indique cual posición del jumper de selección corresponde al derivador y cual al integrador. Además podrá agregarse al integrador una etapa previa para proteger al circuito de señales que tengan componente de corriente continua, utilizando un filtro pasaaltos.

4.6. CONCLUSIONES

Los circuitos derivador e integrador propuestos poseen limitaciones en funcionamiento para bajas y altas frecuencias, puesto que el derivador en bajas frecuencia atenúa demasiado y para altas frecuencias, antes de que deje de comportarse como derivador, posee limitación de funcionamiento por el slew rate del amplificador operacional, mientras que el integrador para bajas frecuencias tiene alta ganancia y es

susceptible a saturar el amplificador operacional, mientras que para altas frecuencias, antes de que deje de comportarse como integrador, posee una muy alta atenuación de la señal.

Por otro lado, luego del estudio de estos dos circuitos se ve la importancia de la comparación del modelo ideal con el modelo no ideal con la menor cantidad de aproximaciones posible, puesto que este último revela para qué rango de operación se puede considerar válido el modelo ideal, y por ende, el comportamiento que se espera del circuito. Dicho en otras palabras, para los circuitos derivadores e integradores el comportamiento puramente derivador o integrador se observa en el modelo ideal, no obstante, viendo el modelo más amplio se puede analizar para qué rango vale dicho comportamiento. Además, es de gran importancia tener en cuenta la impedancia de entrada del circuito a la hora de analizar correctamente los resultados obtenidos, puesto que juega un papel importante cuando tenemos en cuenta la forma en que se arman y conectan los sistemas que se modelizan.

5. EJERCICIO 5: DISTORSIÓN

En esta sección se propone el diseño de un sistema de distorsión, donde para una señal de entrada se obtenga una salida con un efecto de saturación característico de los pedales de efecto de distorsión para guitarras eléctricas. Para lo cual, se requiere que dicho diseño pueda alimentarse con una batería de 9V, incluya conectores mono de entrada y salida, y que pueda funcionar para un rango de frecuencias de audio.

5.1. INTRODUCCIÓN TEÓRICA

En términos generales, dada una señal senoidal a la cual se puede caracterizar mediante los parámetros de amplitud, frecuencia y fase, y si se considera una señal más compleja que se puede describir a través de una serie de Fourier, como suma de senoidales de frecuencias armónicas. Luego, se pueden aplicar diferentes tipos de transformaciones sobre tales senoidales en cualquiera de sus parámetros tal que cuando las modificaciones sean lineales o no lineales pero de forma diferente para cada armónico, luego tal proceso se denomina Distorsión.

En particular, el análisis teórico a realizar a continuación emplea una distorsión no lineal que produce saturación en los armónicos.

5.2. ANÁLISIS TEÓRICO

El circuito que se analizará teóricamente está compuesto de diferentes etapas que cumplen con funciones específicas, y que bajo ciertas condiciones, se pueden analizar de forma independiente entre sí para simplificar el análisis propuesto.

ETAPA ALIMENTACIÓN: el circuito de alimentación, como se puede observar en la figura 5.1 está compuesto por la batería de alimentación, una llave de encendido, y luego un diodo schottky 1N5819 que fue colocado a modo de protección para evitar dañar el circuito en caso de conexión de la batería en una polaridad opuesta. Este diodo de protección impide la circulación de corriente en el sentido opuesto, y se utiliza el tipo de diodo Schottky porque por estar construido con una juntura metal semiconductor posee una baja tensión de polarización lo cual implica pérdidas bajas en la alimentación del circuito respecto de la batería. Además, esta baja tensión de polarización y las pequeñas corrientes harán que el diodo disipe menor potencia que si fuera un diodo rectificador común.

Por otro lado, se agrega un capacitor en paralelo al diodo para compensar las variaciones de tensión de entrada sin importar de dónde provenga la alimentación externa. Y por último, se coloca un diodo led con una resistencia en serie a modo de indicador de que el circuito se encuentra en funcionamiento. Partiendo de que para corrientes bajas el diodo schottky tendrá una tensión $V_{D_{ON}} \approx 0,4V$, considerando un diodo led estándar con $V_{LED} = 1,8$ mínima y que la corriente máxima es $I_{LED} = 20mA$, entonces:

$$R_1 > \frac{9V - 0,4V - 1,8V}{20mA} \Rightarrow R_1 = 1k\Omega \quad (5.1)$$

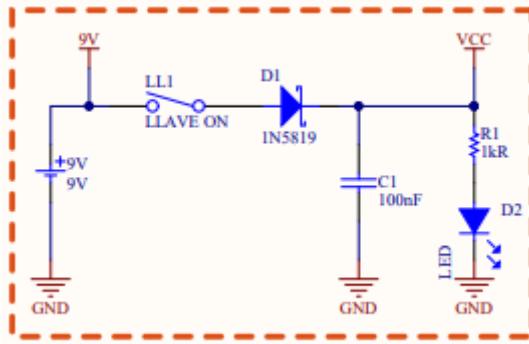


Figura 5.1: Circuito de alimentación del pedal

ETAPA OFFSET: esta etapa es en la cual entra la señal de entrada, la cual a priori podría tener su propio nivel de continua del cual se requiere proteger al circuito porque luego se busca agregar un nivel de continua de 4,5V ya que de esa forma se puede emplear una etapa de amplificación con amplificador operacional sin utilizar una fuente partida. Por ende, la función de cada componente en esta etapa desde un punto de vista cualitativo es que, el capacitor C_2 bloquea la componente de corriente continua de la señal de entrada externa, luego las resistencias R_4 y R_5 buscan agregar el offset de continua mencionado antes, y finalmente la resistencia R_3 provee una malla cerrada a través de la cual el capacitor puede circular corriente para descargarse, además de incidir en la impedancia de entrada del circuito.

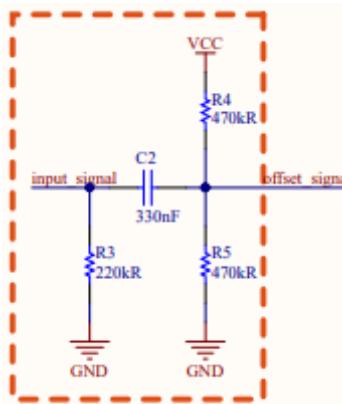


Figura 5.2: Circuito etapa de offset del pedal

Para el análisis cuantitativo, por ser un sistema compuesto por componentes lineales cuando se alcanza el régimen permanente, luego se aplica principio de superposición y se analiza el efecto de la parte de continua y alterna sobre la señal de salida de esta etapa. Considérese V_i y V_o la entrada y salida, respectivamente, de dicha etapa. En primer lugar, el efecto de la continua imponiendo que se quiere $V_o = \frac{V_{CC}}{2}$ da como resultado que:

$$V_o = \frac{V_{CC} \cdot R_5}{R_4 + R_5} = \frac{V_{CC}}{2} \Rightarrow R_4 = R_5 \quad (5.2)$$

Luego, desde el efecto de la alterna, si llamamos $R_p = R_4 // R_5 = \frac{R_4 \cdot R_5}{R_4 + R_5}$, entonces la transferencia del sistema la define un divisor de tensión compuesto por la R_p y la C_2 .

$$V_o = V_i \cdot \frac{R_p}{R_p + \frac{1}{s \cdot C_2}} \Rightarrow H(s) = \frac{V_o}{V_i} = \frac{s \cdot R_p \cdot C_2}{1 + s \cdot C_2 \cdot R_p}$$

Asumiendo un sistema LTI, causal y bibo-estable, se puede observar que el sistema se comporta como un filtro pasaaltos, donde la frecuencia de corte está ubicada en $f_o = \frac{1}{2\pi \cdot C_2 \cdot R_p}$ y considerando que antes se llegó a que las resistencias $R_4 = R_5$, entonces $R_p = \frac{R_4}{2}$. Se impone que la frecuencia de corte se encuentre de forma tal que la fase ya sea 0° para la espectro audible, por lo cual se pide que $10 \cdot f_o = 20\text{Hz}$ y se obtiene que:

$$C_2 = \frac{1}{2\pi \cdot R_4} \quad (5.3)$$

Finalmente, para imponer condiciones sobre R_3 se propone analizar la impedancia de entrada del circuito. En este punto, se necesita suponer que aquellas etapas que vengan después de esta no implican una carga significativa y se desprecian las corrientes que se vayan por V_o .

$$Z_{in} = \frac{V_i}{I_i} = R_3 // \left(\frac{1}{s \cdot C_2} + \frac{R_4}{2} \right) \Rightarrow Z_{in} = R_3 \cdot \frac{1 + s \cdot \frac{C_2 \cdot R_4}{2}}{1 + s \cdot \frac{C_2 \cdot (R_4 + R_3 \cdot 2)}{2}}$$

Analizando la respuesta en frecuencia del resultado obtenido, se puede ver que hay un polo y un cero, donde la frecuencia del polo es más chica que la del cero, y además este cero se encuentra ubicado en la misma frecuencia de corte que el filtro pasaaltos analizado con anterioridad. En conclusión, para las frecuencias del rango audible que se esperan que entren al circuito y pasen por el filtro, la impedancia de entrada se mantiene invariante en frecuencia y su valor se puede calcular considerando que $f >> f_o = \frac{1}{2\pi \cdot C_2 \cdot R_p}$. Entonces:

$$\begin{aligned} |Z_{in}| &\rightarrow \frac{R_4 \cdot R_3}{R_4 + 2 \cdot R_3} = \frac{1}{2} \cdot \frac{R_3 \cdot R_4}{R_3 + \frac{R_4}{2}} \\ &\Rightarrow |Z_{in}| \rightarrow R_p // R_3 \end{aligned}$$

De esta última expresión se puede ver que el valor óptimo para la impedancia de entrada del circuito, es decir donde su valor sea el más grande posible, es cuando se cumple que:

$$R_3 = R_p \Rightarrow R_3 = \frac{R_4}{2} \quad (5.4)$$

Finalmente, sólo es necesario definir un valor de R_4 y a partir de este mismo, se obtienen como resultado los demás para cumplir con los criterios tomados. Para definir su valor, se tiene en cuenta que no se puede emplear un valor muy grande ya que se convierte en una fuente de ruido, ni muy pequeño para que no haya un consumo de corriente elevado. Con lo cual se optó por utilizar un valor de $R_4 = R_5 = 470 k\Omega$. Entonces se necesitan $C_2 = 338,62 nF \approx 330 nF$ y $R_3 = 235 k\Omega \approx 220 k\Omega$.

ETAPA AMPLIFICACIÓN: en esta etapa el objetivo es amplificar la componente alterna de la señal de entrada, sin amplificar o modificar la componente de continua de $4,5 V$, puesto que se desea que la señal de salida tenga suficiente amplitud que sea apreciable a los valores de polarización de los diodos que vendrán en la etapa posteriormente. En el circuito, R_6 , R_7 y R_8 definen la realimentación y ganancia del amplificador, pero también afectan a la ubicación del o los polos del sistema de esta etapa, ya que el capacitor C_3 deberá corresponderse con un circuito abierto para las corrientes continuas, para las cuales la etapa tendrá una ganancia unitaria.

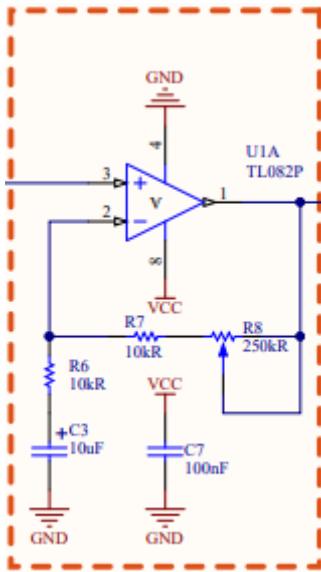


Figura 5.3: Circuito de amplificación del pedal

Para el diseño de esta etapa se propone hacer un análisis del amplificador operacional teniendo en cuenta un A_{vol} finito, donde luego se desarrolla planteando un conjunto de aproximaciones que idealizan el comportamiento del circuito para simplificar el cálculo de la etapa. Finalmente, se establecen condiciones para determinar cómo deben ser las características del amplificador operacional para que tales aproximaciones sean válidas y en función de ello realizar la selección del mismo, de forma tal que se pueda garantizar el correcto funcionamiento de la etapa. Sean V_i y V_o las respectivas entrada y salida de esta etapa, se analiza sin considerar el efecto de R_8 entonces:

$$V^- = V_i$$

$$V^+ = V_o \cdot \frac{1 + s \cdot C_3 \cdot R_6}{1 + s \cdot C_3 \cdot (R_6 + R_7)}$$

$$V_o = (V^+ - V^-) \cdot A_{vol}$$

$$H(s) = \frac{V_o}{V_i} = \frac{A_{vol}}{1 + A_{vol}} \frac{1 + s \cdot C_3 \cdot (R_6 + R_7)}{1 + s \cdot \frac{C_3 \cdot (R_7 + R_6 \cdot (A_{vol} + 1))}{A_{vol} + 1}} \quad (5.5)$$

Nuevamente al igual que sucedió en la etapa de entrada, la transferencia de esta etapa tiene un polo y un cero, donde el polo se encuentra en una frecuencia superior que la del cero. Particularmente, esto implica que para frecuencias que se encuentren una década más grande que la frecuencia de dicho polo, luego el sistema tendrá una ganancia estable que se encuentra definida por la ganancia ideal, esta es:

$$|H(f \rightarrow \infty)| = 1 + \frac{R_7}{R_6} \quad (5.6)$$

Por otro lado, como se busca que la ganancia unitaria que afecta a las frecuencias que se encuentran una década inferior a la frecuencia del cero sólo afecte a la componente de continua y no a las frecuencias del espectro audible que se tendrán en la entrada, se diseña estableciendo que la frecuencia del polo f_p tiene que ser tal que $10 \cdot f_p = 20\text{Hz}$.

$$f_p = \frac{1 + A_{vol}}{2\pi \cdot C_3 \cdot [R_7 + R_6 \cdot (1 + A_{vol})]} = \frac{1 + A_{vol}}{2\pi \cdot C_3 \cdot (A_{vol} + 1) \cdot R_6 \cdot (1 + \frac{R_7}{R_6 \cdot [1 + A_{vol}]})}$$

$$A_{vol} \gg \frac{R_7}{R_6} > 1 \Rightarrow f_p \rightarrow \frac{1}{2\pi \cdot C_3 \cdot R_6}$$

$$C_3 = \frac{1}{4\pi \cdot R_6} \quad (5.7)$$

Finalmente, si consideramos el efecto de la resistencia R_8 , se obtienen 3 ecuaciones a partir de las cuales se pueden definir algunos parámetros según las condiciones de diseño planteadas:

$$R_7 = (A_{min} - 1) \cdot R_6 \quad (5.8)$$

$$R_8 \geq (A_{max} - 1) \cdot R_6 - R_7 = R_5 \cdot (A_{max} - A_{min}) \quad (5.9)$$

$$C_3 = \frac{1}{4\pi \cdot R_6} \quad (5.10)$$

Asumiendo que las condiciones y aproximaciones necesarias para la resolución anterior son alcanzadas, luego se propone que el valor de $A_{min} = 2$ y el valor de $A_{max} = 27$, entonces con un valor $R_6 = 10k\Omega$ se obtiene que el capacitor debe ser $C_3 = 7,95\mu F \approx 10\mu F$ dado que es lo que se pudo conseguir como capacitor. Y las resistencia $R_7 = 10k\Omega$ y el potenciómetro variable de $R_8 = 250k\Omega$

Por otro lado, es de interés realizar un análisis del circuito con menor idealidad para poder obtener un comportamiento más real del circuito con el cual pueda analizarse bajo qué condiciones la transferencia puede aproximarse a lo simplificado anteriormente, y de esta forma emplear tales condiciones como criterios de selección del amplificador operacional a utilizar. Para esto último se asignan a los términos característicos de la transferencia las siguientes denominaciones para no sobrecargar la escritura de la función:

$$A_{ideal} = 1 + \frac{R_7}{R_6}$$

$$\omega_A = \frac{1}{C_3 \cdot R_6}$$

Entonces la forma simplificada con las condiciones y aproximaciones usadas, establece que la función transferencia está dada:

$$H_{ideal}(s) = \frac{1 + s \cdot \frac{A_{ideal}}{\omega_A}}{1 + \frac{s}{\omega_A}} \quad (5.11)$$

Por otro lado, reemplazando en la ecuación 5.5 el A_{vol} por su expresión con el polo dominante, se obtiene luego de unos pasos algebraicos una función menos aproximada que se muestra a continuación. Vale mencionar que se definen como A_o y ω_p como la ganancia en frecuencia $f = 0$ y el polo dominante del amplificador operacional.

$$H_{polo}(s) = \frac{1}{1 + \frac{s}{GBP}} \cdot \frac{1 + s \cdot \frac{1 + \frac{GBP \cdot A_{ideal}}{\omega_A}}{GBP} + s^2 \cdot \frac{A_{ideal}}{\omega_A \cdot GBP}}{1 + s \cdot \frac{1 + \frac{GBP}{\omega_A}}{GBP} + s^2 \cdot \frac{A_{ideal}}{\omega_A \cdot GBP}} \quad (5.12)$$

$$GBP = A_o \cdot \omega_p$$

Entonces, para conseguir que $H_{polo}(s) \rightarrow H_{ideal}(s)$, es necesario en primer lugar que la frecuencia de operación máxima sea mucho menor que el GBP del amplificador operacional, en segundo lugar que la frecuencia de corte del polo de esta etapa también sea mucho menor que el GBP entonces:

$$GBP \gg \omega_{max} = 2\pi \cdot 20kHz > \omega_A > \frac{\omega_A}{A_{ideal}} \Rightarrow H_{polo}(s) \rightarrow H_{ideal}(s) \quad (5.13)$$

Además, considérese una guitarra eléctrica que fue medida y cuya tensión pico máxima es de $V_p = 600mV$, donde como peor caso la frecuencia máxima podría considerarse de $f_{max} = 20kHz$, con una ganancia máxima $A_{max} = 27$, luego realizando el siguiente cálculo se determina el valor del slew rate necesario

para evitar efectos indeseados por limitación en la pendiente de crecimiento en la salida del amplificador operacional:

$$SR > V_p \cdot A_{max} \cdot 2\pi \cdot f_{max} = 2,035 \frac{V}{\mu s} \quad (5.14)$$

Luego, para el cálculo teórico de la etapa de offset se consideró que las etapas posteriores a esa no tenían una impedancia que cargara la salida y por ende se despreció las corrientes que pidiera la entrada del amplificador operacional, para cumplir con esta aproximación es necesario que dicho amplificador operacional tenga una impedancia de entrada grande, y como criterio se estima una impedancia mayor que la impedancia de salida de la etapa de offset, y como tal magnitud de esa etapa varía según la frecuencia, se toma como referencia su máximo valor posible dentro del espectro audible. Entonces que busca que $Z_{in} >> 235 k\Omega$.

Y finalmente, como último criterio, se puede analizar la influencia de las corrientes de bias y la tensión de polarización del amplificador operacional, a modo de analizar su efecto en la salida. Este efecto consiste en agregar una componente de continua adicional de pequeña magnitud puesto que el amplificador tiene una ganancia unitaria para bajas frecuencias, por esto mismo es que para minimizar el efecto de tal offset resultante, es necesario tener en cuenta el valor de los componentes periféricos al amplificador operacional y sus corrientes de bias según lo informa el fabricante. El efecto negativo de una componente de continua adicional implicaría una asimetría en la saturación producida por el amplificador operacional cuando se busque la distorsión, lo cual no produciría el efecto deseado.

Realizando tal análisis.

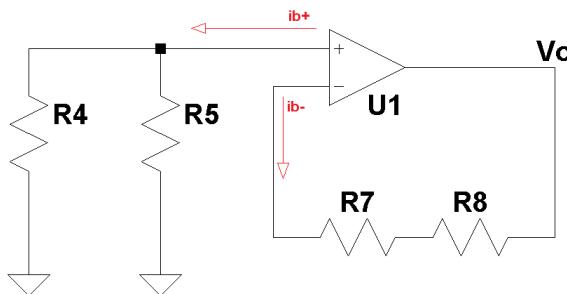


Figura 5.4: Etapa amplificación con el efecto de corrientes de bias

$$\begin{aligned} V^+ &= (R_4 // R_5) \cdot i b^+ \\ \frac{V^- - V_o}{R_7 + R_8} &= i b^- \\ \Rightarrow V_o &= V_{io} + \frac{i b^+ \cdot R_4}{2} - i b^- \cdot (R_7 + R_8) \end{aligned} \quad (5.15)$$

Esto demuestra que, el peor caso posible es cuando el potenciómetro se encuentra en su máximo punto, en cuyo caso la componente de continua será mayor. No obstante, salvo que el amplificador operacional tenga corrientes de bias muy grandes, no debería tener un efecto muy apreciable.

Modelo	GBP	SR	Z_{in}	V_{io}	I_b
TL082	4MHz	$4 \frac{V}{\mu s}$	$10^{12} \Omega$	20mV	8nA
LM833	15MHz	$7 \frac{V}{\mu s}$	$175 k\Omega$	5mV	1μA
LM358	1MHz	$0,5 \frac{V}{\mu s}$	No informa	5mV	150nA

Finalmente, tras haber comparado estos 3 modelos de amplificadores operacionales que se tenían en disponibilidad y con los cuales se estuvieron trabajando previamente, se optó por trabajar con el TL082 porque es aquel que cumple con todos los requisitos anteriormente mencionados.

ETAPA ALINEALIDAD: el objetivo de esta etapa es recortar o limitar el rango de tensiones de la señal introduciendo un efecto alineal en la variación de tensión, esto implica que la transferencia presenta un efecto no lineal introducido por algún componente, particularmente para ello se emplean diodos. En la figura 5.5 se puede observar que en principio hay un capacitor C_5 cuya función es la de bloquear el paso de la corriente continua, dejando únicamente la alterna sin ningún nivel de continua a la salida. Por otro lado, los diodos están para introducir un efecto alineal en la función transferencia limitando la senoidal de salida, y la resistencia R_9 está colocada de forma tal que limita la corriente y tensión del diodo cuando se encuentra en funcionamiento para evitar que se quemen, así como también establece el valor de la constante de tiempo con la cual la componente de continua deja de ser visible en la salida.

Teniendo en cuenta lo antes dicho, si se analiza el circuito temporalmente primero para la componente de continua, se puede observar que se polariza uno de los diodos que idealmente será un cable con una caída de potencial que puede aproximarse a $VD_{ON} \approx 0,7V$, donde luego circulará corriente hasta que el capacitor se termine de cargar y para la continua se comporte como circuito abierto. Este último estado se alcanza luego que pase cierto tiempo controlado por la constante de tiempo del sistema que se define como $\tau = R_9 \cdot C_5$. Desde el enfoque de corriente alterna, considerando que el capacitor y la resistencia son vistos como una impedancia, luego la salida de esta etapa será la misma que la entrada siempre y cuando la magnitud se encuentre por debajo de la polarización de los diodos, y a partir de dicho punto la salida se verá recortada o saturada en VD_{ON} .

Para los diodos de corte se eligen los 1N4148 porque son diodos rectificadores rápidos, entonces pueden responder de mejor manera a las variaciones que se produzcan a la salida del amplificador operacional por el efecto de señales de audio que sean complejas, lo cual no podría pasar quizás con un diodo rectificador común y agregaría distorsiones o efectos no deseados ni intencionados en la salida. Para este diodo la corriente máxima de circulación en polarización directa es de $I_{max} = 300mA$. Si además se impone un $\tau = 2ms$ se obtiene que $C_5 = 1\mu F$ y $R_9 = 2,2k\Omega$.

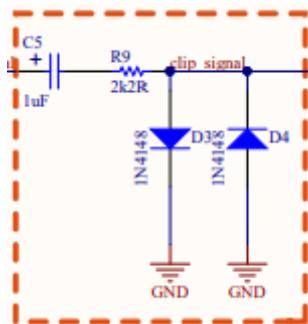


Figura 5.5: Circuito de etapa de alinealidad del pedal

ETAPA FILTRO: en esta etapa en principio debe asumirse que la resistencia variable R_{12} que está en paralelo al capacitor tiene una impedancia que no quita mucha corriente a la malla del circuito RC, de esta forma se desprecian sus efectos y se considera como si no estuviera conectado al capacitor, pues de esta forma se simplifica el análisis. Desde el punto de vista temporal, el circuito RC ante cambios en la entrada modifica la carga del capacitor que acompaña cualquier perturbación o cambio en tal entrada, de esta forma toda variación brusca o abrupta que se produzca se verá suavizada por esta etapa, como por ejemplo sucede con el corte de los diodos en la tensión de polarización. Desde el punto de vista en frecuencias, este filtro pasabajos limita las frecuencias altas eliminando tales armónicos que aparezcan por las alinealidades introducidas por la etapa anterior. Por esto último, se resuelve la función transferencia de esta etapa:

$$H(s) = \frac{1}{1 + s \cdot C_6 \cdot (R_{10} + R_{11})} \quad (5.16)$$

Entonces, considerando que R_{11} es una resistencia variable, se define una frecuencia máxima y una mínima para establecer el filtro. Considerando $f_{min} = 150Hz$ y $f_{max} = 15kHz$, donde la elección de estos valores se realiza asumiendo que verdaderamente el sonido audible de una guitarra no llega a frecuencias superiores a $15kHz$, luego se quiere poder no atenuar ninguna componente o atenuar la mayor parte de ellas como

extremos del filtro, para tener un amplio rango de funcionamiento. Finalmente se obtiene que $C_6 = 10nF$, $R_{10} = 1k\Omega$ y $R_{11} = 100k\Omega$. Vale aclarar, que en análisis de esta etapa no se consideró la conexión con la etapa previa puesto que al igual que se viene haciendo con todas las etapas, se impusieron condiciones para independizarlas, principalmente por el hecho de que el filtro busca de cierta forma suavizar los cambios bruscos de la alinealidad y dicha función se requiere cuando se logran polarizar los diodos, en cuyo caso la salida de la etapa previa está gobernada por la caída en los diodos.

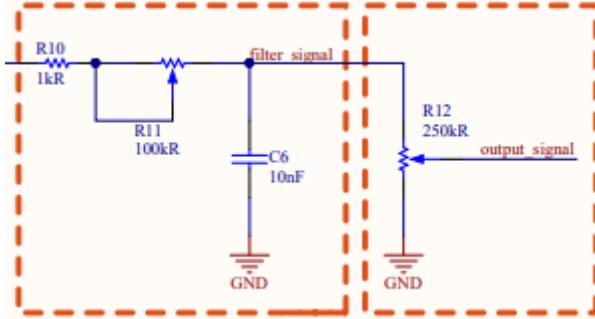


Figura 5.6: Circuito etapa de salida o filtro

CARACTERIZACIÓN FINAL DEL SISTEMA: finalmente se busca utilizar el análisis ya desarrollado para cada etapa de forma independiente, y según los criterios empleados, llegar a una función transferencia que describa el funcionamiento del sistema en su conjunto, analizando desde un punto de vista teórico su comportamiento y rangos de operación. Para esto último, como se consideraron criterios que permitieran ver a cada etapa de forma tal que no se cargaran unas a otras, luego la función transferencia podría componerse del producto de las funciones transferencia de cada etapa por separado. No obstante, si se incluye el efecto de la saturación por el recorte de los diodos, no es posible modelizar correctamente la $H(s)$. Por esto último, se plantea la transferencia del sistema sin la presencia de los diodos y luego se añade tal efecto desde un enfoque cualitativo.

Es necesario hacer una modificación a las simplificaciones teóricas que anteriormente se realizaron, puesto que sin la presencia de los diodos se interconectan las etapas de alinealidad y de filtro de la siguiente manera:

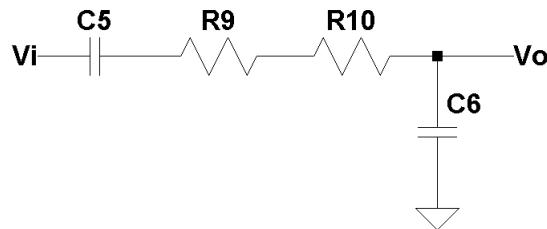


Figura 5.7: Circuito corregido de etapas sin diodos

Donde para obtener la función transferencia que caracteriza a esta etapa del sistema basta con realizar un divisor de tensión y luego operar algebraicamente para llegar a la expresión siguiente.

$$\begin{aligned} H_{etapa}(s) &= \frac{V_o}{V_i} = \frac{\frac{1}{s \cdot C_6}}{\frac{1}{s \cdot C_5} + \frac{1}{s \cdot C_6} + R_9 + R_{10}} \\ &\Rightarrow C_p = C_5 // C_6 = \frac{C_5 \cdot C_6}{C_5 + C_6} \Rightarrow H_{etapa}(s) = \frac{C_5}{C_5 + C_6} \cdot \frac{1}{1 + s \cdot C_p \cdot (R_1 + R_2)} \end{aligned}$$

Por lo tanto, ahora sí se obtiene la transferencia total del sistema como el conjunto de las etapas.

$$H(s) = \frac{s \cdot R_p \cdot C_2}{1 + s \cdot C_2 \cdot R_p} \cdot \frac{1 + s \cdot (1 + \frac{R_7}{R_6}) \cdot C_3 \cdot R_6}{1 + s \cdot C_3 \cdot R_6} \cdot \frac{C_5}{C_5 + C_6} \cdot \frac{1}{1 + s \cdot C_p \cdot (R_1 + R_2)}$$

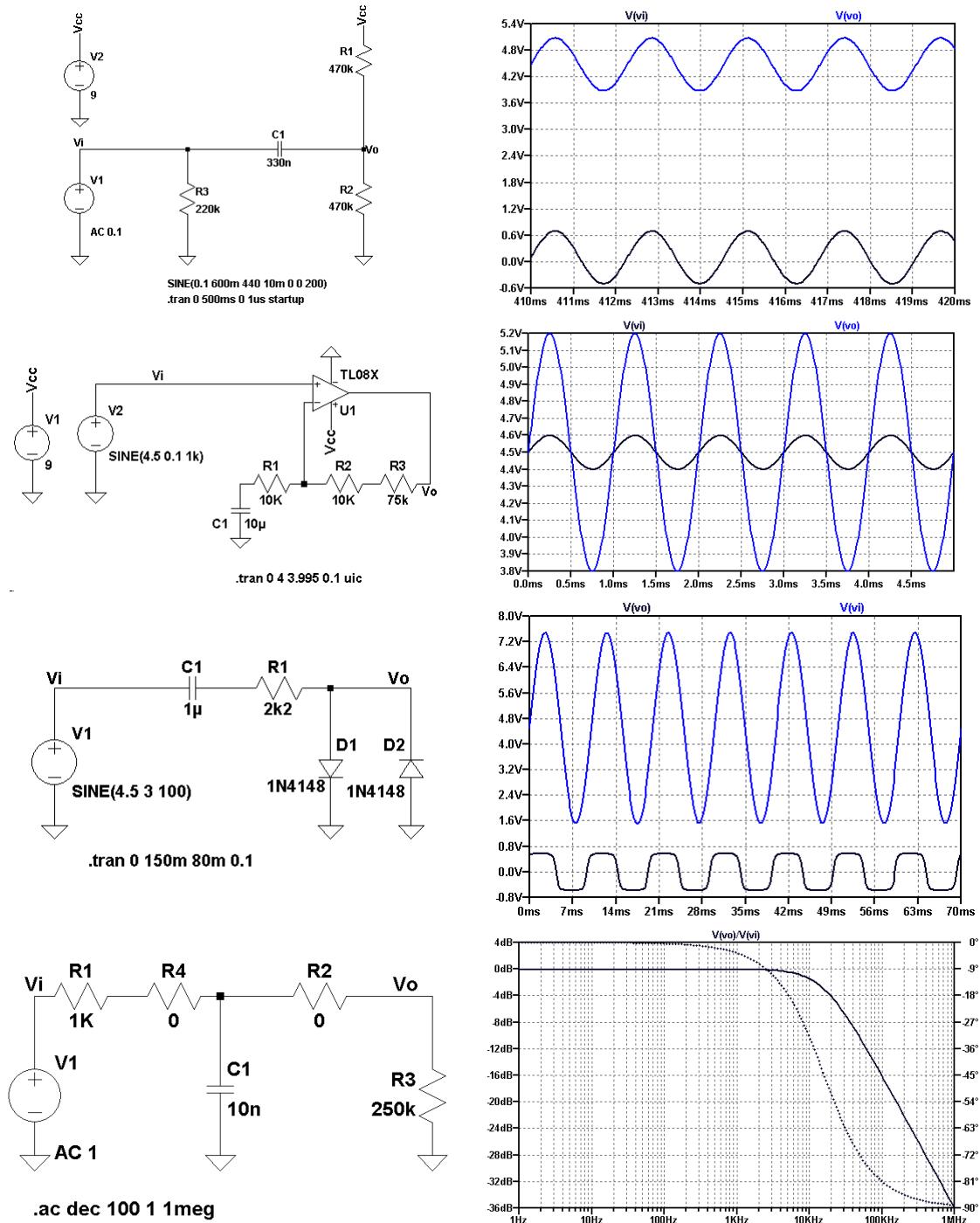
$$H(s) = \frac{\frac{s}{2\pi \cdot 2,05Hz}}{1 + \frac{s}{2\pi \cdot 2,05Hz}} \cdot \frac{1 + \frac{s}{2\pi \cdot 0,79Hz}}{1 + \frac{s}{2\pi \cdot 1,59Hz}} \cdot \frac{0,99}{1 + \frac{s}{2\pi \cdot 5,02kHz}} \quad (5.17)$$

Vale mencionar que este análisis no tiene en cuenta las posibles variaciones del sistema cuando se regula la distorsión y el tono con los potenciómetros agregados, puesto que bajo dichos casos se mueve la forma de la respuesta en frecuencia de la caracterización obtenida, tanto de forma vertical como horizontal. Esto se debe a que la variación de la distorsión implica modificar la ganancia de la banda pasante, y controlar el tono implica modificar la frecuencia de corte del filtro pasabajos utilizado en la última etapa. Esta regulación de ganancia y frecuencias fueron establecidas con el objetivo de permitir alcanzar un rango de operación amplio, ya que al poder elevar mucho la ganancia y modificar la frecuencia de corte, se puede ajustar según se prefiera la banda pasante, logrando un ancho de banda según se lo desea con amplitudes que pueden variar dentro de un rango grande respecto de lo que se esperaría a la salida de un instrumento. Esto último se tomo como criterio puesto que se esperaba que el resultado final fuera versatil a la hora de su manejo.

5.3. SIMULACIÓN DE ETAPAS

Se simularon cada una de las etapas por separa para analizar su comportamiento, el cual puede ilustrarse de forma breve a continuación con las respuestas de dichos sistemas a una exitación. Vale aclarar, que la simulación del conjunto de las etapas es realizada en la subsección de Resultados donde se contrastan las respuestas en frecuencia de la medición y lo teórico, superponiendo tales curvas con la simulación en LTSpice habiendo empleado un montecarlo para incluir variación por tolerancia de componentes.

Figura 5.8: Simulación de etapas



5.4. RESULTADOS

ANÁLISIS DE RANGO se decidió tomar tres frecuencias diferentes para las cuales aplicar una señal senoidal en la entrada del circuito de distorsión y evaluar los valores de tensión pico a pico a partir de los cuales o bien el circuito era incapaz de saturar, o no había forma de evitar que el amplificador operacional se saturará, para de este forma, tener una noción representativa del rango de funcionamiento del dispositivo armado.

f [Hz]	V_{pp} donde no satura nunca	V_{pp} donde satura siempre
20	10mV	1,5V
440	20mV	1,4V
3600	25mV	1,3V

Cuadro 5.1: Mediciones para rango de operación

RESPUESTA EN FRECUENCIA: se mide la respuesta en frecuencia del circuito sin considerar los diodos, es decir, desconectandolos del mismo, puesto que el circuito dejaría de considerarse lineal y por ello no tendría sentido analizar tal respuesta en frecuencia. Desde este enfoque, se observan el bode resultante de la medición, la simulación y los cálculos teóricos, para esto último se consideraron las aproximaciones tomadas donde las etapas eran independientes unas de otras, es decir que no se cargaban entre sí y se multiplicaron para obtener una función transferencia resultante.

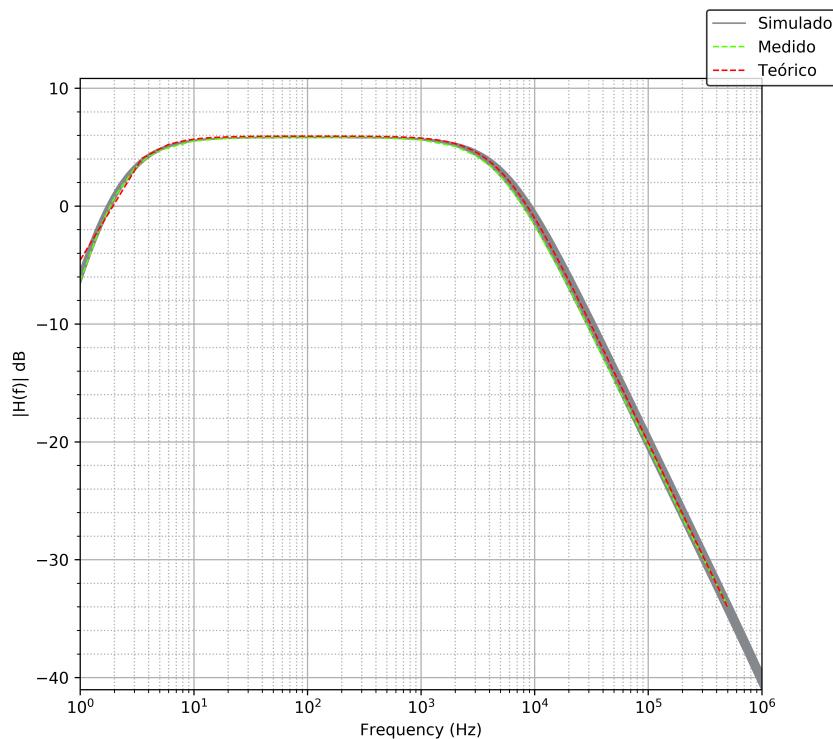


Figura 5.9: Diagrama de bode en módulo del pedal

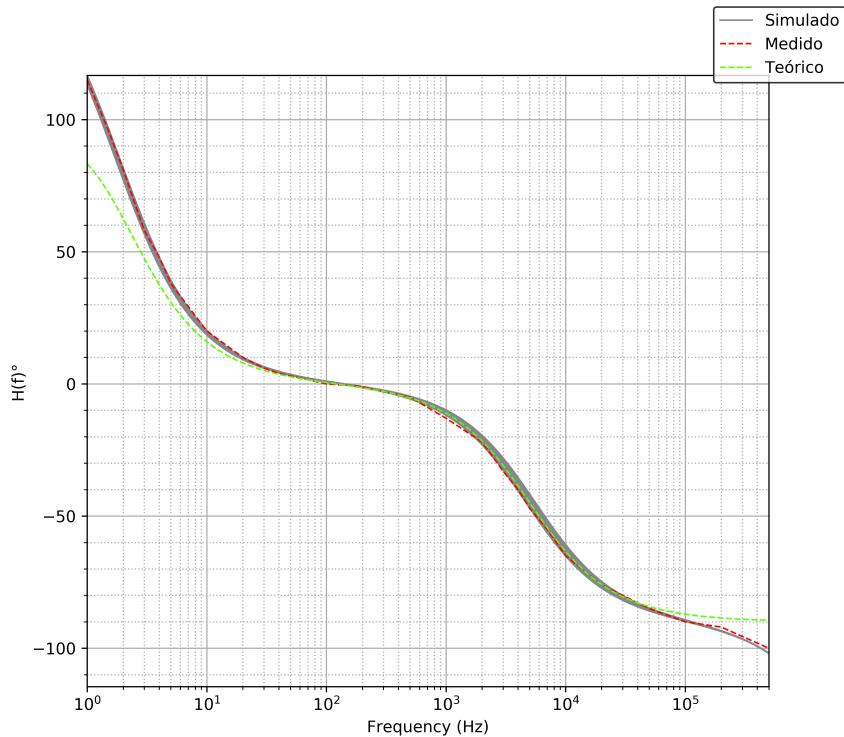


Figura 5.10: Diagrama de bode en fase del pedal

Es importante aclarar que para tales mediciones, simulaciones y cálculos, se consideran los potenciómetros que controlan la distorsión y el control de tonos al mínimo, pues de esta forma los efectos están minimizado, ergo, es por ello que se produce que en la respuesta en frecuencia obtenida se atenúan frecuencias que están dentro del espectro audible, puesto que si se aumentaría la ganancia de la banda pasante luego se produciría una distorsión sin atenuar el espectro audible, tal y como fue consignado y diseñado.

RESPUESTA TEMPORAL: se utilizaron dos señales senoidales de frecuencias $f = 440\text{Hz}$ y $f = 3600\text{Hz}$, configurando dos casos distintos, donde los potenciómetros que regulan la distorsión y el tono se encontraban en su posición mínima, y luego donde se encontraban en un punto medio cualquiera donde se produjera una dada distorsión. Ante esto, se realizaron mediciones sobre cada una de las etapas del circuito para poder establecer los efectos que cada una de ellas producían sobre la señal. A continuación se presentan los resultados medidos, téngase en cuenta que en las mediciones los cuatro gráficos contienen una señal amarilla que corresponde a la entrada original y luego una verde correspondiente al resultado de cada etapa, donde el orden de los gráficos de izquierda a derecha y de arriba hacia abajo está dado como etapa de offset, etapa de amplificación, etapa de alinealidad y finalmente la etapa del filtro.

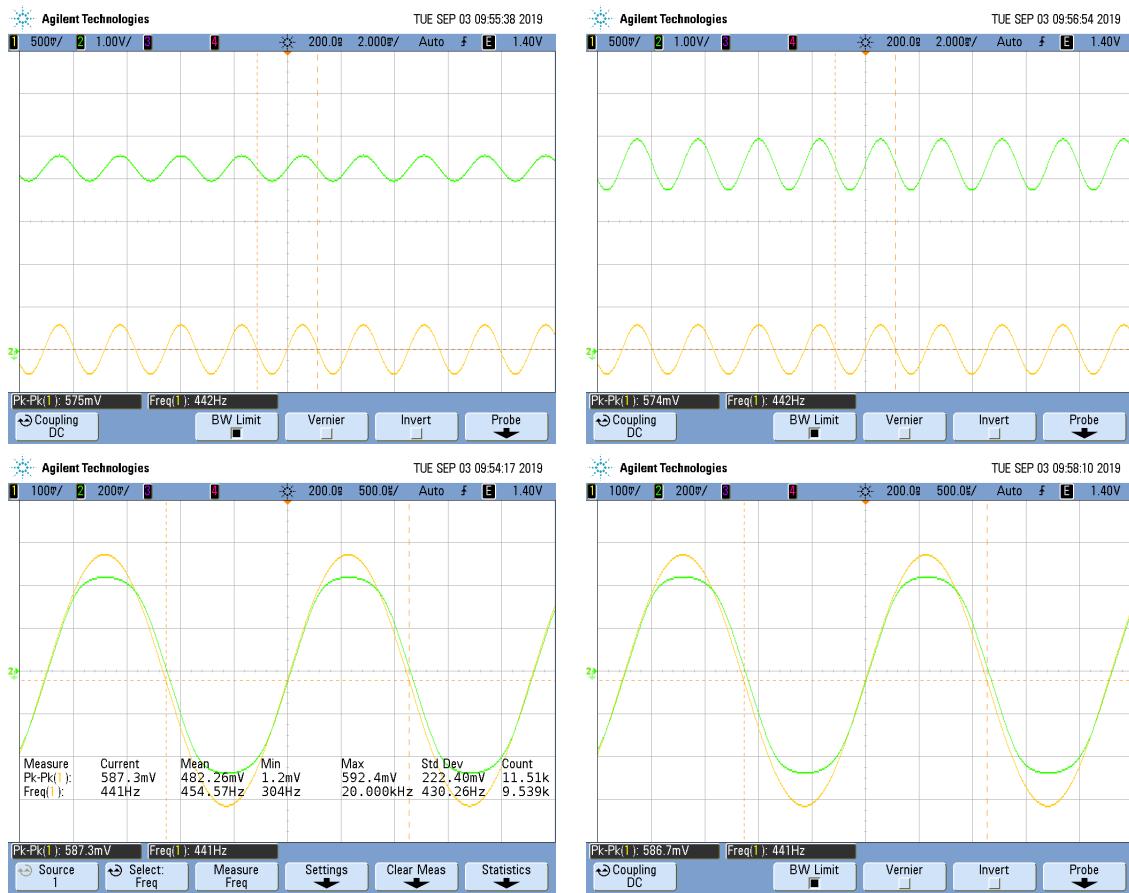


Figura 5.11: Casos para senoidal de 440Hz con potenciómetros al mínimo

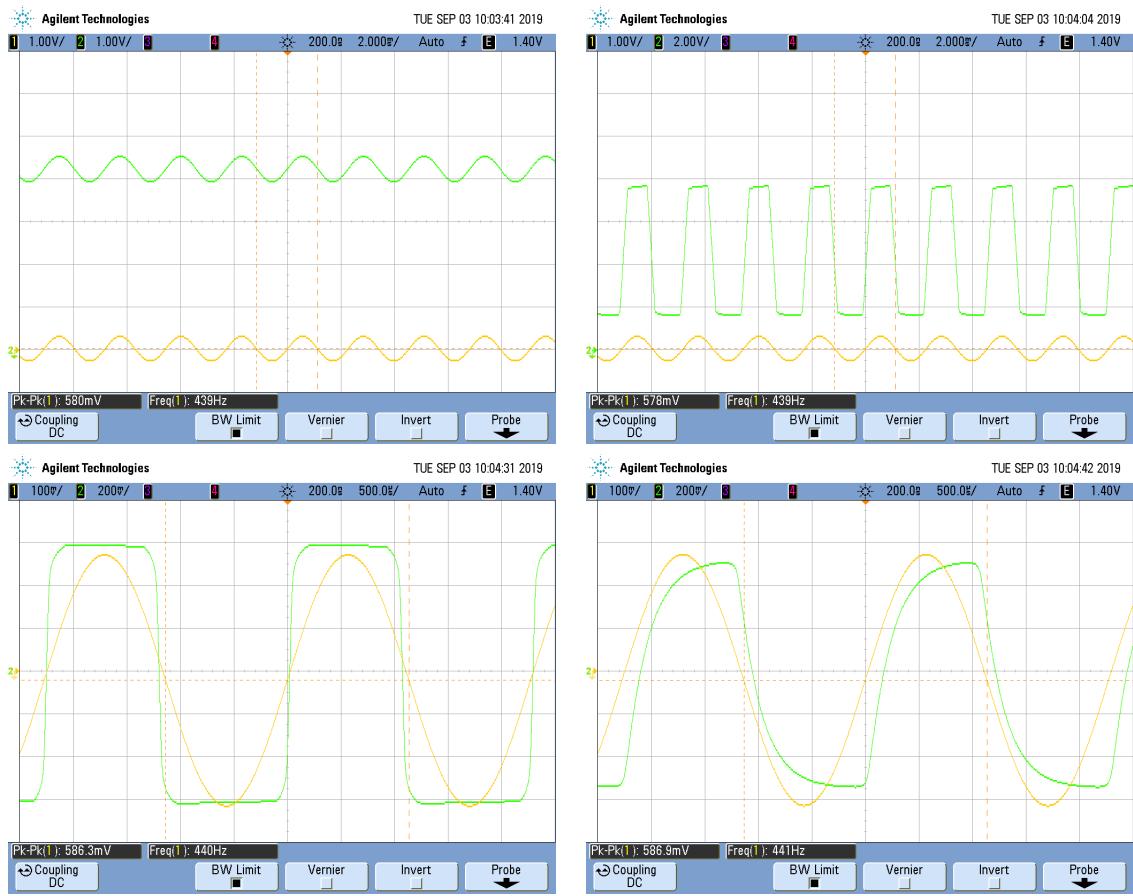


Figura 5.12: Casos para senoidal de 440Hz con potenciómetro en algún estado

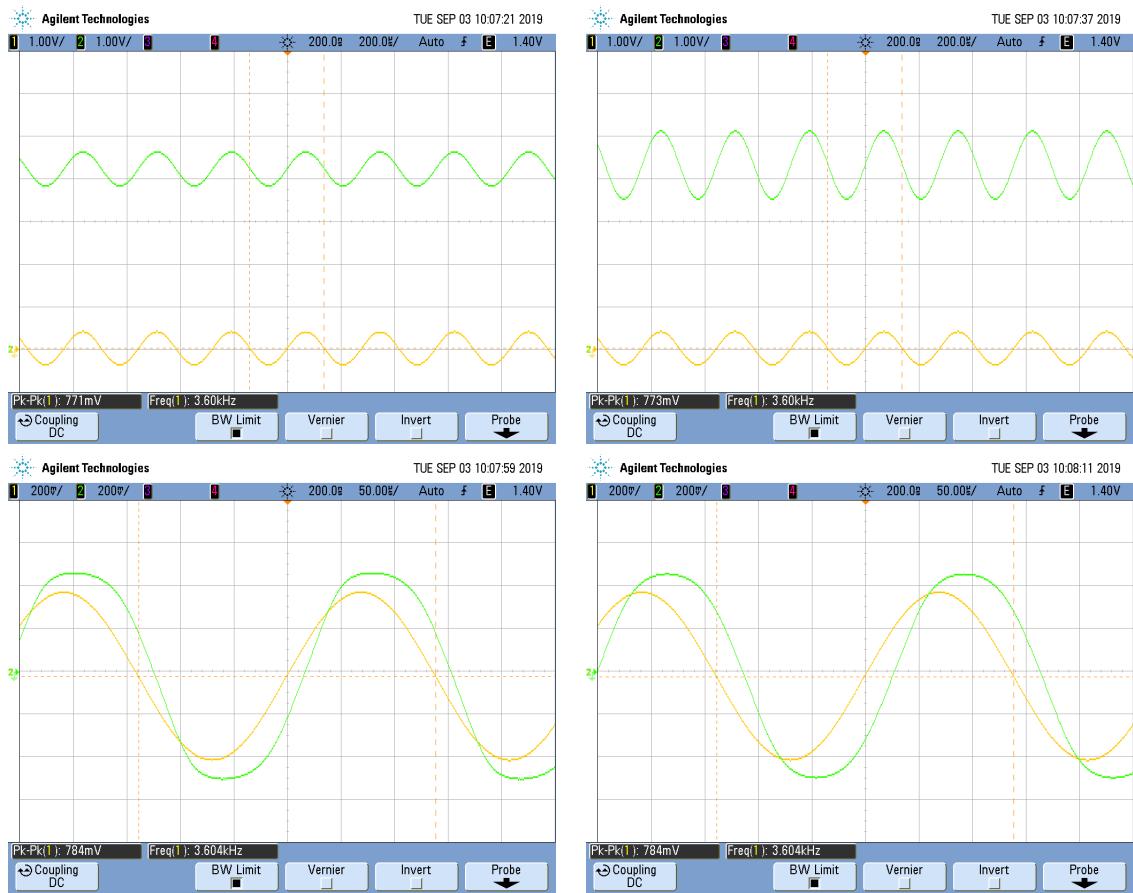


Figura 5.13: Casos para senoidal de 3600Hz con potenciómetros al mínimo

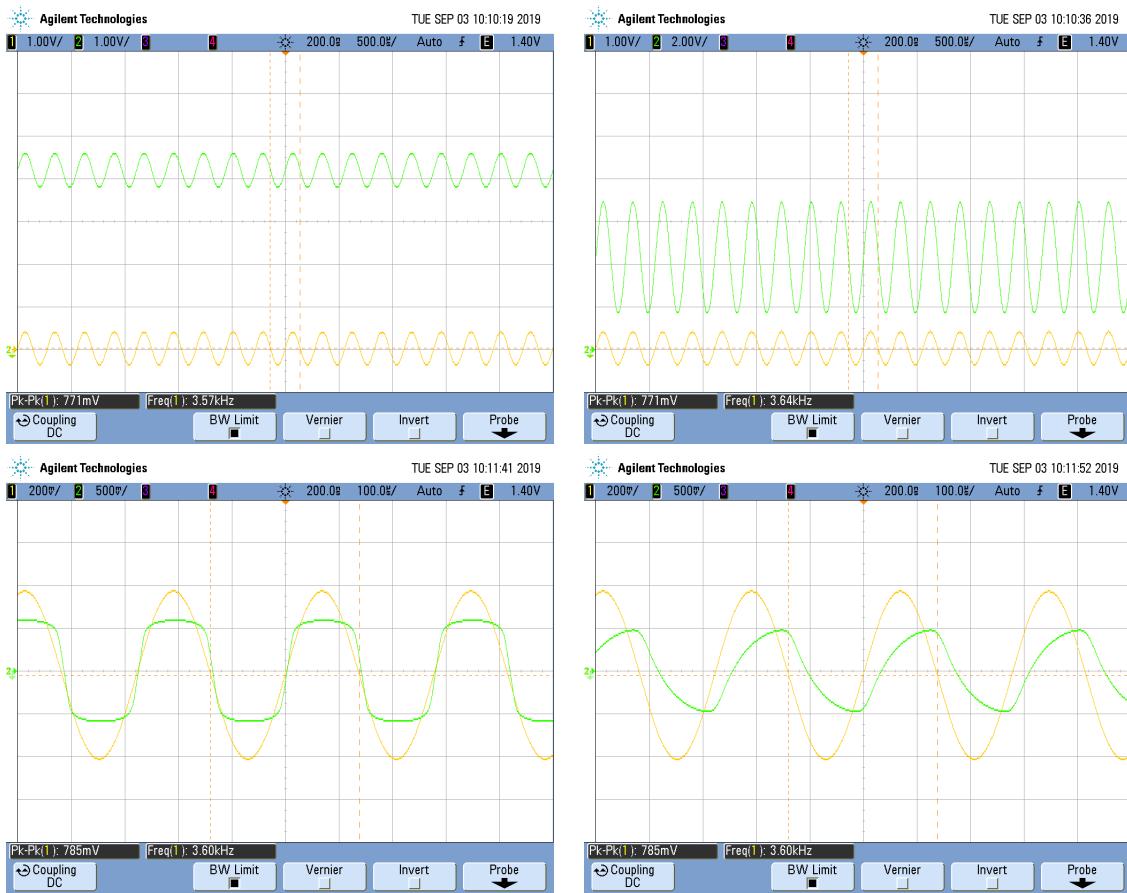


Figura 5.14: Casos para senoidal de 3600Hz con potenciómetros en algún estado

5.5. IMPLEMENTACIÓN PRÁCTICA

ESQUEMÁTICO: en el circuito se pueden observar cada una de las etapas ya mencionadas y analizadas en el apartado teórico de la presente sección, pero además, se incluyen consideraciones prácticas del diseño en PCB, como la conexión como buffer del amplificador operacional no utilizado para evitar que entre en un modo de oscilación que introduzca efectos no deseados al circuito, capacitor C_7 de desacople para el circuito integrador cuando se pide mucha corriente, los puntos de prueba para tener un acceso fácil y cómodo a las señales al momento de realizar mediciones con la punta de osciloscopio. Finalmente, se agrega un conector correspondiente a un switch doble con retención comúnmente utilizado en los pedales de distorsión para controlar el efecto.

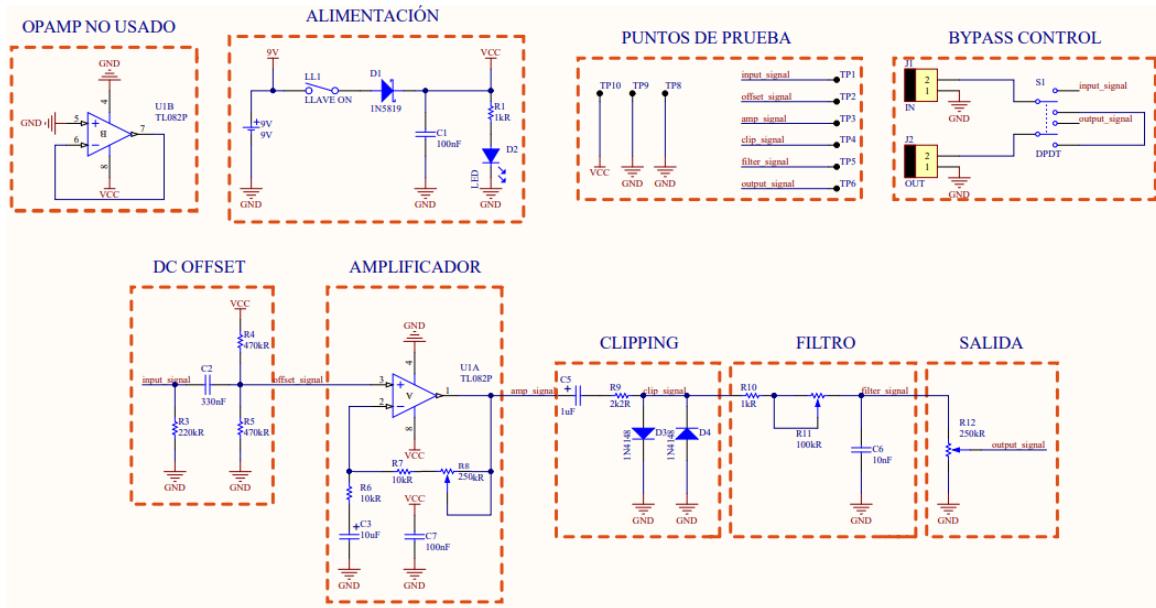


Figura 5.15: Esquemático del diseño en Altium

PCB: el diseño de las capas top y bottom de Altium para el PCB.

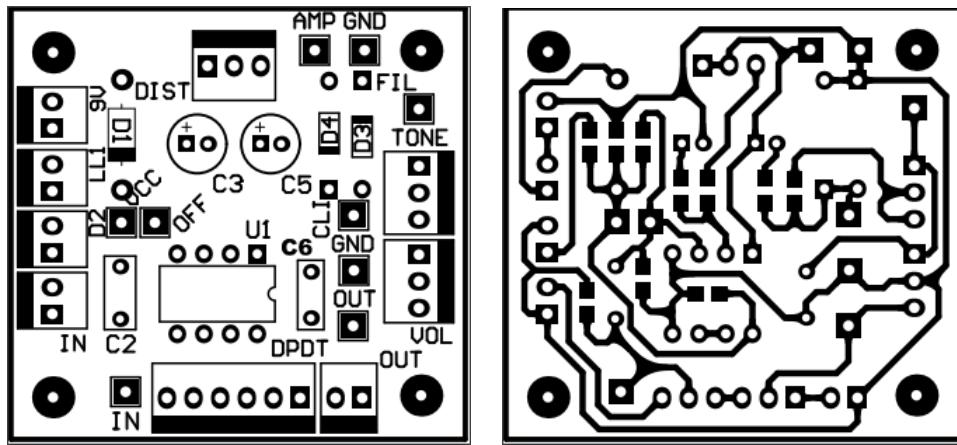


Figura 5.16: Diseño del PCB en Altium

VISTA 3D Y RESULTADO: se presenta la visualización final en 3D del diseño del PCB en Altium, así como los resultados obtenidos en su confección práctica. Para esto último se decidió hacer la compra de un gabinete y montar el pedal sobre el mismo, realizando la conexión con conectores de alojamiento polarizado de la forma más prolífica que se creyó posible.

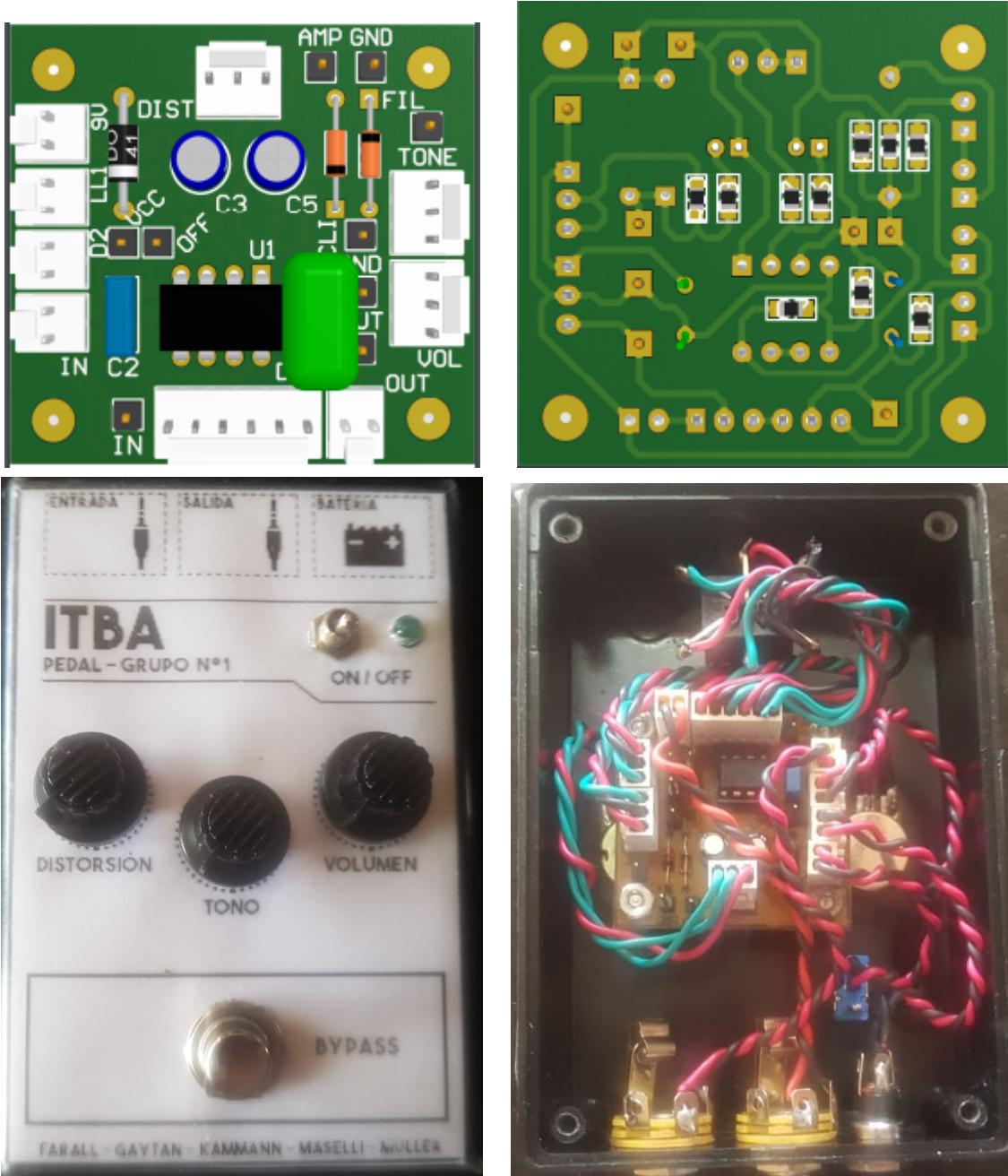


Figura 5.17: Vista 3D del diseño en Altium y resultados

5.6. CONCLUSIONES

En el diseño de sistemas más complejos es necesario analizar los circuitos de una forma más simplificada enfocándose en el comportamiento aislado de etapas específicas, estudiando de forma independiente la incidencia que tienen sobre la señal y la forma en que se modelizan. Puesto que finalmente, el análisis menos simplificado servirá para imponer restricciones al circuito y lograr alcanzar las condiciones que determinan que el circuito se comporte según las leyes que dictan el análisis simplificado. Esto fue lo que se aplicó para poder analizar de una forma sencilla el circuito del pedal, dando resultados con muy poco error como se pudo observar en la sección de resultados, ya que el amplificador operacional elegido se obtuvo según un conjunto de criterios que contribuyen a la idealización de las expresiones utilizadas. No sólo esto, sino los valores de resistencias usados entre etapas para determinar cuando una cargaba a otra.

6. EJERCICIO 6

6.1. INTRODUCCIÓN

En este ejercicio se realizará el diseño de un circuito que adapta una señal de tensión proveniente de un sensor de temperatura LM324. Luego, se implementará el mismo en un PCB y se analizarán los resultados obtenidos.

6.2. DISEÑO DEL CIRCUITO

Como primer paso se deben definir las entradas y salidas del sistema para poder comenzar con su diseño. Respecto a la entrada, la fuente de la misma es el sensor de temperatura LM324. Segundo se pudo consultar en su datasheet, la ganancia del mismo es de $100 \frac{mV}{^{\circ}C}$. Por otro lado, el rango de temperaturas especificado de funcionamiento del circuito va desde $35^{\circ}C$ hasta $45^{\circ}C$. Luego, el rango de tensiones de entrada es de $350mV$ a $450mV$, lineal respecto de la temperatura. El rango de salida del circuito está comprendido entre $0V$ y $5V$, a $35^{\circ}C$ y $45^{\circ}C$ respectivamente.

Como se puede observar, tanto la entrada como la salida del circuito son rangos lineales, por lo que la adaptación implica solamente un escalamiento y un corrimiento aplicados sobre la señal de entrada. Teniendo en cuenta los circuitos típicos observados en clase se decidió emplear un sumador inversor conectado en cascada a un amplificador inversor, como se puede observar en la figura 6.1.

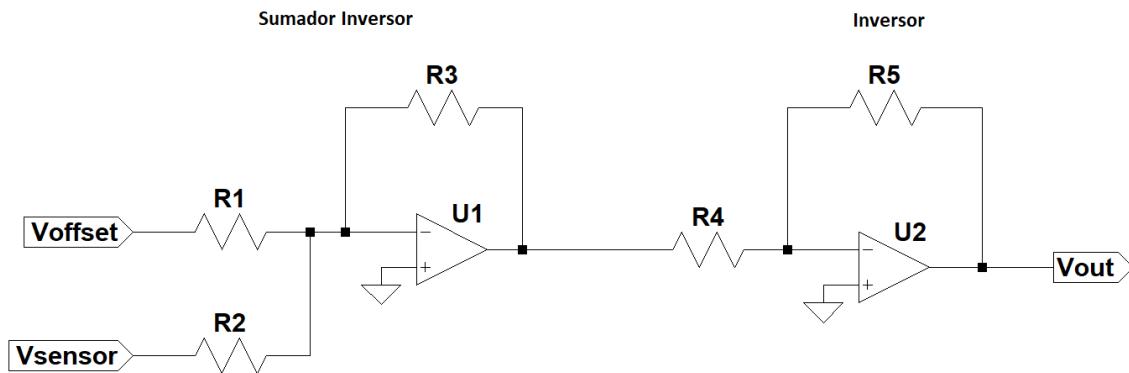


Figura 6.1: Circuito adaptador

Dado que se utilizan dos amplificadores operacionales se creyó conveniente emplear el integrado TL082. La ecuación que caracteriza a dicho circuito se reproduce a continuación.

$$v_{out} = \left(-\frac{R_3}{R_2} \cdot v_{sensor} - \frac{R_3}{R_1} \cdot v_{offset} \right) \cdot \left(-\frac{R_5}{R_4} \right) \quad (6.1)$$

Si suponemos que el amplificador inversor tiene ganancia unitaria (esto es, $R_5 = R_4$), y que la tensión que se usará como offset es $-V_{cc}$ obtenemos

$$v_{out} = \frac{R_3}{R_2} \cdot v_{sensor} - \frac{R_3}{R_1} \cdot v_{cc} \quad (6.2)$$

En la ecuación anterior se pueden apreciar las dos etapas de adaptación mencionadas anteriormente (escalamiento y corrimiento). Ahora si operamos sobre esta simplificación obtenemos

$$v_{out} = \frac{R_3}{R_2} \cdot \left(v_{sensor} - \frac{R_2}{R_1} \cdot v_{cc} \right) \quad (6.3)$$

Si decidimos fijar R_2 entonces agregando presets en serie a R_1 y R_3 podremos ajustar de forma independiente el corrimiento y escalamiento, respectivamente. Realizando los cálculos apropiados para conocer los valores de los resistores se llega a la siguiente expresión:

$$R_1 = \frac{v_{cc} \cdot 50 \cdot R_2}{17,5} \quad (6.4)$$

$$R_3 = 50 \cdot R_2 \quad (6.5)$$

Con las equivalencias anteriores y fijando un valor comercial para el resistor R_2 se pueden calcular los valores teóricos de resistencia para R_1 y R_3 . Luego se normalizan estos valores, al valor comercial inmediato inferior que también se encuentre disponible en el pañol de la facultad. Por último se agregan dos presets de $100k\Omega$ en serie a R_1 y R_3 para poder efectuar la calibración del circuito. Se obtiene la configuración que se detalla en la tabla de abajo.

R_2	R_1	R_{1n}	R_3	R_{3n}
$6,8k\Omega$	$291,49k\Omega$	$220k\Omega + 100k\Omega$	$340k\Omega$	$270k\Omega + 100k\Omega$

Cuadro 6.1: Valores de resistores empleados

Los presets fueron sobredimensionados con el propósito de ampliar el rango de calibración, de tal forma de compensar las tolerancias de los resistores (que en todos los casos es del 5%). De esta forma, se concluye la primera etapa del diseño del circuito.

6.3. LIMITACIÓN DEL RANGO DE SALIDA

Se pide que la salida del circuito siempre pertenezca al rango $[-1V, 6V]$. Para lograr esto se puede colocar un diodo zener de $v_z = 5,6V$ en paralelo a esta, limitando el rango de tensiones a $[-0,7V, 5,6V]$. El problema que se presenta en este caso es la limitación en corriente a la salida del integrado TL082. Si la intensidad es considerablemente alta se quemará el IC. Esta situación se puede evitar conectando una impedancia en serie a la salida, antes del diodo zener.

Según la datasheet del TL082 extraída de la web de Texas Instruments, cuando el operacional tiene conectada a su salida una carga tal que $R_L \geq 2k\Omega$ puede hacer un swing máximo de tensión a la salida de $v_{out} = pm10V$. Esta limitación está dada por la corriente máxima que puede entregar en circuito integrado en estas condiciones. Aplicando ley de ohm se obtiene que en el peor caso

$$I_{max} = \frac{v_{max}}{R_L} = \frac{10V}{2k\Omega} = 5mA \quad (6.6)$$

Con esta corriente, y suponiendo además que el módulo de la tensión máxima de salida es menor a $v_{max} = 10V$ y que caen $5,6V$ sobre el zener, se calcula el resistor mínimo a ser colocado

$$R_{min} = \frac{v_{max} - v_z}{I_{max}} = \frac{10V - 5,6V}{5mA} = 880\Omega \quad (6.7)$$

Luego, se decidió emplear un resistor cuyo valor nominal sea $1k\Omega$, de forma tal de agregar un factor de seguridad al circuito. Esta resistencia serie sumada a la impedancia de salida del circuito adaptador forman un divisor de tensión que atenuará la salida en un determinado valor. Esto se compensará con el sobredimensionamiento de los presets de calibración.

6.4. ASPECTOS CONSTRUCTIVOS

Luego de la etapa de cálculo se procedió al diseño propiamente dicho. En cuanto a conectividad, el PCB cuenta con una bornera de entrada con entrada triple y dos pares de pines de salida: uno que responde a la señal de salida del circuito, y otro que actúa como entrada de una señal de prueba que emula al sensor LM35. Esta última conexión es especialmente útil a la hora de realizar el proceso de calibración. Para poder conmutar entre la señal simulada y la propia del sensor existe un jumper. A continuación se muestra un layout del PCB diseñado en Altium y una captura del esquemático.

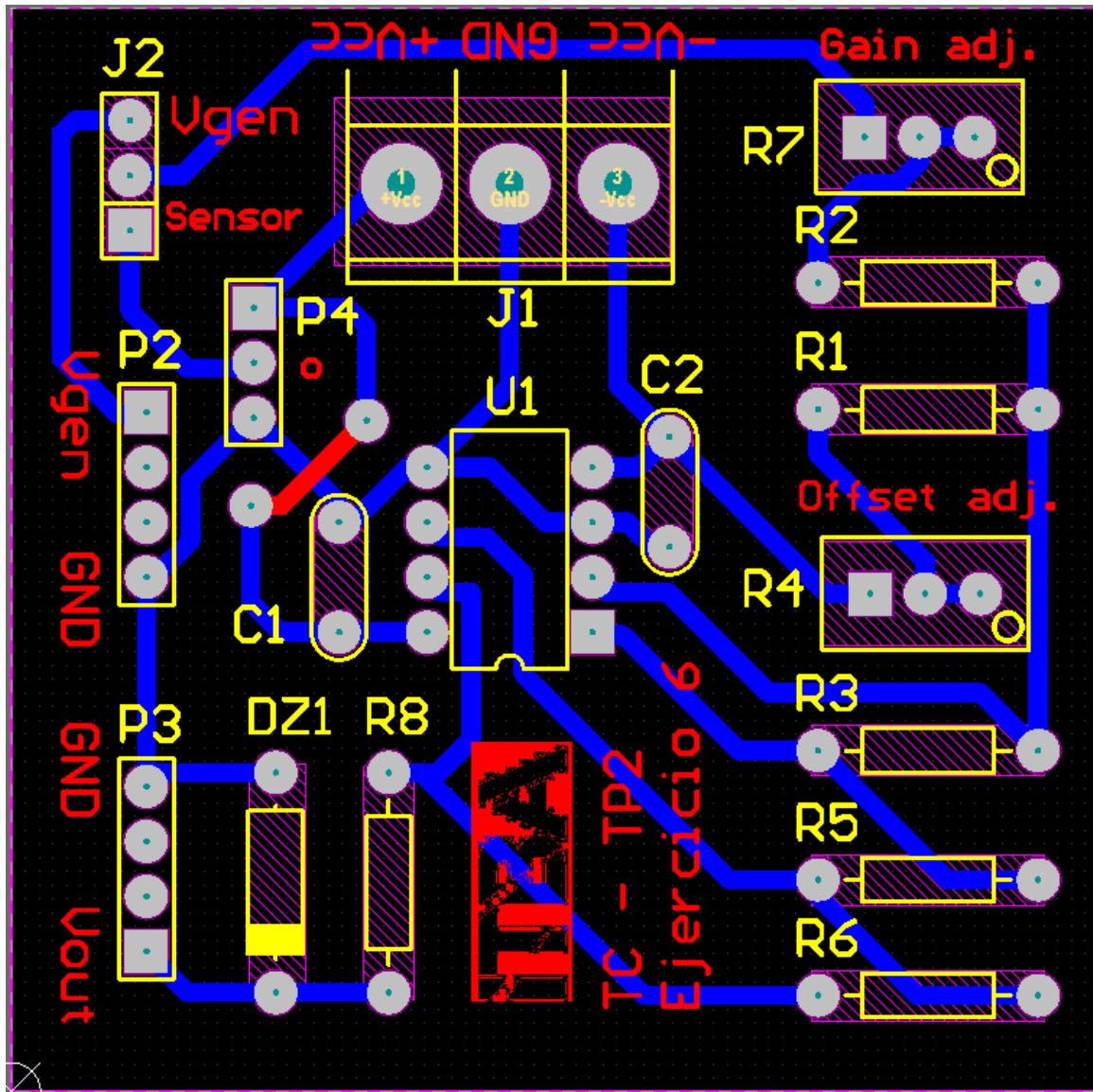


Figura 6.2: PCB del circuito

6.5. MÉTODO DE CALIBRACIÓN

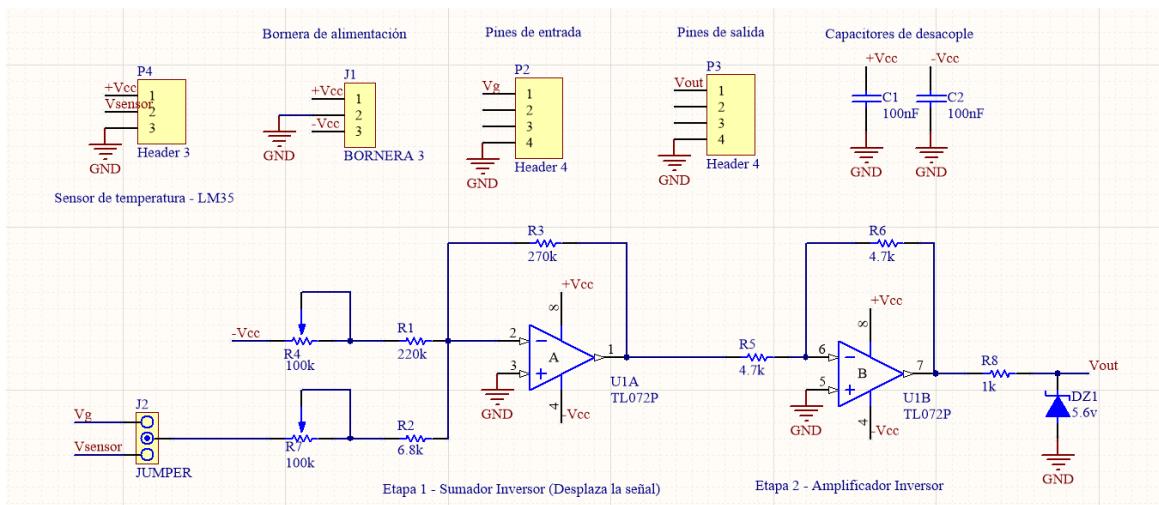


Figura 6.3: Esquemático del circuito

6.6. MÉTODO DE CALIBRACIÓN

Como se mencionó previamente, todos los componentes tienen una determinada tolerancia en sus valores nominales, además de ser éstos normalizados y dependientes de factores externos como temperatura de operación, aging, etc. De esto se deriva la necesidad de implementar un método de calibración que permita al circuito operar como lo esperado. El PCB cuenta con dos preset a tal fin, cuya función está debidamente indicada en el mismo. Para realizar la calibración del circuito primero se recomienda conectar un generador de señales a la entrada para poder simular la respuesta del sensor en forma de rampa. Luego se debe conectar la salida a un osciloscopio y girar el preset de Offset hasta que el pico inferior de la rampa se sitúe en el cero. Una vez realizado esto se procede a girar el preset de ganancia hasta que el pico superior de la rampa alcance una tensión de 5V. Cabe destacar que un proceso similar puede ser realizado con el sensor LM35 conectado e inyectando señal, utilizando la temperatura de 35°C como referencia y otro punto dentro del rango.

6.7. DATASHEET DE LA IMPLEMENTACIÓN

A continuación se reproducen algunos datos útiles del circuito.

Item	Min	Typ	Max
+Vcc [V]	5	15	36
-Vcc [V]	-12	-15	-17
Vout [V]	-0.8	-	5.45
Amplitud de salida [V]	3.92	-	5.3
Impedancia de salida [Ω]	-	1000	-
Amplificador Operacional	TL072CN		
Sensor de Temperatura	LM35DZ		