

INSTITUTO TECNOLÓGICO DE BUENOS AIRES

Trabajo Práctico N°6:  
Osciladores, PLL y circuitos no lineales  
Teoría de Circuitos - 2019

Grupo 1:

Farall, Facundo David  
Gaytan, Joaquín Oscar  
Kammann, Lucas  
Maselli, Carlos Javier  
Müller, Malena

Profesores:

Jacoby, Daniel Andrés  
Belaustegui Goitia, Carlos  
Iñaki Iribarren, Rodrigo

12 de noviembre de 2019

# Índice

<b>1. Oscilador de Wien</b>	<b>3</b>
<b>2. PLL: Phase Locked Loop</b>	<b>4</b>
<b>3. VCO: Voltage Controlled Oscillator</b>	<b>5</b>
3.1. Introducción teórica . . . . .	5
3.1.1. Distorsión Armónica . . . . .	5
3.1.2. Jitter . . . . .	6
3.2. Análisis de circuitos . . . . .	7
3.2.1. Acondicionamiento lineal de señal . . . . .	7
3.2.2. Comparador Schmitt Trigger inversor . . . . .	8
3.2.3. Voltage Controlled Oscillator . . . . .	9
3.2.4. Conversor triangular a senoidal . . . . .	11
3.3. Diseño de VCO . . . . .	14
3.3.1. Especificaciones y etapas . . . . .	14
3.3.2. Cálculo de componentes . . . . .	15
3.3.3. Simulación y verificación . . . . .	16
3.4. Resultados . . . . .	16
3.4.1. Funcionamiento . . . . .	16
3.4.2. Distorsión Armónica . . . . .	16
3.4.3. Medida de Jitter . . . . .	18
3.4.4. Análisis de resultados . . . . .	18
3.5. Conclusiones . . . . .	18

## 1. Oscilador de Wien

## 2. PLL: Phase Locked Loop

### 3. VCO: Voltage Controlled Oscillator

Esta sección se propone el diseño de un oscilador de señales senoidales cuya frecuencia pueda ser controlada por una tensión de entrada, de forma tal que para un dado rango de tensiones, se pueda producir la señal deseada que varíe en un rango esperado de frecuencias. En la Fig. 1 se ilustra un esquema general del sistema deseado.

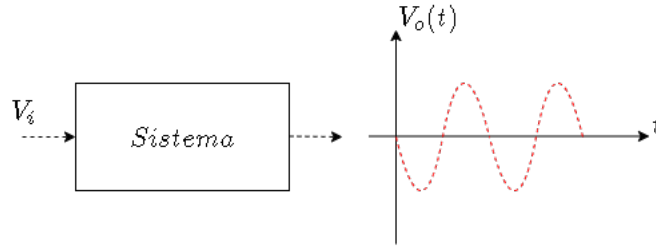


Figura 1: Esquema general del sistema propuesto

#### 3.1. Introducción teórica

El objetivo de esta introducción es establecer las bases teóricas sobre las cuales se construye el análisis desarrollado para el diseño del sistema propuesto. No obstante, se asume que el lector posee una base teórica sobre algunos conceptos, lo cual se irá indicando a lo largo de tal análisis.

##### 3.1.1. Distorsión Armónica

La teoría de series generalizadas de Fourier establece que cualquier señal periódica, es decir una función dada tal que  $f : \mathbb{R} \rightarrow \mathbb{R}$  que cumple tener un período fundamental dado  $f(t + T) = f(t)$ , con  $T$  perteneciente a los reales positivos, puede ser proyectada sobre un espacio vectorial descripto por su base ortonormal. En otras palabras, la serie trigonométrica de Fourier como caso particular permite describir un señal periódica como combinación lineal de funciones seno y coseno. Se suele denominar a cada una de estas componentes como armónicos cuyas frecuencias son múltiplos de la frecuencia fundamental, y desde un punto de vista espectral se puede observar la distribución de potencia de la señal para cada frecuencia armónica.

$$x(t) = a_0 + \sum_{n=1}^{\infty} (a_n \cos n\omega_0 t + b_n \sin n\omega_0 t) \quad (t_0 < t < t_0 + T)$$

Figura 2: Series de Fourier

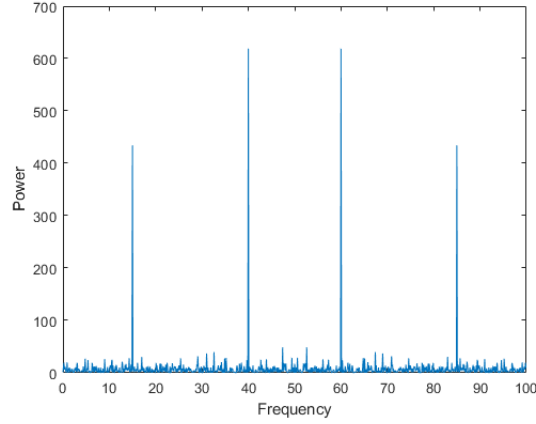


Figura 3: Espectro en frecuencia

La distorsión armónica puede ser entendida como la presencia de armónicos no deseados que en el dominio temporal alteran o distorsionan la forma de onda esperada, esto puede pasar como consecuencia del uso de sistemas no lineales o por el límite físico de ancho de banda que suelen tener los circuitos, aunque no siempre se vuelve apreciable su efecto sobre la eliminación de los armónicos deseados. Así, una señal senoidal pura únicamente contiene su armónico fundamental, y en términos del espectro en frecuencia sólo una componente. Esto permite estudiar la distorsión de tales señales analizando aquellos componentes armónicos no deseados que pueden aparecer, y se utiliza la expresión de la Ec. 1 para cuantificarla. La distorsión total se define como se observa en la Ec. 2.

$$HD_n = \frac{RMS_n}{RMS_{fund}} \quad (1)$$

$$THD = \sqrt{\sum_n (HD_n)^2} \quad (2)$$

### 3.1.2. Jitter

Se define el Jitter como la desviación práctica del período de una señal respecto de su valor teórico esperado. Este es un aspecto a tener en cuenta en el diseño y análisis de osciladores, y puede clasificarse generalmente según si es aleatorio o determinístico.

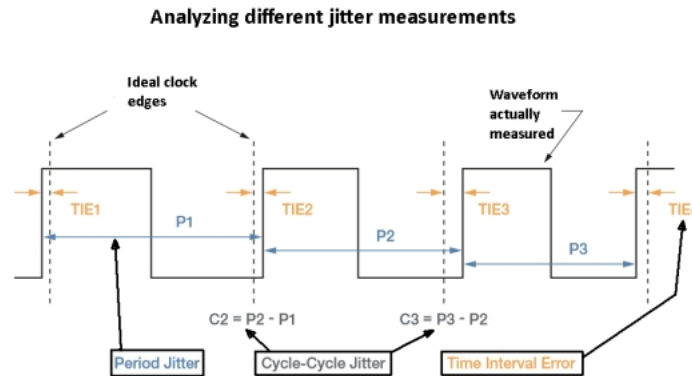


Figura 4: Diagrama del Jitter medido en un período o entre ciclos

El jitter aleatorio corresponde a la desviación del período provocada por el ruido térmico que generan los componentes resistivos en la práctica. Por otro lado, el jitter determinístico consiste en analizar las

posibles desviaciones temporales, ya sea de un período respecto del valor real, así como entre períodos de ciclos consecutivos. Esto puede observarse en la Fig. 4.

### 3.2. Análisis de circuitos

Se busca realizar un análisis de los circuitos empleados posteriormente en el diseño para facilitar, no sólo este proceso, sino la división en etapas según lo requiera el sistema, teniendo en cuenta las fortalezas y debilidades de cada una de ellas.

#### 3.2.1. Acondicionamiento lineal de señal

En la práctica suele ser necesario realizar un acondicionamiento lineal de una señal de entrada, esto implica matemáticamente aplicar un desplazamiento y un escalaje sobre la magnitud de entrada, adaptando el rango de valores de entrada a un rango aceptable de salida. Se propone como circuito para realizar esta transformación de las magnitudes, el ilustrado en la Fig. 5.

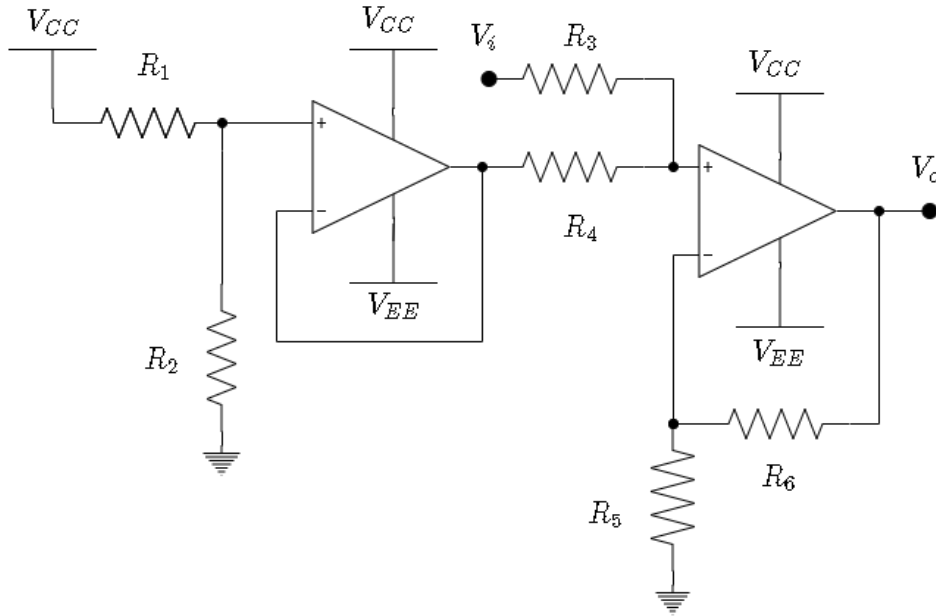


Figura 5: Acondicionamiento lineal de señales

Se plantean las siguientes ecuaciones, donde se define la salida del amplificador operacional configurado como buffer o seguidor de tensión  $V_{OFF}$ .

$$V_{OFF} = \frac{V_{CC} \cdot R_2}{R_1 + R_2}$$

$$V_o = V_i \cdot \frac{R_4}{R_3 + R_4} \cdot \frac{R_5 + R_6}{R_5} + V_{OFF} \cdot \frac{R_3}{R_3 + R_4} \cdot \frac{R_5 + R_6}{R_5}$$

Aplicando como criterio para simplificar el manejo algebraico, resulta práctico establecer que se cumpla la condición  $R_3 = R_5$  y  $R_4 = R_6$ .

$$V_o = V_i \cdot \frac{R_4}{R_5} + V_{OFF} \quad (3)$$

En conclusión, este circuito con esta última expresión permite de manera sencilla realizar una transformación que permita adaptar o acondicionar la señal entrante, conociendo la pendiente y ordenada al origen que se desean como salida. Es importante mencionar que el circuito no garantiza un límite de tensión que no sea el de saturación de los amplificadores, con lo cual a menos que se haga uso de este, será necesario un circuito limitador de tensión en la salida según el caso.

### 3.2.2. Comparador Schmitt Trigger inversor

El comparador Schmitt Trigger es una configuración del amplificador operacional utilizando una realimentación regenerativa o positiva, que lo que busca es crear un comparador con histéresis para prevenir fluctuaciones u oscilaciones en la salida del mismo por el efecto de señales con contenido no deseado de ruido. Estas configuraciones vienen en la forma de inversoras o no inversoras, y establecen dos límites de comparación para determinar estado alto o estado bajo, y cuando no se emplea un corrimiento por offset, se encuentran simétricos al cero.

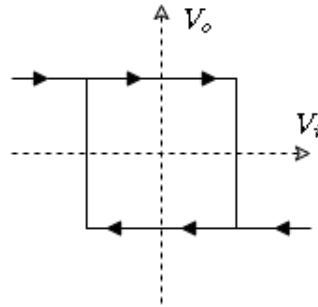


Figura 6: Diagrama del comparador con histéresis

En la Fig. 6 se puede observar la función de  $V_o = f(V_i)$  del comparador Schmitt Trigger inversor, para el cual se propone el circuito de la Fig. 7.

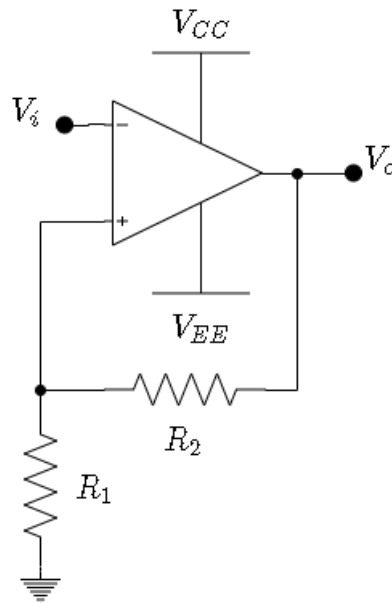


Figura 7: Circuito Schmitt Trigger inversor

Se plantea el potencial en las dos entradas del amplificador operacional, y dado que la transición se da en torno al encuentro de ambos valores de tensión, se igualan las expresiones y asumiendo estados alto y bajo de salida, se encuentra la expresión de los valores de comparación.



$$V^+ = V_o \cdot \frac{R_1}{R_1 + R_2}$$

$$V^- = V_i$$

$$\Rightarrow V_T = V_{CCSAT} \cdot \frac{R_1}{R_1 + R_2}$$

Es importante observar que se considera que el amplificador operacional no es Rail-To-Rail, dado que se usa que la salida de estado alto o bajo está dada por la saturación de la salida, con lo cual es necesario tener en cuenta este aspecto en el momento del diseño para evitar desviaciones prácticas por tener en cuenta de forma incorrecta un valor alto o bajo de tensión de salida.

### 3.2.3. Voltage Controlled Oscillator

En la Fig. 8 se puede observar el circuito propuesto para realizar el armado de un VCO utilizando dos amplificadores operacionales y un MOSFET. Se realiza un análisis considerando un comportamiento ideal de los amplificadores, y asumiendo que el lector tiene un conocimiento del funcionamiento del transistor.

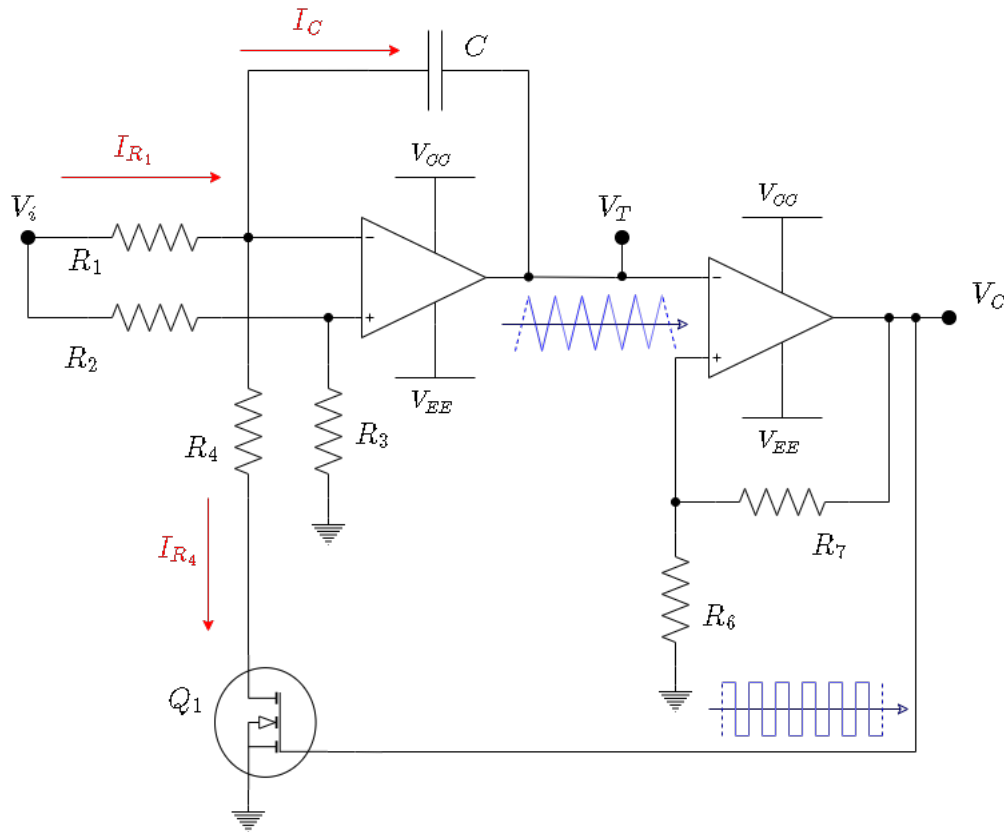


Figura 8: Circuito de un Voltage Controlled Oscillator

**Operación del circuito:** Se utiliza una configuración de amplificador operacional para poder integrar una señal cuadrada, de esta forma se produce una señal triangular, no obstante, para poder garantizar que la frecuencia sea controlada por la tensión de entrada, el valor de corriente que determina los tiempos de carga y descarga depende de la tensión de entrada. De esta forma, a corriente constante la carga del capacitor se da linealmente hasta encontrarse con los extremos de comparación de la configuración schmitt trigger inversora, que produce en función de ello una onda cuadrada sincronizada que conmuta un transistor para lograr cambiar el sentido de corriente, y por ende, de carga del capacitor.

**Comparador Schmitt Trigger inversor:** De la comprensión cualitativa del funcionamiento del VCO, se puede ver que el comparador produce una onda cuadrada a partir de la triangular, pero además su funcionalidad principal está en determinar el valor pico de tensión de la onda triangular. Sea  $V_x$  la tensión pico de la triangular, luego se puede determinar este valor utilizando el análisis ya hecho del schmitt trigger, entonces:

$$V_x = V_{CCSAT} \cdot \frac{R_6}{R_6 + R_7} \quad (4)$$

Es importante notar que las desviaciones prácticas estarán dadas por el valor de saturación que se vea en la salida del amplificador.

**Integrador controlado por tensión:** Si inicialmente se ignora la presencia del MOSFET y se lo considera una llave ideal, asumiendo que  $R_2 = R_3$ , luego se puede determinar que la corriente  $I_{R_1} = \frac{V_i}{2 \cdot R_1}$  se mantiene siempre constante, y cuando la llave esté conectada circulará por  $R_4$  una corriente  $I_{R_4} = \frac{V_i}{2 \cdot R_4}$ . Dado que el capacitor se carga con una corriente  $I_C = I_{R_1} - I_{R_4}$ , luego se deduce que  $R_4 = \frac{R_1}{2}$ , dado que de esta forma se cumplirá que la llave al estar conectada o no, sólo cambia el sentido de la corriente del capacitor, pero su magnitud se mantiene constante. De esta forma se integra y calcula la tensión de salida como:

$$i_c(t) = C \cdot \frac{\delta V_c(t)}{\delta t} \Rightarrow \int_0^t \delta V_c(t) = \int_0^t \frac{i_C(t) \cdot \delta t}{C}$$

$$V_c(t) = V_c(0) + \frac{i_C}{C} \cdot t \Rightarrow V_c(t) = V_c(0) + \frac{V_i}{2 \cdot R_1 \cdot C} \cdot t \quad (5)$$

**Expresión del VCO:** Finalmente, considerando que tal pendiente está dada por el cociente entre la tensión pico a pico de la triangular y la mitad de su período, se puede despejar una expresión que vincula linealmente la tensión de entrada con la frecuencia de la señal de salida. Esto es, la ecuación que caracterizará el funcionamiento del VCO.

$$\frac{V_{PP} \cdot 2}{T} = \frac{V_i}{2 \cdot C \cdot R_1}$$

$$f = V_i \cdot \frac{1}{8 \cdot V_x \cdot R_1 \cdot C} \quad (6)$$

**Comentarios prácticos:** Para el circuito propuesto se desea utilizar un transistor de tecnología MOSFET dado que de esta forma se garantiza que operando en región lineal, la resistencia del canal formado será pequeña en comparación con  $R_4$ , logrando así que el error por asimetría de la onda introducido como consecuencia de una asimetría entre las corrientes de carga y descarga, sea pequeño. Por otro lado, no se utiliza un transistor bipolar de juntura o BJT, porque en su modo de conmutación introduciría un error por la pérdida de tensión de la  $V_{CE_{SAT}}$ , además de que al emplear fuente de alimentación partida, la cuadrada tiene su estado bajo con tensión negativa y podría superar la tensión de ruptura de la juntura base-emisor, quemando el transistor.

**Observaciones:** Durante el análisis teórico del circuito, se observó que las limitadas funcionalidades que se le dan al generador a diseñar podrían ser expandidas. En otras palabras, podría emplearse una llave selectora de capacitores múltiples por 10 entre sí, logrando así cambiar el rango de frecuencias a generar. Por otro lado, se podrían colocar etapas de salida de las ondas generadas para poder modificar la amplitud y el nivel de continua u offset. Finalmente, para modificar el duty de la onda cuadrada o la simetría de la onda triangular bastaría con utilizar un preset o potenciómetro para modificar las corrientes en las mallas de entrada.

### 3.2.4. Conversor triangular a senoidal

**Concepto general:** En términos teóricos, el proceso de conversión de una señal triangular a senoidal es una transformación que puede ser procesada por un sistema cuya función transferencia no lineal debe ser como se describe en la Ec. 7. En otras palabras, se debe modelizar esta función la cual realiza un mapeo de la señal lineal de entrada sobre el senoide de salida. Es importante destacar, que la frecuencia siempre estará dada por la señal de entrada y la amplitud por el sistema.

$$X_o = K_1 \cdot \sin(K_2 \cdot X_i) \quad (7)$$

**Modelo circuital teórico:** En Junio de 1976, Robert G. Meyer, Willy Sanken, y otros colaboradores publicaron un paper en IEEE sobre una investigación que llevaron a cabo por sugerencia de un colega, sobre la posibilidad de implementar esta función descrita anteriormente, empleando un amplificador diferencial con transistores bipolares de juntura. En la Fig. 9 se puede observar el esquema teórico propuesto.

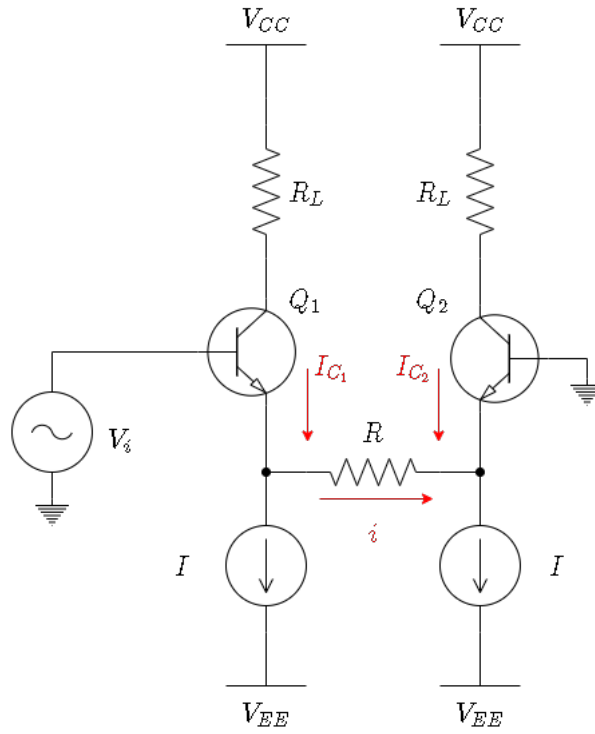


Figura 9: Circuito teórico del conversor de Meyer

En forma sintetizada, se puede demostrar que la corriente que circula por la resistencia  $R$  sigue un comportamiento en función de la tensión de entrada que se ve descrito por una ecuación con una función logarítmica. Si se calculan las series de Taylor de dicha función logarítmica y de la función inversa del seno, luego se puede encontrar que ambas funciones pueden, bajo ciertas condiciones, compartir los primeros cinco términos de tales series, con lo cual se obtendría una aproximación senoidal. Para lograr esto último, Meyer dedujo que era necesario que se cumpliera:

$$I \cdot R \approx 2,5 \cdot V_T \quad (8)$$

$$V_{i_P} = V_T \cdot 6,6 \quad (9)$$

$$V_T = \frac{k_B \cdot T}{q} \quad (10)$$

En conclusión, si se logra que la entrada del circuito sea una señal triangular de simetría 50 % con una tensión pico de  $172mV$ , donde  $I \cdot R \approx 62,5mV$ . Entonces, siguiendo estrictamente esas condiciones en los términos ideales del modelo circuital propuesto, se puede conseguir una salida senoidal con una distorsión armónica por debajo de 1 %.

**Modelo circuital práctico:** Para que el circuito y las conclusiones anteriores sean aplicables en la realidad, es necesario realizar algunas modificaciones. Estas modificaciones fueron realizadas bajo ciertos criterios, según se enumeran a continuación:

- **Atenuador:** Las señales triangulares conectadas, si bien deben ser de simetría 50 %, su amplitud podrá variar con lo cual es necesario una etapa de ajuste para llevar el valor de entrada a los  $172mV$  necesario para minimizar la distorsión.
- **Par diferencial:** Como se describió anteriormente, es necesario un par diferencial con el cual, bajo ciertas condiciones, aproximar la respuesta de una señal senoidal utilizando como resistencia  $R$  del modelo teórico de Meyer. El modelo teórico de Meyer emplea una resistencia entre emisores de una etapa diferencial con dos fuentes de corrientes que idealmente son iguales, esto implica en la práctica una complejidad y un costo que deben evitarse, con lo cual para ello se utiliza a modo de polarización una resistencia  $R_8$ , que si bien podría ser una fuente de corriente esto implicaría introducir singularidades en la respuesta en frecuencia que agregarían distorsión no buscada. Las resistencias  $R_6$  y  $R_7$  son utilizadas para generar el mismo efecto que la  $R$  entre emisores del modelo teórico de Meyer, no obstante se conectan de esta forma porque es necesario que lo que antes eran dos fuentes de corriente, ahora sea una sólo resistencia que provee  $2 \cdot I$ .
- **Fuente de corriente espejo proporcional:** Se la emplea como carga activa porque así se logra mejorar la relación simétrica entre corrientes de  $Q_1$  y  $Q_2$  y crear idealmente un punto de tierra virtual en el colector de  $Q_2$ , lo que permite tener una salida en modo común. Y dado que en el modelo incremental la resistencia de tal fuente es muy grande, las corrientes incrementales se van mayoritariamente por la salida, caracterizando al amplificador por tener una salida de corriente. Se busca que  $R_4 = R_5$ , emulando una fuente espejo simple, no obstante la desviación por diferencia en curvas características de las junturas es menor con respecto al par espejo simple.
- **Etapla amplificador de transimpedancia:** Se utiliza un amplificador de transimpedancia aprovechando que la salida del diferencial con carga activa es de corriente, y dado que la salida está montada sobre una tierra virtual, luego no es necesario realizar ningún ajuste sobre el nivel de continua u offset. La ganancia del amplificador estará dada por  $-R_{10}$ .

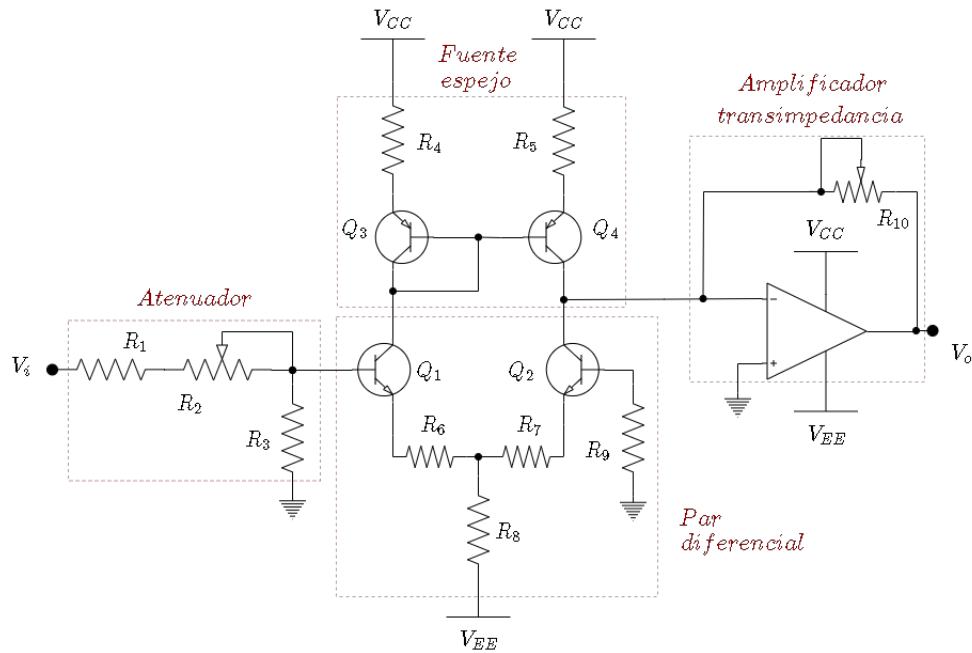


Figura 10: Conversor triangular a senoidal propuesto

**Comentarios prácticos:** El análisis del funcionamiento del par diferencial asume condiciones ideales y que los  $Q_1$  y  $Q_2$  son transistores iguales. No obstante, en la realidad podría suceder que no lo sean, y a pesar de que ambos transistores tienen mismas mallas de entrada, puede suceder que dado las diferencias entre sus curvas de polarización, luego sus corrientes no sean iguales. Esto produciría una asimetría en el par diferencia que provocaría un corrimiento en la salida. Para solucionar esto en caso de que en la práctica se presenten dispersiones grandes, se suele utilizar un preset para compensar esa desigualdad. No obstante, con el objetivo de minimizar la cantidad de presets para calibración usados, se propone el siguiente circuito como alternativa.

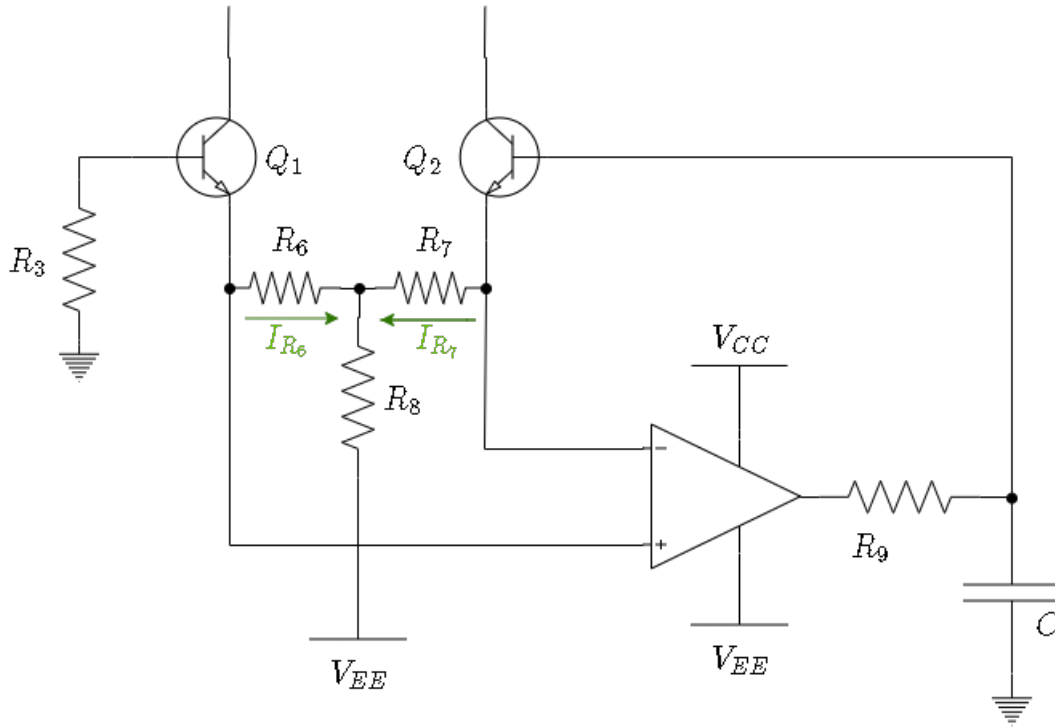


Figura 11: Compensación activa de diferencias entre  $Q_1$  y  $Q_2$

El circuito de la Fig. 11 es una propuesta para compensar de forma activa las diferencias producidas por las diferencias entre las junturas de ambos transistores  $Q_1$  y  $Q_2$ . El objetivo es, asumiendo que  $R_6 = R_7$ , luego idealmente el amplificador operacional mantiene la diferencia de tensión entre las caídas en las resistencias nulo, para lo cual realimenta una tensión de base en el  $Q_2$  desplazando su curva característica hasta que se encuentre coincidente con la de  $Q_1$ . Dado que esta compensación activa no debe interferir en el circuito incremental, se utiliza un capacitor de gran valor de capacidad para que sólo opere en frecuencias muy bajas o continua.

### 3.3. Diseño de VCO

#### 3.3.1. Especificaciones y etapas

Se desea diseñar un oscilador controlado por tensión cuya salida sea senoidal, y que para el rango de tensiones de 0V a 5V, la salida varíe de 1kHz a 10kHz. A partir de esto, se deduce que es necesario diagramar un sistema como se ilustra en la Fig. 12.

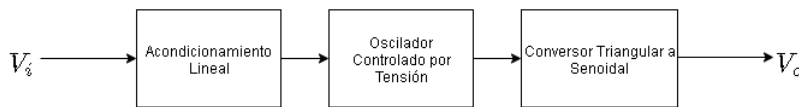


Figura 12: Diagrama en bloques del sistema a diseñar

- **Acondicionamiento lineal:** En principio es necesario una etapa para adaptar el rango lineal de tensiones de entrada comprendidas entre 0 - 5V, a un rango que sea adecuado según lo necesite el oscilador controlado por tensión, ya que el esquema a utilizar no oscila para 0V de entrada.
- **Oscilador Controlado por Tensión:** Utilizando esta etapa, para un rango deseado de tensiones, se generarán ondas cuadradas y triangulares que cumplan con la frecuencias deseadas, y en principio no existe limitante alguna sobre las tensiones de las señales a utilizar.
- **Convertor Triangular a Senoidal:** Se utiliza esta etapa para convertir la onda triangular del oscilador en una señal senoidal.

### 3.3.2. Cálculo de componentes

En una primera aproximación del diseño, se busca que el oscilador controlado por tensión genere una frecuencia  $f = 1kHz$  para una tensión de entrada arbitraria que sea mucho mayor que el piso de ruido, y no demasiado grande para garantizar que al multiplicar por 10 esa tensión, la frecuencia luego sea  $f = 10kHz$ . Luego, la etapa de acondicionamiento lineal debe ajustar el rango de entrada al rango esperado por el VCO, y finalmente si la salida del oscilador tiene una amplitud mucho mayor que el piso de ruido, en el conversor triangular a senoidal se atenúa y produce una senoidal de tensión pico ajustable. El problema de esta primera aproximación es que, puede suceder que para distintas frecuencias por los consumos de corriente y el Slew Rate, la tensión de saturación no se mantenga invariante, produciendo un error que puede ser proporcional con la frecuencia de operación de alguna forma. Entonces, si se diseña primero siguiendo la aproximación antes explicada, se puede encontrar que en la práctica las desviaciones para la mínima frecuencia son menores, pero para la máxima frecuencia llegan a ser del 15 %, con lo cual tomando dimensión de este error por las limitaciones dinámicas del amplificador operacional, se utiliza una relación de acondicionamiento de la señal que compense el error por frecuencias.

Es importante aclarar, que se utilizará como amplificador operacional el TL082, dado que tiene un buen ancho de banda y slew rate, pero además se lo puede encontrar disponible en tecnología de montaje superficial.

**Acondicionamiento Lineal:** Se diseña el circuito de la Fig. 5, que en principio debería estar fijado para conseguir adaptar el rango 0 - 5V a un rango de 1 - 10V, pero que para compensar el error real por las limitaciones ya mencionadas debe adaptar al rango 1.05 - 11.80V. Si  $V_i = 0V \Rightarrow V_o = V_{OFF} = 1,05V$ , entonces utilizando resistencias  $R_1 = 120k\Omega$  y  $R_2 = 9,1k\Omega$  se obtiene la tensión de offset. Por otro lado, cuando  $m = \frac{11,8V-1,05V}{5V-0V} = \frac{R_4}{R_5}$ , entonces utilizando resistencias  $R_4 = 100k\Omega$  y  $R_5 = 47k\Omega$  se satisface la pendiente de tal adaptación.

**Oscilador Controlador por Tensión:** Se diseña el circuito de la Fig. 8 para cumplir con el criterio de que dada una  $V_i = 1V \Rightarrow f = 1kHz$ . En primer lugar, por tomar un valor arbitrario, se decide utilizar una triangular de valor pico  $V_x = 5V$ , con lo cual asumiendo que  $V_{CCSAT} = 12,5V$  siempre que la alimentación sea  $V_{CC} = -V_{EE} = 15V$ , se utilizan  $R_6 = 1k\Omega$  y  $R_7 = 1,5k\Omega$ . Luego de forma arbitraria,  $R_2 = R_3 = 1k\Omega$ , dado que lo importante es que cumplan la relación de igualdad. Finalmente, empleando la Ec. 6, para conseguir tal frecuencia se propone  $C = 8,2nF$  y  $R_1 = 3k\Omega \Rightarrow R_4 = 1,5k\Omega$ .

**Conversor triangular a senoidal:** Se diseña el circuito de la Fig. 10. Utilizando  $R_1 = 2,4k\Omega$ ,  $R_2 = 50k\Omega$  y  $R_3 = 1k\Omega$ , que provienen de plantear un rango de atenuación de la señal de entrada que se encuentra entre el 1 % y el 30 %. Luego, para los pares NPN se usa el BC547 y para los pares PNP se usa el BC557, y  $R_9 = 1k\Omega$  para cumplir con las condiciones de simetría del par diferencial. El circuito se armó de esta manera en la práctica para determinar si había alguna disparidad entre las corrientes de ambos transistores y si, en ese caso, era necesaria la compensación activa propuesto. Finalmente, se encontró que tal compensación no era necesaria porque el par empleado coincidía lo suficiente.

Para el diseño del par diferencial se inicia planteando que  $R_6 = R_7 = 47\Omega$ , luego como son transistores con un  $hFE \gg 1$  entonces se puede despreciar las corrientes de base, asumiendo así en la malla de polarización que:

$$\begin{aligned} V_{EE} + R_8 \cdot 2 \cdot I + I \cdot R_7 + V_{BE} &= 0 \\ \Rightarrow R_8 &= \frac{-V_{EE} - V_{BE} - R_7 \cdot I}{2 \cdot I} \end{aligned}$$

Luego, con una resistencia de  $47\Omega$ , para cumplir la relación deducida por Meyer, es necesario una corriente de  $I = 664,89\mu A$ , con lo cual de la ecuación anterior se deduce que  $R_8 = 11k\Omega$ . Finalmente, en el par espejo se utilizan  $R_4 = R_5 = 3,3k\Omega$  para tener una corriente igual en cada rama, y no tener mucha caída de tensión que produzca la saturación de algún transistor. La  $R_{10}$  es un preset variable de  $50k\Omega$  para ajustar la tensión pico de la senoidal de salida.

### 3.3.3. Simulación y verificación

Realizando la simulación del circuito en LTSpice, se pudo verificar el correcto funcionamiento del circuito total tal como es esperado, en las Figs. 13 se ilustran el acondicionamiento del rango de tensiones de entrada y una oscilación del oscilador y el conversor.

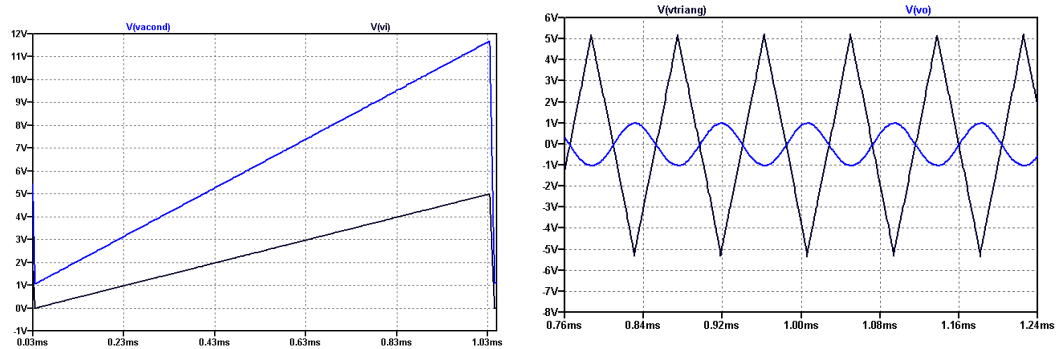


Figura 13: Verificación del acondicionamiento y oscilación

## 3.4. Resultados

### 3.4.1. Funcionamiento

Se miden las diferentes señales generadas por el oscilador controlado por tensión, en los casos límite de la entrada de tensión, así verificando el funcionamiento con las frecuencias y amplitud deseada.

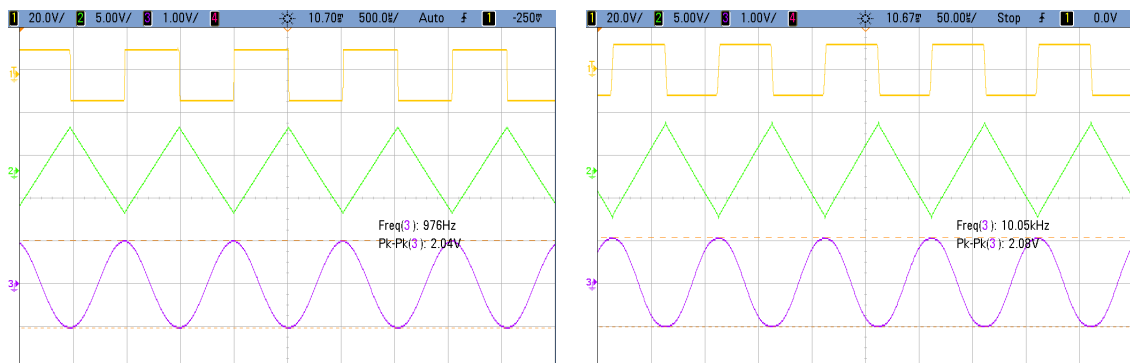


Figura 14: Medición de señal cuadrada, triangular, senoidal del VCO con casos  $V_i = 0V$  y  $V_i = 5V$

### 3.4.2. Distorsión Armónica

Para la determinación de la distorsión armónica total de la senoidal generada por el oscilador, es necesario medir la transformada Fourier para analizar la composición espectral de la señal y analizar la magnitud de los armónicos no deseados que componen a la distorsión mencionada. Para ello se utiliza la transformada rápida de Fourier con el osciloscopio y se obtiene:



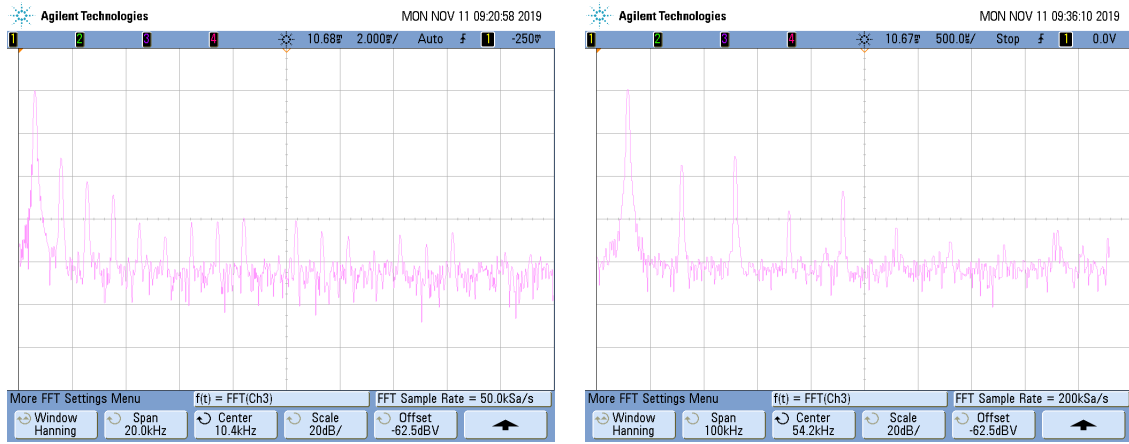


Figura 15: Medición de la FFT de la señal senoidal. En la izquierda para  $f = 1kHz$  y en la derecha  $f = 10kHz$

$f[Hz]$	$A[dBV]$	$A[V^2]$
1k	-4,58	0,348
2k	-40,5	$8,95 \cdot 10^{-5}$
3k	-59,8	$1,05 \cdot 10^{-6}$
4k	-75,1	$3,08 \cdot 10^{-8}$
5k	-85,3	$2,94 \cdot 10^{-9}$
6k	-86,7	$2,14 \cdot 10^{-9}$
7k	-85	$3,16 \cdot 10^{-9}$
8k	-93,1	$4,89 \cdot 10^{-10}$
9k	-92,1	$6,17 \cdot 10^{-10}$

Tabla 1: Medición con  $f = 1kHz$

$$THD_{f=1kHz} = 1,61 \% \quad (11)$$

$f[Hz]$	$A[dBV]$	$A[V^2]$
10k	-2,51	0,56
20k	-36,9	0,000205
30k	-33,7	0,0004
40k	-58,6	$1,38 \cdot 10^{-6}$
50k	-53,7	$4,24 \cdot 10^{-6}$
60k	-72,4	$5,72 \cdot 10^{-8}$
70k	-74,6	$3,46 \cdot 10^{-8}$
80k	-80,3	$9,23 \cdot 10^{-9}$
90k	-82,2	$6,02 \cdot 10^{-9}$

Tabla 2: Medición con  $f = 1kHz$

$$THD_{f=10kHz} = 3,36 \% \quad (12)$$

### 3.4.3. Medida de Jitter

Para determinar la medida de Jitter, se tomaron mediciones del período de la señal en cada caso a lo largo de un determinado tiempo y luego, utilizando las herramientas del osciloscopio de Quick Measure, se determinaron los valores medios, mínimo, máximo y la desviación estándar. En conclusión, se puede observar la medida del Jitter en la desviación estándar de la medición en la Fig. 16.

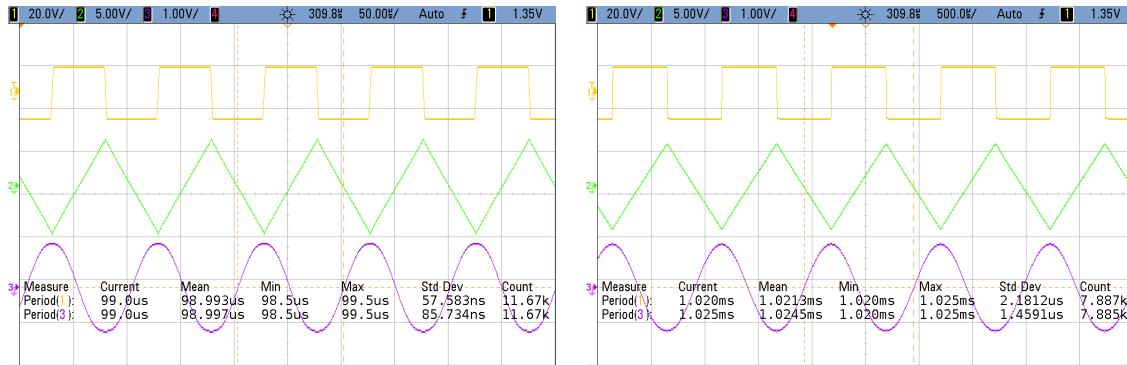


Figura 16: Medida del Jitter medida en el osciloscopio

### 3.4.4. Análisis de resultados

En primer lugar, existe un error en las frecuencias obtenidas respecto de lo consignado que no se mantiene de forma homogénea para todo valor de frecuencia, lo cual se asume que se debe a la tensión de saturación del amplificador. Al ser medido se pudo observar que en los extremos existe una ligera diferencia. Esto se atribuye a las limitaciones de corriente y slew rate del amplificador operacional, con lo cual a mayor frecuencia se puede acrecentar tales variaciones, modificando los valores límite del comparador que controla la oscilación. No obstante, este error fue compensado dentro de lo aceptable con la etapa de acondicionamiento lineal.

En segundo lugar, es razonable considerar que las frecuencias bajas tendrán mayor error dado que implica una carga del capacitor con corrientes constantes de menor magnitud, por ende se vuelven más apreciables a los valores de corrientes de bias y offset del amplificador operacional, por ende introduce un error relativo mayor.

En tercer lugar, otro aspecto que introduce error que puede depender de la frecuencia de oscilación del circuito, es el transistor MOS, ya que su entrada tiene atribuida una capacidad que requiere un determinado tiempo transitorio para acumular cargas y lograr que se abra el canal de conducción, por lo cual, siempre puede existir un determinado tiempo de retardo que desfasa la onda cuadrada y la triangular e introduce errores temporales.

Finalmente, los valores de THD de la senoidal de salida se consideran aceptables dentro de lo esperado, no obstante si en vez de utilizar componentes discretos pudieran recrearse condiciones óptimas empleando un circuito con mejores relaciones, ya sea de tolerancia o de paridad entre transistores, en teoría desde un punto de vista ideal podría reducirse hasta 0,02 %.

## 3.5. Conclusiones

El oscilador controlado por tensión es un circuito que permite generar de forma sencilla ondas de frecuencia variable y controladas por una tensión de entrada, cuyo error se puede ver acotado si toman medidas específicas para ello como la utilización de comparadores de alta velocidad y amplificadores operacionales cuya salida pueda alcanzar la tensión de alimentación, es decir, rail-to-rail. Luego, se puede obtener una salida senoidal con una baja distorsión siempre y cuando se garantice que se cumplan mejor las condiciones óptimas del par diferencial del convertidor. Este circuito garantiza la generación de ondas senoidales con frecuencia variable, y puede ser empleado para modulación en frecuencia y circuitos de PLL.