

Teoría de Circuitos 2019

Trabajo Práctico de Laboratorio N°6

Osciladores, PLL y circuitos alineales

Consideraciones generales:

- Suponer amplificadores operacionales ideales para el diseño, y amplificadores operacionales reales para el análisis.
- Se utilizará la letra **N** para denotar al número del grupo.
- En la entrega digital del informe se debe utilizar el siguiente formato para el nombre: **TP6_GN.pdf**, donde *N* denota al número de grupo.
- Para las expresiones analíticas: los resultados relevantes y las expresiones de las cuales se pueden extraer conclusiones se deben incluir en el cuerpo principal del informe.
- Se espera coherencia en las cifras significativas en el diseño y en el análisis, tanto en escala lineal como logarítmica.
- Se espera coherencia en la presentación de las ecuaciones analíticas y de los gráficos, a lo largo del informe.
- Hacer buen uso del ciclo de diseño y análisis mediante las herramientas a disposición: MATLAB/Mathematica/Maple, PSpice, Altium, LyX/Word.
- Cuando se indiquen valores de resistencias, se deberá sintetizar este valor con combinaciones de **a lo sumo** un par en serie o paralelo para obtener el menor error posible.
- Se les recuerda a los alumnos que la política de Fraude y Plagio del Instituto rige sobre este trabajo.
- Se evaluará la calidad de las placas.

Pautas para la evaluación del informe (en orden de importancia):

- Contenido y capacidad de síntesis.
 - Se penalizarán contenidos irrelevantes.
 - Se valorará la presentación clara, concisa, específica y sin redundancias.
 - Se esperan conclusiones relevantes dentro del desarrollo de cada tema y del trabajo práctico en general.
- Adecuado manejo y presentación de magnitudes numéricas.
- Organización grupal del trabajo.
 - Se espera el mayor grado de cohesión y homogeneidad en la resolución de los distintos enunciados. Se deben respetar un estándar y objetivos comunes.
- Originalidad e Inventiva
- Presentación, redacción y ortografía.
- Aportes no obligatorios

Entrega:

- Versión digital: Jueves 14 de Noviembre a las 25:59hs.

1 Oscilador de Wien

Utilizando como referencia el siguiente circuito, diseñar en PCB un oscilador que cumpla con $f_0 = (80 - 2.5 \cdot N) \text{ kHz}$.

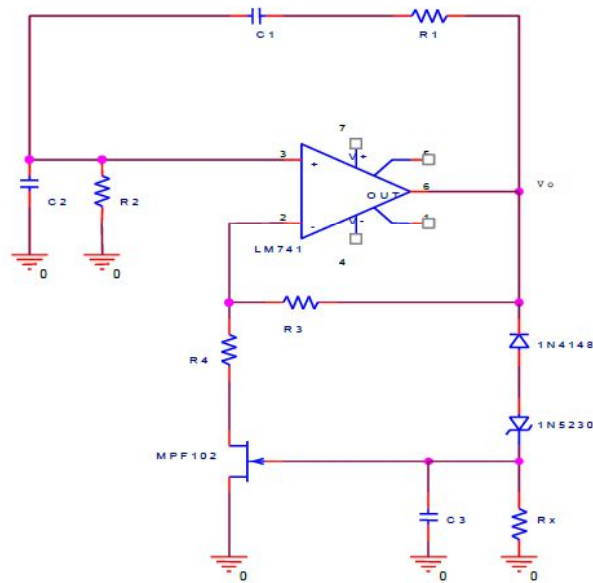


Figure 1: Oscilador de Wien

- Simular y medir las curvas del FET, dejando en evidencia la zona de operación. ¿Cómo adaptaría el circuito para utilizar un FET en el mismo lugar pero con el tipo de canal opuesto?
- Realizar un diagrama de las singularidades en el plano S del sistema a lazo abierto y a lazo cerrado en función de la resistencia Drain-Source del JFET. (Se permite utilizar la herramienta SISO Tool de Matlab)
- Justificar la elección del amplificador operacional realizando una tabla que compare las características más relevantes (por lo menos 7) de al menos 5 modelos de amplificadores comerciales.
- ¿Cuáles son las funciones de los diodos que se encuentran entre la salida del operacional y el Gate del FET?
- Obtener los valores óptimos para R_3 y R_4 explicando las consideraciones tenidas en cuenta.
- Explicar la función de C_3 y R_X y obtener los valores óptimos. Analizar y justificar el valor de la tensión de Gate en el punto de equilibrio. Simularla, medirla y en caso de diferencias analizar los posibles motivos.
- Estudiar analíticamente mediante sensibilidades y por simulación determinar qué ocurre si se varían los componentes del lazo de realimentación positiva. ¿Cuál es la función de los componentes de este lazo?
- Analizar el valor pico de la tensión de salida: ¿Qué factores lo condicionan? ¿Cómo se calcula? ¿Cómo podría variarse mediante un preset?
- ¿Cuál es la máxima frecuencia de operación y qué factores la condicionan?
- Graficar por simulación la distorsión armónica. Medirla y comparar.
- ¿Cuál es el rango de valores que puede tomar V_{CC} para que el oscilador continúe funcionando?
- Medir la forma de onda a la salida, poniendo en evidencia el tiempo de establecimiento, la frecuencia lograda y la amplitud en régimen permanente.

2 Phase Locked-Loop

Utilizando el circuito integrado *CD4046*, diseñar e implementar un PLL con un rango de enganche de $1.5 \cdot N \text{ kHz} + (90 + 2N) \text{ kHz}$, para V_o/f_{in} .

Realizar una medición directa de la respuesta en frecuencia y respuesta al escalón. Atender las siguientes inquietudes y obtener conclusiones relevantes.

- Medir el factor de calidad a partir del overshoot de la respuesta al escalón y del tiempo de establecimiento para un error del 2%.
- Exhibir mediciones del rango de captura y de enganche. Analizar resultados.
- Comparar la respuesta transitoria del PLL ante los siguientes tipos de filtros:
 - $F(s) = 1$
 - $F(s) = \frac{1}{\frac{s}{\omega_p} + 1}$
 - $F(s) = \frac{\frac{s}{\omega_z} + 1}{\frac{s}{\omega_p} + 1}$
- Emplear el PLL para realizar un demodulador FM. Explique detalladamente su funcionamiento.
- Implementar un multiplicador de frecuencia por lo menos mayor a 10 pasos. La implementación del divisor queda a elección del grupo.

3 Diseño de VCO

Diseñe e implemente un VCO que a partir del rango de tensiones de entrada $0V$ a $5V$ genere una señal senoidal de amplitud $1V$ en el rango 1kHz a 10kHz .

- Medir la distorsión de la señal a la salida.
- ¿Cuál es la medida de jitter del oscilador? ¿Qué estrategias recomendaría para minimizarlo?
- Presentar conclusiones.