예비 실험 보고서

(3주차)

1. 실험제목 : Circuit Analysis Methods

2. 실험목적

가. 저항 회로의 루프 및 노드 방정식을 작성한다.

나. 작성한 노드 방정식의 유효성을 측정을 통해 입증한다.

3. 실험이론.

가. 회로 용어 풀이

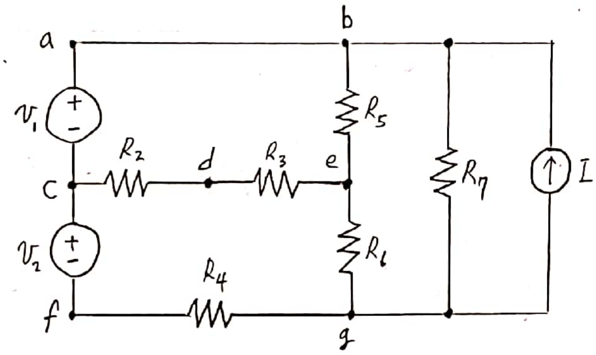

그림 1. 용어 설명을 위한 회로도.

1) node : 둘 이상의 회로 요소가 접하는 점, 그림 1의 a 등.

2) essential node : 셋 이상의 회로 요소가 접하는 점, b 등

3) path : 두 번 이상 요소들을 포함하지 않는 인접한 기본 소자들의 자취, $v_1 - R_1 - R_5 - R_6$ 등.

4) loop : 마지막 node가 출발 node와 같은 path, $v_1 - R_1 - R_5 - R_6 - R_4 - v_2$ 등.

5) mesh : 다른 loop를 내부에 포함하지 않는 loop, $v_1 - R_1 - R_5 - R_3 - R_2$ 등.

나. Loop equation

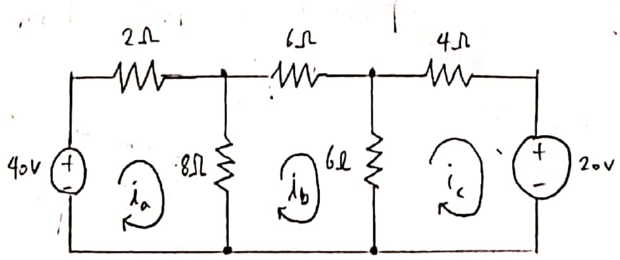

그림 2. loop equation을 위한 회로도.

1) 회로에서 KCL을 이용하여 전류값을 산출해내기 위한 방정식을 말한다.

2) 그림 2에서는 수식 1과 같은 방정식이 작성된다.

$$-40 + 2i_a + 8(i_a - i_b) = 0$$

$$8(i_b - i_a) + 6i_b + 6(i_b - i_c) = 0$$

$$6(i_c - i_b) + 4i_c + 20 = 0$$

수식 1. 그림2에서 작성된 loop equation.

3) 수식 1의 연립방정식을 풀면 $i_a = 5.6A$, $i_b = 2.0A$, $i_c = -0.80A$ 값이 산출된다.

다. Node Equation

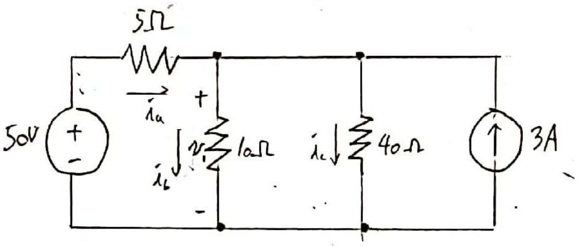

그림 3. Node Equation을 위한 회로도.

1) Node에서 KCL을 이용해 전압값을 구하는 equation을 말한다.

2) 그림3에서 수식 2와 같은 방정식이 세워진다.

$$\frac{v_1 - 50}{5} + \frac{v_1}{10} + \frac{v_1}{40} - 3 = 0$$

수식 2. 그림3에서 작성된 Node equation

3) 수식2를 풀면 $v_1 = 40V$ 값이 산출되며 옴의 법칙을 이용해 i_a, i_b, i_c도 구할수 있게 된다.

라. Matrix를 이용한 연립방정식 풀이.

1) 수식3과 같은 연립방정식을 행렬로 변환하면 수식 4와 같으며, 수식4는 수식5로 표현할수 있다.

$$\begin{cases} u = ax + by \\ v = cx + dy \end{cases} \longrightarrow \begin{bmatrix} u \\ v \end{bmatrix} = \begin{bmatrix} ax + by \\ cx + dy \end{bmatrix} \longrightarrow \begin{bmatrix} u \\ v \end{bmatrix} = \begin{bmatrix} a & b \\ c & d \end{bmatrix} \begin{bmatrix} x \\ y \end{bmatrix}$$

수식3. 연립방정식 예 　　 수식4. 연립방정식의 행렬 변환 1 　　 수식5. 행렬 변환 2

2) 여기서 $\begin{bmatrix} a & b \\ c & d \end{bmatrix}$ 행렬의 역행렬이 존재하고 $(ad-bc \neq 0)$, x와 y에 대한 꼴로 변경하기 위해

양변의 왼쪽에 2x2 행렬의 역행렬을 곱한다.

$$\begin{bmatrix} a & b \\ c & d \end{bmatrix}^{-1} \begin{bmatrix} u \\ v \end{bmatrix} = \begin{bmatrix} a & b \\ c & d \end{bmatrix}^{-1} \begin{bmatrix} a & b \\ c & d \end{bmatrix} \begin{bmatrix} x \\ y \end{bmatrix},$$

$$\begin{bmatrix} a & b \\ c & d \end{bmatrix}^{-1} \begin{bmatrix} u \\ v \end{bmatrix} = \begin{bmatrix} x \\ y \end{bmatrix},$$

$$\frac{1}{ad-bc} \begin{bmatrix} d & -b \\ -c & a \end{bmatrix} \begin{bmatrix} u \\ v \end{bmatrix} = \begin{bmatrix} x \\ y \end{bmatrix}.$$

수식 6. 역행렬 연산.

3) 수식 6을 정리하면

$$x = \frac{du-bv}{ad-bc}, \quad y = \frac{av-cu}{ad-bc}$$

수식 7. 연립방정식의 해.

수식 7과 같은 해를 얻을 수 있고 이는 수식 3에서의 일반적인 연립방정식 풀이법보다 더 간편할 수 있다.

- 참고문헌 -

[1] James W. Nilsson · Susan A. Riedel (2019). Electric Circuits. Techniques of Circuit Analysis (pp. 113–123). Malaysia : PEARSON.

[2] Howard Anton · Chris Rorres (2019). Elementary Linear Algebra with Supplemental Applications. Systems of Linear Equations and Matrices (pp. 37-38). Asia : WILEY.