

## 微嵌第四章习题参考答案

### 4.2 举例说明何为分时复用。

往往一些功能简单的单片机(如51单片机)的地址总线和数据总线是复用的，这样可以用较少的信号线完成数据传输的功能，有利于节省布线空间，降低成本。

### 4.4 某计算机系统的地址总线宽度是13位，其数据总线宽度是11位，在不采用总线分时复用的情形下，请计算该计算机的最大存储器空间寻址范围。

$0 \sim 2^{13} - 1$

地址总线的宽度决定了系统存储器空间的最大寻址范围

### 4.8 计算机系统什么情况下需要总线仲裁 (arbitration) ?

在多总线主设备的环境中，当多个主设备同时提出总线请求时，需要判定哪个主设备能优先使用总线，这时需要总线仲裁，合理地控制和管理系统中多个主设备地总线请求，以避免冲突。

### 4.13 异步总线有哪些可能的握手方式？

不互锁方式、半互锁方式和全互锁方式。

### 4.15 周期分裂式总线操作时序有哪些特点？适用于什么样的场景？

**特点：**将一个总线周期分解为两个分离的子周期：寻址子周期、数据传送子周期。在寻址子周期，主模块发送地址、命令及有关信息，经总线传输，由相关从模块接受下来，立即和总线断开。随即总线可以被其他主模块使用。待从模块准备好数据后，启动数据传输子周期，从模块申请总线，请求主模块接收数据。

适用于需要增大总线使用效率以及有多个主模块的系统。

### 4.19 为什么AMBA总线中没有定义电气特性和机械特性？

AMBA总线是片内总线，是一种与工艺无关的片上协议，所以无需指明通信实体间硬件连接接口的机械特点。电气特性取决于设计时选择的生产工艺。

### 4.21 简述AHB总线的流水线机制。

单个数据传输过程：

- ①主机在地址阶段把地址信息A驱动到了地址总线上
- ②而从机时下一个时钟周期时钟的上升沿通过采样获取这些地址和控制信息
- ③随后的下一个时钟周期时钟的上升沿通过采样数据总线HWDATA[31:0]获取数据。

整个过程中地址信息的更新和数据的更新在节拍上是错开的，在当前AHB传输地址阶段的地址信息实际上是上一次AHB传输最后一个时钟周期就已经驱动到HADDR[31:0]上了，而本此AHB传输的数据更新至HRDATA[31:0]之后，只能在下一轮的AHB传输开始第一个时钟周期才能被读取。这种地址信息和数据信息交叠的操作方式，被称作流水线机制。

### 4.22 简析AHB中SPLIT操作的优点。

避免了二级流水线操作里从机因为某种原因不能响应造成的流水线中断影响总体性能。使AHB在具有提高总线效率的同时更具灵活性。

### 4.23 解释图4.23中HREADY信号的作用。

接收端未准备好，将HREADY信号拉低，以插入等待周期，表示当前周期为插入的一个等待周期。

### 4.25 AHB中突发传输定义了哪些类型？各自有什么特点？

| HBURST[2:0] | 类型     | 类型的描述   |
|-------------|--------|---|
| 000         | SINGLE | 单次传输<br>Single transfer                                   |
| 001         | INCR   | 未标识长度的地址递增式传输<br>Incrementing burst of unspecified length |
| 010         | WRAP4  | 突发长度为 4 的地址循环递增式传输<br>4-beat wrapping burst               |
| 011         | INCR4  | 突发长度为 4 的地址顺序递增式传输<br>4-beat incrementing burst           |
| 100         | WRAP8  | 突发长度为 8 的地址循环递增式传输<br>8-beat wrapping burst               |
| 101         | INCR8  | 突发长度为 8 的地址顺序递增式传输<br>8-beat incrementing burst           |
| 110         | WRAP16 | 突发长度为 16 的地址循环递增式传输<br>16-beat wrapping burst             |
| 111         | INCR16 | 突发长度为 16 的地址顺序递增式传输<br>16-beat incrementing burst         |

#### 4.30 PCIe5.0版本中X16的吞吐量63.0 GB/s是如何计算得到的？

$32\text{GT/s} * 128/130 * 16 = 504.12\text{G(bits)/s} = 63.01\text{G(bytes)/s}$

#### 4.35 异步串行通信中的起始位和停止位有什么作用？

起始位所起的作用就是表示字符传送开始；停止位是一个字符数据的结束标志。

#### 4.38 什么是I/O接口？一般接口电路中有哪些端口？

I/O接口：常被称为I/O接口电路或I/O控制器，是为协调微处理器与外设交换信息中速度有较大差异、电平信号不一致、数据格式不同、时序不匹配等方面的不一致，在微处理器与外设之间引入中间接口电路，这部分电路就是I/O接口电路。

端口：数据端口、状态端口、命令/控制端口。

#### \*4.39 CPU对I/O端口的编址方式有哪几种？各有什么特点？

I/O端口有两种编址方式：内存映像编址与I/O端口独立编址。

内存映像编址也称作I/O端口统一编址。这种编址方式将I/O接口中的每个端口视为主存的存储单元，每个端口占用一个存储单元地址，把主存地址空间的一部分划分出来用作I/O地址空间。

I/O端口独立编址又称为分离编址，即存储器和I/O端口位于两个相互独立的地址空间，存储器和I/O端口独立编址。独立编址方式与前述统一编址方式相反，所有端口地址单独构成一个地址空间，I/O地址空间与存储器地址空间互不相干。

#### 4.40 接口电路的输入需要用缓冲器，而输出需要用锁存器。为什么？

缓冲器：外设数据保持时间相对于CPU的处理时间要长得多，输入数据不能影响系统总线的正常使用。

锁存器：CPU速度很快，而物理外设的速度比较慢，需要电路输出端保持数据。

#### \*4.41 CPU与I/O设备之间的数据传送有哪几种方式？每种工作方式的特点是什么？

无条件传送方式、状态查询传送方式、中断传送方式和DMA传送方式。

无条件传送方式：外设工作时始终处于“准备好”的状态，CPU对无条件外设进行输入输出操作时不需要考虑其状态。

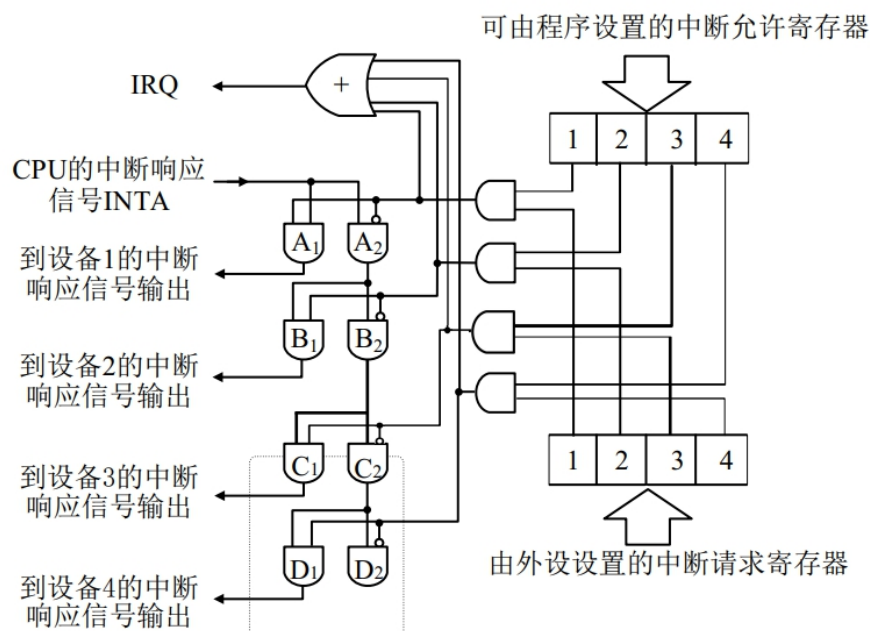
状态查询传送方式：CPU访问数据端口前，先查询该设备的状态；设备“准备好”时，CPU才对数据端口进行输入/输出。

中断传送方式：在中断传输方式中，平时CPU执行正常的处理任务，当外设状态改变或者需要与CPU进行数据交换时，由I/O接口**主动**向CPU发出数据传送请求，CPU中断当前的任务执行，转而执行相应的中断服务程序，为外设（I/O接口）进行服务。

DMA传送方式：在内存与I/O接口之间直接进行传输，无需CPU干预。适合大数据量的快速传送。

**4.44 分析图4.68所示菊花链电路，某计算机系统有4个中断源，设计基于菊花链的优先级排队电路（画出电路示意图），并指出优先级最高的是哪个中断源。**

在图4.68中，假设中断请求信号和中断响应信号都是高电平有效的。CPU送出中断响应信号后，若设备1无中断请求，则与门A1关门，A2开门，中断响应信号继续向下一级传送；若设备2有中断请求，则与门B1开门，中断响应信号送至设备2，同时B2关门，中断响应信号不再向下传送（无论后面的设备是否有中断请求）。依上分析，设备接入菊花链的顺序就确定了设备的中断优先级：越靠近链前端的设备优先级越高。



**4.45 名词解释：中断向量表。**

通常的处理器设计中，所有的中断服务子程序入口地址会集中存放在存储器的特定区域，特定的中断类型码对应这个区域中特定位置的中断矢量。这个特定的区域称为中断向量表。

**4.46 数据块传送方式的DMA适用于什么场景**

适合大数据量的快速传送。

#### 4.51 什么是矩阵键盘的行扫描法？

基本思路是:逐列检查是否有按键被按下，发现有按键被按下后再确定行。

其基本过程是首先快速判断是否有键按下，先使输出端口的各位都为低电平的零状态，相当于各列都接地，再从输入端口读取数据，如果读取的数据是1111 1111B，则说明当前所有行线处于高电平状态，没有键被按下,程序应该在循环中等待。如果并行输入端口读取的数据不是1111 1111B，则说明必有行线处于低电平，也就是说肯定有键被按下。为了消除键的抖动，经过一定的延迟后，进入下一步，确定到底哪个键被按下。

#### 4.53 简述LED数码管的动态显示原理。

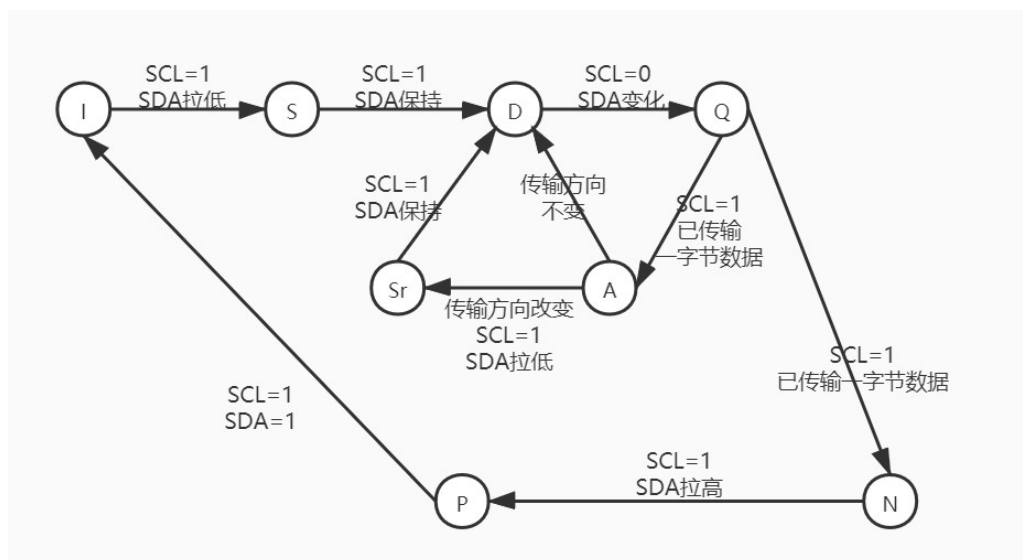
动态显示方式的基本思路是让各个数码管轮流显示，每位数码管的点亮时间约1~2ms，由于人的视觉暂留现象及发光二极管的余辉效应，尽管各个数码管并非同时点亮，但给人的印象是所有数码管同时显示。在动态显示方式下，各个数码管的对应段输入控制端并连在一起，因此无论数码管的个数是多少，需要的口线数目都只需要8条，该端口称为段选口。各个数码管的公共端分别连接一根口线，该口线称为位选口。当数码管的个数为N时，则需要的位选口口线数目为N，因此动态显示方式总共需要的口线数为8+N。

#### 4.58 异步串行通信系统中，采样数据时为什么要在数据位的中间？

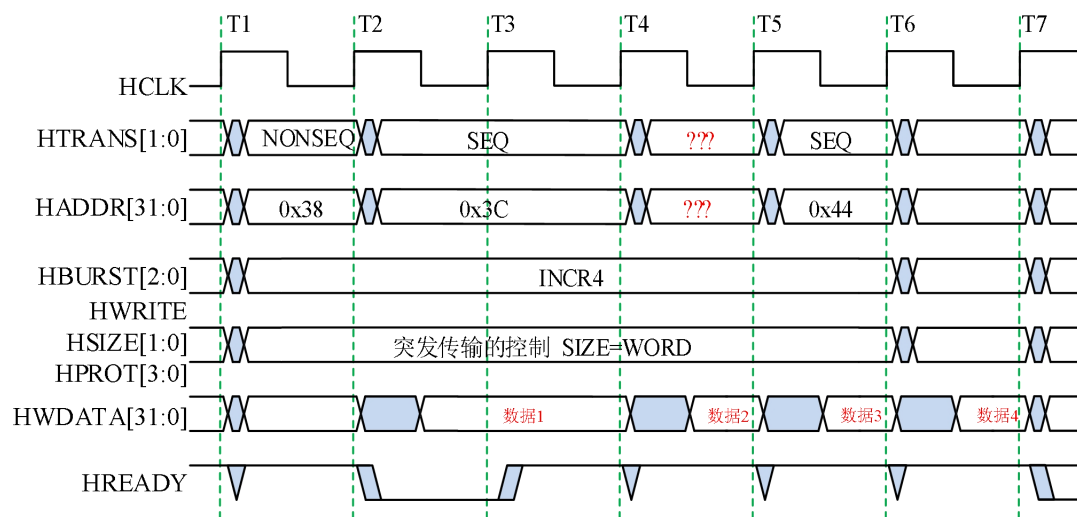
提高采样的准确率，避免因为干扰而误采样，靠近传送波形的上升沿或者下降沿都有可能采样到相邻位的信号。

#### 4.61 描述I2C总线协议中的状态，并画出状态转移图。

总线空闲I、启动数据传输S、停止数据传输P、重新启动Sr、数据有效D、等待/数据无效Q、应答A、不应答N



**\*4.62** 下图中HTRANS[1:0]信号“???”应该为什么取值？HADDR[31:0]信号“???”应该为什么取值？HWDATA[31:0]中数据1、数据2、数据3、数据4对应的地址分别是什么？



**HTRANS[1:0]: SEQ**

**HADDR[31:0]: 0x40**

**HWDATA[31:0]中数据1、数据2、数据3、数据4对应的地址分别是：**

**0x38 0x3C 0x40 0x44**