

微嵌第三章作业答案

3.5 什么是主存储器？什么是外存储器？

主存储器，简称内存，是计算机运行过程中的存储主力。用于存储指令(编译好的代码段)，运行中的各个静态、动态、临时变量，外部文件的指针等。

外存储器，是用于存储需要永久存储文件的机械硬盘、固态硬盘以及便携式存储器。

3.6 辅助存储器常见的几种接口标准？

共7种，IDE接口、SCSI接口、SATA接口、SAS接口、SD接口、eMMC接口和UFS接口

3.8 EPROM、EEPROM、Flash的共同特点是什么？这些存储器具有读写功能，为什么仍是ROM？

共同特点：可重复擦写、非易失性、工作原理均基于对MOS管电荷的修改。

ROM仅表示掉电后信息不会丢失，只读是相对CPU的读写控制电平及其控制逻辑而言，仍称为ROM只是一种习惯

3.10从DDR到DDR4有哪些改进？ 关键技术的改进：

关键技术的改进：

1. Bank Group架构。使用2或4个可选的采用8n预取的Bank Group分组，每个Bank Group可以独立读写数据
2. 点到点传输。每个通道只连接一根内存条，消除了共享传输带来的性能瓶颈
3. 3D堆叠。在散热允许的情况下，采用3D堆叠封装技术，使得单根内存条容量从目前的8GB提高到64GB

其他技术变化

1. DDR4功耗明显降低，传输速度明显加快
2. DDR4增加了DBI、CRC、CA parity功能，增强了信号的完整性、改善数据传输及存储的可靠性

3.12 虚拟存储器解决了哪些问题？

虚拟存储器主要解决了物理空间受限不能运行更大的系统程序的问题。

3.16 Cache的工作原理、作用是什么？在那些场合使用Cache？

Cache的工作原理：Cache中存放近期需要重复运行的指令数据，形成主存储器内容的副本。

1. 主存和Cache都会采用分字块的方式进行管理，Cache中保存的就是对应的主存字块的一个副本。每一个Cache字块都会有一个标记位，用于表示当前字块里存放的是哪一个内存字块的副本。通过这个标准位，CPU就可以判断出希望访问的内存字块是否已经存在于Cache中；
2. 当Cache已经用满，但主存还需将新的字块调入Cache时，就会执行一次Cache字块的替换。替换的规则称为替换策略或替换算法，由替换部件执行；
3. 通过两种常用的写入方式：一是先写Cache字块，待Cache字块被替换出去时再一次性写入内存字块；再一个是在写Cache字块的同时也写入内存字块，来保证Cache字块和内存字块的一致性。

Cache的作用：解决CPU和经常访问的主存储器速度差距，尽量减少CPU访问DRAM的频率，在保证系统性能的前提下，降低存储器系统的实现代价。

在哪些场合下使用Cache：CPU与主存之间、显示系统、硬盘和光驱，以及网络通讯中，都需要使用Cache技术。

3.17 为什么要保证Cache内容与主存内容的一致性？有哪些方法？

Cache是主存中内容一部分的副本，应保持与主存内容的一致。

通过写入更新策略来确保一致性：

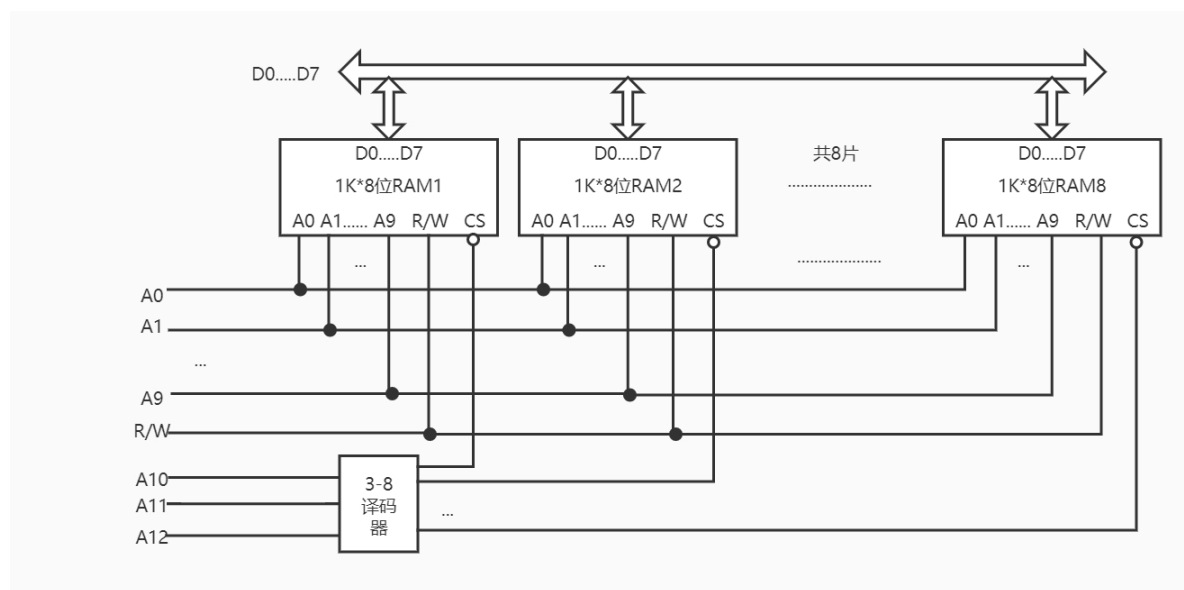
1. 写通方式：任一从CPU发出的写信号送到Cache的同时，也写入主存，以保证主存的数据能同步更新。
2. 写回方式：该方式下，更新数据只写到Cache。在Cache中设置“修改标志位”，Cache中有被修改的数据时，该标志位置1。每次Cache有数据更新时，判断该标志位。只有该标志位为1，才将原更新的数据写入主存相应的单元中，然后再接受再次更新的数据。

3.18 一计算机系统设计的存储器使用了40位地址线，16位数据线，请问其存储器容量为多少字节？

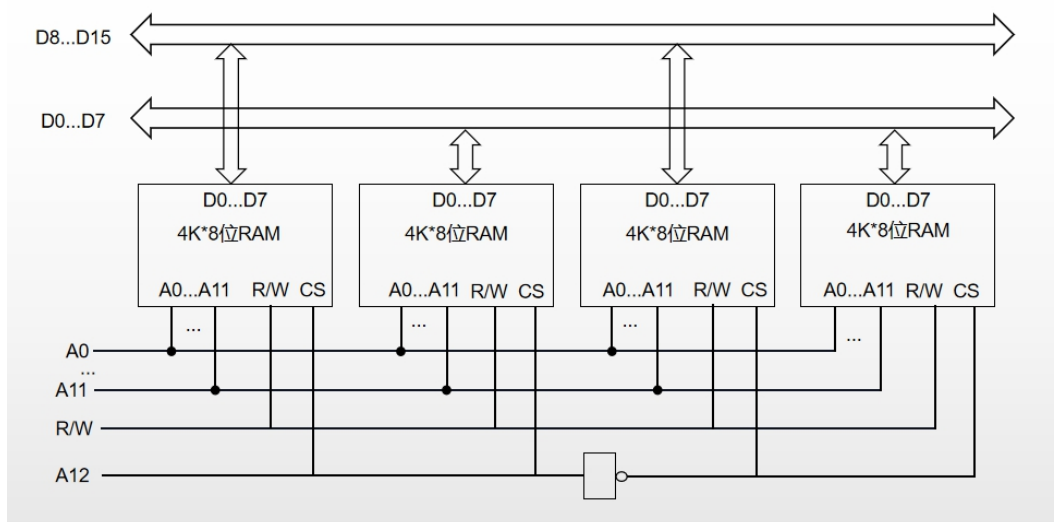
参见讲义P22：

$$2^{40} \times 16 \text{ bits} / 8 = 2^{41} \text{ Bytes}$$

3.22试用8片1K×8位的芯片构成8K×8位的存储器



*3.23 设计一个用4片4K×8位的芯片构成8K×16位的存储器。



*3.25 ARM微处理器如何拓展RAM？

嵌入式微处理器内置的存储器容量有限，在内置存储器容量不足时，可外部扩展SRAM或DRAM。

举例：

1. NOR Flash闪存的存储器扩展设计
2. NAND Flash闪存的存储器扩展设计
3. SDRAM的存储器扩展设计