



RELOJ CON CALENDARIO - VHDL

2023

Integrantes:

- Avila, Jesus Gerardo Daniel
- Gerez Jimenez, Juan Jose Armando
- Gonzalez, Lucas Exequiel

DESCRIPCIÓN FUNCIONAL DEL PROYECTO.

El mismo consiste en un reloj que muestra la hora en un formato de 24 Hs. y además muestra la fecha en el formato MM/DD.

La información es enviada desde una FPGA por un puerto VGA a un monitor usando una resolución de 640x480p.

Utilizando los botones ubicados en la plaqueta, se puede ajustar el horario y la fecha, también es posible modificar el color.

DESCRIPCIÓN FUNCIONAL DE CADA BLOQUE.**PLL:**

PLL generado por el sintetizador. Esta señal se usa como reloj para todos los componentes del proyecto.

Sincronismo VGA:

Este bloque sirve para sincronizar el dibujo y establecer la resolución a la que se está trabajando en la pantalla.

Posición del Texto:

Su función es indicar en qué posición de la pantalla se está escribiendo (como si fuera una grilla de caracteres). Dividimos la resolución de la pantalla en 15 zonas, en donde en cada una entra un carácter 8x8.

La grilla se puede visualizar en la figura 1.

Figura 1.

Tabla de caracteres:

Consiste en una tabla que tiene guardados los caracteres en vectores de 64 bits.

Esta incluye los números del 0 al 9 y los caracteres especiales ":" "/". También la zona puede estar llena o vacía, en donde llena seria del color actual y vacío seria de color negro.

Generador de Caracteres:

Este bloque sirve para dibujar los caracteres en la pantalla.

Reloj:

Este bloque contiene los registros del reloj, los cuales pueden modificarse y seleccionar la hora actual.

Caleendario:

Muy similar al bloque de Reloj, contiene los registros para los meses y días. Estos también pueden modificarse para seleccionar la fecha actual.

Ajuste:

Bloque que recibe las señales de los cuatro botones y las utiliza para mandar señales de ajuste:

- Reloj
- Calendario
- Selector Color

Selector de Color:

Selecciona de lo mostrado en pantalla.

Base de tiempo:

Este bloque entrega una referencia de un segundo.

Salida pantalla:

Este bloque ordena los elementos que se van a mostrar en la pantalla.

Top:

Bloque general que contiene y conecta todos nuestros bloques.

ESQUEMÁTICO.

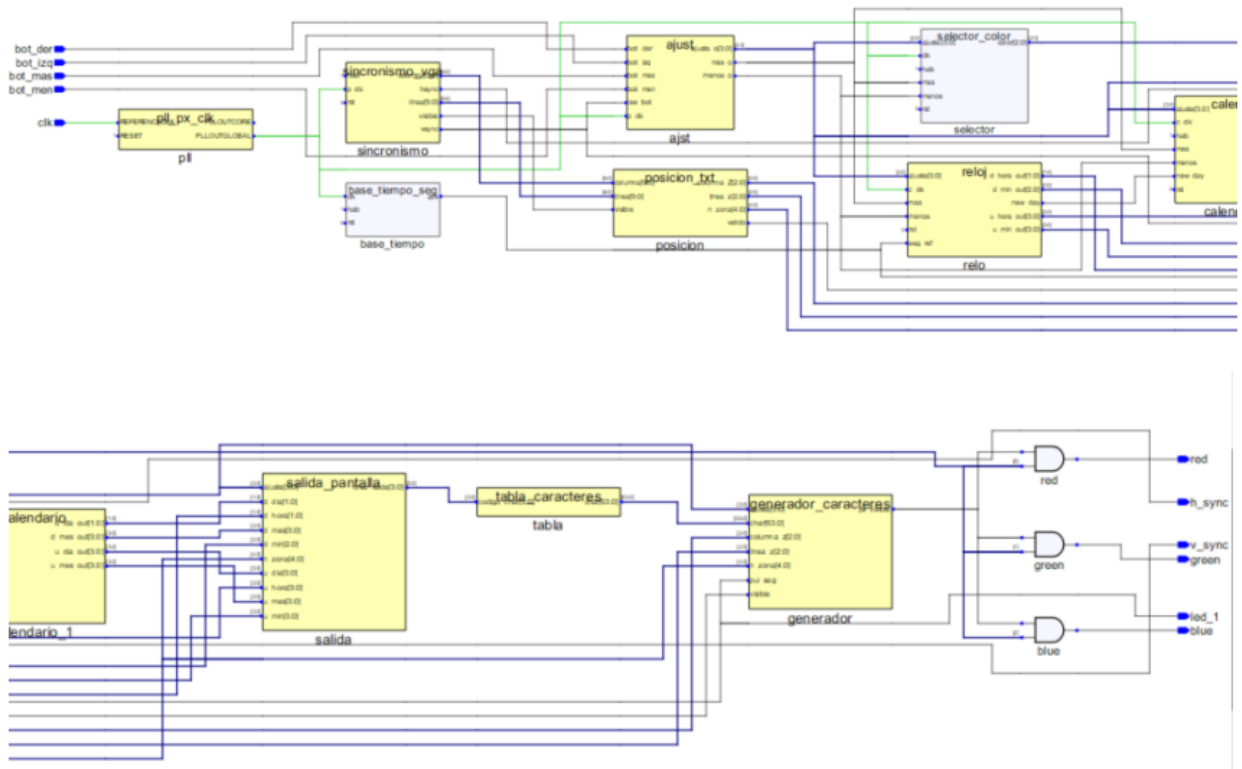


DIAGRAMA DE BLOQUES.

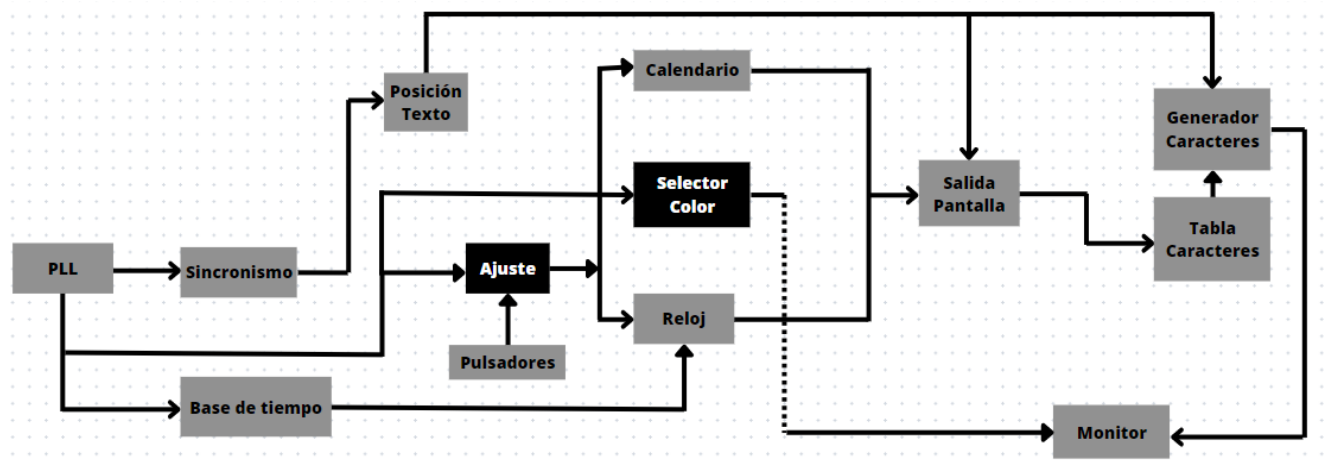


FOTO DEL PROYECTO EN FUNCIONAMIENTO.



LINK DEL REPOSITORIO:

- https://github.com/gsuckz/proyecto_e2

CONCLUSIONES.

Concluimos que este proyecto es muy interesante ya que pusimos en práctica los conceptos aprendidos durante el cursado de la materia

A la hora de realizar el proyecto, las mayores complicaciones fueron a la hora de realizar el código, pero una vez mostrado en pantalla fuimos corrigiendo hasta lograr lo que queríamos.

Otra complicación fue el sintetizador porque no lo conectaba como una salida de reloj hasta que lo conectamos a un flip flop a la entrada de reloj del PLL.

Aprendimos que el sintetizador deja pasar por alto muchos errores, como por ejemplo, no indicar si las señales son salidas, no da error pero después no se puede escribir.