



UNIVERSIDADE FEDERAL DE MINAS GERAIS

ESCOLA DE ENGENHARIA

CIRCUITOS ELETRÔNICOS ANALÓGICOS

TURMA A

Trabalho Prático - Projeto de Amplificadores

Aluno:

Frederico Marinho

Gabriel Lara

Matrícula:

2018072336

2017088182

Professor:

Thiago de Oliveira

17 de novembro de 2021

Conteúdo

| | | |
|-----------|--|-----------|
| 1 | Introdução | 3 |
| 2 | Instruções de Projeto | 6 |
| 3 | Escolha da Topologia | 7 |
| 3.1 | Circuito De Polarização | 8 |
| 3.2 | Circuito De Proteção Contra Curto Circuito | 8 |
| 3.3 | Estágio De Entrada | 8 |
| 3.4 | Segundo Estágio | 9 |
| 3.5 | Estágio de Saída | 9 |
| 4 | Projeto do Amplificador | 9 |
| 4.1 | Guia de Corrente de Widlar | 10 |
| 4.2 | Estágio de Entrada | 11 |
| 4.3 | Carga Ativa e Regulação de <i>offset</i> | 11 |
| 4.4 | Estágio de Potência | 12 |
| 4.5 | Estágio de Saída e Circuito de Proteção de Sobrecorrente | 13 |
| I | Etapa 1 | 14 |
| 5 | Implementação e Simulações | 15 |
| 5.1 | Verificação de Requisitos | 15 |
| 5.1.1 | Ganho Diferencial de ao menos de $200kV/V$ | 15 |
| 5.1.2 | Resistência de Entrada de ao menos $5M\Omega$ | 16 |
| 5.1.3 | CMRR de ao menos $100dB$ | 17 |
| 5.1.4 | PSRR de ao menos $80dB$ | 17 |
| 5.1.5 | Tensão de <i>offset</i> de entrada de no máximo $5mV$ | 19 |
| 5.1.6 | Frequência de Transição de ao menos $20MHz$ | 20 |
| 5.1.7 | Corrente de alimentação a vazio de no máximo $50mA$ | 20 |
| 5.1.8 | Proteção de Sobrecorrente Atuando em $500mA$ | 20 |
| 5.1.9 | Máxima tensão de alimentação ± 15 | 21 |
| 5.1.10 | Análise de Amplificação | 21 |
| II | Etapa 2 | 21 |
| 6 | Implementação e Simulações | 21 |
| 6.1 | Implementação | 21 |
| 6.2 | Observação de Características | 22 |
| 6.2.1 | Região de Estabilidade | 22 |
| 6.2.2 | Ganho Real de Malha Fechada | 23 |
| 6.2.3 | Banda Passante | 23 |
| 6.2.4 | Rejeição de Ruído de Fonte | 24 |
| 6.2.5 | Regulação de Carga | 24 |
| 6.2.6 | <i>Slew Rate</i> | 25 |
| 6.2.7 | Análise de Amplificação | 26 |
| 7 | Conclusões | 27 |

1 Introdução

Amplificadores Operacionais (Amp Op's) são circuitos eletrônicos amplificadores com ganho bastante elevado, alimentados por tensão contínua, com entrada diferencial e saída única (mais comum) ou diferencial (menos comum). Suas entradas são chamadas de terminal inversor, representada com o símbolo (-), e terminal não inversor, representada com o símbolo (+). Suas tensões de alimentação são geralmente designadas como $+V_{CC}$ e $-V_{CC}$, muito embora essas nomenclaturas possam variar dentro da área de estudo de circuitos integrados a depender da topologia e tecnologia utilizadas, sendo comum, por exemplo, designar essas entradas por V_{DD} e V_{SS} no caso de tecnologia FET, respectivamente. Um esquema didático de um Amp Op de saída única é mostrado na Figura 1 adiante:

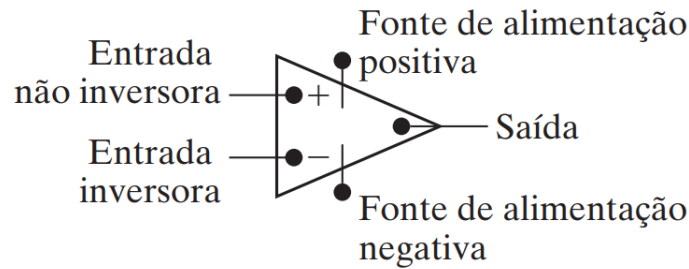


Figura 1: Representação esquemática de um amplificador operacional.

Durante o desenvolvimento desse trabalho adotaremos a seguinte notação:

- Tensão na entrada não inversora: V_{in+} ;
- Tensão na entrada inversora: V_{in-} ;
- Tensão de saída: V_{out} ;
- Tensão de alimentação positiva V_+ ;
- Tensão de alimentação negativa V_- ;

Um Amp Op ideal possui impedância de entrada infinita e impedância de saída nula. Além disso, seu ganho deve ser infinito. Com base nessas características, pode-se obter algumas conclusões a respeito das correntes e tensões em um Amp Op ideal. As Figuras 2 e 3 adiante ajudam a entender essa discussão.

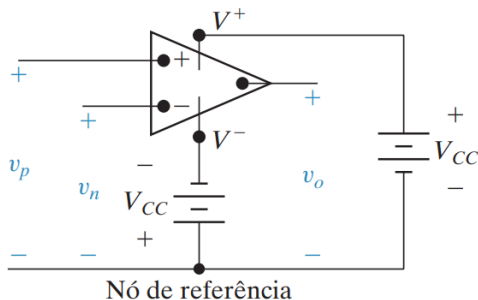


Figura 2: Tensões terminais.

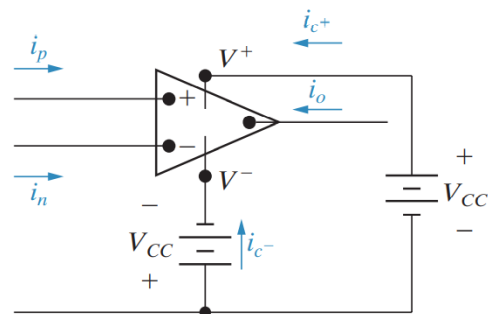


Figura 3: Correntes terminais.

Como a impedância de entrada de um Amp Op ideal é infinita, as correntes de entrada são idealmente nulas. Além disso, para que se tenha uma saída finita, deve-se ter uma igualdade dos potenciais na entrada do Amp Op. Por fim, a saída é uma função linear, dentro de uma certa faixa de valores, da diferença de potencial das entradas, que idealmente é 0, mas torna-se finita devido ao ganho infinito. Essa faixa de valores é dada justamente pelos valores dos potenciais de alimentação do amplificador. Dessa forma, denotando-se por A o ganho do amplificador, em malha aberta tem-se:

$$v_{out} = \begin{cases} V_-, & \text{se } A(V_{in+} - V_{in-}) < V_-; \\ A(V_{in+} - V_{in-}), & \text{se } V_- \leq A(V_{in+} - V_{in-}) \leq V_+; \\ V_+, & \text{se } A(V_{in+} - V_{in-}) > V_+. \end{cases} \quad (1)$$

E, como dito anteriormente:

$$V_{in+} = V_{in-}. \quad (2)$$

Já para as correntes, por meio da Lei de Kirchoff das correntes obtém-se, denotando-se as correntes de maneira análoga às tensões:

$$\begin{cases} i_{out} + i_+ + i_- = 0; \\ i_{in+} = i_{in-} = 0. \end{cases} \quad (3)$$

Amplificadores Operacionais são comumente utilizados com realimentação, de maneira que diversos parâmetros como ganho, impedância de entrada, impedância de saída e banda passante passam a ser determinados por componentes externos ligados ao Amp Op, como resistores e capacitores. Dessa forma, Amp Op's são amplamente utilizados para realizar operações matemáticas com sinais de entrada dentro de sua faixa linear, como, por exemplo, soma, subtração, derivação, integração, dentre outras.

Agora, de posse dos conhecimentos sobre como idealmente se comporta um Amplificador Operacional, deve-se ter em mente que na realidade essas características não são obtidas. Todavia, um bom Amp Op terá suas características tão próximas quanto for possível das características de um amplificador ideal, com limitações de tecnologia e custo agregado. Por isso, é muito importante se conhecer as características de um Amp Op real e os parâmetros que possam definir sua qualidade.

Pode-se, primeiramente, fazer uma análise dos parâmetros mais básicos. Claramente, a impedância de entrada do amplificador real não é infinita. No entanto, é desejável que ela seja bastante elevada. Além disso, analogamente, as correntes de entrada do Amp Op devem bastante baixas.

Em seguida, alguns aspectos mais elaborados relacionados a amplificadores reais devem ser bem compreendidos pelo projetista. Um desses aspectos é o chamado *slew rate* do amplificador. O *slew rate* de um circuito é definido como a máxima taxa de variação da tensão ou corrente no tempo:

$$SR = \left(\left| \frac{dX(t)}{dt} \right| \right). \quad (4)$$

Em circuitos eletrônicos, o conhecimento do *slew rate* é bastante importante pois caracteriza, de certa forma, como um sinal real responderá a um determinado planejamento ideal, sabendo quão rapidamente a magnitude do sinal pode variar no tempo. Esse conceito torna-se bastante claro ao se avaliar a Figura 4 adiante.

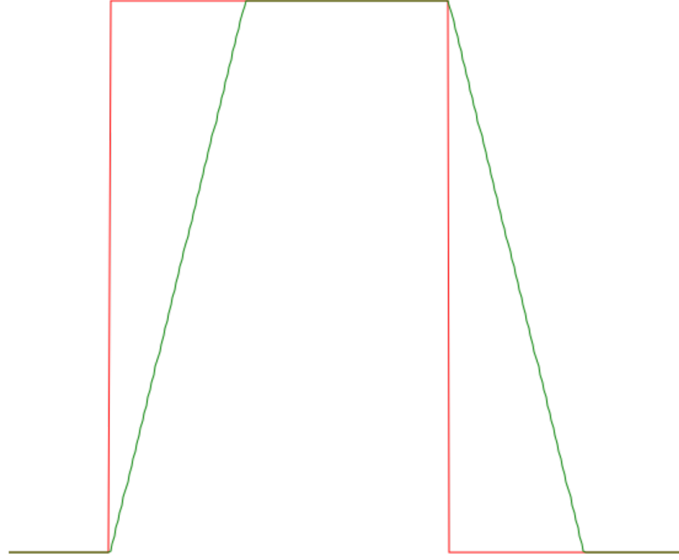


Figura 4: Sinal ideal (*slew rate* infinito) de uma onda quadrada (em vermelho) e sinal real (*slew rate* finito) de uma onda quadrada.

Pode-se ver então que pode haver uma deformação de sinais com alta taxa de variação no tempo quando se considera *slew rates* finitos. O *slew rate* de um amplificador garante então certos limites para uma velocidade de transição dos sinais.

Outro parâmetro relevante a ser considerado em um amplificador é a Taxa de Rejeição de Modo Comum (CMRR) é uma métrica utilizada para se avaliar a habilidade de um sistema de duas entradas, como um Amp Op, de rejeitar sinais de modo comum, *i.e.* aqueles que aparecem simultaneamente e em fase nas duas entradas. Amp Op's ideais possuem CMRR infinito. No entanto, em um amplificador real isso não ocorre. De fato, sabe-se que em um Amp Op ideal, a tensão de saída é descrita pela relação dada na Equação (5). Porém, em uma abordagem mais realista do amplificador, considera-se:

$$v_{out} = \begin{cases} V_-, & \text{se } A(V_{in+} - V_{in-}) < V_-; \\ A_d(V_{in+} - V_{in-}) + \frac{1}{2}A_{cm}(V_{in+} - V_{in-}), & \text{se } V_- \leq A(V_{in+} - V_{in-}) \leq V_+; \\ V_+, & \text{se } A(V_{in+} - V_{in-}) > V_+; \end{cases} \quad (5)$$

em que A_d é o ganho diferencial do amplificador e A_{cm} é o “ganho de modo comum”, que, tipicamente, é muito menor que o ganho diferencial. O CMRR é definido como a razão entre as potências do ganho diferencial e a de modo comum, medido em Decibéis positivos. Assim:

$$CMRR = \left(\frac{A_d}{|A_{cm}|} \right) = 10 \log_{10} \left(\frac{A_d}{A_{cm}} \right)^2 \text{ dB} = 20 \log_{10} \left(\frac{A_d}{|A_{cm}|} \right) \text{ dB} \quad (6)$$

Como deve-se ter o ganho diferencial maior do que o ganho de modo comum, o número em questão será positivo e indicará melhor qualidade do amplificador quanto maior for. Uma observação com relação ao CMRR é que esse parâmetro pode depender da frequência do sinal, e, portanto, muitas vezes pode ser expresso como função da frequência.

Mais um fator importante de ser avaliado é o Fator de Rejeição da Fonte de Alimentação (PSRR). O PSRR é uma medida da rejeição das fontes de alimentação de um circuito expresso como logaritmo da razão do ruído da saída em relação ao ruído da entrada. O PSRR fornece então uma ideia de quão bem um circuito rejeita *ripple*, de diversas frequências, que esteja em suas entradas. A seguinte equação descreve o PSRR:

$$PSRR = 20 \log_{10} \frac{Ripple_{input}}{Ripple_{output}}. \quad (7)$$

Em um Amp Op ideal, o PSRR é nulo, de forma que deseja-se que, para um Amp Op real, ele seja o menor possível.

2 Instruções de Projeto

Para esse projeto, foram fornecidas as seguintes instruções:

1. Proposta:

Etapa 1 - Realize o projeto de um amplificador operacional que atenda as seguintes especificações em malha aberta:

- Ganho diferencial de ao menos 200 kV/V;
- Resistência de entrada de ao menos 5 M Ω ;
- CMRR de ao menos 100 dB;
- PSRR de ao menos 80 dB;
- Tensão de *offset* de entrada de no máximo 5mV;
- Frequência de transição (em 0dB) de ao menos 20 MHz;
- Corrente de alimentação a vazio de no máximo 50mA;
- Proteção de sobre corrente atuando em 500mA;
- Máxima tensão de alimentação $\pm 15V$.

Verifique o atendimento às especificações supracitadas por meio de simulações realizadas no LTspice, ou *software* de simulação de circuitos eletrônicos analógicos semelhante. É importante que no circuito se empreguem componentes “reais”(por exemplo, BC557, 1n4148, etc) e não elementos genéricos;

Etapa 2 - Implemente uma realimentação Série-paralelo, com ganho ideal de 20 V/V. Faça um estudo de estabilidade do amplificador e determine para qual faixa de ganhos o circuito se instabiliza. Caso, para a configuração exigida ($A_v = 20V/V$) o circuito se mostrar instável, proponha uma compensação de frequências para estabilizar o amplificador.

Simule também o funcionamento do amplificador em malha fechada, avaliando:

- Ganho real de malha fechada;
- Banda passante;
- Rejeição de ruído de fonte;
- Regulação de carga – variação da tensão de saída para uma carga infinita e uma carga nominal ($\sim 500mA$);
- *Slew Rate* – (derivada máxima de resposta – use um sinal quadrado para avaliar isso);

2. Diretrizes:

- O trabalho deverá ser realizado no máximo em dupla. Não serão aceitos grupos de 3 ou mais alunos;
- O grupo terá liberdade de definir a topologia dos estágios do amplificador;
- O grupo deve descrever a metodologia utilizada para levantar em simulação os parâmetros supracitados;

3 Escolha da Topologia

A topologia usada como base nesse projeto é do Amplificador Operacional LM741, cuja estrutura básica está apresentada na Figura 5 adiante.

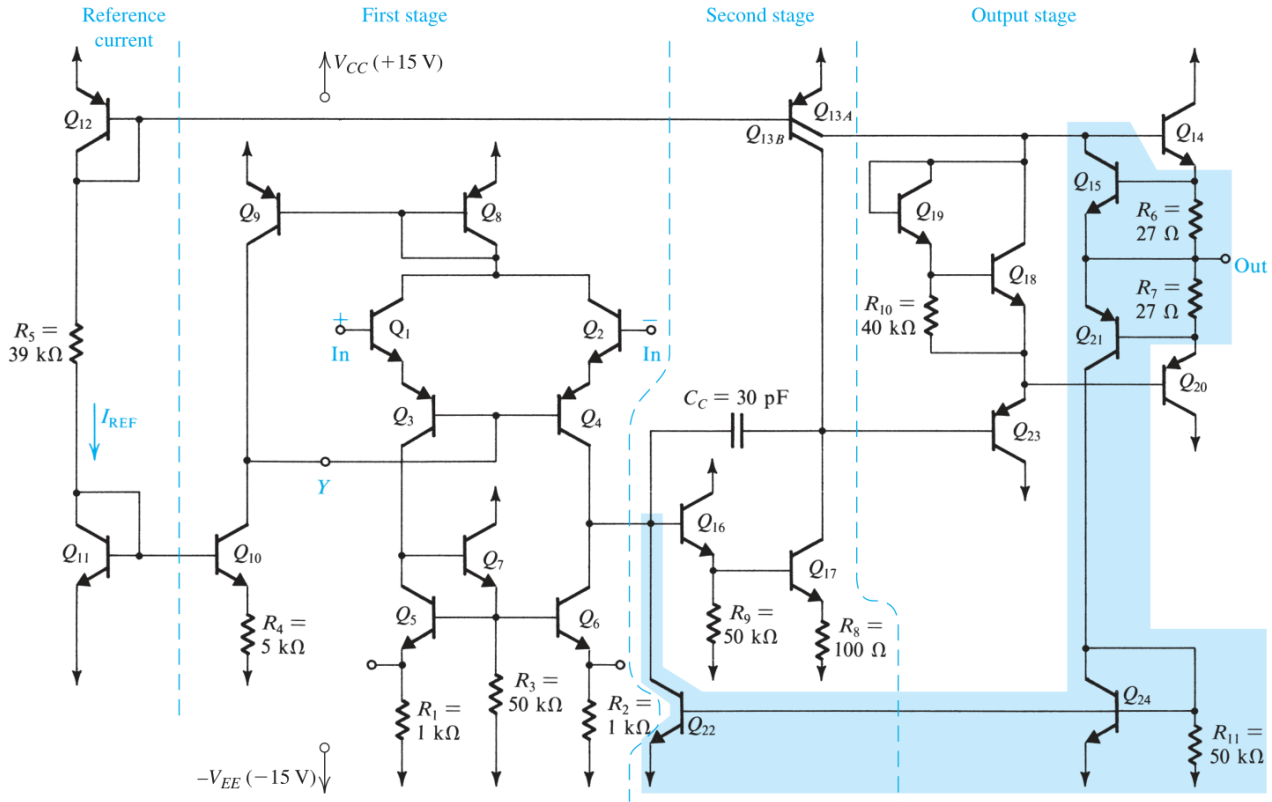


Figura 5: Esquemático do Amplificador 741 apresentado em [3]. Q_{11} e Q_{12} geram uma corrente de polarização de referência, I_{REF} . Q_{10} e Q_9 polarizam o estágio de entrada, composto pelos transistores Q_1 a Q_7 . O segundo estágio de ganho é composto pelos transistores Q_{16} e Q_{17} com Q_{13B} atuando como uma carga ativa. O estágio de saída classe AB é formado pelos transistores Q_{14} e Q_{20} , com os polarizadores Q_{13A} , Q_{18} e Q_{19} , e também um *buffer* de entrada Q_{23} . Os transistores Q_{15} , Q_{21} , Q_{24} e Q_{22} servem para proteger o circuito de curto circuitos na saída e estão geralmente cortados.

Essa escolha foi feita por diversas razões. Dentre elas, estão o fato de essa topologia ser apresentada no livro texto [3] e por ser uma topologia amplamente utilizada.

Essa é uma topologia que prega o chamado “*IC design philosophy*”, ou seja, filosofia de projeto de circuitos integrados. Nesse viés, opta-se por utilizar um número relativamente grande de transistores e um número relativamente baixo de outros componentes como resistores e capacitores. Isso é feito principalmente para reduzir o custo de fabricação dos componentes ativos e passivos, permitindo uma menor área utilizada de silício, além da qualidade e facilidade de fabricação do componente.

O circuito escolhido como base necessita de duas fontes de alimentação, de potenciais V_{CC} e $-V_{EE}$. Tipicamente $V_{CC} = V_{EE} = 15 \text{ V}$, tensões em acordo com as instruções de projeto. Não há, entretanto, nenhum nó que conecte o circuito em questão com o terra comum às fontes de alimentação.

Adiante, será feita uma análise qualitativa de cada um dos estágios mostrados na Figura 5 para que o comportamento do circuito seja melhor entendido e sua implementação possa ser realizada de forma mais consciente.

O circuito do 741 consiste basicamente de três estágios: um estágio diferencial de entrada, um estágio intermediário de ganho elevado e um estágio de saída reforçador (*buffer*). Cada um desses

estágios será explicado adiante juntamente com a polarização do circuito e a proteção contra curto-circuito.

3.1 Circuito De Polarização

A corrente de polarização de referencia do circuito, I_{REF} é gerada por um ramo do circuito à extrema esquerda da Figura 5 com dois transistores Q_{11} e Q_{12} , juntamente com um resistor R_5 . Usando uma fonte de corrente de Widlar formada por Q_{11} , Q_{10} e R_4 , uma corrente de polarização para o primeiro estágio é gerada no coletor do transistor Q_{10} . Outro espelho de corrente formado por Q_8 e Q_9 também contribui para a polarização do primeiro estágio.

A corrente de referência I_{REF} é utilizada para prover duas correntes proporcionais nos coletores de Q_{13} . Esse transistor lateral *npn* de coletor duplo pode ser pensado como dois transistores em que cujos terminais base-emissor são conectados em paralelo. Assim, Q_{12} e Q_{13} formam um espelho de corrente de duas saídas. Uma delas, o coletor de Q_{13B} , fornece uma corrente de polarização e funciona como uma fonte de corrente receptora, uma carga, para Q_{17} . A outra, coletor de Q_{13A} fornece corrente de polarização para o estágio de saída do Amp Op.

Outros dois transistores também participam do processo de polarização, Q_{18} e Q_{19} . O propósito desses transistores é de estabelecer duas quedas de tensão base-emissor entre as bases dos transistores de saída Q_{14} e Q_{20} .

3.2 Circuito De Proteção Contra Curto Circuito

Vários dos transistores presentes no amplificador LM741 permanecem cortados durante grande parte do seu funcionamento. Esses transistores conduzem apenas caso se tente drenar uma grande corrente na saída do Amp Op. Isso pode acontecer, por exemplo, caso seja feito um curto-circuito entre o terminal de saída e o terminal de uma das fontes de alimentação. A malha de proteção contra curto circuito é formada pelos transistores Q_{15} , Q_{21} , Q_{22} e Q_{24} , juntamente com os resistores R_6 , R_7 e R_{11} . A análise do amplificador nas próximas subseções pressupõe que esses transistores estão em corte.

3.3 Estágio De Entrada

Esse primeiro estágio é formado pelos transistores Q_1 a Q_7 , com a polarização feita pelos transistores Q_8 , Q_9 e Q_{10} . Os transistores Q_1 e Q_2 atuam como seguidores de emissor, tornando elevada a resistência de entrada e entregando um sinal de entrada diferencial para o amplificador diferencial com base comum formado pelos transistores Q_3 e Q_4 . Dessa forma, o estágio de entrada pode ser visto como uma versão diferencial da configuração coletor comum-base comum.

Os transistores Q_5 , Q_6 e Q_7 juntamente com os resistores R_1 , R_2 e R_3 formam o circuito da carga do estágio de entrada, elaborado com espelho de corrente. Pode-se mostrar (para mais detalhes, consulte [3]) que esse circuito proporciona uma alta resistência de carga, e, ademais, converte o sinal diferencial na forma de saída simples, sem perdas no ganho ou na rejeição de modo comum. A saída desse estágio é tomada no coletor de Q_6 , com terminação simples.

O 741, assim como outros amplificadores, deve incluir um deslocador de nível com o objetivo de deslocar o nível CC do sinal para que o sinal da saída do amplificador possa excursionar no sentido positivo e no negativo. Nesse amplificador, o deslocamento é feito no primeiro estágio por meio dos transistores *npn* laterais Q_3 e Q_4 , muito embora esses transistores *npn* laterais tenham funcionamento não muito bom em altas frequências, já que sua configuração em base comum, que melhora respostas em altas frequências, permite que não haja prejuízo significativo na resposta em frequência do Amp Op.

Uma vantagem advinda da utilização dos transistores *npn* laterais Q_3 e Q_4 no primeiro estágio é a proteção dos transistores do estágio de entrada Q_1 e Q_2 contra a ruptura da junção emissor-base.

Sabe-se que a junção emissor base de um transistor *nnp* sofre ruptura com aproximadamente 7V de polarização reversa (veja [3]), estágios diferenciais que fazem uso de transistores *nnp* regulares podem sofrer ruptura, por exemplo, se a tensão de alimentação for conectada por acidente entre os terminais de entrada. Todavia, os transistores do tipo *pnp* laterais possuem tensão de ruptura reversa de cerca de 50V (ver [3]), e, sendo conectados em série com os transistores Q_1 e Q_2 do 741, oferecem a eles uma proteção adicional, tornando o estágio de entrada menos susceptível a ruptura.

3.4 Segundo Estágio

O segundo estágio, intermediário à entrada e à saída, é composto por Q_{16} , Q_{17} e Q_{13B} , e também pelos resistores R_8 e R_9 . O transistor Q_{16} atua como um seguidor de emissor, tornando elevada a resistência de entrada do segundo estágio. Isso trás duas vantagens: a minimização do efeito de carga sobre o estágio de entrada e evita perdas no ganho do amplificador. O transistor Q_{17} opera como um amplificador emissor comum com o resistor R_8 em seu emissor. Sua carga é formada pela elevada resistência de saída da fonte de corrente juntamente com o *pnp* Q_{13B} em paralelo com a resistência de entrada do estágio de saída, olhando-se para a base de Q_{23} . Aqui é utilizada a chamada “Técnica de Carga Ativa”, na qual se utiliza uma fonte de corrente com transistor como uma resistência de carga, o que permite que se obtenha um alto valor de ganho sem o uso de grandes resistências de carga, reduzindo a área da pastilha e a tensão de alimentação necessária.

A saída do segundo estágio é tomada na base do transistor Q_{17} . Para se proporcionar uma compensação de frequência, por meio da Técnica de Compensação de Miller, conecta-se o capacitor C_C ao caminho de realimentação do segundo estágio. Pode ser mostrado que esse capacitor pequeno C_C dá a topologia 741 um polo dominante próximo à frequência de 4Hz. Por fim, a separação dos polos faz com que os outros polos sofram um deslocamento para frequências muito mais altas, possibilitando que o Amp Op possua uma queda uniforme no ganho de -20dB/década com faixa de passagem de ganho unitário de cerca de 1MHz.

3.5 Estágio de Saída

O objetivo primordial desse último estágio é proporcionar ao amplificador uma baixa resistência de saída. Um outro objetivo é que esse estágio seja capaz de fornecer uma corrente relativamente alta à carga com boa eficiência, ou seja, sem grandes desperdícios de energia no circuito integrado. O estágio de saída é de classe AB (para mais detalhes, veja [1] e [3]).

Esse estágio é formado por um par complementar de transistores Q_{14} e Q_{20} , sendo Q_{20} um *pnp* de substrato. A alimentação dos transistores Q_{18} e Q_{19} é feita por meio da fonte de corrente de corrente Q_{13A} , sendo que esses transistores polarizam os transistores de saída Q_{14} e Q_{20} . Por fim, o transistor Q_{23} , que também é um *pnp* de substrato, atua como um seguidor de emissor que minimiza o efeito de carga do estágio de saída sobre o segundo estágio.

4 Projeto do Amplificador

O projeto do amplificador consistiu basicamente em uma reprodução dos esquemáticos apresentados no livro texto da disciplina e no *datasheet* do 741, ilustrados respectivamente nas figuras 5 e 6. Nota-se que os esquemáticos possuem ligeiras diferenças topológicas entre si, como em qual direção que os espelhos de corrente são posicionados e como as ligações entre os nós são feitos. Nesse sentido a montagem do amplificador, ilustrado na figura 12, é um tipo de modelo híbrido.



4.1 Guia de Corrente de Widlar

$$R_1 = 100\Omega$$

$$R_2 = 27k\Omega$$

Por fim o modelo dos transistores foi escolhido como 2SA1576A para PNP e 2SC4081 para NPN por se tratarem de escolhas populares de transistores robustos e de propósito geral.

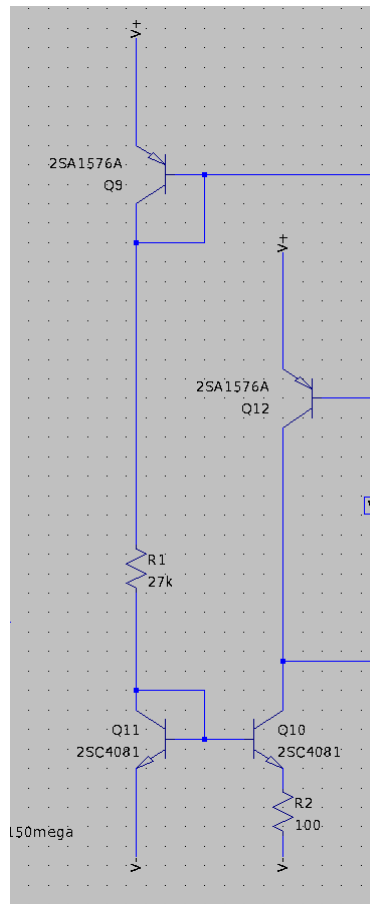


Figura 7: Implementação de guia de corrente baseado na fonte de Widlar

4.2 Estágio de Entrada

O projeto do estágio de entrada foi feito por partes, estabilizando primeiramente a entrada diferencial em si, que usa de uma topologia baseada em um par seguidor de emissor e base comum de forma a aumentar a resistência de entrada e transferir a tensão para o base comum, que realiza a maior parte do ganho. A fim de manter a resistência de entrada alta escolhe-se o transistor LS301, conhecido por essa propriedade, para receber o sinal diferencial. O transistor usado para base comum é o 2N4126 devido à popularidade de seu uso em etapas de ganho. Ao verificar comportamento coerente dessa estrutura de entrada com a fonte de Widlar e carga resistiva e ativa ideal concluiu-se essa etapa do projeto como ilustrado na parte superior da figura 8.

4.3 Carga Ativa e Regulação de *offset*

A carga ativa do 741 é uma topologia feita para garantir alta, robusta e controlável resistência de saída. A complexidade e peculiaridade dessa carga tornou o processo de sua análise e subsequente alteração superficial, no qual os valores de resistência foram enfim mantidos como nos esquemáticos.

Uma alteração necessária de incluir nessa fase foi o compensador de *offset* consistindo da inclusão de resistências de valor variável em paralelo com as resistências de degeneração da carga ativa. Essas resistências são essenciais para introduzir um desbalanço de degeneração que é essencial para reduzir o *offset* do amplificador e garantir sua operação não saturada.

O desbalanço das resistências em paralelo é introduzido segundo as seguintes equações para os valores de R_a e R_b :

$$R_a = 10a \cdot a$$

$$R_b = 10a \cdot (1 - a)$$

No qual a é um parâmetro variável

Essa estrutura, visualizada na parte inferior da figura 8 é provavelmente a mais relevante para o funcionamento pleno do amplificador, além de ser a mais sensível: alterações de décimos na compensação de resistência gera instabilidade e saturação no processo de amplificação. O valor muito específico de $a = 0,45026$ foi encontrado via tentativa e erro como o ótimo para operação do amplificador.

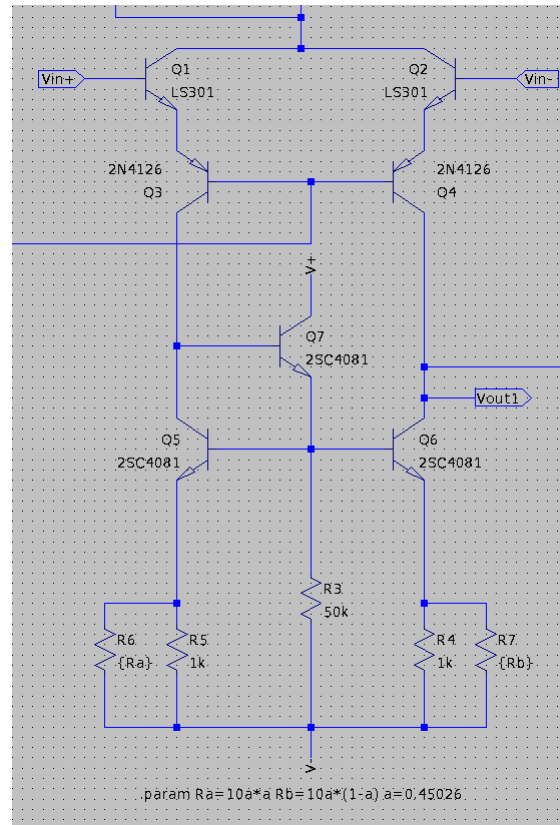


Figura 8: Implementação de estágio de entrada

4.4 Estágio de Potência

Esse estágio é responsável por realizar a maior parte do ganho do amplificador, sendo composto essencialmente de um emissor comum com estruturas adicionais de estabilização.

Uma vez que o estágio de potência está devidamente polarizado pelo guia de Widlar muito pouco foi alterado em relação ao esquemático do amplificador. É relevante constar que a capacitância do capacitor de Miller foi reduzido para $1pF$ e que os transistores escolhidos foram iguais aos do guia de corrente.

Fora isso nada foi modificado desse estágio pelo fato de seu funcionamento satisfatório ter sido imediato e pela complexidade de suas estruturas.

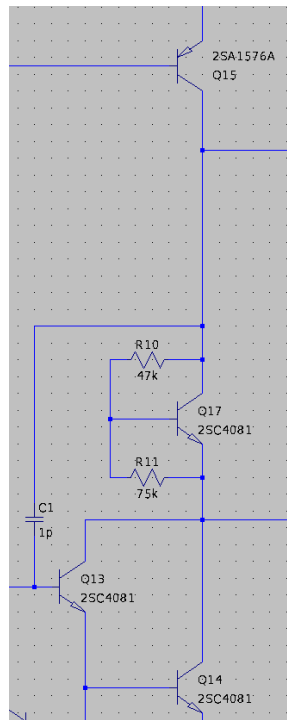


Figura 9: Implementação de estágio de potência

4.5 Estágio de Saída e Circuito de Proteção de Sobrecorrente

O estágio de saída é responsável por reduzir a resistência de saída do amplificador e entregar a tensão amplificada mantendo sua potência. O estágio completo é ilustrado na figura 10. Junto ao estágio de saída se encontra o circuito de proteção de sobrecorrente, cuja visualização é isolada na figura 11.

De forma análoga ao estágio anterior não houve muito projeto para o estágio de saída em si: sua topologia quase que exclusivamente baseada em transistores resultou em seu funcionamento imediato após a escolha adequada de transistores. Para tal escolheu-se a família 2N, frequentemente usada em estágios de saída por favorecer um ganho de saída satisfatório.

Houve necessidade de ajuste, no entanto, das resistências de proteção de sobrecorrente R_{12} e R_{13} . Seu valor foi determinado a fim de estabilizar o limite de corrente de carga no valor necessário de $500mA$. O valor encontrado via tentativa e erro e resultou no atendimento desse requisito, como será visto adiante neste documento, é dado por

$$R_{12} = 0,79$$

$$R_{13} = 1,125$$

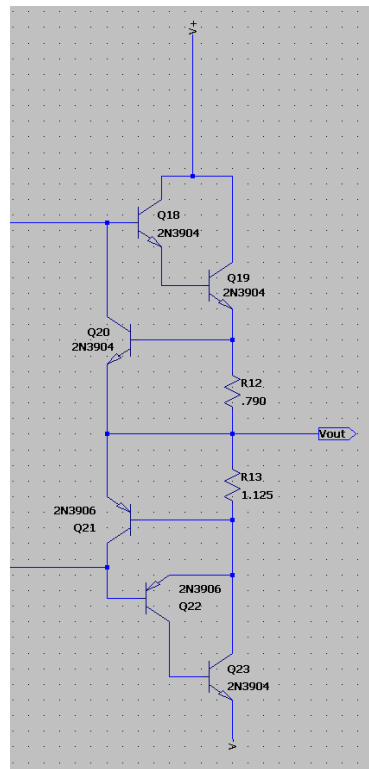


Figura 10: Implementação de estágio de saída

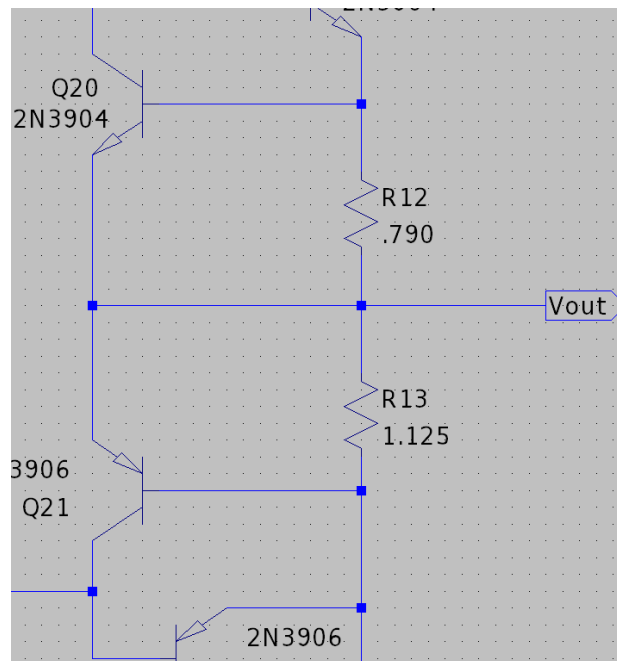


Figura 11: Implementação de circuito de proteção de sobrecorrente

Algumas alterações nos valores das resistências apresentadas acima foram exploradas, rendendo sutis melhorias mas mais frequentemente perdas de desempenho ou até mesmo instabilidade completa. Optou-se portanto por finalizar o projeto com os parâmetros, topologias e modelos de transistores mencionados. O resultado final do projeto foi implementado como ilustra a figura 12.

Parte I

Etapa 1

5 Implementação e Simulações

Primeiramente, montou-se o circuito no *software* LTspice referente ao projeto proposto, que está mostrado na Figura 12 adiante.

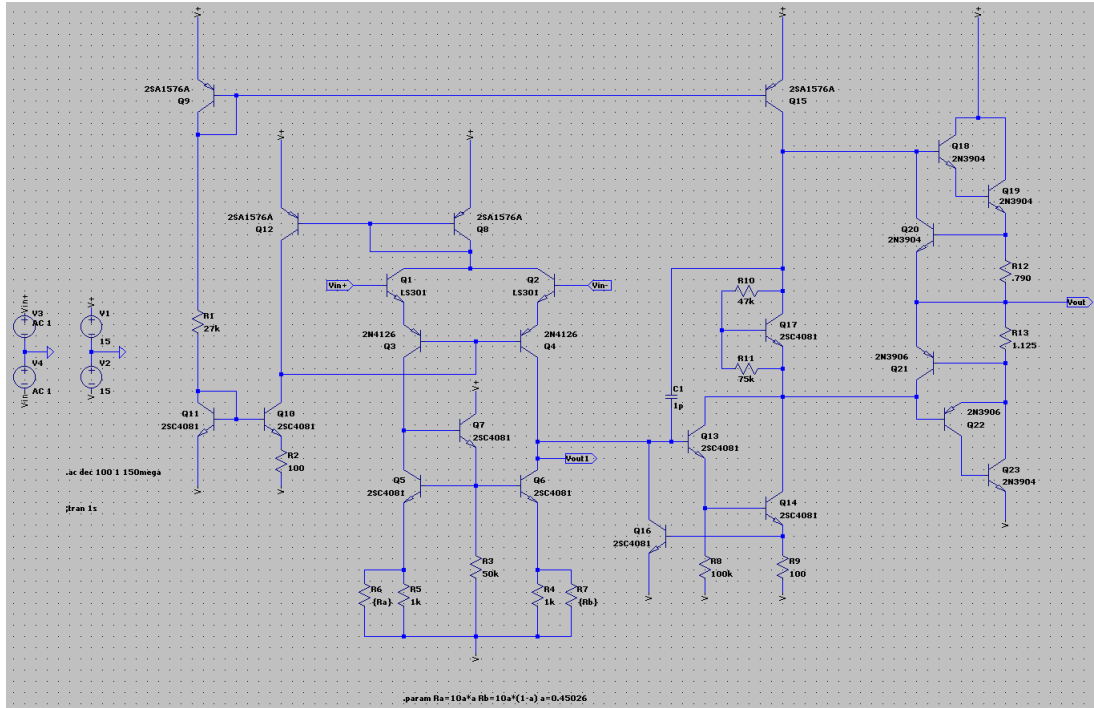


Figura 12: Implementação do amplificador 741 não linear no *software* LTspice.

5.1 Verificação de Requisitos

5.1.1 Ganho Diferencial de ao menos de $200kV/V$

O primeiro requisito a ser atendido é um ganho de malha aberta de $200kV/V$. Isso foi prontamente atingido após a estabilização do circuito de *offset* com ganho em banda passante de $113.3dB$ ou $462.13kV/V$, verificado por meio das imagens 13 e 14.



Figura 13: Reposta diferencial em frequência em malha aberta

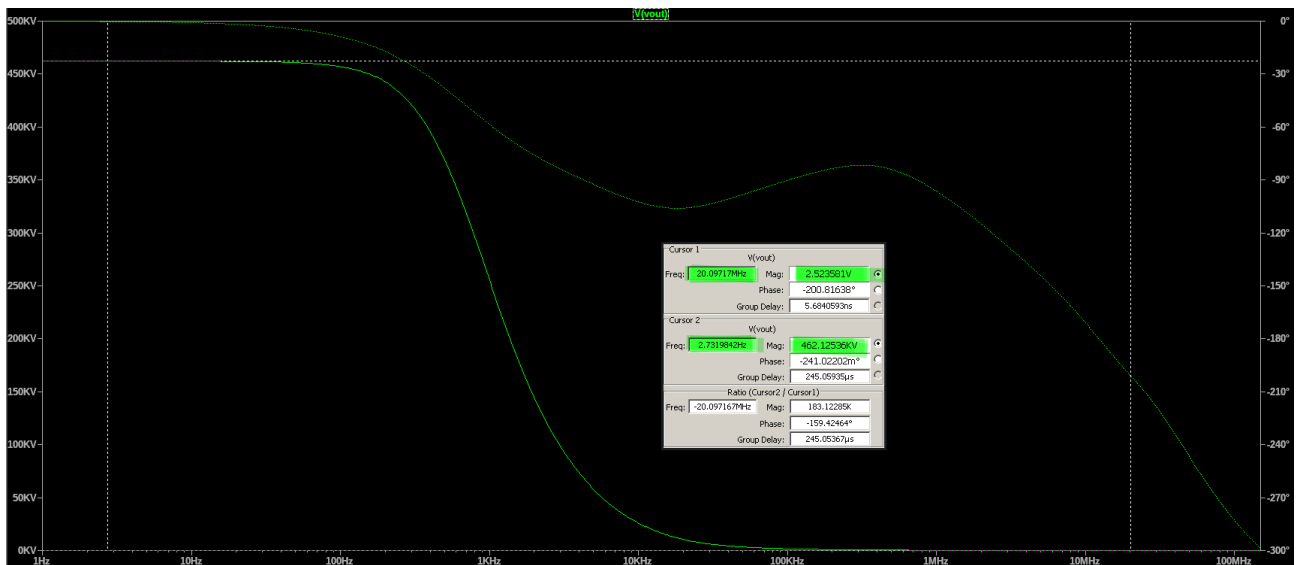


Figura 14: Reposta diferencial em frequência em malha aberta

5.1.2 Resistência de Entrada de ao menos $5M\Omega$

Uma resistência de entrada de $9.3M\Omega$ foi atingida de imediato após a estabilização do amplificador. Isso pode ser verificado pela figura 15. Observa-se que a escolha do modelo do TBJ de entrada (LS301) assim como a topologia do par diferencial foram relevantes para esse alto valor de resistência.

O ensaio da resistência foi feito dividindo a tensão diferencial de entrada pela corrente do sinal, como o nome do sinal representado na figura indica.

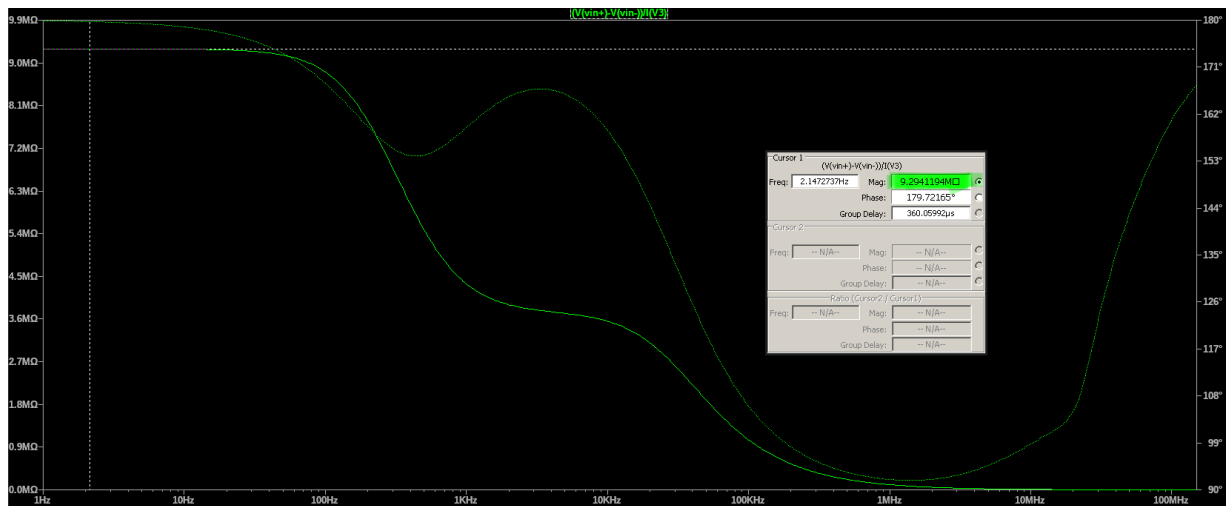


Figura 15: Resistência de entrada em função da frequência

5.1.3 CMRR de ao menos 100dB

O CMRR pode ser obtido de acordo com a Equação (6). Observando por meio da Figura 16 que o ganho de modo comum é dado por 5dB temos que o CMMR é dado por

$$CMRR_{dB} = 113.3 - 5 = 108.5dB$$

satisfazendo o requerimento de CMRR.

O teste de ganho de modo comum é feito simplesmente invertendo a polaridade da parte negativa do sinal de entrada, de forma que o sinal seja aplicado em modo comum.

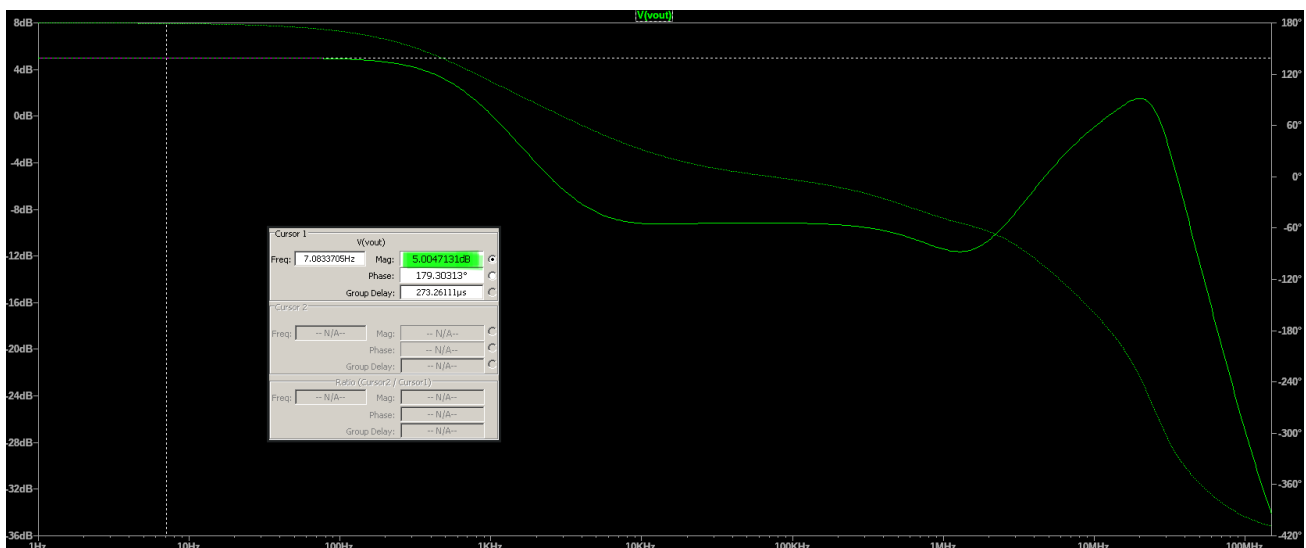


Figura 16: Ganho de modo comum

5.1.4 PSRR de ao menos 80dB

O PSRR pode ser obtido de forma análoga ao CMRR. Observando pela figura 17 que o ganho com perturbação de alimentação é dado por 7.56dB temos que o CMMR é dado por

$$PSRR_{dB} = 113.3 - 7.56 = 105.74dB$$

satisfazendo o requerimento de PSRR.

O teste de ganho com perturbação de alimentação é realizado aterrando as entradas, como ilustrado na figura 18, e inserindo uma perturbação AC na fonte de alimentação positiva conforme a figura 19.

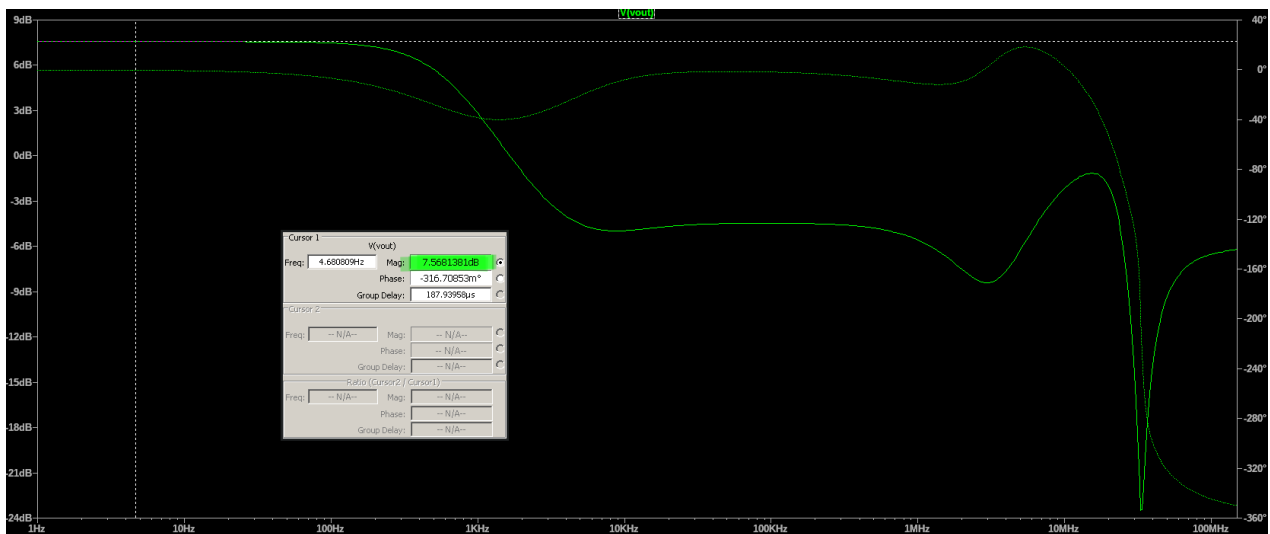


Figura 17: Ganho de modo comum

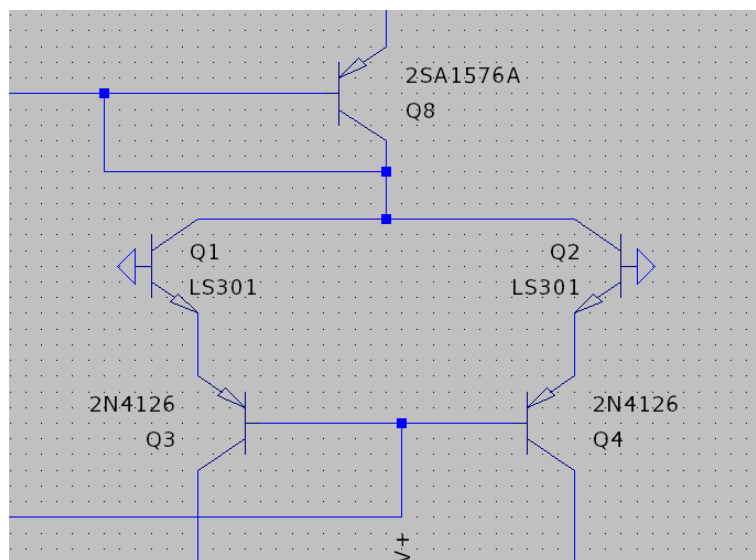


Figura 18: Aterramento de entrada diferencial

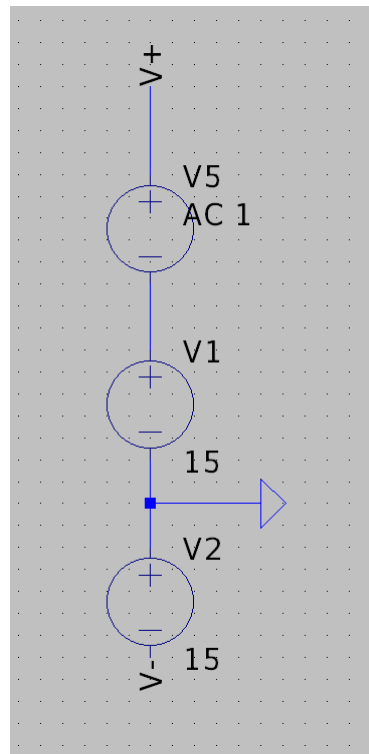


Figura 19: Perturbação de alimentação para cálculo de PSRR

5.1.5 Tensão de *offset* de entrada de no máximo $5mV$

A verificação de *offset* de entrada é feita verificando a média de um sinal amplificado. O sinal de entrada é uma senoide de $5\mu V$ centrada em 0. Como esperado com um ganho de $462.13V/V$ temos uma saída com amplitude $2.3V$ cuja média informa a tensão de *offset* do amplificador. Como observado na figura 20 temos um *offset* dado por

$$offset = 655\mu V$$

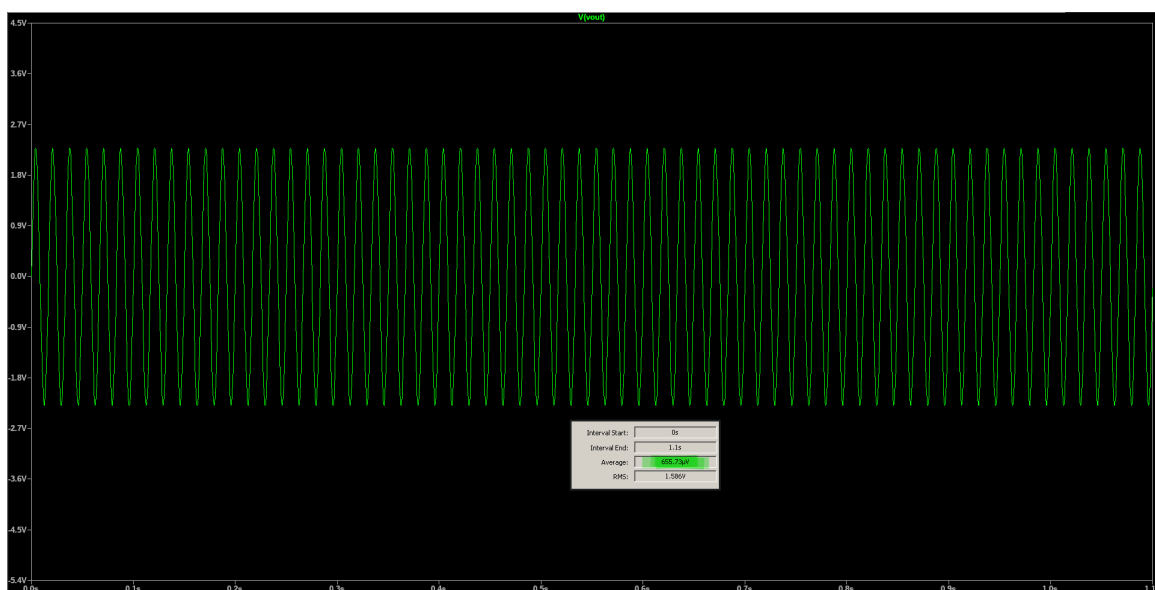


Figura 20: Tensão de saída centrada em $655.73\mu V$

5.1.6 Frequência de Transição de ao menos 20MHz

O atendimento do requisito de frequência de transição pode ser observado nas figuras 14 e 13 onde o cursor 1 indica que em 20MHz o ganho é distinto de 0dB, de forma que a frequência de transição está acima desse valor.

5.1.7 Corrente de alimentação a vazio de no máximo 50mA

A corrente de alimentação a vazio é medida como a corrente fluindo nas fontes de alimentação positiva e negativa do circuito deixando as entradas diferenciais em aberto e a saída sem carga. Essas correntes para o amplificador projeto são visualizadas por meio da figura 21. Observa-se que as correntes são consideravelmente inferiores ao valor máximo demandado de 50mA, com a corrente de maior valor medindo 1.78mA.

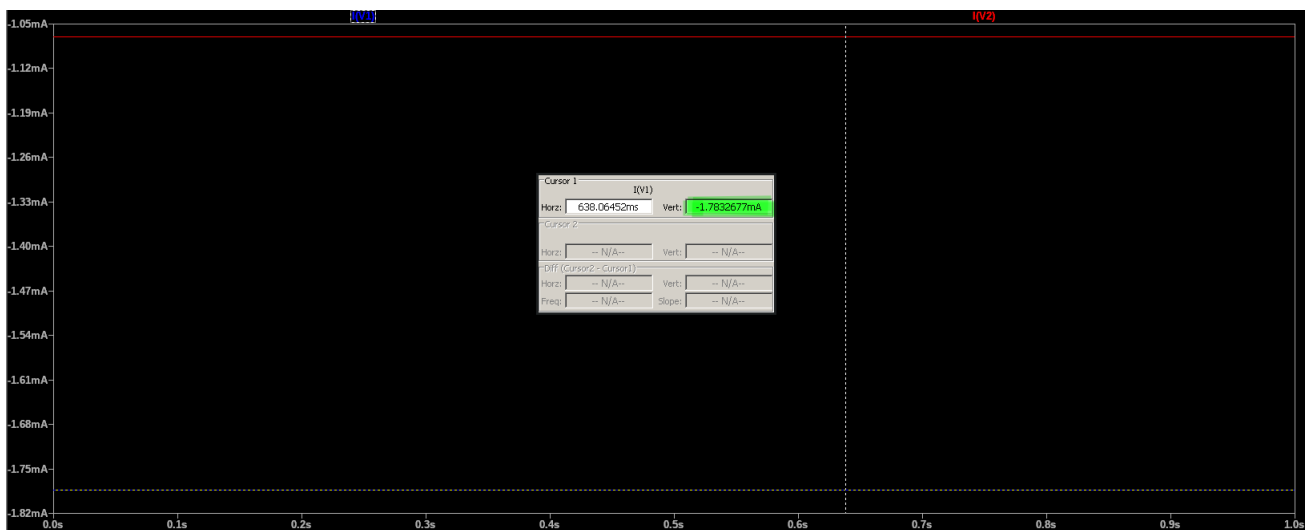


Figura 21: Análise de corrente a vazio

5.1.8 Proteção de Sobrecorrente Atuando em 500mA

O circuito de proteção de corrente, abordado anteriormente, atua de forma a limitar a corrente sobre uma carga de saída. No caso o projeto foi feito para limitar a corrente de saída a 500mA. Esse valor específico foi atingido manipulando o valor do par de resistores da figura 11 até os valores indicados. A verificação de seu funcionamento foi feita amplificando um sinal cuja saída carregada certamente ultrapassaria 500mA, alimentando um resistor de 1Ω. A observação de proteção de sobrecorrente é realizada na figura 22, onde observa-se que ocorre certo *soft clipping* introduzindo uma distorção altamente não linear no sinal de saída. Como indicado pelo cursos o valor de grampeamento é muito próximo do desejado, em torno de 390mA.

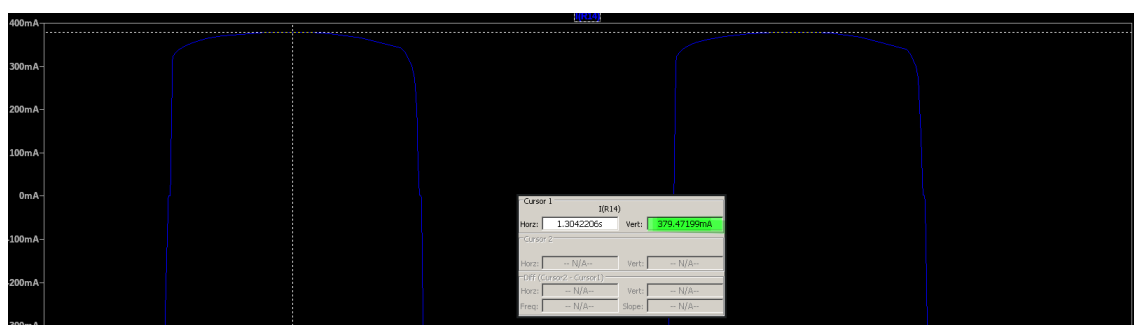


Figura 22: Atuação de circuito de proteção de sobrecorrente

5.1.9 Máxima tensão de alimentação ± 15

A tensão de alimentação foi definida em exatamente ± 15 , como pode ser observado na figura 12.

5.1.10 Análise de Amplificação

Para finalizar os testes do amplificador em malha aberta é importante de realizar um teste de amplificação propriamente dito, isso é, observar se a saída do sistema alimentado com um sinal de baixa amplitude é amplificado de forma coerente e sem distorção. O teste é ilustrado pela figura 23, no qual o sinal de entrada é multiplicado no próprio osciloscópio para permitir que ambos os sinais sejam visualizados simultaneamente. Observa-se que a amplificação foi realizada com baixo atraso e nenhuma distorção, demonstrando sucesso no processo de amplificação em malha aberta.

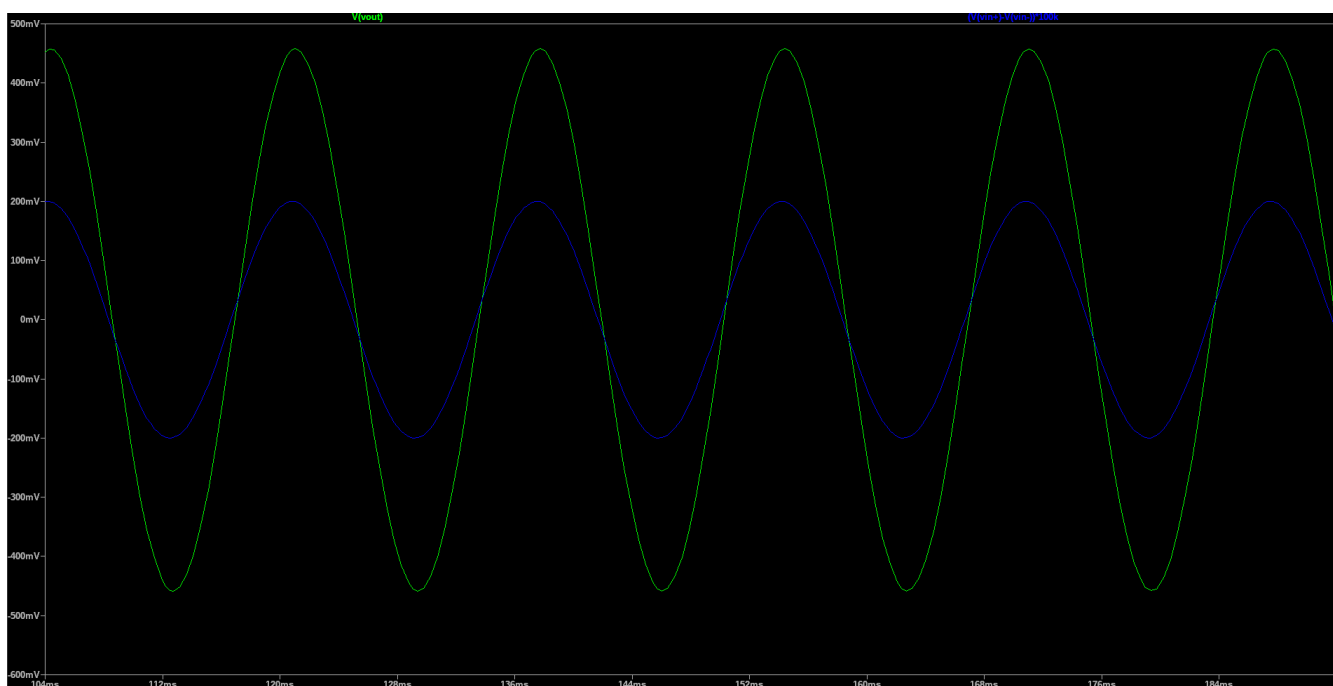


Figura 23: Ensaio de amplificação em malha aberta

Parte II

Etapa 2

6 Implementação e Simulações

6.1 Implementação

A implementação da realimentação série-paralelo foi feita de forma simples como ilustrado pela figura 24, onde os valores das resistências foram ajustados para obter ganho de $20V/V$ em malha fechada.

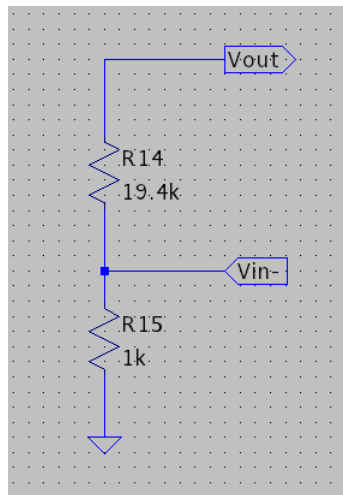


Figura 24: Implementação de realimentação série-paralelo

É importante ressaltar também que a entrada negativa do amplificador se torna justamente sua saída dividida em tensão, de forma que a fonte do sinal amplificado é realizada alimentada ao amplificador inteiramente por sua entrada positiva. Uma alteração na fonte do sinal é necessária, como mostra a figura 25.

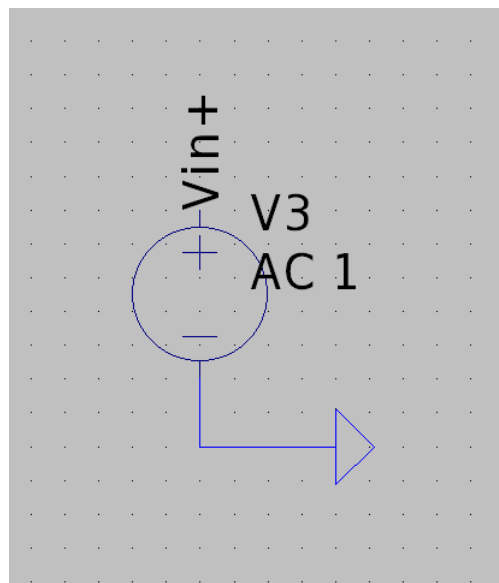


Figura 25: Implementação de fonte de sinal para amplificador realimentado

Uma vez feitas essas alterações é possível analisar o comportamento do amplificador em malha fechada, como é realizado nas seções a seguir.

6.2 Observação de Características

6.2.1 Região de Estabilidade

Uma análise da estabilidade e região de estabilidade do amplificador pode ser feita por meio do critério de Nyquist. Sabe-se que a margem de ganho de um sistema é dado por seu ganho de malha aberta na frequência em que seu atraso de fase é 180° . Esse valor é prontamente dado pela figura 26 como $16.5dB$.

Observa-se adicionalmente que o sistema é estável para o ganho em malha fechada necessário, como apresentado na subseção seguinte, dispensando necessidade de compensação de frequência.

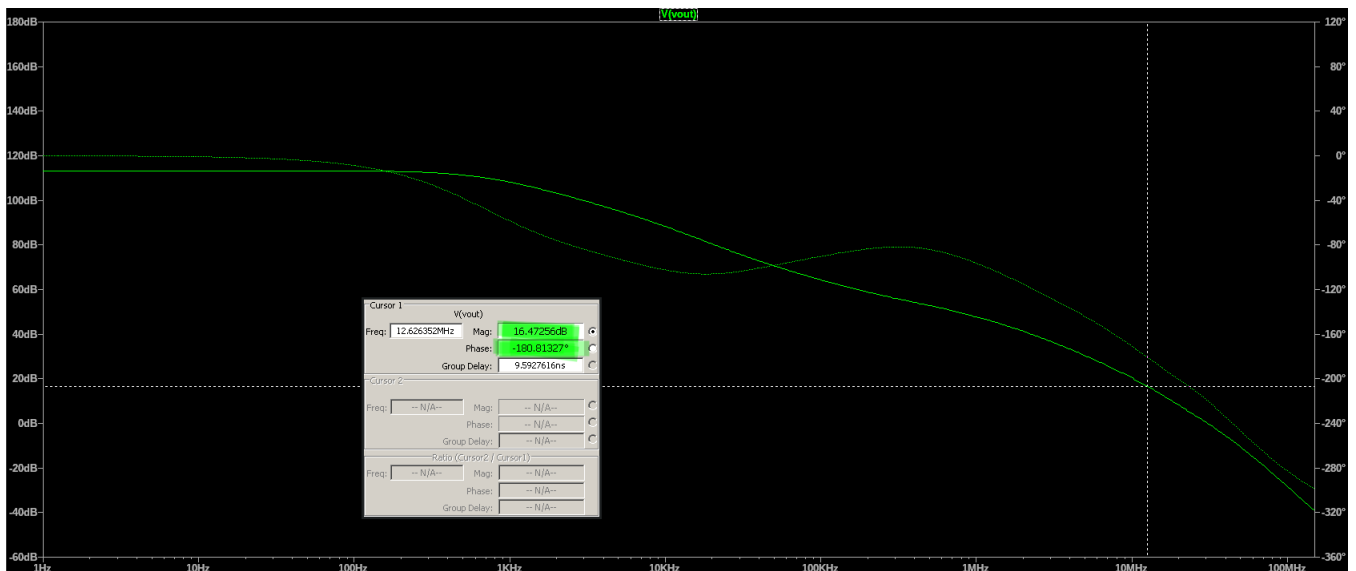


Figura 26: Análise de margem de ganho

6.2.2 Ganho Real de Malha Fechada

O ganho real de malha fechada é avaliado de maneira semelhante à avaliação do ganho em malha aberta, com a importante exceção de que a entrada inversora do amplificador é essencialmente sua saída realimentada, tal que a entrada do sinal a ser amplificado é unilateral.

Observa-se pela figura 27 que o ganho atingido foi de 20V/V, satisfazendo o único requisito do projeto de amplificação.

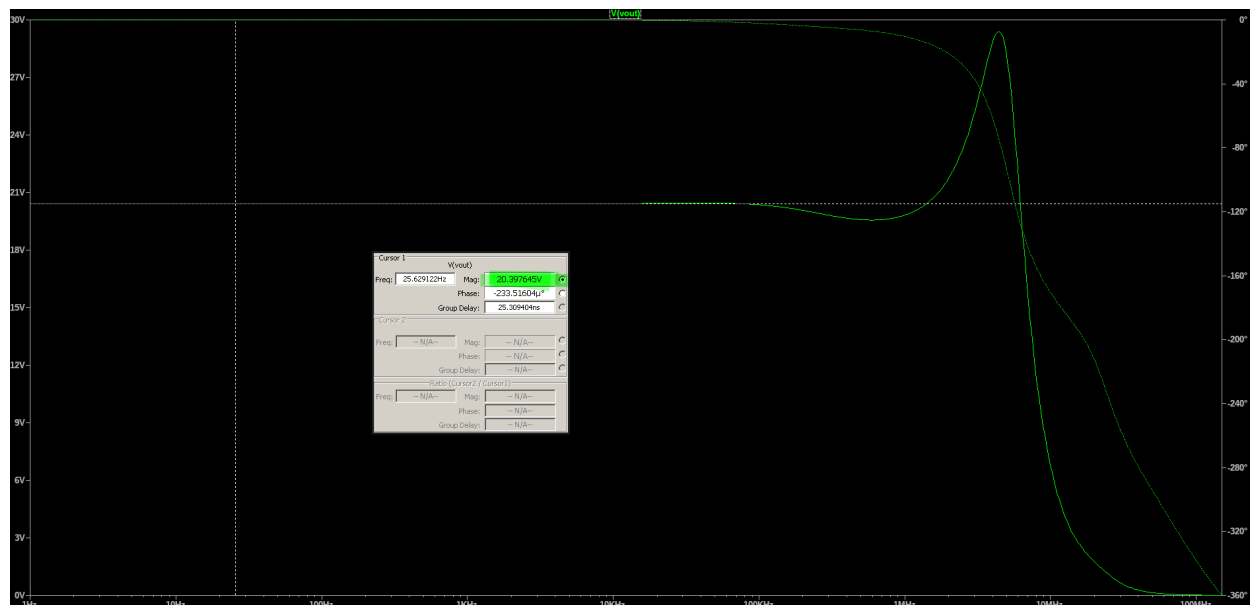


Figura 27: Ganho em malha fechada

6.2.3 Banda Passante

A banda passante do amplificador realimentado pode ser observada na figura 28. O ganho é essencialmente linear até aproximadamente 1MHz, momento a partir do qual o ganho decai ligeiramente antes de atingir um pico e entrar em sua banda cortante. É possível afirmar portanto que 1MHz é a frequência de corte, assumindo que desejamos operar em situação linear.

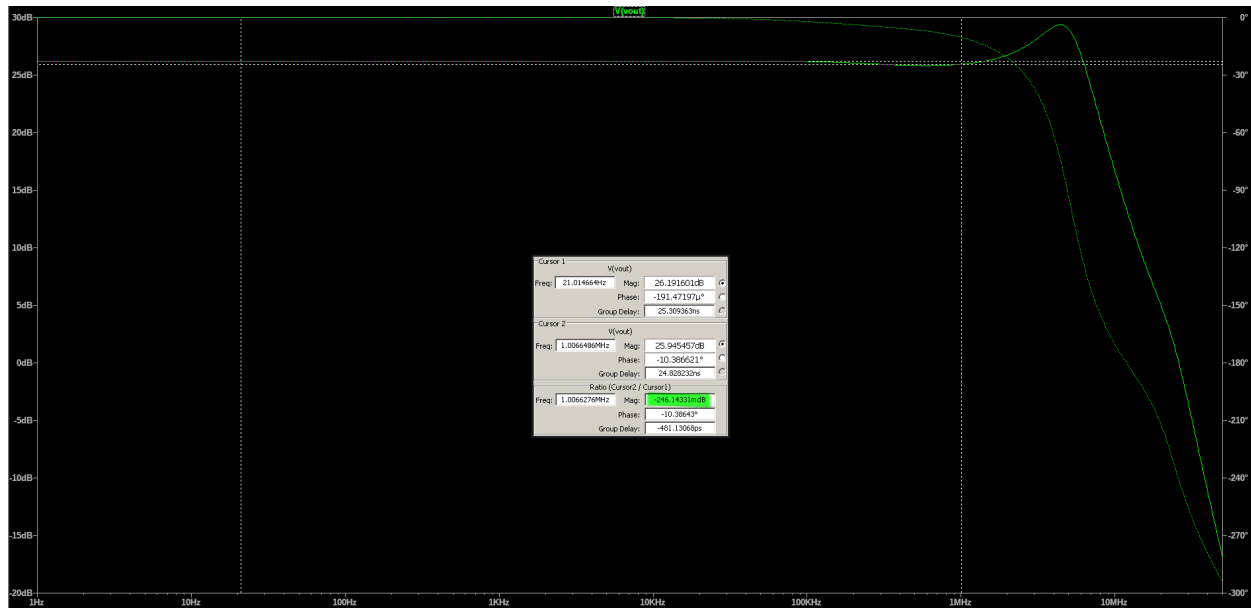


Figura 28: Análise de banda passante

6.2.4 Rejeição de Ruído de Fonte

A rejeição de ruído de fonte é analisado de forma semelhante ao PSRR. Aterrando a entrada de sinal e inserindo uma perturbação na fonte positiva, como na figura 19, temos a resposta em frequência indicada pela figura 29. Com um valor de rejeição de ruído de $-73.5dB$ temos um PSRR de

$$PSRR_{dB} = 113.3 - (-73.5) = 186.8dB$$

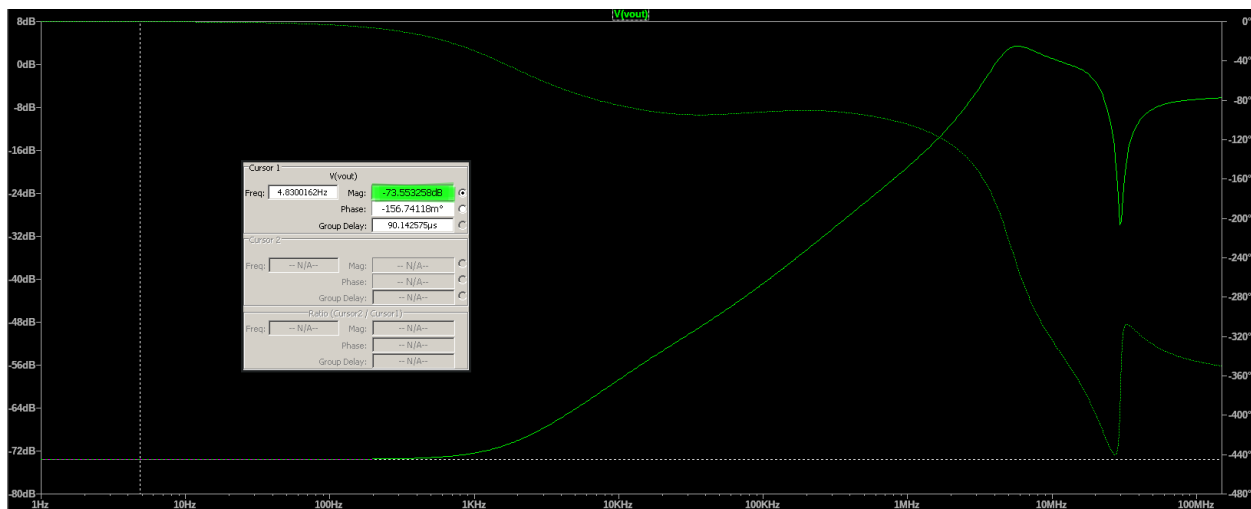


Figura 29: Rejeição de ruído de fonte

6.2.5 Regulação de Carga

A regulação de carga para $500mA$ pode ser calculada a partir da equação 8

$$Reg = \frac{V_{FI} - V_{NI}}{V_{FI}} \quad (8)$$

Com uma tensão de entrada DC de 1 Volt temos uma tensão de saída de 13.84V como indica a figura 30. Para atingir uma corrente de carga de $0.5A$ é necessário usar um resistor com o dobro desse

valor em Ohms em virtude da lei de Ohm. Carregando, com a mesma entrada, a saída do amplificador com 27.86Ω temos uma redução da tensão de saída para $12.05V$, como indica a figura 31.

Nessas condições a regulação de tensão é então dada por

$$Reg = \frac{13,84 - 12,05}{13,84} = 13,29\%$$

Observa-se que esse valor é altamente dependente das resistências do circuito limitador de corrente.

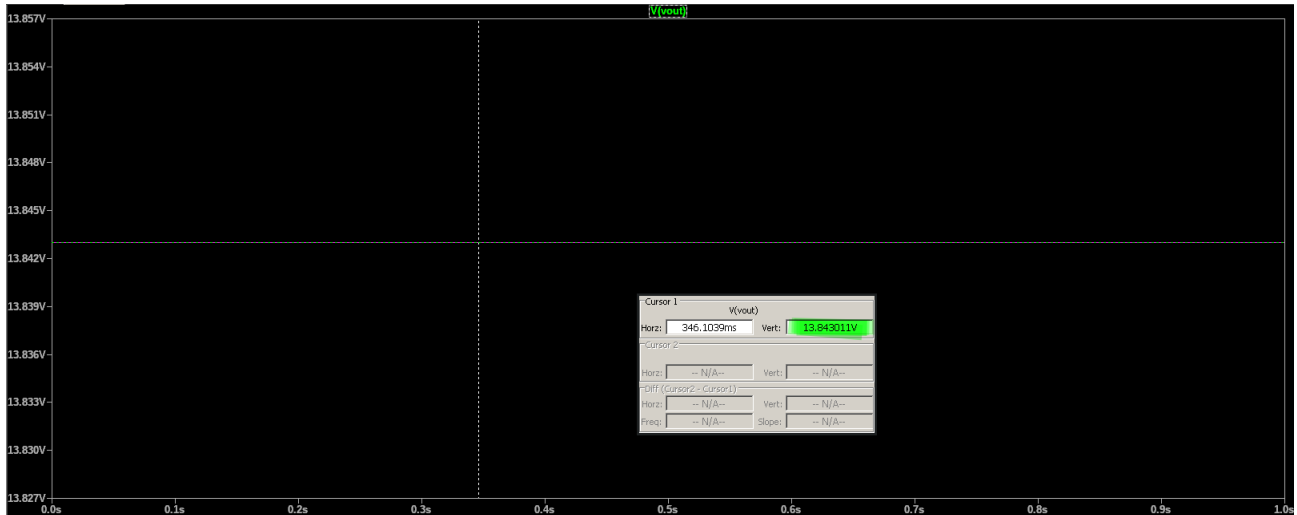


Figura 30: Tensão de regulação sem carga (V_{NI})

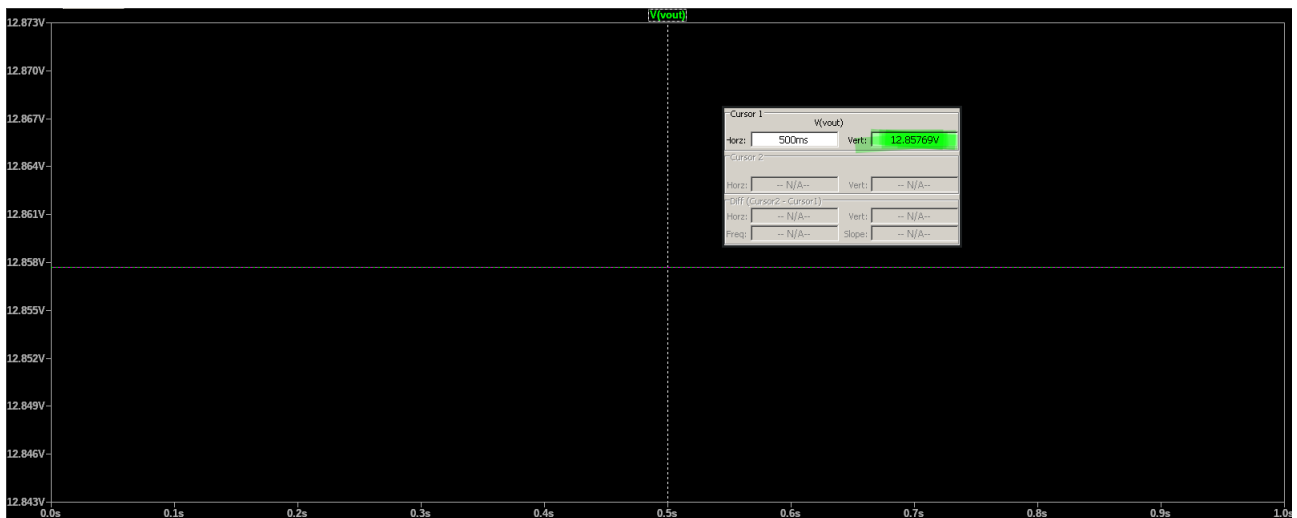


Figura 31: Tensão de regulação com carga nominal (V_{FI})

6.2.6 Slew Rate

O *slew rate* foi calculado a partir da aplicação de um pulso quadrado na entrada do amplificador realimentado. Uma análise da resposta ao que é essencialmente um degrau no intervalo de tempo relevante é ilustrada na figura 32. Derivando essa resposta obtemos o sinal da figura 33 cujo valor máximo informa o *slew rate* do amplificador. Observa-se pela mesma figura que esse valor é dado por

$$slew\ rate = 76.73 \frac{MV}{s}$$

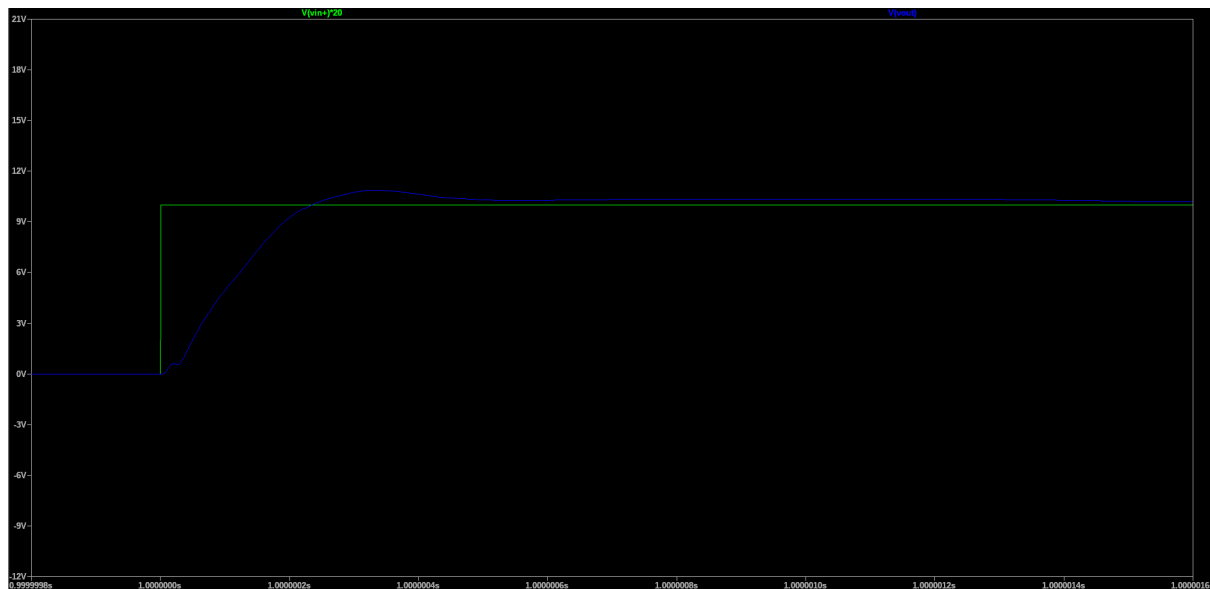


Figura 32: Resposta ao pulso quadrado

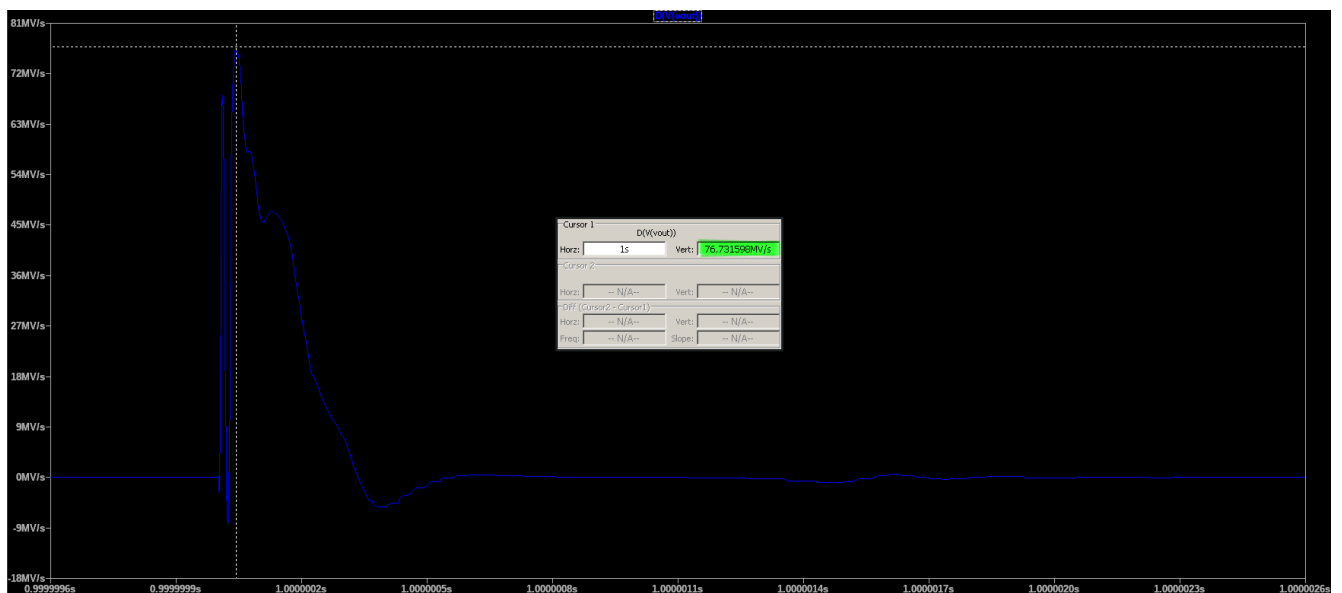


Figura 33: Análise de *slew rate*

6.2.7 Análise de Amplificação

Para finalizar os testes do amplificador em malha fechada é importante realizar um teste de amplificação propriamente dito, isso é, observar se a saída do sistema alimentado com um sinal de baixa amplitude é amplificado de forma coerente e sem distorção, como foi realizado para o caso de malha aberta.

O teste é ilustrado pela figura 34, no qual o sinal de entrada é sobreposto ao sinal de saída sem necessidade de compensação de ganho para visualização de ambos sinais uma vez que o ganho é relativamente baixo. Observa-se que a amplificação foi realizada com baixo atraso e nenhuma distorção, demonstrando sucesso no processo de amplificação em malha fechada.

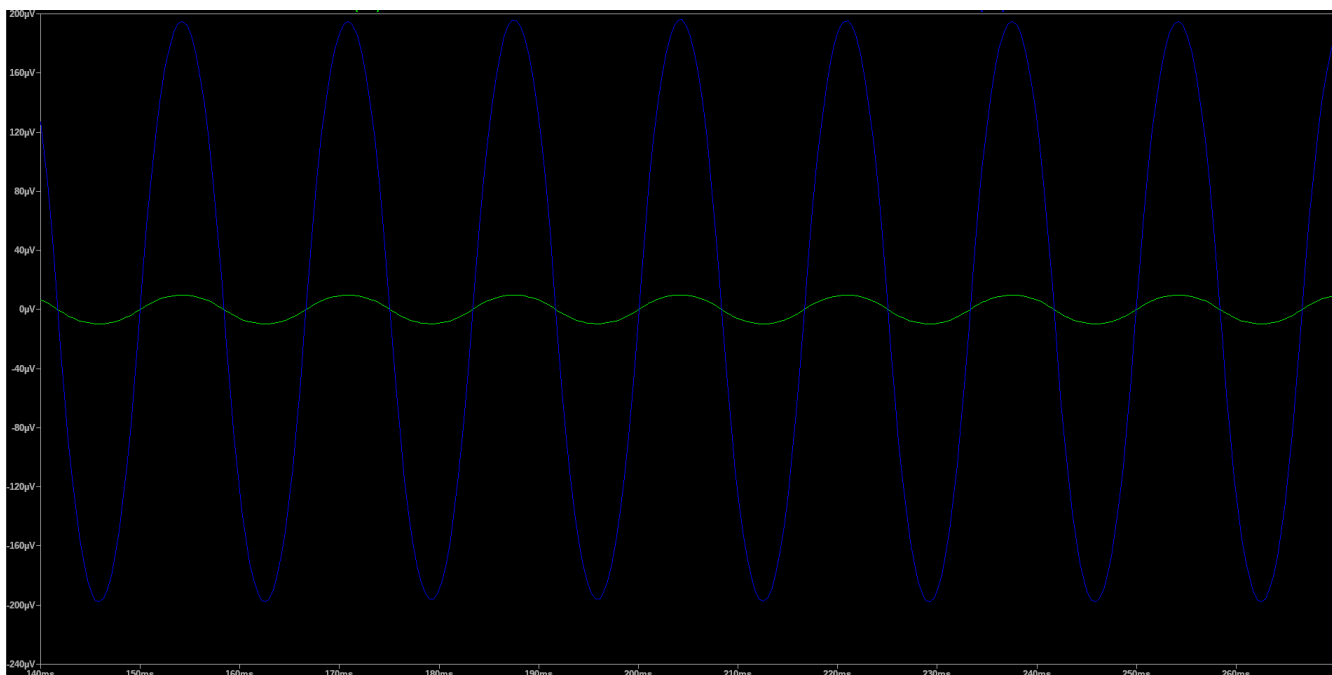


Figura 34: Ensaio de amplificação em malha fechada

7 Conclusões

De forma geral, pode-se dizer que o projeto foi executado com sucesso, atendendo a todas as exigências requeridas no projeto. Foi possível identificar e entender de forma melhor o funcionamento de um amplificador operacional, utilizado em diversas disciplinas e práticas, mas agora estudado com muitos detalhes e atenção. Sendo assim, após a análise, construção e verificação de cada um dos estágios, modelados de forma a obter-se melhorias de projeto, pode-se ter uma nova base de conhecimento que permite melhor entender a operação de um amplificador operacional em um modelo bem mais realista, considerando-se escolhas de projeto que sejam mais adequadas em um balanço equilibrado que melhor atenda às especificações finais. Por exemplo, o ganho diferencial do amplificador cumpriu muito bem as orientações de projeto, sendo muito maior do que o requerido. A resistência de entrada também ficou bem acima do necessário, cumprindo bem as exigências. Porém, conforme mencionado anteriormente, as escolhas de projeto muitas vezes constituem um "*trade-off*", de maneira que melhoria de alguns aspectos são escolhidas em detrimento de outros. Sendo assim, o CMRR e o PSRR, mesmo cumprindo os objetivos pedidos, não ficaram muito acima do esperado. Esse balanço foi feito entre todas as exigências do projeto, visando cumprir todos os objetivos e fazer com que alguns parâmetros tivessem qualidade acima do necessário.

No momento em que esse relatório foi escrito, a UFMG encontrava-se em regime de Ensino Remoto Emergencial. Essas práticas utilizando *softwares* de simulação não substituem integralmente uma prática presencial, porém, constituem uma das formas possíveis de se começar a pensar em um projeto real. Esses modelos foram utilizados nas simulações no intuito de que se obtivesse uma prática ainda mais realista, ainda que em ERE.

Em relação a pequenos desvios teóricos, podem existir diversas razões para seus aparecimentos. Um deles é de que o próprio *software* não é perfeito, podendo ocasionar pequenos erros por aproximações computacionais que dependem de vários fatores. Além disso, foram utilizados componentes reais na construção do amplificador, o que ocasiona erros adicionais, já que o comportamento dos componentes pode se desvincular do esperado para modelos ideais em algumas situações. Alguns desvios e imperfeições com relação às exigências de projeto foram atenuados alterando-se justamente alguns dos componentes por meio de um ajuste mais fino e orientado de maneira a satisfazer de forma

mais eficiente as expectativas do projeto.

8 Bibliografia

Referências

- [1] Thiago de Oliveira. *Notas de aula e videoaulas do curso de Eletrônica Analógica*. Universidade Federal de Minas Gerais, primeiro semestre de 2021.
- [2] Analog Devices. *LTspice XVII*.
- [3] S. Sedra, Kenneth C. Smith. *Microeletronic Circuits*. 7th edition, OXFORD UNIVERSITY PRESS, 2014.
- [4] James W. Nilsson, Susan A. Riedel. *Circuitos Elétricos*. 10ª edição PEARSON 2016.
- [5] Texas Instruments. *LM7441 Operational Amplifier*. Texas Instruments Incorporated 2020.