

Arquitectura de Microprocesadores

Gianfranco Talocchino

Marzo - Abril de 2022

1. Preguntas orientadoras

1.1. Introducción

1. Describa brevemente los diferentes perfiles de familias de microprocesadores/microcontroladores de ARM. Explique alguna de sus diferencias características.

La familia de arquitecturas ARM Cortex esta dividida en tres principales subfamilias.

- Cortex A (***A**pplication*): Es la que ofrece mayor rendimiento. Está orientada la ejecución de sistemas operativos como *Linux* y derivados. Su aplicación principal son computadoras, celulares, *tablets*, etc.
- Cortex R (***R**ead-Time*): Esta orientada y optimizada a aplicaciones *real-time*. Su aplicación se centra en la industria médica, aeronáutica, etc.
- Cortex M (***M**icrocontrollers*): Esta orientada al uso en microcontroladores y sistemas embebidos de propósito general.

1.2. Cortex M

1. Describa brevemente las diferencias entre las familias de procesadores Cortex M0, M3 y M4.

A grandes rasgos la diferencia es el costo, la velocidad y el consumo de energía. Los Cortex M0 están optimizados para ocupar la menor cantidad de silicio y ser lo mas baratos posible. Frente a los Cortex M3 las diferencias a nivel de Hardware se traducen en que algunos core peripherals son opcionales, una arquitectura de memoria Von Neumann

y la falta de MPU. Por otro lado, los Cortex M4 añaden la posibilidad de contar opcionalmente con una FPU e instrucciones de DSP. De esta manera, entre los Cortex M0 y M4 el rendimiento es creciente, así como también el costo y el consumo de energía debido a la mayor cantidad de features implementadas en hardware.

2. ¿Por qué se dice que el set de instrucciones Thumb permite mayor densidad de código? Explique.

El set de instrucciones Thumb permite mezclar instrucciones de 16 y 32 bits sin que exista una sobrecarga asociada al cambio. Esto da lugar a que operaciones más simples puedan ser llevadas a cabo con instrucciones de 16 bits en vez de 32 bits. Como resultado, se logra una mayor densidad de código que al solo utilizar instrucciones de 32 bits para operaciones simples y complejas.

3. ¿Qué entiende por arquitectura load-store? ¿Qué tipo de instrucciones no posee este tipo de arquitectura?

Una arquitectura de hardware load-store es aquella que solo las instrucciones load y store acceden a memoria RAM. El resto de operaciones (aritméticas, lógicas, etc ..) usan solo registros internos del procesador.

4. ¿Cómo es el mapa de memoria de la familia? Los Cortex M tiene un sistema de memoria con direcciones de 32 bits que generan un espacio de líneas de direcciones de 4GB. El cual, está participando en número de regiones asignados a diferentes usos. En la Figura 1 se muestra un ejemplo.

- Código de programa
- RAM
- Periféricos
- Registros de control

5. ¿Qué ventajas presenta el uso de los “shadowed pointers” del PSP y el MSP?

ARM Cortex M tiene dos stack pointers. Se encuentran en diferentes bancos por lo tanto solo uno es visible en un momento dado. Los dos stack pointers son los siguientes

- Main Stack Pointer (MSP)
- Process Stack Pointer (PSP)

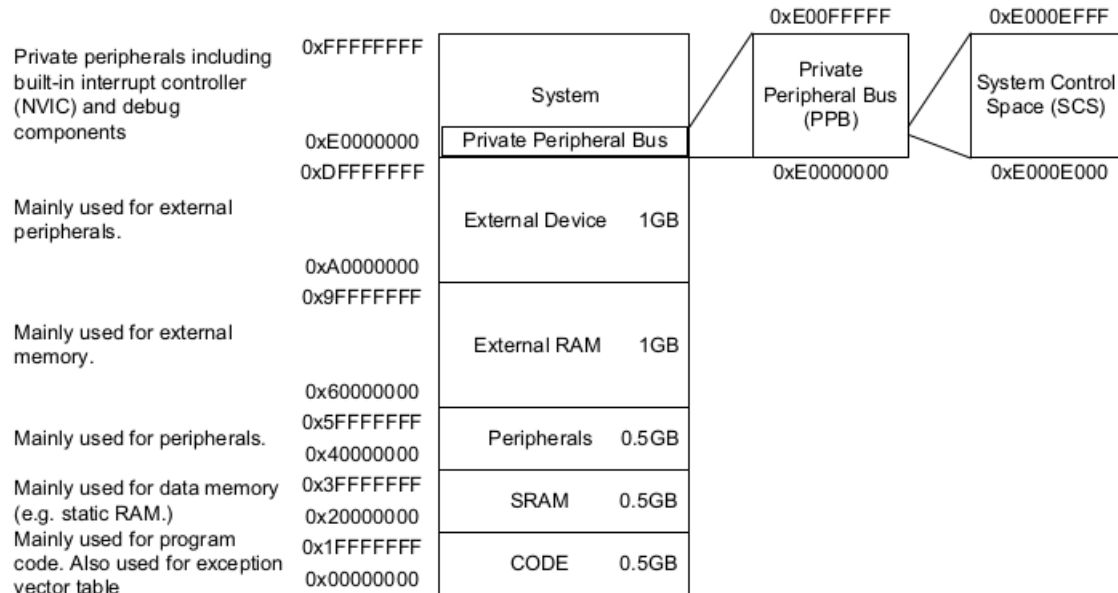


Figura 1: Mapa de memoria de la familia Cortex M.

El MSP generalmente es reservado para el uso del kernel y manejos de excepciones mientras que PSP se utiliza en las tareas. La ventaja que presenta es que el MSP se encuentra protegido del stack del usuario incluso si el stack de usuario hizo overflow. Esto facilita la implementación de sistemas operativos.

7. ¿Qué se entiende por modelo de registros ortogonal? Dé un ejemplo

Se dice que una arquitectura de hardware posee un modelo de registros ortogonales cuando el conjunto de instrucciones no impone la limitación de que una cierta instrucción deba utilizar exclusivamente un registro específico. La arquitectura ARM Cortex M posee modelo de registros ortogonales. Otras arquitecturas como x86 no.

12. ¿Qué entiende por “core peripherals”? ¿Qué diferencia existe entre estos y el resto de los periféricos?

Se entiende por “core peripherals” a aquellos periféricos que son específicos del procesador, en este caso, procesadores de la familia Cortex M. Se diferencian de los periféricos añadidos por los fabricantes de microcontroladores en que estos son provistos por ARM. El resto, si bien puede agregar las mismas funcionalidades su implementación y capaci-

dad variarán notablemente entre fabricantes. Algunos ejemplos de core peripherals para ARM Cortex M incluyen el NVIC, el SysTick, la MPU.

14. ¿Qué es el CMSIS? ¿Qué función cumple? ¿Quién lo provee? ¿Qué ventajas aporta?

El estándar llamado Common Microcontroller Software Interface Standard (CMSIS) desarrollado por ARM es un capa de abstracción para microcontroladores Cortex M. Se encargar de definir interfaces para acceso al hardware genérico que estos comparten. Entre las ventajas que aporta se encuentran:

- Reduce la curva de aprendizaje del programador.
- Reduce los costos de desarrollo.

16. Explique las características avanzadas de atención a interrupciones: tail chaining y late arrival.

- tail chaining: Es una optimización realizada en el manejo de interrupciones en donde interrupciones consecutivas se atienden sin la necesidad de guardar y restaurar el contexto del procesador nuevamente
- late arrival: Es una característica en la cual si una interrupción con mayor prioridad llega mientras atiende una de menor prioridad, el Cortex-M detiene el proceso y atiende primero la interrupción de mayor prioridad.

17. ¿Qué es el systick? ¿Por qué puede afirmarse que su implementación favorece la portabilidad de los sistemas operativos embebidos?

Systick es simplemente un timer presente dentro los microcontroladores basados en ARM Cortex M. En sistemas operativos de tiempo real se usa como temporizador del planificador de tareas. Al estar definido por ARM y no variar de un fabricante de microcontrolador a otro facilita su portabilidad. Esto ocurre ya que no se necesita cambiar esta fuente de temporización constantemente cuando se pasa de un microcontrolador a otro.

18. ¿Qué funciones cumple la unidad de protección de memoria (MPU)?

El principal propósito de una unidad de protección de memoria (MPU) es proteger regiones de memoria definiendo diferentes permisos de accesos a estas. Estos permisos dependerán de un nivel de privilegio y facilitan la implementación de sistemas operativos.