

Arquitetura de computadores

Especificação dos Microprocessadores

Gustavo Ramos Pereira

Tomás Abril

Departamento Acadêmico de Eletrônica,
Universidade Tecnológica Federal do Paraná (UTFPR)

1 Estrutura e nome dos registradores

O MSP430 apresenta 16 registradores de 16 bits.

1.1 R0 (PC) - Program counter

- Aponta para a próxima instrução a ser buscada.
- como as instruções são sempre pares o bits menos significativo é 0.

1.2 R1(SP) - Stack Pointer

- Guarda o endereço de retorno de rotinas ou interrupção da pilha.
- Pode ser incrementado ou decrementado automaticamente com cada acesso à pilha

1.3 R2 (SR/CG1) - Status Register

- O estado do processador MSP430 é definido por um conjunto de bits contidos no registrador R2
- Esse registrador pode ser acessado apenas por meio do modo de endereçamento por registrador. Todos os outros modos de endereçamento são reservados para suportar o gerador de constantes.
- O registrador de estados é reservado para seleção de clock, interrupção de enable/disable e resultado dos resultados de uma instrução.
- Também é usado como gerador de constantes.

A figura 1.3 descreve o registrador R2.

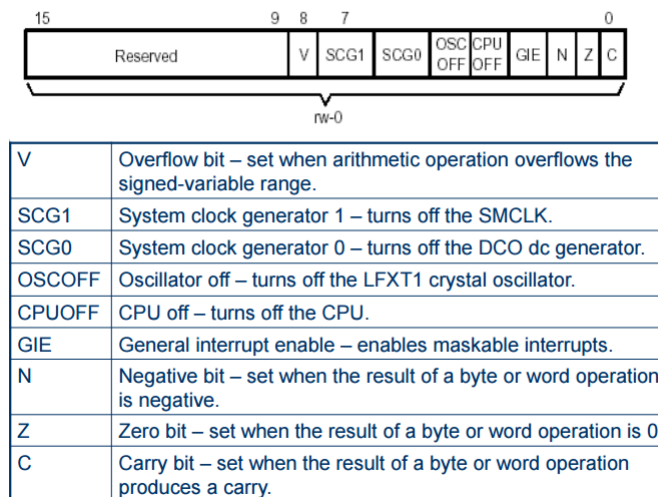


Figura 1: Registrador R2

1.4 R3(CG2) - Constant Generatos

Seis contantes frequentemente usadas em programação podem ser geradas usando os registradores R2 e R3.

1.5 R4-R15: Registradores de uso geral

Podem ser usados como registradores de dados, ponteiros de dados ou índices.

2 Instruções originais do processador a implementar

O formato das instruções é formado pelos seguintes campos:

- scr: endereço do operador de origem.
- dst: endereço do operador de destine.
- As: bits de endereçamento usados para definir o modo de endereçamento usados pelo operador de origem.
- S-Reg: registrador usado pelo operador de origem.
- Ad: bits de endereçamento usados para definir o modo de endereçamento usado pelo operador de destino.
- D-Reg: registrador usado pelo operador de destino.
- b/w: bit de definição de acesso por palavra ou byte.

Os formatos das instruções são mostrados na figura 2

- Format I: Instructions with two operands:

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Op-code				S-reg				Ad	b/w	As	D-reg				

- Format II: Instruction with one operand:

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Op-code								b/w	Ad	D/S-reg					

- Format II: Jump instructions:

15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Op-code				Condition			10-bit, 2's complement PC offset								

Figura 2: Formato das instruções do MPS430

2.1 Cópia de valor entre registradores

MOV src,dst
src -> dst

2.2 Soma de dois valores

ADD src,dst
src+dst -> dst

2.3 Subtração de dois valores

SUB src,dst
dst+.not.src+1 -> dst

2.4 Desvio incondicional

JMP Label
jump to label unconditionally

2.5 Carga de constante

ADDC src,dst
src+dst+C -> dst

3 Mais informações

Guia de usuario MSP430x2xx Family
<http://www.ti.com/lit/ug/slau144j/slau144j.pdf>

University of Texas at el Paso:
<http://www.ece.utep.edu/courses/web3376/Notesfiles/ee3376-isa.pdf>