



中国科学技术大学
University of Science and Technology of China
信息科学技术学院

第八章 数—模和 模—数转换

内容提要

本章主要介绍数-模转换 (D/A)和模-数转换 (A/D)的基本原理和典型电路。

数-模转换电路, 主要介绍权电阻网络型数-模转换器、倒梯形电阻网络型数-模转换器, 另外也介绍了权电流型数-模转换器。

模-数转换, 首先介绍模-数转换器一般框图原理和步骤, 然后介绍采样-保持电路和模-数转换器的主要类型。

在数-模和模-数转换器电路的基础上, 说明转换精度和速度等主要参数。

作业

题8.3

题8.5

题8.6

题8.8

题8.11

题8.13

题8.17

8.1 概述

1.用途

一个计算机控制系统的框图如图8.1.1所示。

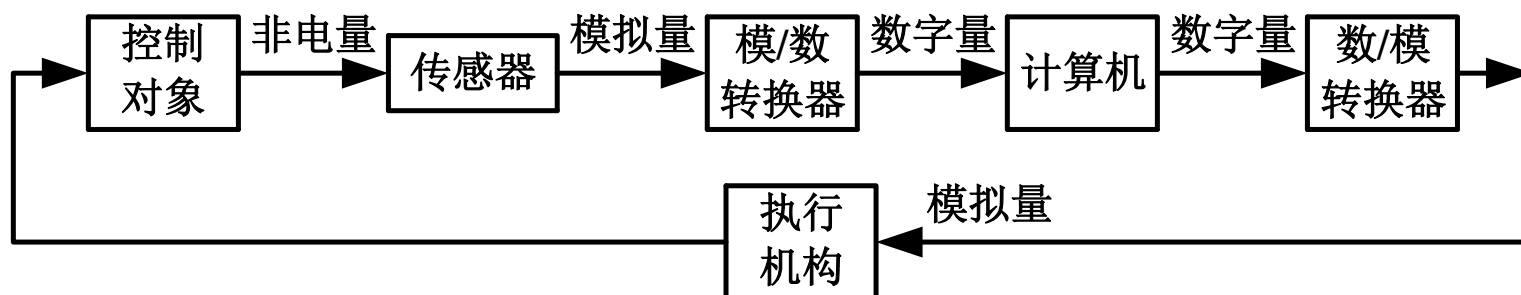


图8.1.1 计算机控制系统框图

图8.1.2为一个温度控制系统

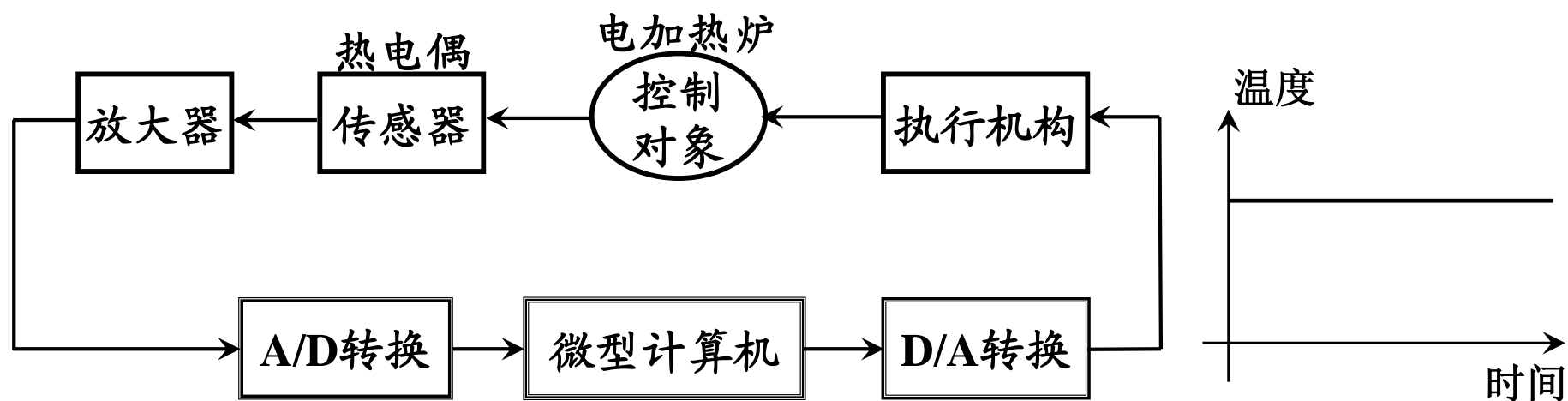


图8.1.2温度控制系统

2、主要性能指标

A/D转换器和D/A转换器的主要性能指标:

转换精度

转换速度

3、概念及分类

(1) D/A转换器

将数字信号转换成模拟信号的过程称为数/模转换(Digital to Analog), 实现的电路称为D/A转换器, 简写成DAC (Digital - Analog Converter)。

目前常用的D/A转换器:

权电阻网络D/A转换器

倒T形电阻网络D/A转换器

权电流型D/A转换器

*权电容型D/A转换器

*开关树型D/A转换器

(2) A/D转换器

将模拟信号转换成数字信号的过程称为模/数转换(Analog to Digital), 实现的电路称为A/D转换器, 简写为ADC (Analog - Digital Converter)。

A/D转换器类型可分成直接A/D转换器和间接A/D转换器。

在直接A/D转换器中, 输入的模拟电压信号直接被转换成相应的数字信号;

而在间接A/D转换器中, 输入的模拟信号首先被转换成某种中间变量(如时间T、频率F等), 然后再将这个中间量转换成输出的数字量。

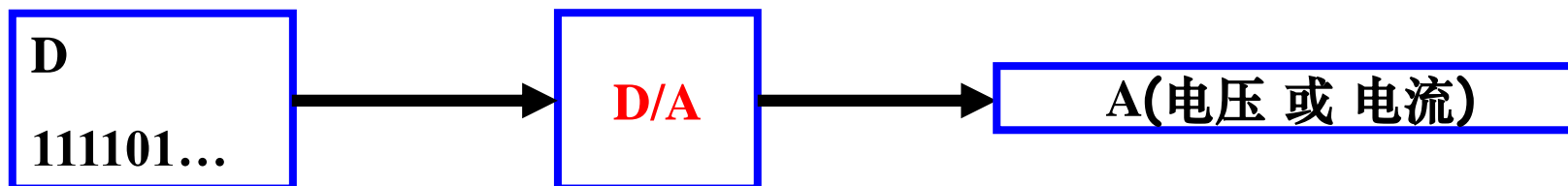
(3) 根据数字量的输入输出方式

将D/A转换器分成：并行输入和串行输入两种类型；

将A/D转换器分成：并行输出和串行输出两种类型。

8.2 D/A转换器

D/A转换器的目的为：



数字量是用代码按位数组合起来表示的，对于有权码，每位代码都有一定的权。

图8.2.1为 n 位D/A转换器的原理框图

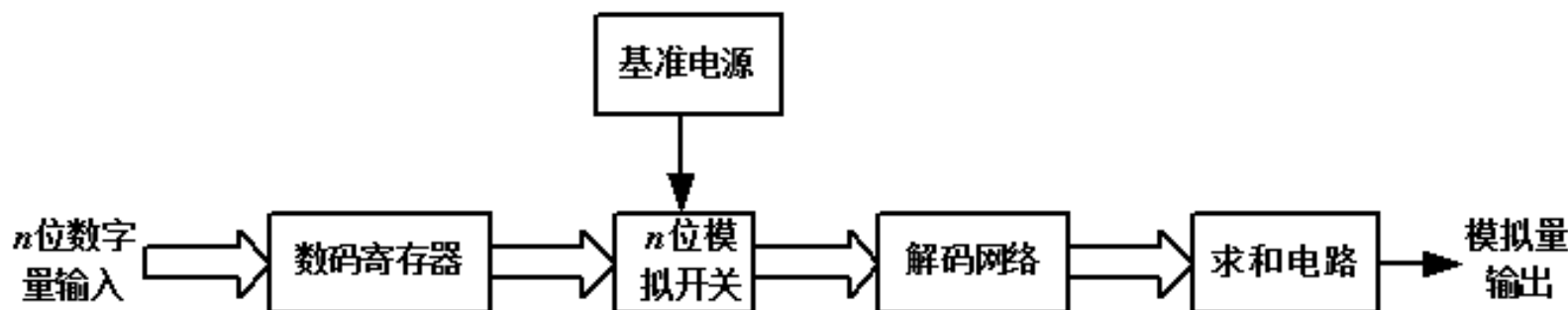


图8.2.1 n 位D/A转换器原理框图

D/A转换器是由数码寄存器、模拟电子开关电路、解码电路、求和电路及基准电源等部分组成。

数字量以串行或并行方式输入并存储在数码寄存器中，寄存器输出的每位数码驱动对应数位上的电子开关，将电阻解码网络中获得的相应数位权值送入求和电路中，求和电路将各位权值相加就得到与数字量相应的模拟量。

按解码网络结构不同把D/A分为:

如权电阻网络型

倒梯形电阻网络型

权电流型

权电容型

开关树型

按模拟开关电路的不同把D/A分为:

CMOS开关型

双极型开关型: 电流开关型、ECL电流开关型

8.2.1 权电阻网络D/A转换器

一个 n 位二进制数可表示为

$$\begin{aligned} D_n &= d_{n-1}d_{n-2}\cdots d_1d_0 \\ &= 2^{n-1}d_{n-1} + 2^{n-2}d_{n-2} + \cdots + 2^1d_1 + 2^0d_0 \end{aligned}$$

其中：

2^{n-1} 、 2^{n-2} . . . 2^1 、 2^0 ，为从最高位（Most Significant Bit，简称MSB）到最低位（Least Significant Bit，简称LSB）的权。

1.组成

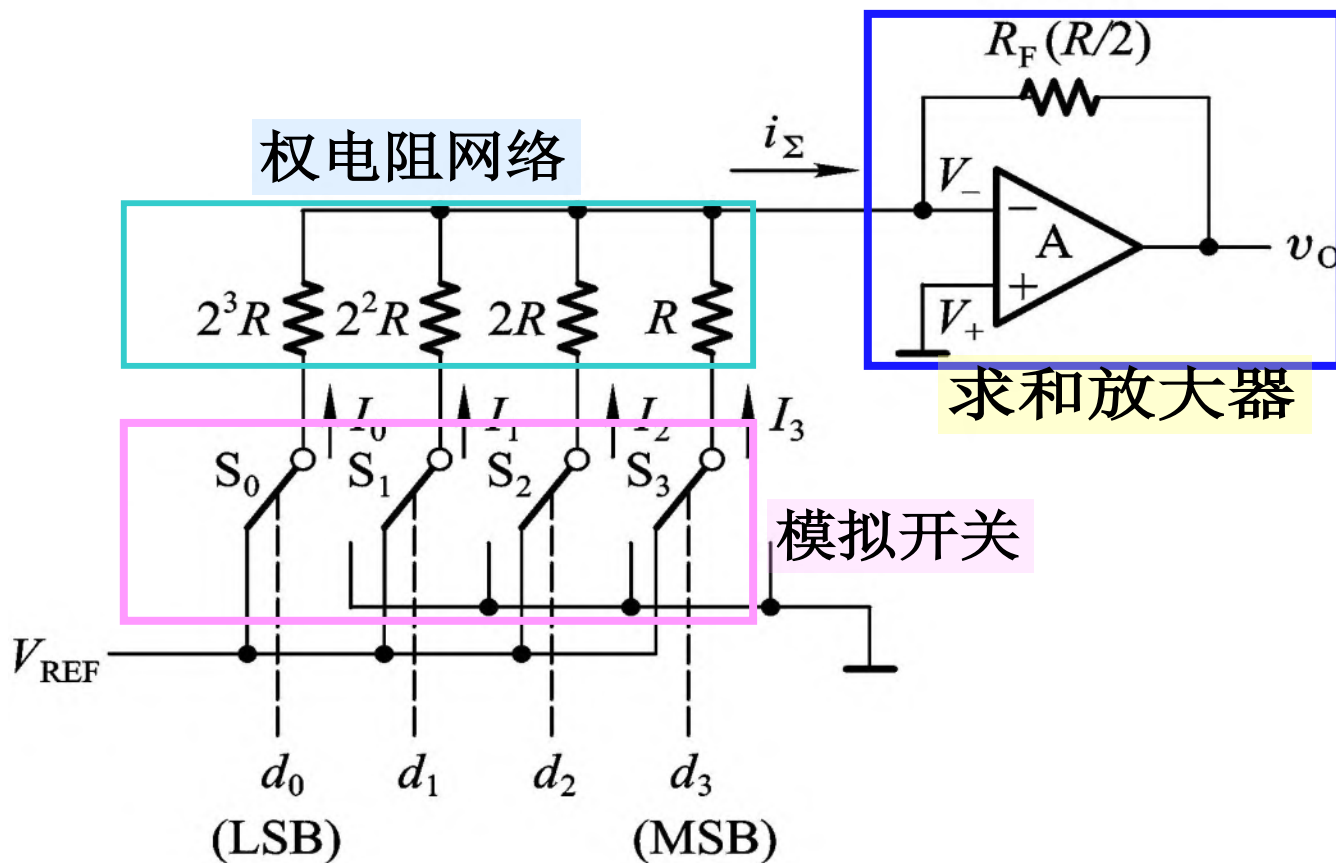


图8.2.2

(1) $S_3 \sim S_0$:

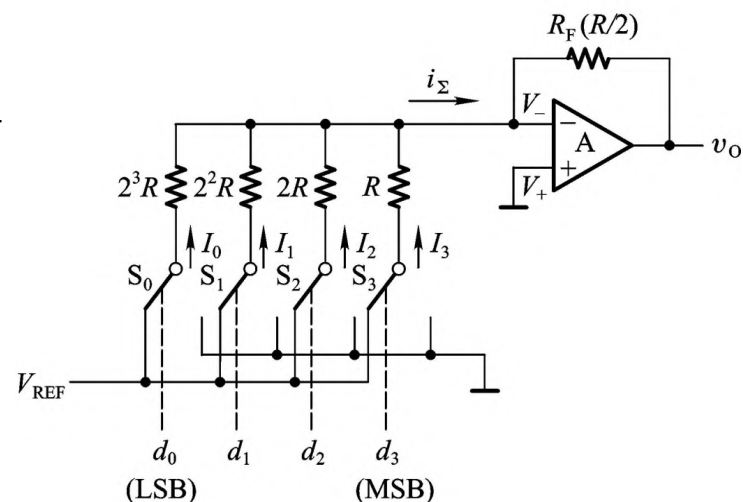
状态受输入数码 $d_3 \sim d_0$ 的取值控制。

当 $d_i = 1$ 时开关接到参考电压 V_{REF} 上，有支路电流 I_i 流向求和放大器；

当 $d_i = 0$ 时开关接地，支路电流 I_i 为零。

权电流:
$$I_i = \frac{V_{\text{REF}}}{R_i}$$

$$I_0 = \frac{V_{\text{REF}}}{2^3 R}, I_1 = \frac{V_{\text{REF}}}{2^2 R}, I_2 = \frac{V_{\text{REF}}}{2^1 R}, I_3 = \frac{V_{\text{REF}}}{2^0 R}$$

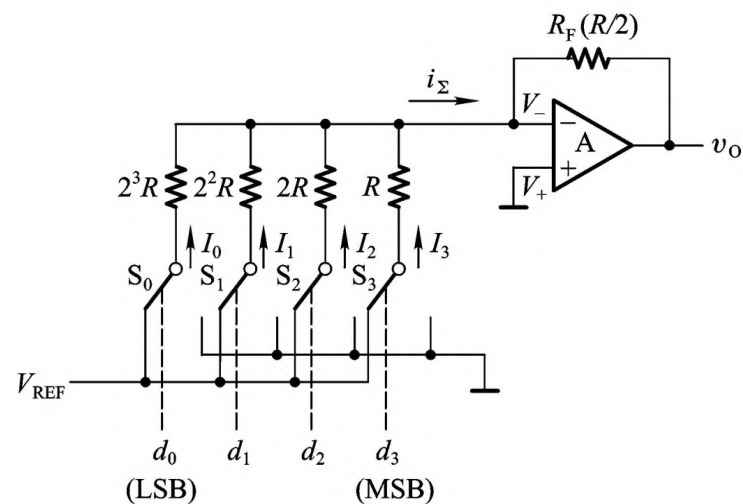


(2) 求和放大器A:

为接成负反馈的理想运算放大器。即： $A_V = \infty$, $i_I = 0$, $R_o = 0$ 。
 由于负反馈，存在虚短和虚断，即

$$V_- \approx V_+ = 0, \quad i_I = 0.$$

(3) V_{REF} : 基准电压。



2. 输出电压的计算

输出电压为：

$$\begin{aligned}
 v_O &= -R_F I_\Sigma \\
 &= -R_F (I_3 + I_2 + I_1 + I_0)
 \end{aligned}$$

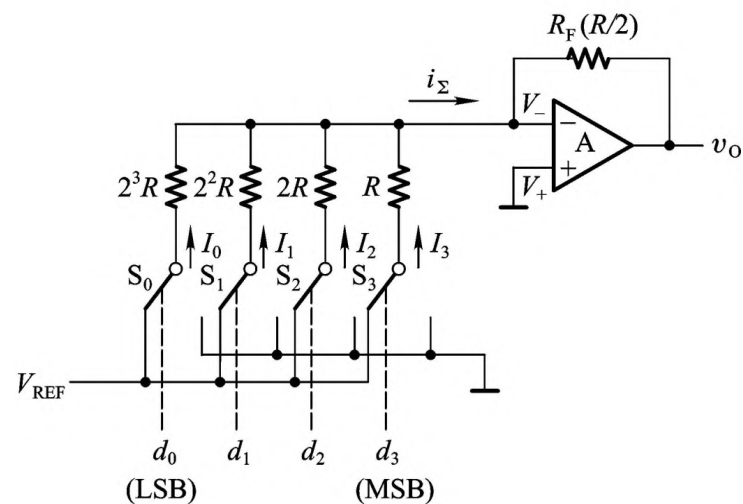
由于 $V_- \approx V_+ = 0$ ，故各电流为

$$I_3 = \frac{V_{\text{REF}}}{R} d_3,$$

$$I_2 = \frac{V_{\text{REF}}}{2R} d_2,$$

$$I_1 = \frac{V_{\text{REF}}}{4R} d_1,$$

$$I_0 = \frac{V_{\text{REF}}}{8R} d_0$$



取 $R_F = R/2$ ，则输出电压为：

$$\begin{aligned} v_O &= -R_F i_\Sigma = -R_F (I_3 + I_2 + I_1 + I_0) \\ &= -R_F \left(\frac{V_{\text{REF}}}{R} d_3 + \frac{V_{\text{REF}}}{2R} d_2 + \frac{V_{\text{REF}}}{2^2 R} d_1 + \frac{V_{\text{REF}}}{2^3 R} d_0 \right) \\ &= -\frac{V_{\text{REF}}}{2^4} (2^3 d_3 + 2^2 d_2 + 2^1 d_1 + 2^0 d_0) \end{aligned}$$

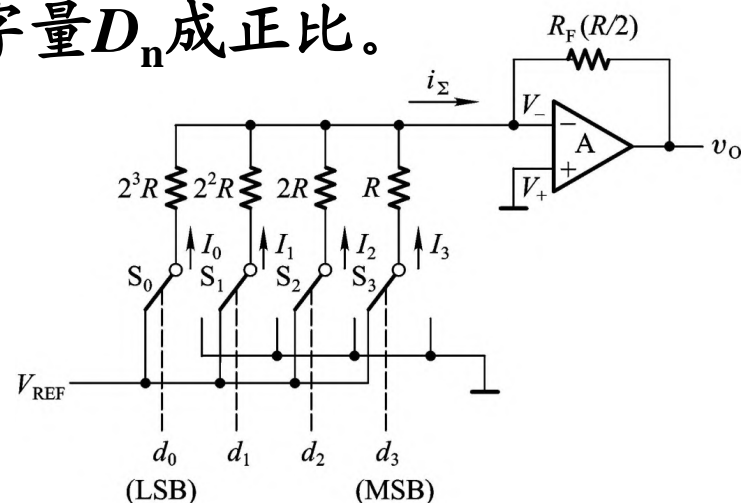
上式表明，输出的模拟电压与输入的数字量 D_n 成正比。

当 $D_n = 00 \cdots 00$ 时， $v_O = 0$ ；

当 $D_n = 11 \cdots 11$ 时， $v_O = -\frac{2^n - 1}{2^n} V_{\text{REF}}$ ，

故输出电压的最大变化范围是：

$$0 \sim -\frac{2^n - 1}{2^n} V_{\text{REF}}。$$



注：

1. 若 V_{REF} 取正值，则输出电压为负值。若将 V_{REF} 取负值，输出电压为正值。
2. 此电路的优点是电路结构简单，所用的电阻元件少。缺点是各个电阻的阻值相差较大，输入数字量的位数越多，差别就越大，很难保证所制造电阻的精确度。

为了克服这个缺点，在输入数字量较多时可采用图8.2.3所示的双极权电阻电路，以避免权电阻差值过大，最大与最小阻值差仍然为8倍，但位数为8位。

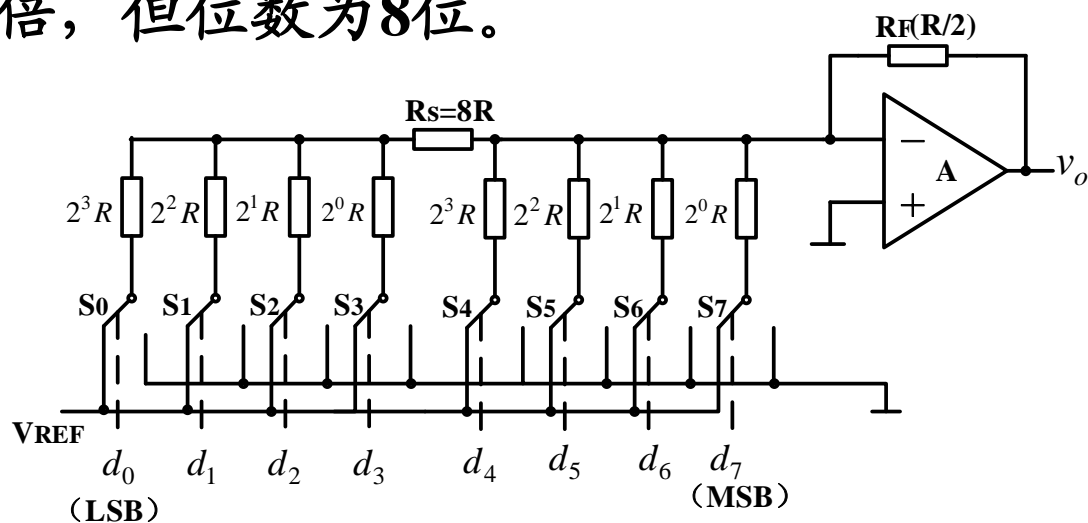


图8.2.3 双级权电阻网络D/A转换器

其输出电压为

$$\begin{aligned} v_O &= -\frac{V_{\text{REF}}}{2^8} (2^7 d_7 + 2^6 d_6 + 2^5 d_5 + 2^4 d_4 + 2^3 d_3 + 2^2 d_2 + 2^1 d_1 + 2^0 d_0) \\ &= -\frac{V_{\text{REF}}}{2^8} D_n \end{aligned}$$

8.2.2 倒T形电阻网络D/A转换器

为了克服权电阻网络D/A转换器电阻阻值相差太大的缺点，改进电路为倒T型电阻网络D/A转换器，如图8.2.4所示。

1、电路原理

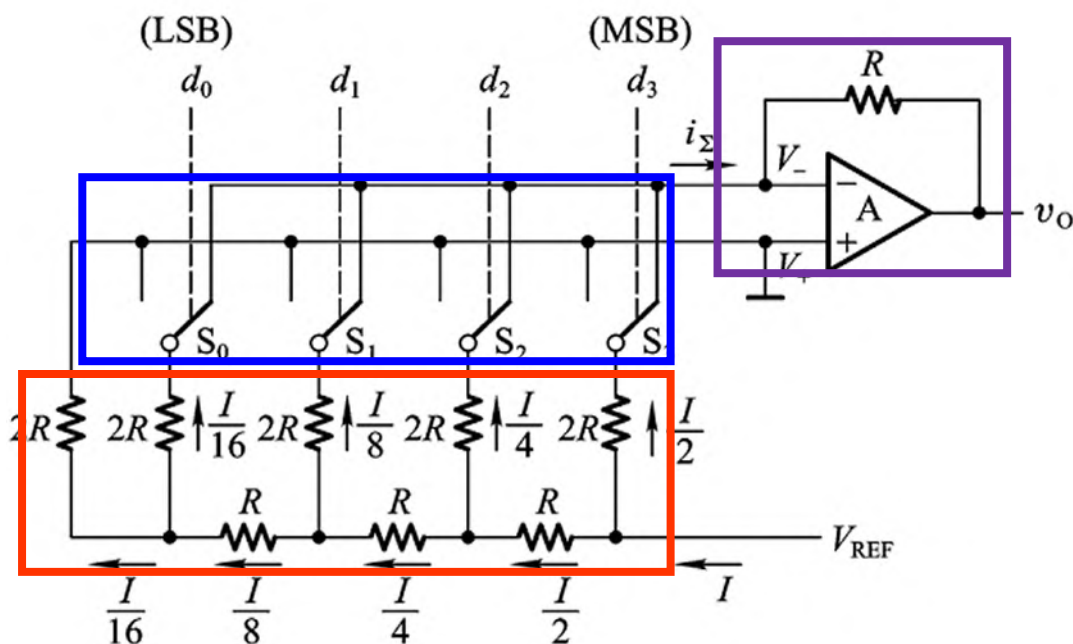


图8.2.4

根据“虚短”、“虚地”，有 $V_- \approx V_+$ ，无论开关打在哪一面，流过每个支路的电流始终不变。故可等效成图8.2.5所示电路。

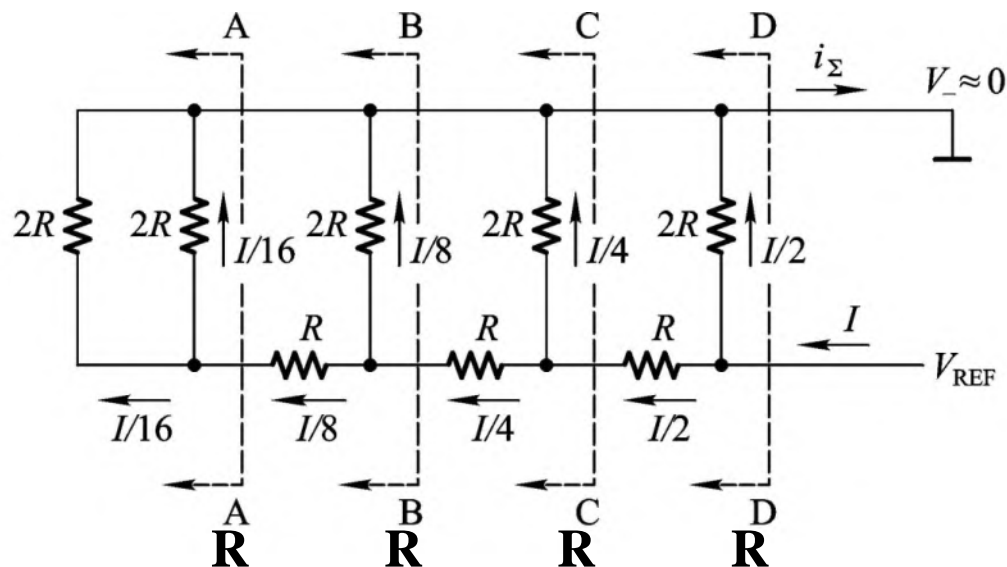


图8.2.5

等效电路，如右所示。则

$$I = \frac{V_{\text{REF}}}{R}$$

总的电流为

$$\left. \begin{array}{l} d_i = 1 \text{ 时, } I_i \text{ 流入 } i_{\Sigma} \\ d_i = 0 \text{ 时, } I_i \text{ 流入地端} \end{array} \right\} \Rightarrow i_{\Sigma} = d_3\left(\frac{I}{2}\right) + d_2\left(\frac{I}{4}\right) + d_1\left(\frac{I}{8}\right) + d_0\left(\frac{I}{16}\right)$$

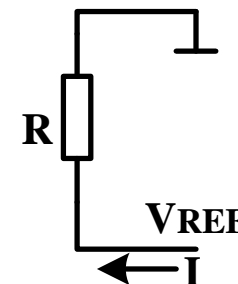
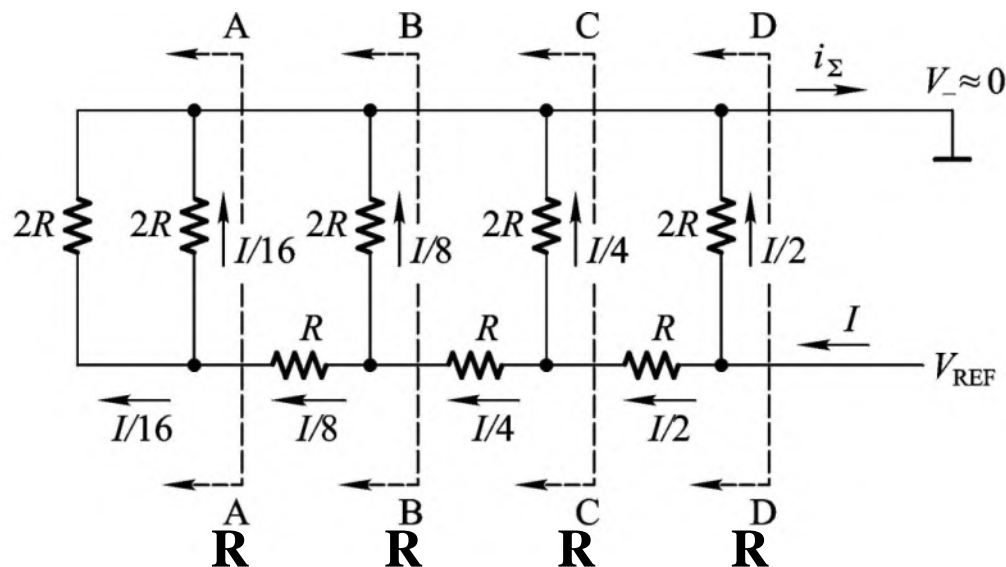


图8.2.5

对于 n 位输入的倒T形电阻网络D/A转换器，在求和放大器的反馈电阻为 R 时，其输出的模拟电压为

$$\begin{aligned} v_O &= -\frac{V_{\text{REF}}}{2^n} (2^{n-1}d_{n-1} + 2^{n-2}d_{n-2} + \cdots + 2^1d_1 + 2^0d_0) \\ &= -\frac{V_{\text{REF}}}{2^n} D_n \end{aligned}$$

上式说明输出的模拟电压与输入的数字量成正比，其输出公式与权电阻网络D/A转换器相同。

$$D_n \text{ 范围为 } 0 \sim 2^n - 1, \quad v_O = 0 \sim -\frac{2^n - 1}{2^n} V_{\text{REF}}$$

若 V_{REF} 取负，则得 v_O 为正。

由于

$$I = \frac{V_{\text{REF}}}{R}$$

$$i_{\Sigma} = d_3\left(\frac{I}{2}\right) + d_2\left(\frac{I}{4}\right) + d_1\left(\frac{I}{8}\right) + d_0\left(\frac{I}{16}\right)$$

故输出电压为

$$\begin{aligned} v_O &= -Ri_{\Sigma} = -R \frac{V_{\text{REF}}}{R} \frac{1}{2^4} (d_3 2^3 + d_2 2^2 + d_1 2^1 + d_0 2^0) \\ &= -\frac{V_{\text{REF}}}{2^4} D_4 \end{aligned}$$

1、CB7520电路

图8.2.6为采用倒T型电阻网络的单片集成D/A转换器CB7520 (AD7520)的电路。

其输入为10位二进制数，采用CMOS电路构成的模拟开关。外接运算放大器。内置反馈电阻 R 。

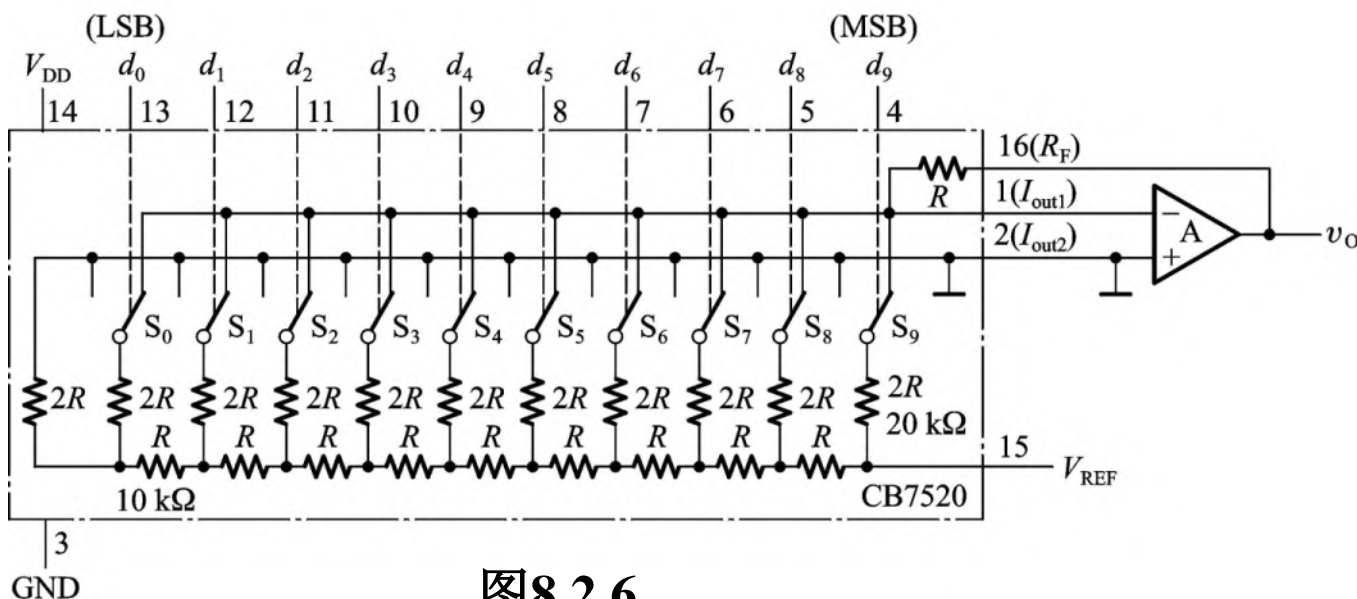


图8.2.6

输出电压为

$$\begin{aligned}
 v_O &= -\frac{V_{\text{REF}}}{2^{10}} (2^9 d_9 + 2^8 d_8 + \cdots + 2^1 d_1 + 2^0 d_0) \\
 &= -\frac{V_{\text{REF}}}{2^{10}} D_{10}
 \end{aligned}$$

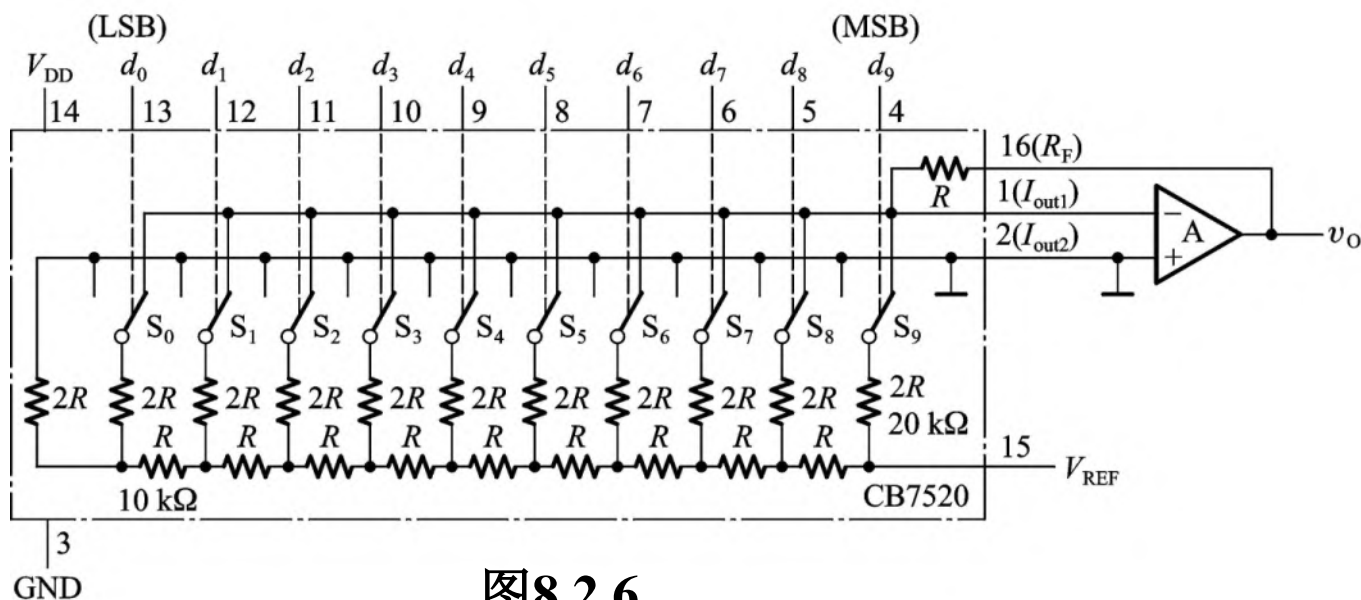
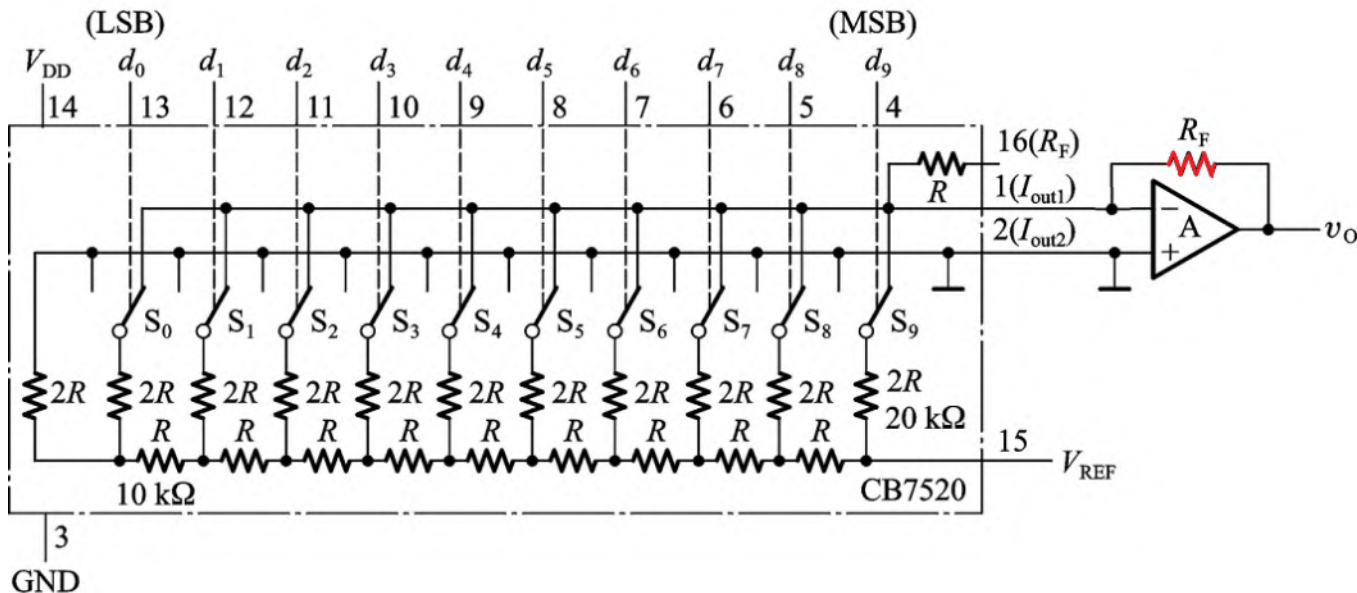


图8.2.6

注:

在使用CB7520时需要外接运算放大器，反馈电阻可以采用内部的电阻 R ，也可以外接反馈电阻接到 I_{out1} 和 v_O 之间。
外接参考电压 V_{REF} 必须有足够的精度，才能确保应有的转换精度。



CB7520(AD7520)的应用

CB7520(AD7520)可用作单极性电压输出，其连接电路如图8.2.7所示。

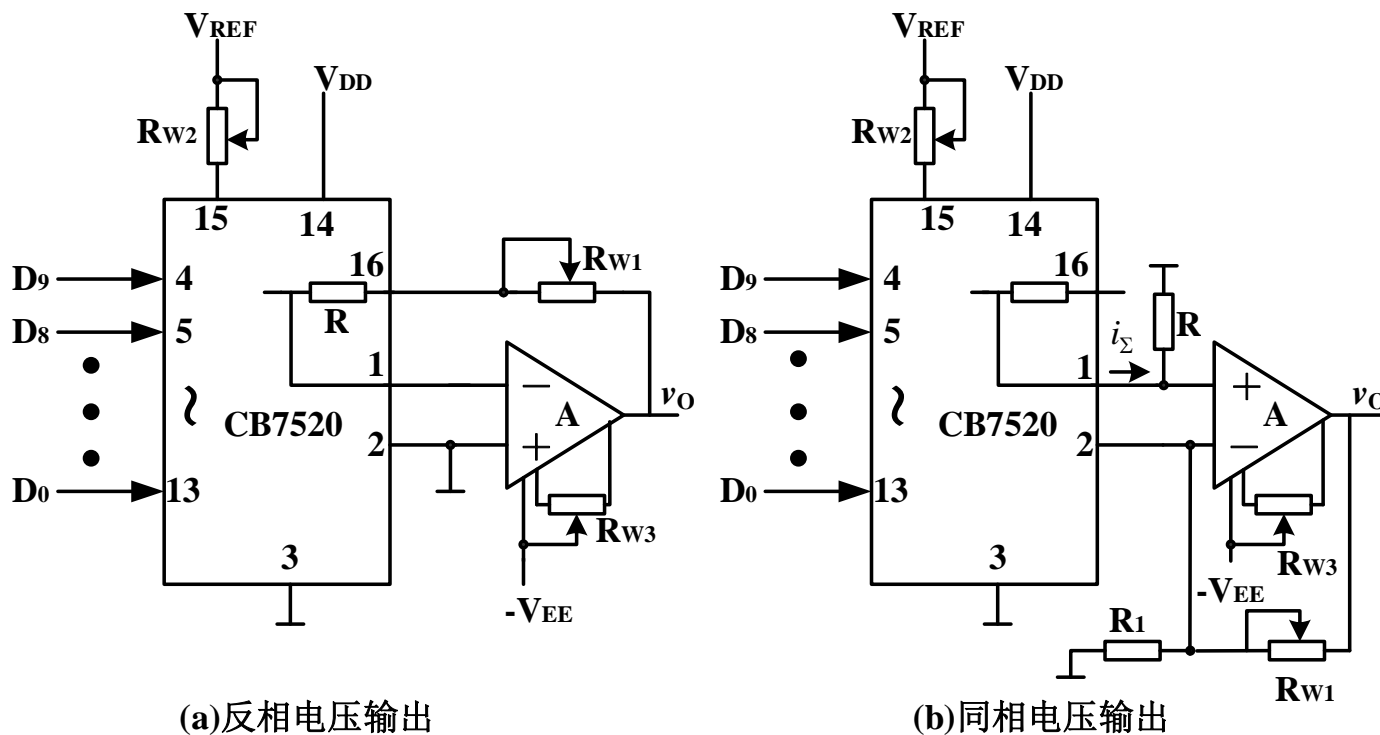


图8.2.7 CB7520的单极性电压输出

AD7520 引脚说明

16引脚，DIP封装。各引脚的功能如下：

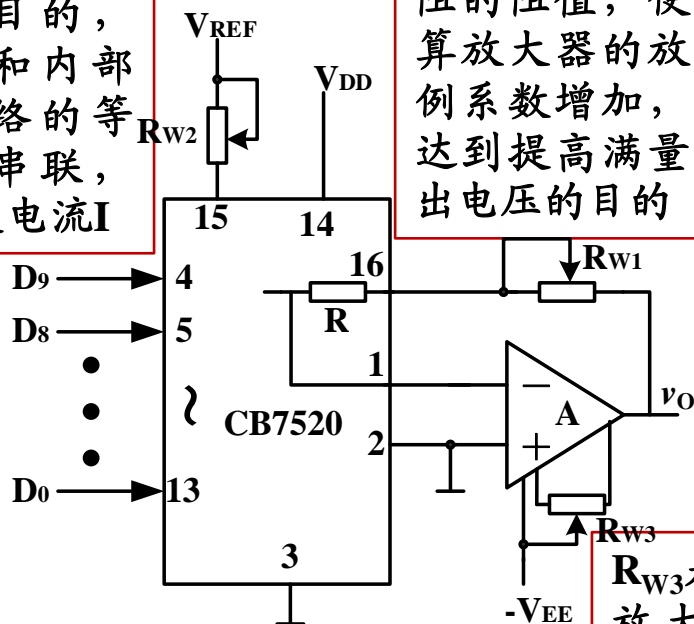
- 1脚，模拟电流输出端，接到运算放大器的反相输入端；
- 2脚，模拟电流输出端，一般接“地”；
- 3脚，接“地”端；
- 4脚~13脚，十位数字量的输入端；
- 14脚，CMOS 模拟开关的 $+V_{DD}$ 电源接线端；
- 15脚，参考电压电源接线端，可为正值或负值；
- 16脚，芯片内部一个电阻 R 的引出端，该电阻作为运算放大器的反馈电阻，它的另一端在芯片内部接1脚。

其中反相接法的输出电压为：
$$v_O = -\frac{R + R_{W1}}{R} \cdot \frac{V_{REF}}{2^{10}} D_{10}$$

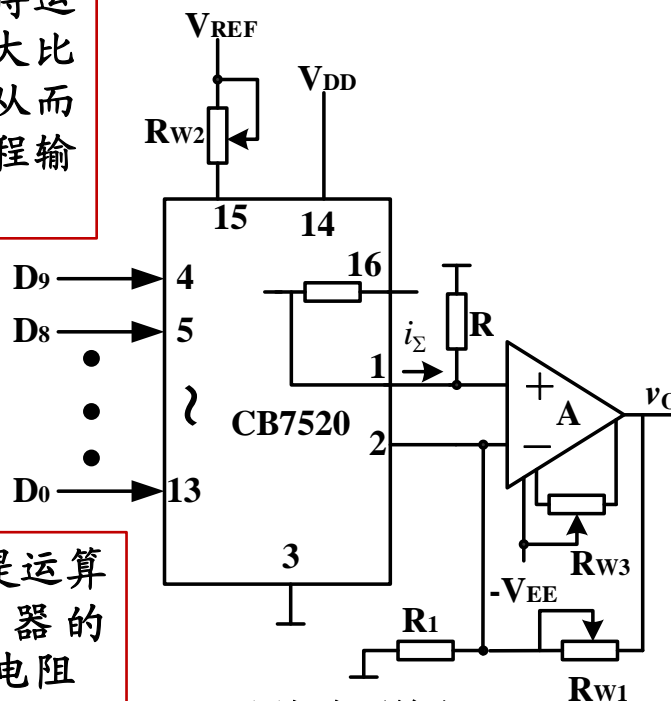
同相接法的输出电压为：
$$v_O = (1 + \frac{R_{W1}}{R_1}) \frac{V_{REF}}{2^{10}} D_{10}$$

R_{W2} 起到减小满量程的目的，因为是和内部电阻网络的等效电阻串联，从而改变电流I

R_{W1} 可调节反馈电阻的阻值，使得运算放大器的放大比例系数增加，从而达到提高满量程输出电压的目的



(a)反相电压输出



(b)同相电压输出

图8.2.7 CB7520的单极性电压输出

对应的输出输入的关系如表8.1所示（反相）

表8.1

数字量输入										模拟电压输出
D9	D8	D7	D6	D5	D4	D3	D2	D1	D0	v_0
1	1	1	1	1	1	1	1	1	1	$-\frac{1023}{1024}V_{REF}$
					•					
					•					
1	0	0	0	0	0	0	0	0	0	$-\frac{512}{1024}V_{REF}$
					•					
					•					
0	0	0	0	0	0	0	0	0	1	$-\frac{1}{1024}V_{REF}$
0	0	0	0	0	0	0	0	0	0	0



8.2.3 权电流型D/A转换器

在前面介绍的权电阻网络D/A转换器和倒T形电阻网络D/A转换器中，都没有考虑开关的导通电阻和导通压降，而是当成理想开关处理，显然引起转换误差，影响转换精度。

解决这个问题采用的一种方法是利用一组恒流源构成“权”，其原理电路如图8.2.8所示。

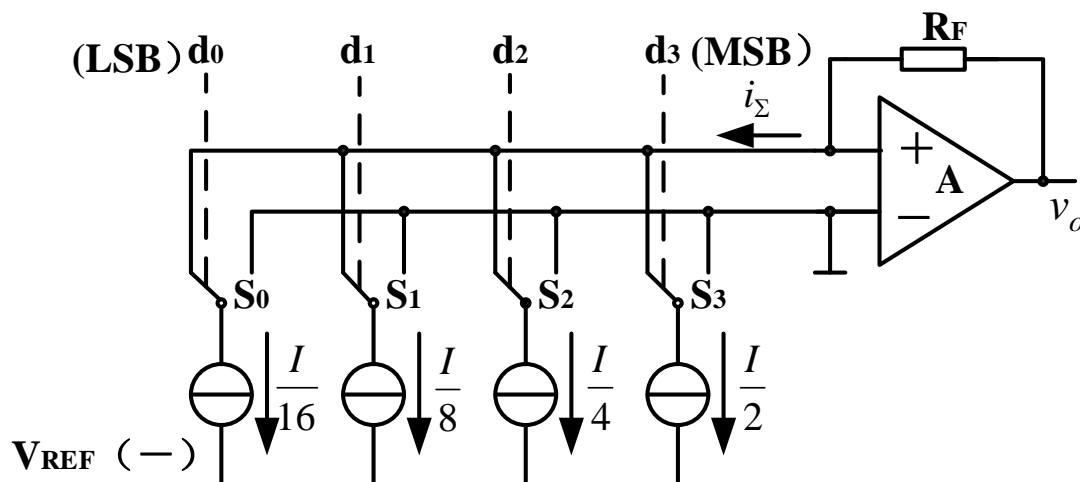


图8.2.8 权电流型D/A转换器的原理电路图

图8.2.9是常采用的恒流源电路。
其电流为：

$$I_i \approx \frac{V_B - V_{BE} - V_{EE}}{R_{Ei}}$$

当输入的数字量为1时，
相应的开关将恒流源接到
运算放大器的输入端；
当输入的数字量为0时，
相应的开关将恒流源接地。

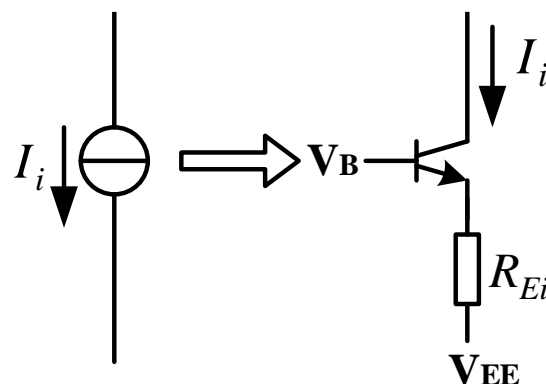


图8.2.9 权电流D/A转换器中的恒流源

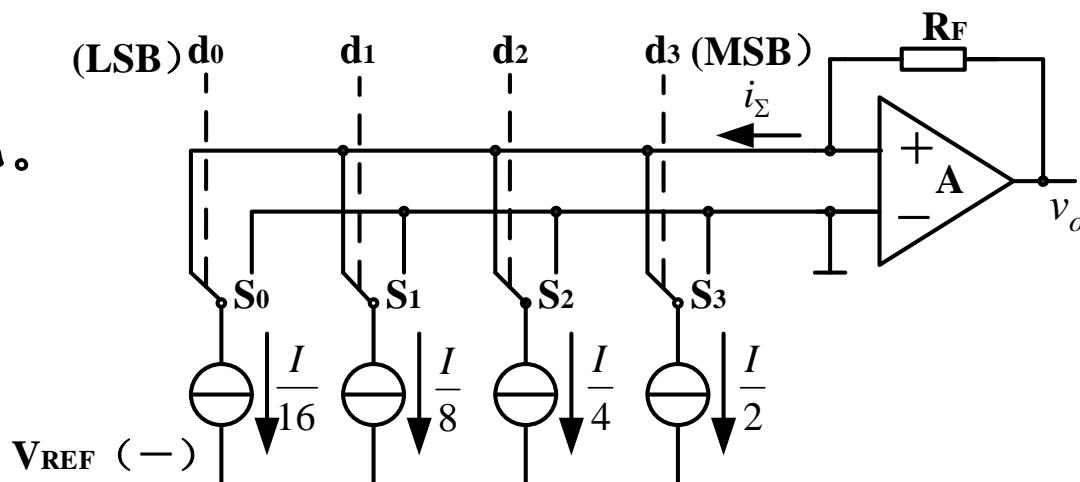


图8.2.8 权电流型D/A转换器的原理电路图

8.2.3 权电流型D/A转换器

由图8.2.8可得:

$$\begin{aligned}
 v_o &= R_F i_{\Sigma} \\
 &= R_F \left(\frac{I}{2} d_3 + \frac{I}{4} d_2 + \frac{I}{8} d_1 + \frac{I}{16} d_0 \right) \\
 &= \frac{R_F I}{2^4} (2^3 d_3 + 2^2 d_2 + 2^1 d_1 + 2^0 d_0)
 \end{aligned}$$

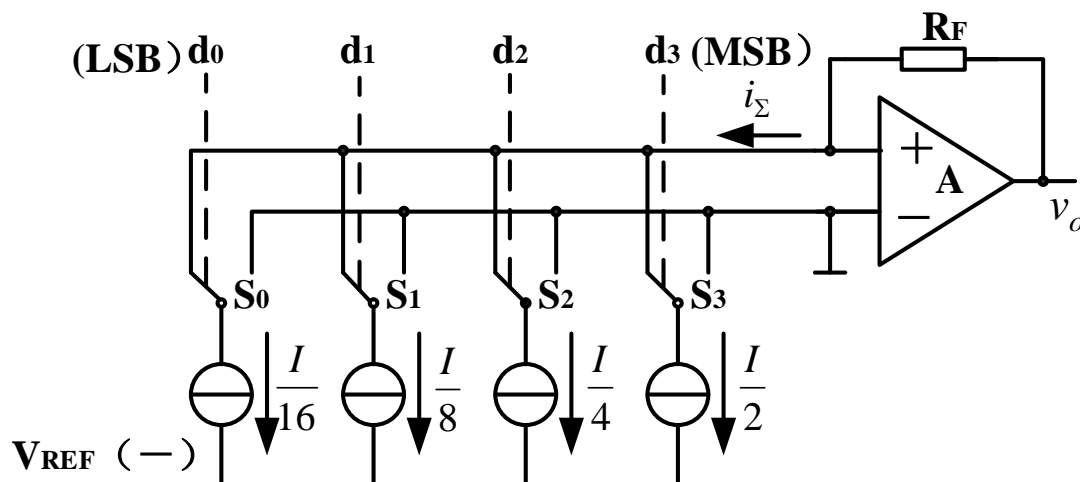


图8.2.8 权电流型D/A转换器的原理电路图

图8.2.10为权电流型D/A转换器的原理电路。

此电路中利用倒T形电阻网络，目的是为了减少电阻的种类。

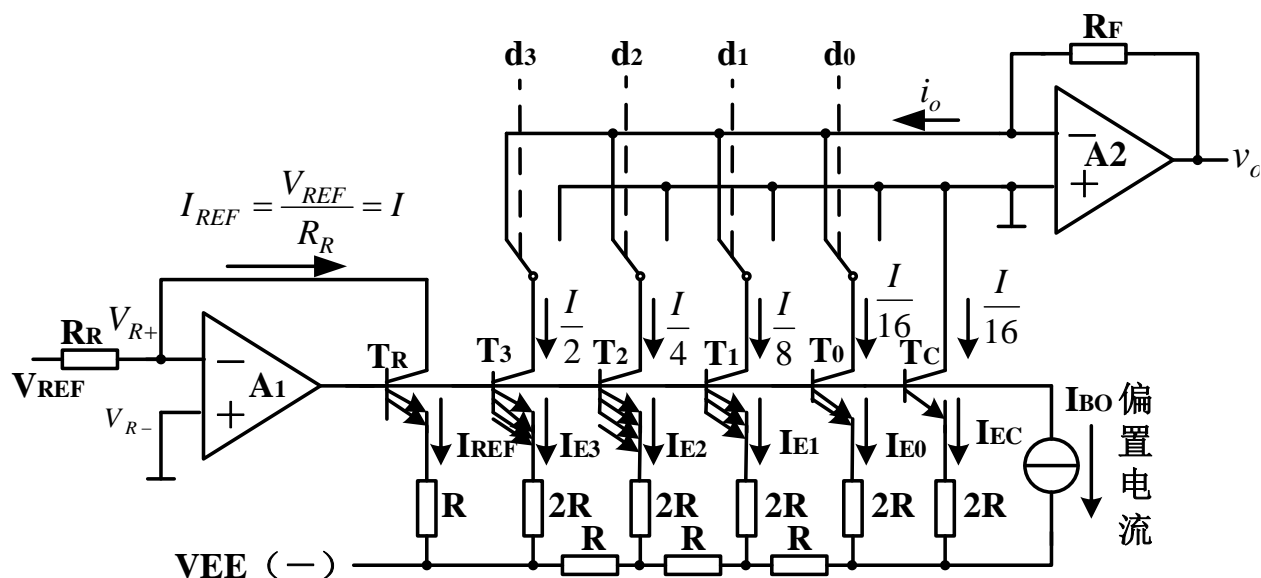


图11.2.10 利用倒T形电阻网络的权电流型D/A转换器

其中：(1)各个管子的基极接到一起，若各管的 V_{BE} 相同，则各发射极处于相同的电位，各支路电流的计算和倒T形电阻网络一样，即流过每个电阻的电流依次减少1/2。为了保证发射结压降相等，发射极电流较大的管按比例地增加了发射结的面积。

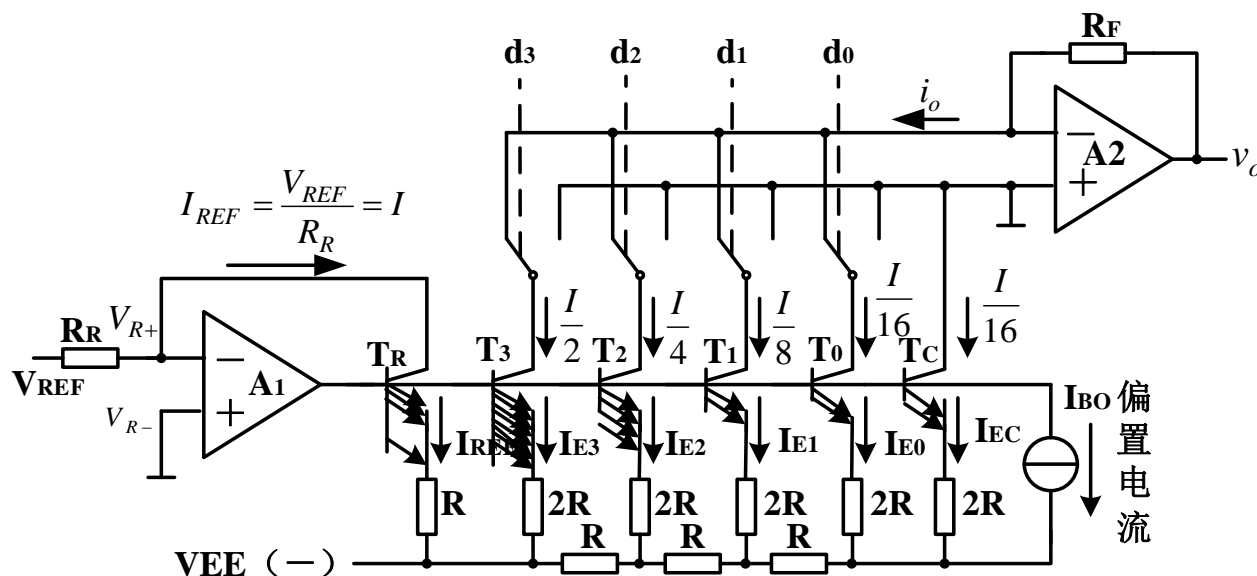
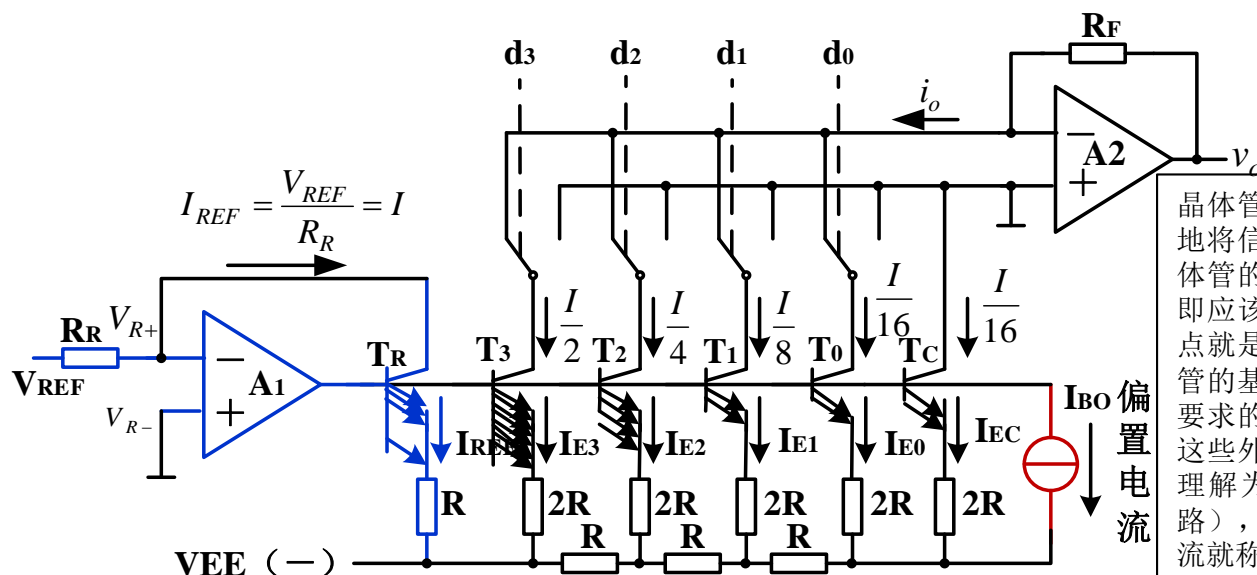


图11.2.10 利用倒T形电阻网络的权电流型D/A转换器

(2) 恒流源 I_{BO} 用来给各管提供必须的基极偏置电流;

(3) 运算放大器 A_1 、三极管 T_R 、电阻 R_R 、 R 构成基准电流发生电路。其基准电流为:

$$I_{REF} = \frac{V_{REF}}{R_R} = I$$



晶体管构成的放大器要做到不失真地将信号电压放大,就必须保证晶体管的发射结正偏、集电结反偏。即应该设置它的工作点。所谓工作点就是通过外部电路的设置使晶体管的基极、发射极和集电极处于所要求的电位(可根据计算获得)。这些外部电路就称为偏置电路(可理解为,设置PN结正、反偏的电路),偏置电路向晶体管提供的电流就称为偏置电流。

图11.2.10 利用倒T形电阻网络的权电流型D/A转换器

则输出电压为

$$v_o = \frac{R_F I}{2^4} (2^3 d_3 + 2^2 d_2 + 2^1 d_1 + 2^0 d_0)$$

$$= \frac{R_F V_{REF}}{R_R 2^4} (2^3 d_3 + 2^2 d_2 + 2^1 d_1 + 2^0 d_0) = \frac{R_F V_{REF}}{R_R 2^4} D_4$$

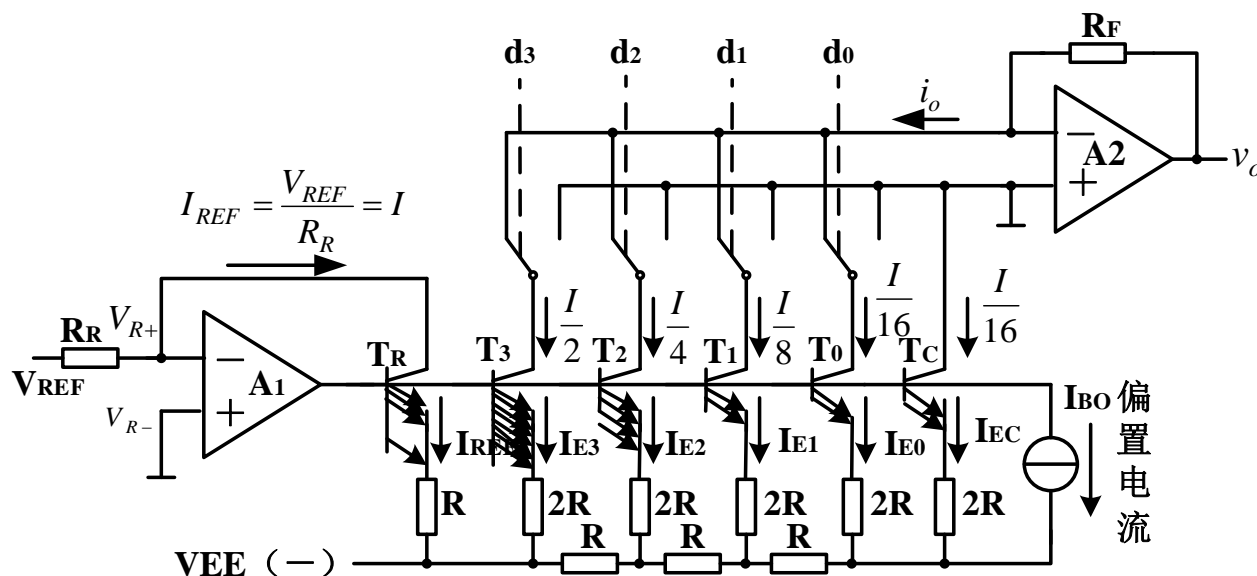


图11.2.10 利用倒T形电阻网络的权电流型D/A转换器

采用权电流型单片集成D/A转换器有DAC0806/0807/0808等，都采用双极型三极管，工作速度较高。

*DAC0808为8位D/A转换器，其典型应用电路如图8.2.11所示。

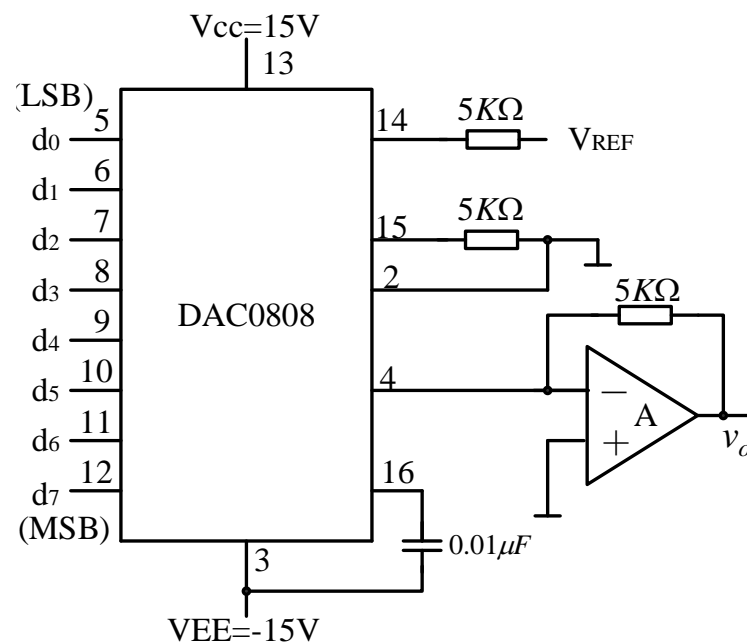
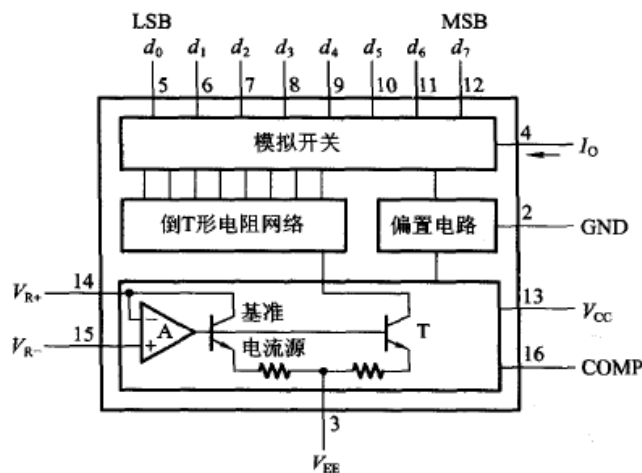


图8.2.11 DAC0808的典型应用电路

其中、

5-12脚， $d_0 \sim d_7$ 为8位数字量输入端，

4脚， I_O 是求和电流输出端。

14脚、15脚， V_{R+} 、 V_{R-} 接基准电流发生电路中运算放大器的反相输入端和同相输入端。

16脚，COMP供外接补偿电容。

13脚、3脚， V_{CC} 、 V_{EE} 为正负电源输入端。

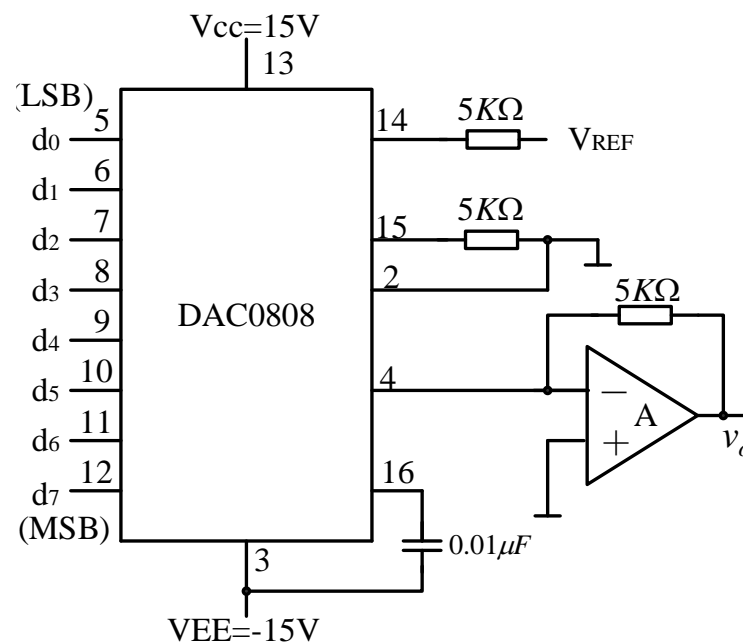


图8.2.11 DAC0808的典型应用电路

*8.2.4 开关树型D/A转换器

*8.2.5 权电容网络D/A转换器

8.2.6 具有双极性输出的D/A转换器

由于D/A转换器中数字量有正负之分，此时要求输出电压也应有正负，这就要求D/A转换器工作于双极性方式。

由于二进制算术运算中通常都把带符号的数值用补码的形式表示，故希望D/A转换器能够把以补码形式输入的正、负数分别转换成正负极性输出的模拟电压。

表8.2是3位二进制数从 + 3V到 - 4V的补码表示形式及希望得到的模拟电压输出。输入为3位二进制补码。最高位为符号位，正数为0，负数为1。

表8.2

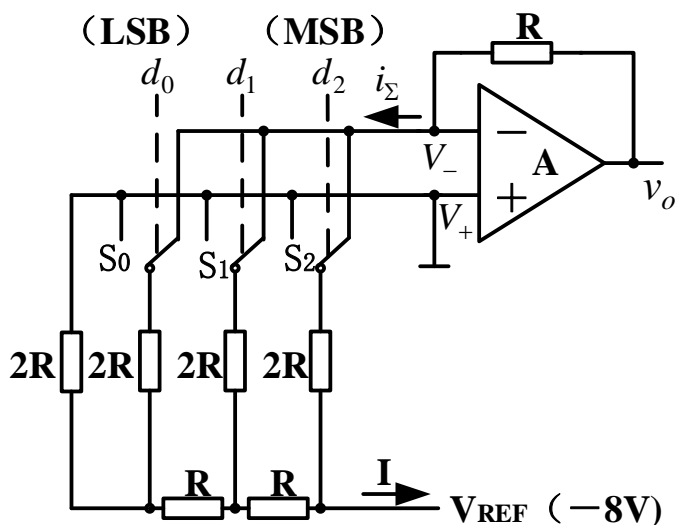
补码输入			对应的 十进制数	要求输出 的电压
d_2	d_1	d_0		
0	1	1	+3	+3V
0	1	0	+2	+2V
0	0	1	+1	+1V
0	0	0	0	0
1	1	1	-1	-1V
1	1	0	-2	-2V
1	0	1	-3	-3V
1	0	0	-4	-4V

若用普通的3位倒T形电阻网络的D/A转换器实现，其电路如图8.2.12所示。

其输出电压为

$$v_o = -\frac{-8}{2^3} (d_2 \cdot 2^2 + d_1 \cdot 2^1 + d_0 \cdot 2^0)$$

则



绝对值输入			无偏移时 输出电压
d_2	d_1	d_0	
1	1	1	+7V
1	1	0	+6V
1	0	1	+5V
1	0	0	+4V
0	1	1	+3V
0	1	0	+2V
0	0	1	+1V
0	0	0	0

图8.2.12 3位倒T型电阻网络D/A转换器

对照表8-2，若把上表的正常输出电压偏移 $-4V$ ，则可得到表8.3的正负电压输出。

表8.2

补码输入			对应的 十进制数	要求输出 的电压
d_2	d_1	d_0		
0	1	1	+3	+3V
0	1	0	+2	+2V
0	0	1	+1	+1V
0	0	0	0	0
1	1	1	-1	-1V
1	1	0	-2	-2V
1	0	1	-3	-3V
1	0	0	-4	-4V

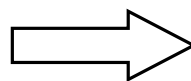


表8.3

绝对值输入			无偏移时 输出电压	偏移-4V后 输出电压
d_2	d_1	d_0		
1	1	1	+7V	+3V
1	1	0	+6V	+2V
1	0	1	+5V	+1V
1	0	0	+4V	0
0	1	1	+3V	-1V
0	1	0	+2V	-2V
0	0	1	+1V	-3V
0	0	0	0	-4V

为了得到表8.3中在输入代码为100时，输出电压为0V，此时电路如图8.2.13所示。

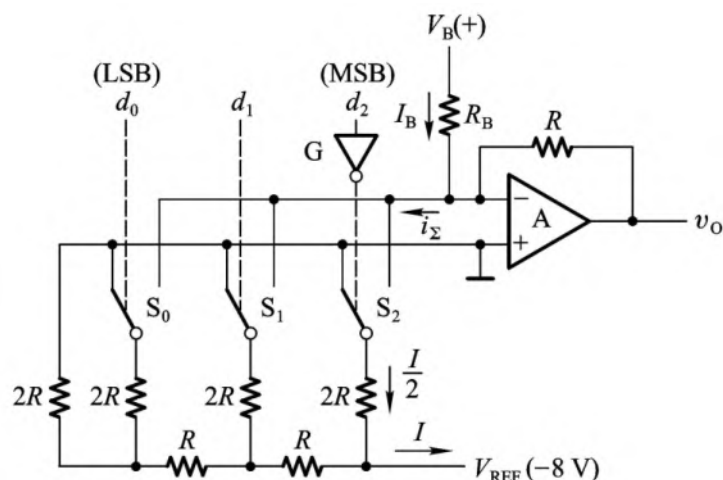


图8.2.13

则应在 $d_2 d_1 d_0 = 100$ 时，其

$$i_{\Sigma} = I_B = \frac{|V_B|}{R_B} = \frac{I}{2} = \frac{|V_{REF}|}{2R}$$

表8.3

绝对值输入			无偏移时 输出电压	偏移-4V后 输出电压
d_2	d_1	d_0		
1	1	1	+7V	+3V
1	1	0	+6V	+2V
1	0	1	+5V	+1V
1	0	0	+4V	0
0	1	1	+3V	-1V
0	1	0	+2V	-2V
0	0	1	+1V	-3V
0	0	0	0	-4V

即，对照表8.2和8.3可知两个最高位（符号位）为取反的形式，故将最高位取反后加到普通D/A转换器上恰好得到双极型输出，如上页图8.2.13所示。

表8.2

补码输入			对应的 十进制数	要求输出 的电压
d_2	d_1	d_0		
0	1	1	+3	+3V
0	1	0	+2	+2V
0	0	1	+1	+1V
0	0	0	0	0
1	1	1	-1	-1V
1	1	0	-2	-2V
1	0	1	-3	-3V
1	0	0	-4	-4V

表8.3

绝对值输入			无偏移时 输出电压	偏移-4V后 输出电压
d_2	d_1	d_0		
1	1	1	+7V	+3V
1	1	0	+6V	+2V
1	0	1	+5V	+1V
1	0	0	+4V	0
0	1	1	+3V	-1V
0	1	0	+2V	-2V
0	0	1	+1V	-3V
0	0	0	0	-4V

CB7520接成双极性输出的电路如图8.2.15所示。

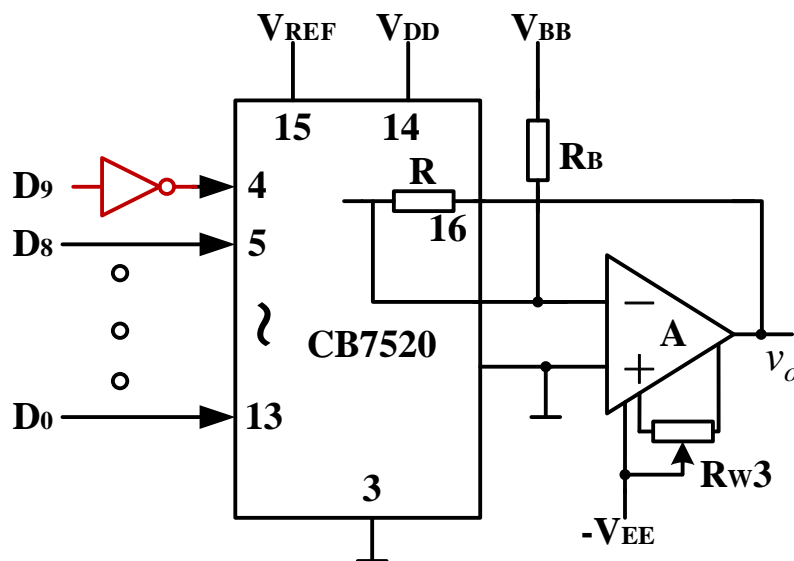


图8.2.15 CB7520双极性电压输出的电路

8.3 D/A转换器的转换精度与转换速度

8.3.1 D/A转换器的转换精度

D/A转换器中，通常用分辨率和转换误差来描述转换精度。

1. 分辨率：（理论精度）

分辨率用于表示D/A转换器对输入微小量变化敏感程度。

从00...00到11...11全部 2^n 个不同的状态，给出 2^n 个不同的输出电压。

位数越多，电压等级越多，意味着分辨率越高。

也用D/A转换器能够分辨出的最小电压与最大电压之比表示分辨率，即

$$\text{D/A转换器的分辨率} = \frac{1}{2^n - 1}$$

如10位D/A转换器的分辨率为

$$\frac{1}{2^{10} - 1} = \frac{1}{1023} \approx 0.001$$

2. 转换误差（实际精度）

转换误差是表示由各种因素引起误差的一个综合性的指标，它表示实际的D/A转换器特性和理论转换特性之间的最大偏差，如图8.3.1所示。

*转换误差一般用最低有效位的倍数表示，如1LSB，即为输出的模拟电压和理论值之间的绝对误差小于等于输入为00...01时的输出电压。

有时也用绝对误差与输出电压满刻度的百分数来表示。

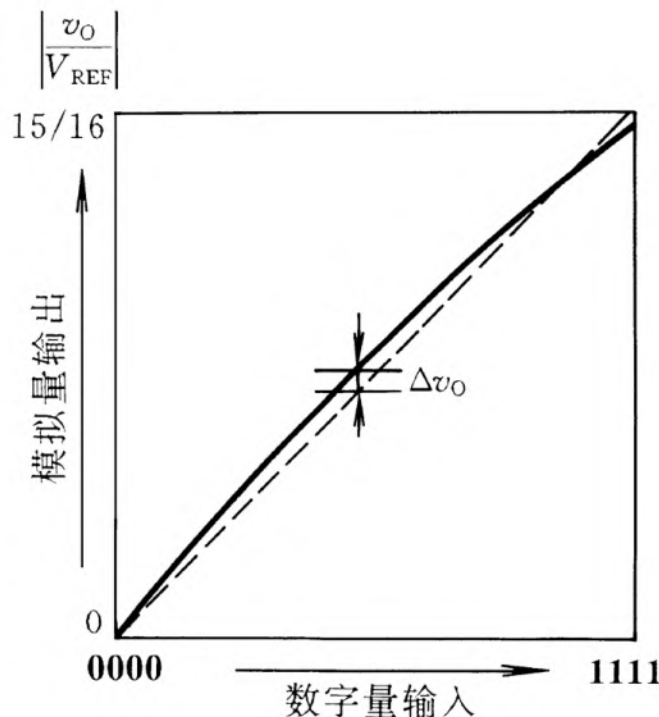


图8.3.1

3.转换误差分析

转换误差，包括，比例系数误差、失调误差和非线性误差等。由不同因素引起的转换误差各有不同的特点。

以4位倒T形电阻网络D/A转换器来介绍各种因素引起误差的情况。

a. 比例系数误差

当基准电压 V_{REF} 偏离标准值为 ΔV_{REF} 时，会在输出端产生误差电压 Δv_{O1} 。由 ΔV_{REF} 引起的转换误差，叫做比例系数误差。

由于4位倒T形电阻网络D/A转换器的输出电压为

$$v_{\text{O}} = -\frac{V_{\text{REF}}}{2^4} (2^3 d_3 + 2^2 d_2 + 2^1 d_1 + 2^0 d_0)$$

则由 ΔV_{REF} 产生的误差为

$$\Delta v_{\text{O1}} = -\frac{1}{2^4} (2^3 d_3 + 2^2 d_2 + 2^1 d_1 + 2^0 d_0) \Delta V_{\text{REF}}$$

上式表明，由 V_{REF} 引起的误差和输入数字量的大小成正比，故称为比例系数误差。

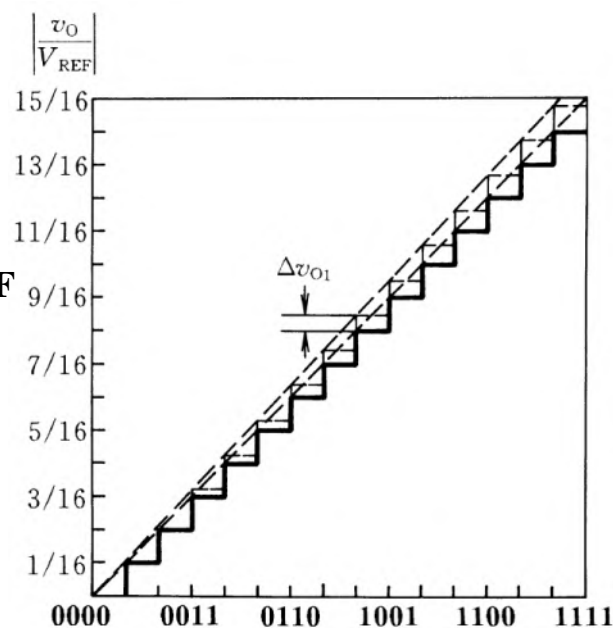


图8.3.2 比例系数误差

b. 失调误差（漂移误差或平移误差）

由于运算放大器的零点漂移所造成的误差，其误差电压 Δv_{O2} 的大小与输入的數字量无关，输出电压特性曲线将发生平移。如图8.3.3所示。

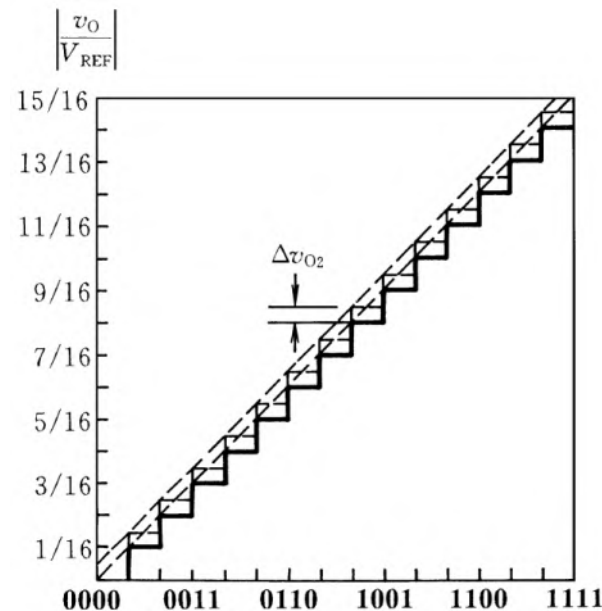


图8.3.3 失调误差

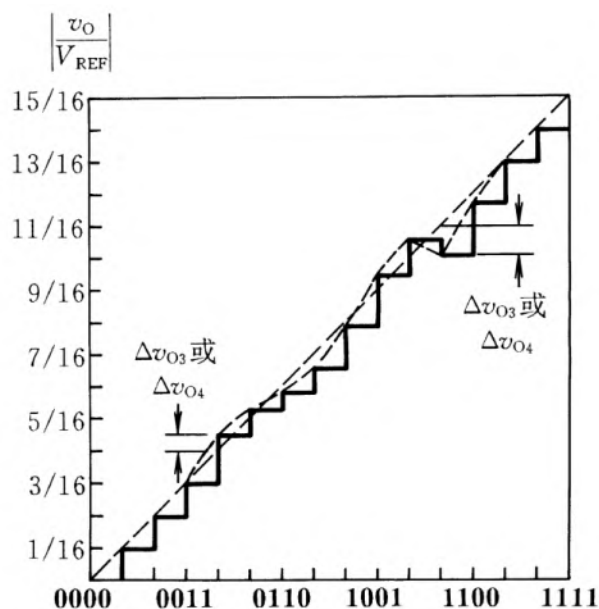


图8.3.4 非线性误差

c. 非线性误差

由于模拟开关的导通电阻和导通压降都不能为零，故而它们的存在肯定会引起输出产生误差电压 Δv_{O3} 。

电阻网络阻值的偏差，也会产生非线性误差 Δv_{O4} 。

总误差：几种误差的绝对值相加

故为了获得高精度的D/A转换器，不仅要有高的分辨率，还要选用高稳定度的参考电压 V_{REF} 和低漂移的运算放大器与之配合，才可能获得较高的转换精度。

注：目前常用两类D/A转换器：一类只包含电阻网络（或恒流源电路）和模拟开关；另一类除此之外还包含运算放大器及参考电源发生电路。对于第一类必须外接参考电压和运算放大器，应该注意合理确定参考电压源稳定度和运算放大器的零点漂移的要求。

例8.3.1 在10位倒T形电阻网络D/A转换器CB7520中，外接参考电压 $V_{REF} = 10V$ ，为保证 V_{REF} 偏离标准值所引起的误差小于 $(1/2) \text{ LSB}$ ，试计算 V_{REF} 的相对稳定度应取多少？

解： a. 计算LSB/2所对应的输出电压

n 位倒T形电阻网络的输出电压为：

$$v_O = -\frac{V_{REF}}{2^n} (2^{n-1}d_{n-1} + 2^{n-2}d_{n-2} + \cdots + 2^1d_1 + 2^0d_0)$$

当LSB = 1，其余为0时，输出电压为

$$v_o = -\frac{V_{REF}}{2^n}$$

故LSB/2的输出电压绝对值为

$$|v_o| = \frac{|V_{REF}|}{2^n} \cdot \frac{1}{2} = \frac{|V_{REF}|}{2^{n+1}}$$

故，对于CB7520

$$|v_o| = \frac{|V_{REF}|}{2^{11}}$$

b. 计算由于 V_{REF} 的变化 ΔV_{REF} 所引起的输出电压的变化 Δv_O

在 n 位D/A转换器中， ΔV_{REF} 引起的输出电压的变化为：

$$\Delta v_O = -\frac{1}{2^n} (2^{n-1}d_{n-1} + 2^{n-2}d_{n-2} + \cdots + 2^1d_1 + 2^0d_0) \Delta V_{REF}$$

则当输入的数字量全为1时，误差最大，但应小于等于LSB/2，故

$$|\Delta v_O| = \frac{2^n - 1}{2^n} |\Delta V_{REF}| \leq \frac{|V_{REF}|}{2^{n+1}}$$

对于CB7520则有

$$\frac{2^{10} - 1}{2^{10}} |\Delta V_{REF}| \leq \frac{|V_{REF}|}{2^{11}}$$

则参考电压的相对稳定度为

$$\frac{|\Delta V_{REF}|}{|V_{REF}|} = \frac{2^{10}}{2^{10}-1} \cdot \frac{1}{2^{11}} \\ \approx \frac{1}{2^{11}} = 0.05\%$$

参考电压 $V_{REF}=10V$ 时，允许参考电压的变化量为

$$|\Delta V_{REF}| = \frac{2^{10}}{2^{10}-1} \cdot \frac{1}{2^{11}} |V_{REF}| = \frac{10}{2^{11}} \times \frac{2^{10}}{2^{10}-1} = 5(mV)$$

例 8.3.2 某一测量仪器中有一个D/A转换器，若要求该D/A转换器的精度小于0.05%，试问应选多少位的D/A转换器？

解：若要求D/A转换器的精度小于0.05%，也即要求D/A转换器的实际输出值和理论值之间的误差（绝对误差），一般应低于1LSB /2，即

$$\Delta v_o \leq \frac{1}{2} U_{LSB}$$

两边同除以输入为全为1时的最大电压得：

$$\frac{\Delta v_o}{U_m} \leq \frac{1}{2} \frac{U_{LSB}}{U_m}$$

即，

$$D/A \text{ 转换器精度} \leq \frac{1}{2} D/A \text{ 转换器的分辨率}$$

由于 n 位D/A转换器的分辨率可表示为

$$D/A\text{转换器的分辨率} = \frac{1}{2^n - 1}$$

$$D/A\text{转换器精度} \leq \frac{1}{2} D/A\text{转换器的分辨率}$$

故

$$D/A\text{转换器的分辨率} = \frac{1}{2^n - 1} \leq 2 \times 0.05\% = 0.1\%$$

而10位D/A转换器分辨率为

$$\frac{1}{2^{10} - 1} \times 100\% = 0.097\%$$

故应取10位或10位以上的D/A转换器。

8.3.2 D/A转换器的转换速度

当D/A转换器输入的数字量发生变化时，输出的模拟量并不能立即达到所对应的输出电压，需要一段时间建立。通常用建立时间 t_{set} 来定量描述D/A转换器的转换速度。

建立时间 t_{set} ：从输入的数字量发生突变开始，直到输出电压进入与稳态值相差 $\pm 1\text{LSB}/2$ 范围以内所用的时间。如图8.3.5所示。

注意：

由于数字量的变化越大，建立的时间就越长，故一般产品给出的是输入从全0跳变到全1(或反之)时的建立时间（**阶跃响应**）。

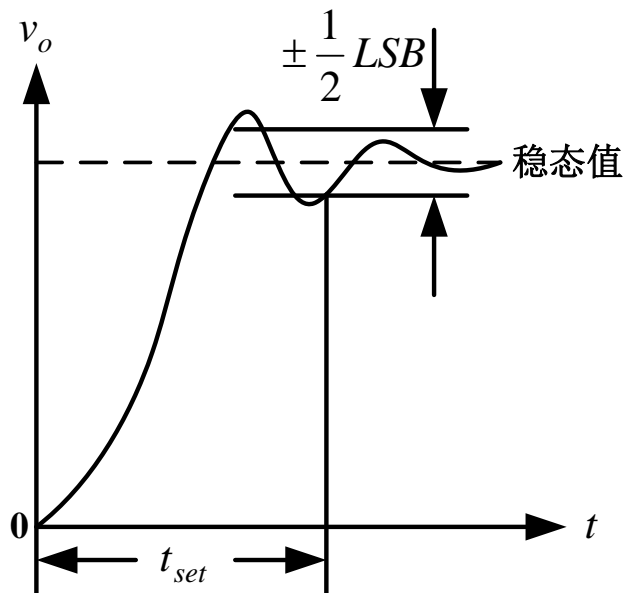


图8.3.5 D/A转换器的建立时间

8.4 A/D转换的基本原理

A/D转换器是将模拟量转换成数字量。



由于输入的模拟信号在时间上是连续的，输出的数字信号在时间和幅值都是离散的，因此转换时一般要经过取样、保持、量化和编码四个过程。实际中有时取样和保持、量化和编码会同时实现。

A/D转换过程：首先对输入模拟电压信号进行取样，然后保持，并将取样电压量化为数字量，最后按一定的编码形式给出转换结果。

一、取样定理

取样是将随时间连续变化的模拟量转换为时间离散的模拟量。

图8.4.1为对某个输入信号进行采样的波形。其中 v_s 为取样信号， v_I 表示输入的模拟信号。

为了使得取样信号能逼近输入模拟信号，则取样信号应该有足够高的频率。为了保证取样信号将被取样信号恢复，其频率关系必须满足取样定理。

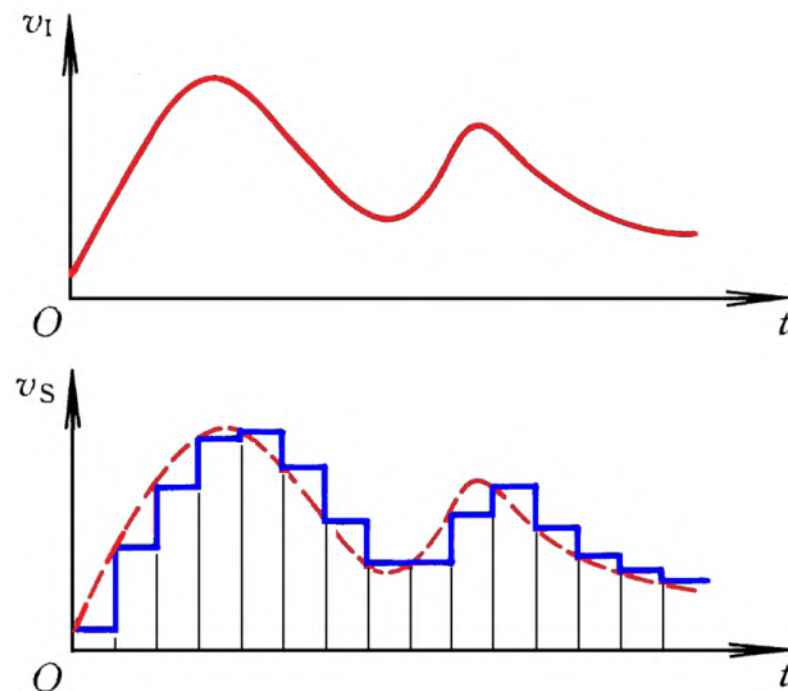


图8.4.1

取样定理定义:

若 f_s 为取样信号的频率, $f_{i(\max)}$ 为输入模拟信号最高频率分量, 则它们必须满足

$$f_s \geq 2f_{i(\max)}$$

一般取

$$f_s \geq (3 \sim 5)f_{i(\max)}$$

取样—保持电路

在取样电路每次取得的模拟信号转换为数字信号时都需要一定的时间, 而且为了给后续的量化编码提供一个稳定值, 则每次取得的模拟信号必须通过保持电路保持一段时间。

二、量化和编码

1.量化

将取样电压表示为最小数量单位 (Δ) 的整数倍, 称为量化。

所取得的最小数量单位叫做量化单位, 用 Δ 表示, 它是数字信号最低位 (LSB) 为 1, 其它位为 0 时所对应的模拟量, 即 1LSB。

量化电平划分

输入信号 v_I	二进制 代码	代表的 模拟电压
1 V	111	$7\Delta = 7/8V$
7/8 V		
6/8 V	110	$6\Delta = 6/8V$
5/8 V		
4/8 V	101	$5\Delta = 5/8V$
3/8 V		
2/8 V	100	$4\Delta = 4/8V$
1/8 V		
0	000	$0\Delta = 0V$

(a) 只舍不入的量化方式(最大量化误差为 Δ)

输入信号 v_I	二进制 代码	代表的 模拟电压
1 V	111	$7\Delta = 14/15V$
13/15 V		
11/15 V	110	$6\Delta = 12/15V$
9/15 V		
7/15 V	101	$5\Delta = 10/15V$
5/15 V		
3/15 V	100	$4\Delta = 8/15V$
1/15 V		
0	000	$0\Delta = 0V$

(b) 四舍五入的量化方式(最大量化误差为 $1/2 \Delta$)

图8.4.2 划分量化电平的两方法

2. 编码

将量化的结果用代码（可以是二进制，也可以是其他进制）表示出来，这个过程称为编码，这些代码也是A/D转换器的输出数字量。

3. 量化误差

由于模拟电压是连续的，那么不可能所有的电压都能被量化单位 Δ 整除，所以量化过程不可避免地会引入误差，这种误差就叫做量化误差。量化误差属于原理性误差，无法消除。

A/D转换器的位数越多，各离散电平之间的差值越小，量化误差也越小。

4.量化方式

a. 只舍不入量化方式

以3位A/D转换器为例

取量化单位 $\Delta = 1/8 \text{ V}$ ，量化中不足量化单位部分舍弃。

如 $0 \sim 1/8 \text{ V}$ 都当成 0 V 处理，用 000 表示；

在 $1/8 \sim 2/8 \text{ V}$ 都当成 1Δ 处理，即当成 $1/8 \text{ V}$ 处理，用 001 表示，依此类推。

最大量化误差为 Δ 。

输入信号 v_I	二进制 代码	代表的 模拟电压
1 V	111	$7\Delta = 7/8 \text{ V}$
$7/8 \text{ V}$		
$6/8 \text{ V}$	110	$6\Delta = 6/8 \text{ V}$
$5/8 \text{ V}$		
$4/8 \text{ V}$	101	$5\Delta = 5/8 \text{ V}$
$3/8 \text{ V}$		
$2/8 \text{ V}$	100	$4\Delta = 4/8 \text{ V}$
$1/8 \text{ V}$		
0	000	$0\Delta = 0 \text{ V}$

(a) 只舍不入的量化方式(最大量化误差为 Δ)

b. 四舍五入量化方式

取量化单位为 $\Delta = 2/15 \text{ V}$ ，量化中将不足半个量化单位部分舍去，对于等于或大于半个量化单位的部分按一个量化单位处理。

如 $0 \sim 1/15 \text{ V}$ 当 0 V 处理，用 000 表示；

在 $1/15 \sim 3/15 \text{ V}$ 当成 1Δ 处理，即 $2/15 \text{ V}$ ，用 001 表示。

最大量化误差为 $1/2 \Delta$ 。

输入信号 v_I	二进制 代码	代表的 模拟电压
1 V	} 111	$7\Delta = 14/15 \text{ V}$
$13/15 \text{ V}$		
$11/15 \text{ V}$	} 110	$6\Delta = 12/15 \text{ V}$
$9/15 \text{ V}$		
$7/15 \text{ V}$	} 101	$5\Delta = 10/15 \text{ V}$
$5/15 \text{ V}$		
$3/15 \text{ V}$	} 100	$4\Delta = 8/15 \text{ V}$
$1/15 \text{ V}$		
0	} 011	$3\Delta = 6/15 \text{ V}$
	} 010	$2\Delta = 4/15 \text{ V}$
	} 001	$1\Delta = 2/15 \text{ V}$
	} 000	$0\Delta = 0 \text{ V}$

(b) 四舍五入的量化方式(最大量化误差为 $1/2 \Delta$)

c. 双极性编码

当输入的模拟电压为正负范围内变化时，一般采用二进制补码的形式编码。

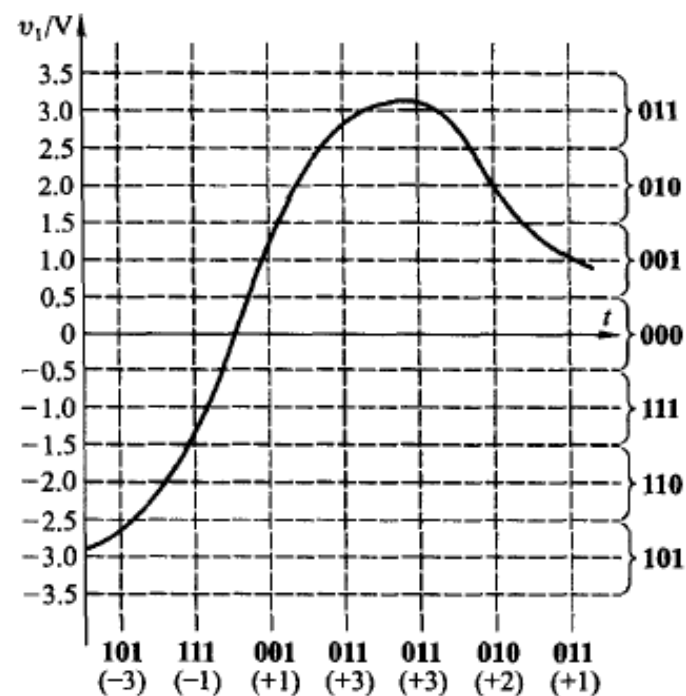


图8.4.3

8.5 取样－保持电路

1. 原理电路

取样－保持电路的原理图及输出波形如图8.5.1所示。

电路由放大器A、保持电容 C_H 和开关驱动电路MOS管T组成。其中， v_I 为输入的模拟电压， v_L 为取样控制信号，T为N沟道增强型MOS管，用作模拟开关。

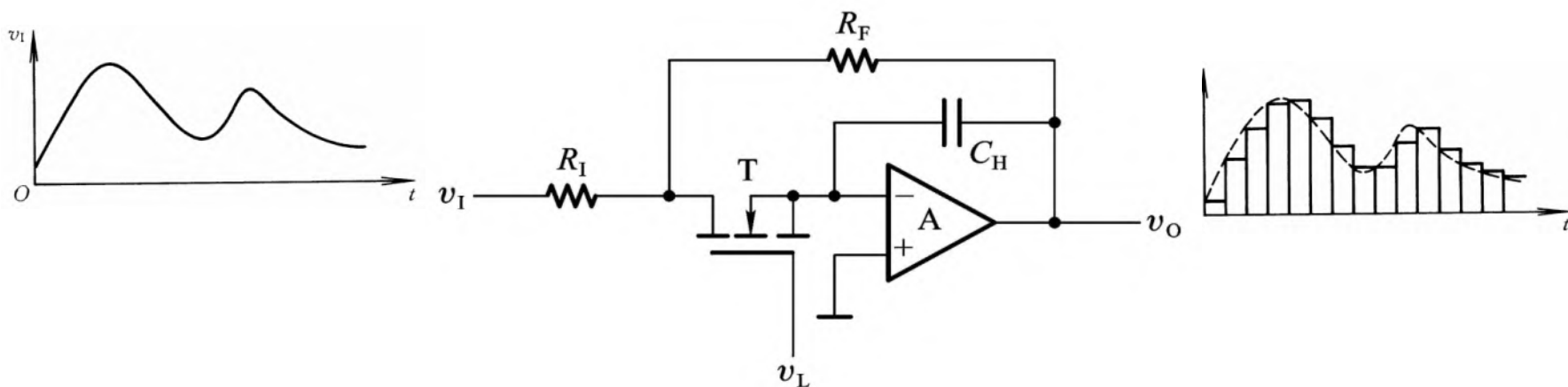


图8.5.1

2.工作原理

a. 当取样控制电压 v_L 为高电平时，NMOS管导通，输入电压 v_I 通过 R_I 和 T 给电容 C_H 充电。若取 $R_I = R_F$ ，并设运放为理想的，则

$$v_o = v_c = -v_I$$

b. 当取样电压 v_L 为低电平时，NMOS管截止， C_H 上的电压在这段时间内基本不变，则输出电压也不变，取样结果被保存下来，即 $v_o = v_c = -v_I$ 。

C_H 漏电流越小，运放的输入阻抗越高，则保持的时间也越长。

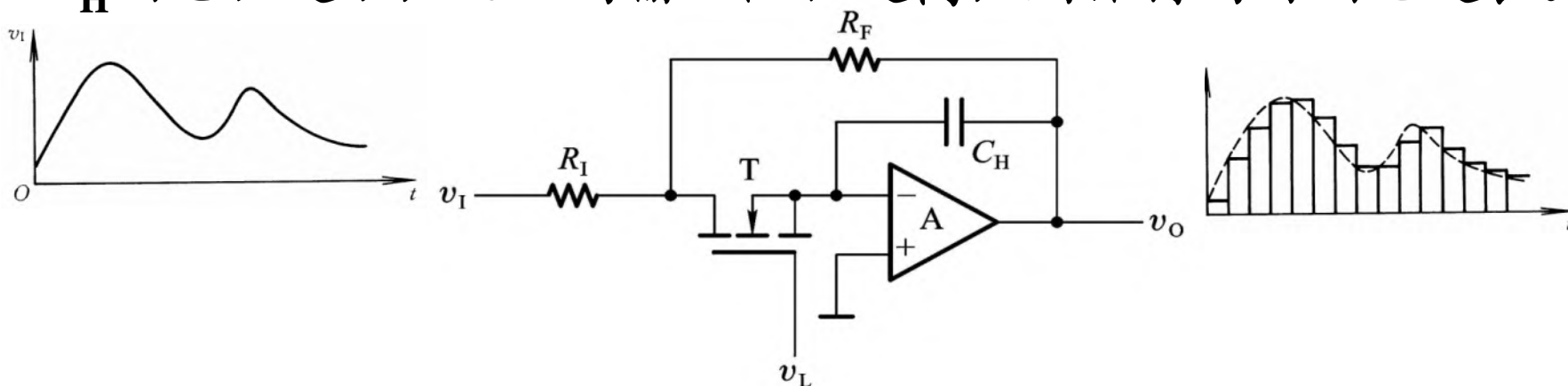
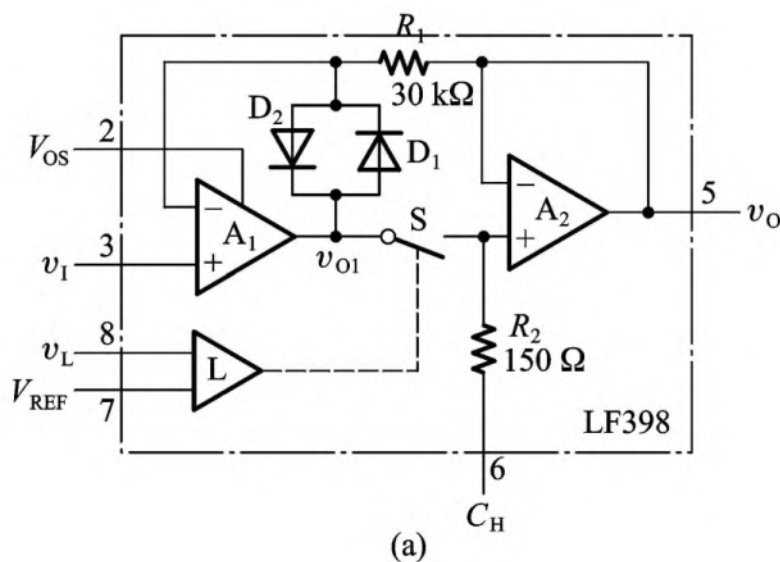


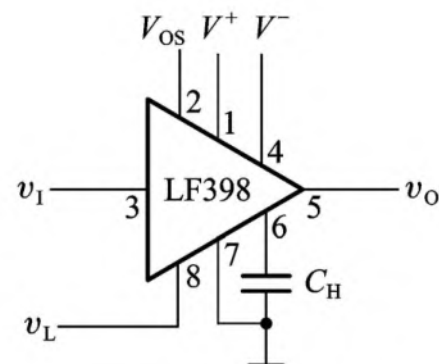
图8.5.1

3. 单片集成取样—保持电路LF398

图8.5.2 (a) 是LF398的电路结构图，图8.5.2 (b) 是其典型接法。



(a)



(b)

图8.5.2

A_1 、 A_2 是两个运算放大器， S 是模拟开关， L 是控制开关 S 的逻辑单元， v_L 和 V_{REF} 是逻辑单元的两个输入电压信号。

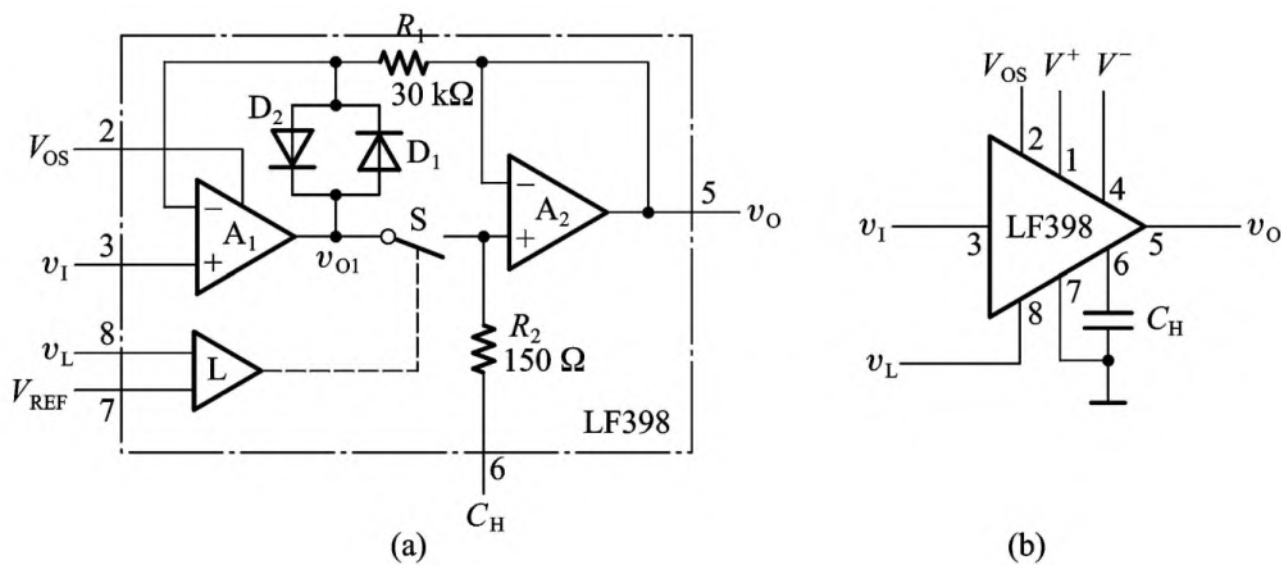


图8.5.2

当 $v_L > V_{REF} + V_{TH}$ 时，S 接通，构成单位增益电压跟随器方式；
当 $v_L < V_{REF} + V_{TH}$ 时，S 断开，进入保持方式。 V_{TH} 为阈值电压，
约为 $1.4V$ 。通常， $V_{REF} = 0$ 。

D_1 和 D_2 构成保护电路，当保持时总有一个二极管是导通的，
保护开关电路不受过高的电压；当取样时，两个二极管都截止，
保护电路不起作用。

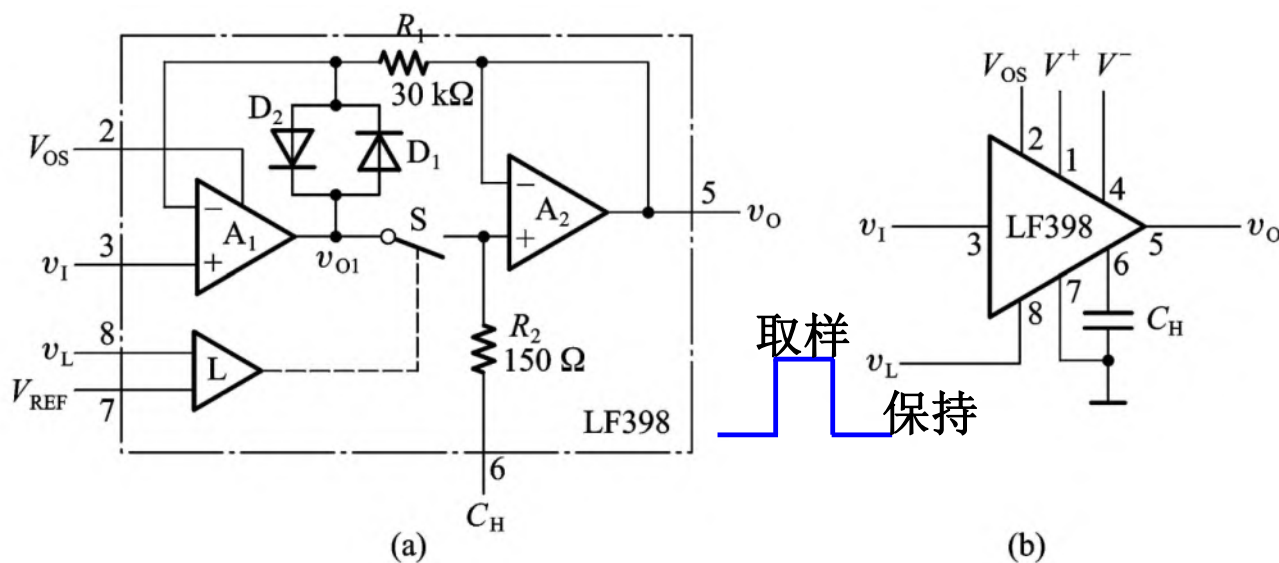


图8.5.2

V_{OS} 是失调电压输入端，可以通过外接电阻调整输出电压的零点，使得 $v_I=0$ 时， $v_O=0$ 。

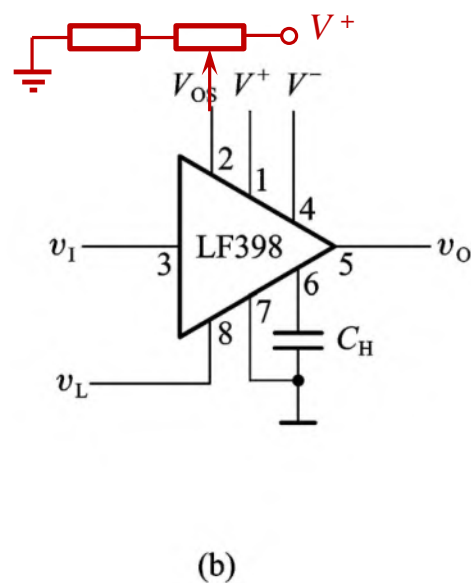
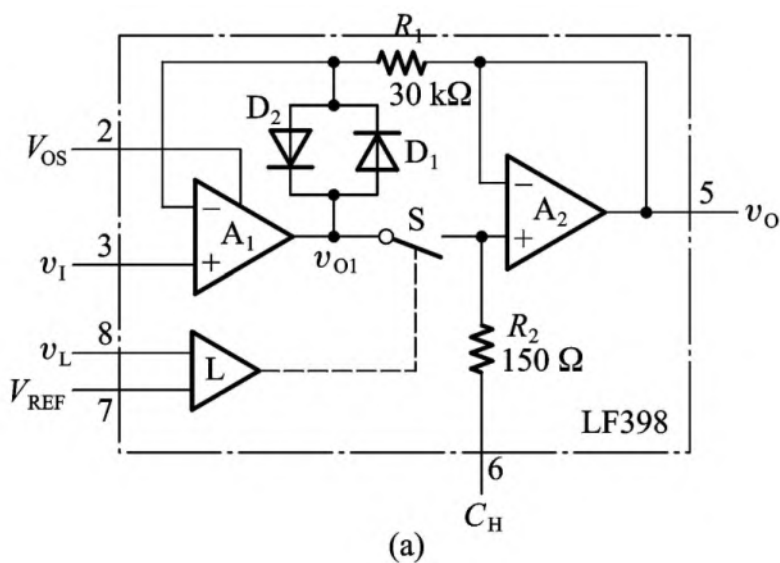


图8.5.2

各引脚端的功能如下:

①和④端分别为 V^+ 和 V^- 电源端。电源电压范围为 $\pm 5V \sim \pm 15V$ 。

②端为失调电压调零端 V_{OS} 。

当输入 $v_I=0$ ，且在逻辑输入 v_L 为1采样时，可调节②端使 $v_O=0$ 。

③端为模拟量输入端 v_I 。

⑤端为输出端 v_O 。

⑥端为接采样保持电容 C_H 端。

⑦端为逻辑基准端 V_{REF} （接地）。

⑧端为逻辑输入控制端 v_L 。该端电平为“1”时采样，为“0”时保持。

8.6 A/D转换器的电路结构和工作原理

8.6.1 并联比较型A/D转换器

并联比较型A/D转换器，称为闪速A/D转换器，它把输入的模拟电压直接转换为输出的数字量，而不需要经过中间量。

1. 组成

并联比较型A/D转换器：

电压比较器，

寄存器，

代码转换电路，

等，三部分组成。

v_I 输入为 $0 \sim V_{REF}$ 间的模拟电压；

输出为3位二进制代码 $d_2 d_1 d_0$ 。

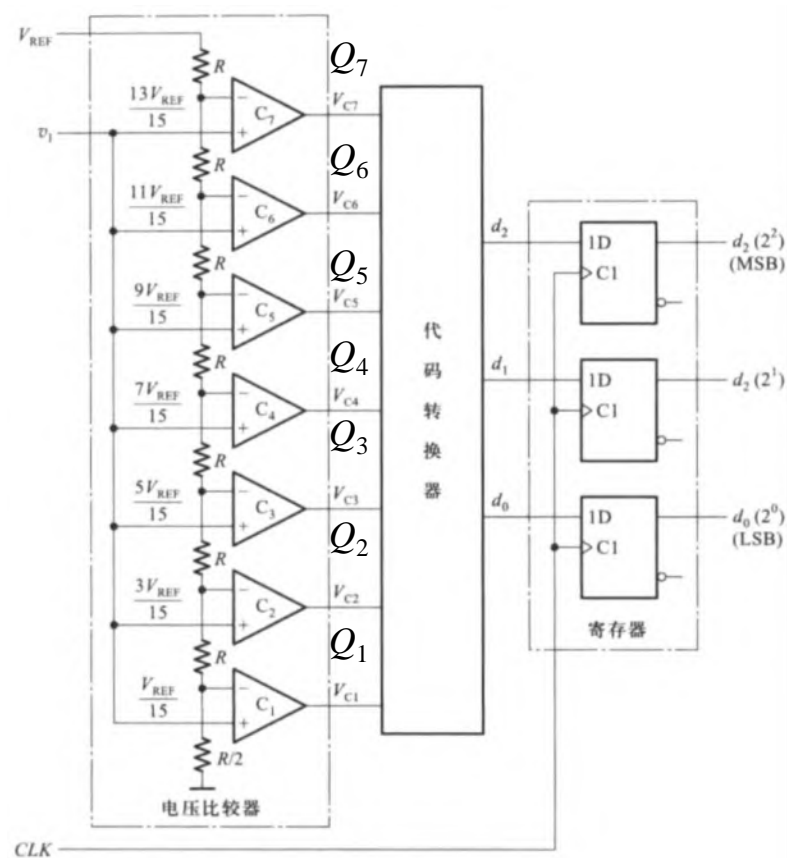


图8.6.1

2. 量化方式

取量化单位为

$$\Delta = \frac{2V_{REF}}{15}$$

其比较器中量化电平的划分如表所示。

[illegible]

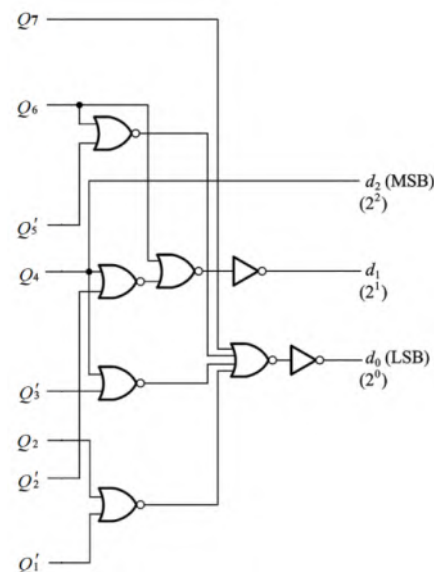
3、工作原理

由图8.6.1和代码转换表，写出输出端的逻辑式为

$$\begin{cases} d_2 = Q_4 \\ d_1 = Q_6 + Q'_4 Q_2 \\ d_0 = Q_7 + Q'_6 Q_5 + Q'_4 Q_3 + Q'_2 Q_1 \end{cases}$$

由上述逻辑式画出逻辑图，如右图所示。

输入模拟电压 V_I	比较器状态 (代码转换器输入)							数字量输出 (代码转换器输出)		
	Q_7	Q_6	Q_5	Q_4	Q_3	Q_2	Q_1	d_2	d_1	d_0
$(0 \sim \frac{1}{15})V_{REF}$	0	0	0	0	0	0	0	0	0	0
$(\frac{1}{15} \sim \frac{3}{15})V_{REF}$	0	0	0	0	0	0	1	0	0	1
$(\frac{3}{15} \sim \frac{5}{15})V_{REF}$	0	0	0	0	0	1	1	0	1	0
$(\frac{5}{15} \sim \frac{7}{15})V_{REF}$	0	0	0	0	1	1	1	0	1	1
$(\frac{7}{15} \sim \frac{9}{15})V_{REF}$	0	0	0	1	1	1	1	1	0	0
$(\frac{9}{15} \sim \frac{11}{15})V_{REF}$	0	0	1	1	1	1	1	1	0	1
$(\frac{11}{15} \sim \frac{13}{15})V_{REF}$	0	1	1	1	1	1	1	1	1	0
$(\frac{13}{15} \sim 1)V_{REF}$	1	1	1	1	1	1	1	1	1	1



其工作过程

若

$$v_I < \frac{V_{REF}}{15}$$

则比较器输出均为低电平。

当 CLK 上升沿到来后，所有的比较器输出状态置成0，即

$$d_2 d_1 d_0 = 000。$$

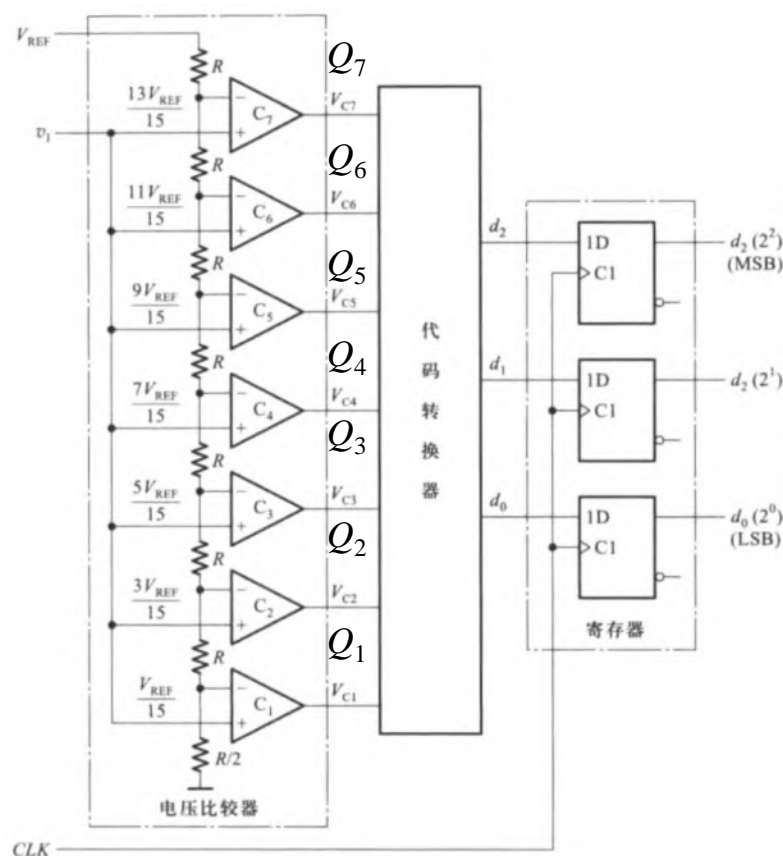


图8.6.1

若

$$\frac{V_{\text{REF}}}{15} < v_I < \frac{3V_{\text{REF}}}{15}$$

则比较器 C_1 输出为高电平，其他为低电平。

当 CLK 上升沿到来后，比较器输出状态置成0000001，则 $d_2 d_1 d_0 = 001$

依次类推。

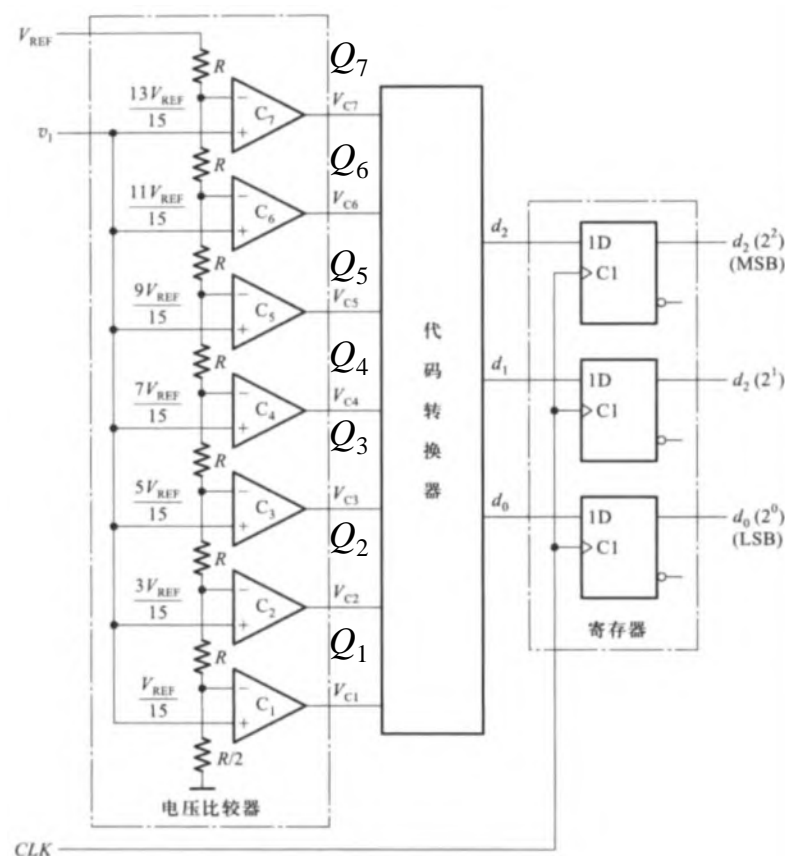


图8.6.1

特点：转换速度快。是所有A/D转换器中速度最快的。

上述AD转换器缺点明显，即需要大量的比较器。如果构造一个8位的AD转换器，需要255个比较器和寄存器，以及256个分压电阻。

为了大大减少比较器数量，在保持较高转换速度同时降低功耗和体积，采用CMOS工艺构成半闪速A/D转换器。如图8.6.2所示。

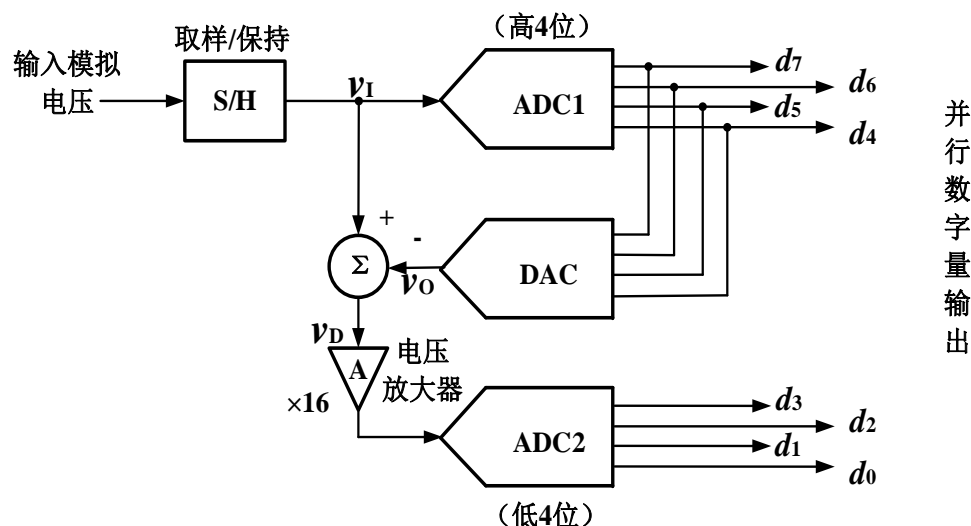
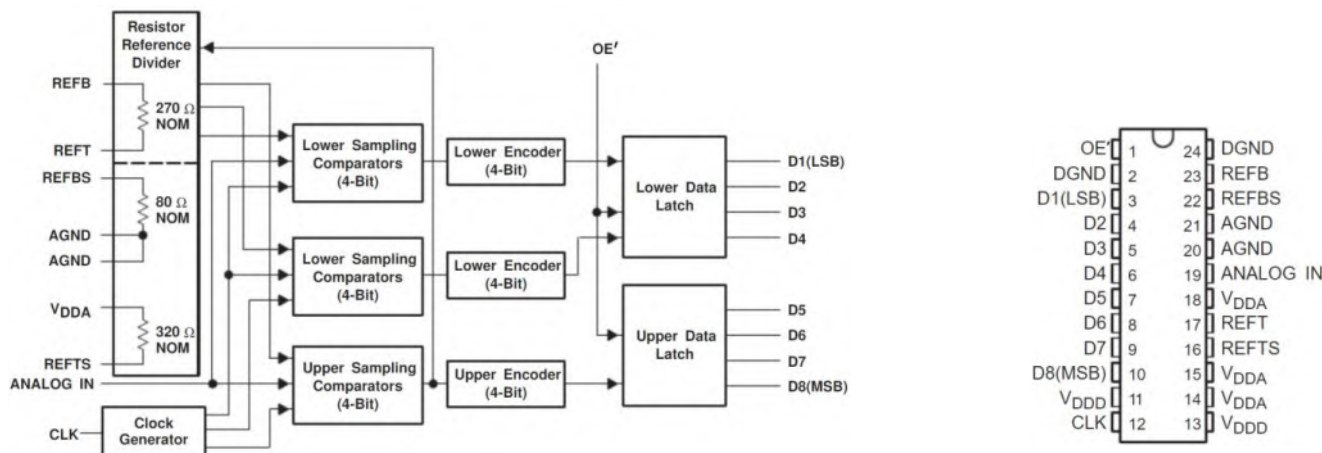


图8.6.2 半闪速型A/D转换器

如，TI公司的TLC5510，采用CMOS工艺的8位半闪速A/D转换器。其内部结构和引脚如图所示。



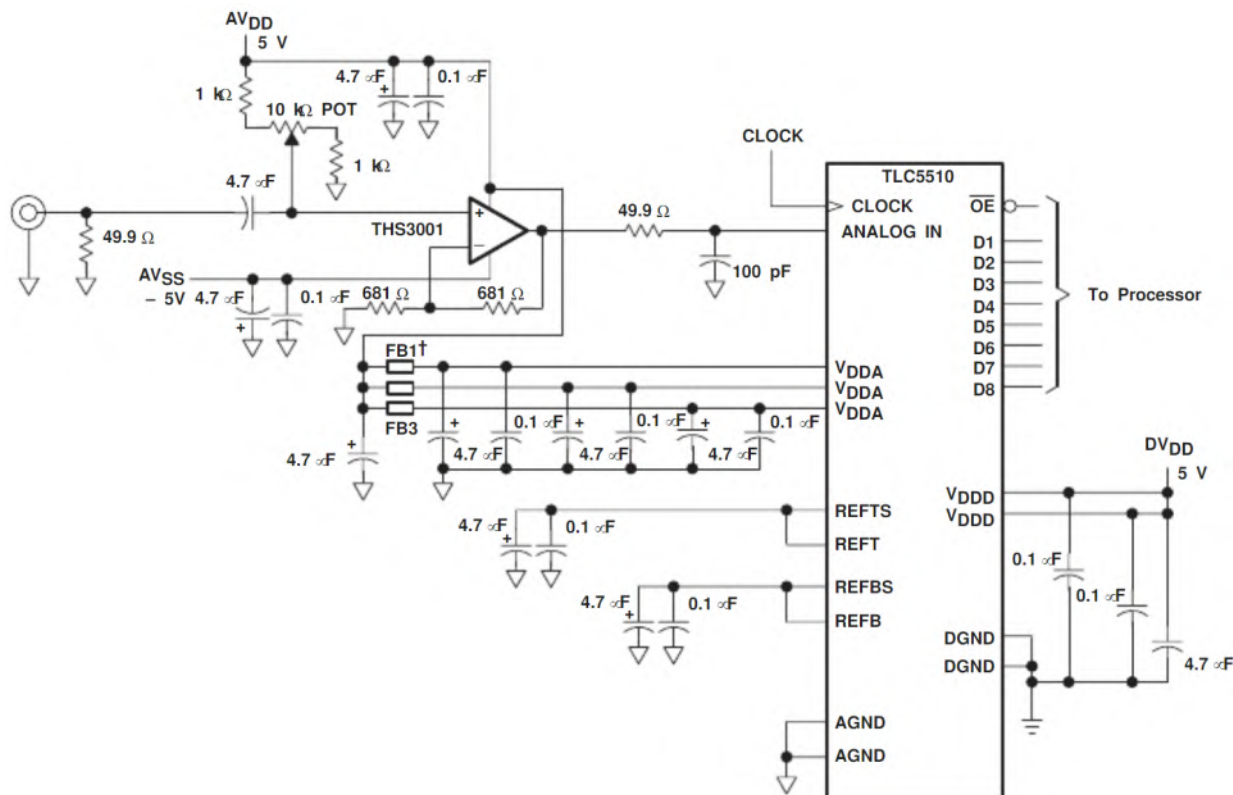
包含时钟发生器、内部基准电压分压器、1套高4位采样比较器、编码器、锁存器、2套低4位采样比较器、编码器和1个低4位锁存器等电路。

外部时钟信号CLK通过其内部时钟发生器可产生3路内部时钟，以驱动3组采样比较器。

基准电压分压器则可用来为这3组比较器提供基准电压。

输出A/D信号的高4位由高4位编码器直接提供，而低4位的采样数据则由两个低4位的编码器交替提供。

典型应用电路如图所示。



特点:

1. 并联比较型A/D转换器的优点是转换速度快，转换时间可达50ns以下。另外此电路可不用取样-保持电路，因为比较器和寄存器有这样的功能。
 2. 并联比较型A/D转换器的缺点是需要较多的电压比较器和分压电阻， n 位需要 2^n-1 个比较器。因而，出现了半闪速A/D转换器（如图8.6.2），大大压缩电路规模。
 3. 并联比较型A/D转换器的转换精度主要取决于量化电平的划分，划分越细，精度越高，但所用的比较器和电阻的数目越多。
- 另外转换精度与参考电压、电阻及运放也有关。

*8.6.2 流水线型 A/D 转换器

(略)

8.6.3 逐次逼近型A/D转换器

基本原理

取一个数字量加到D/A转换器上，则可得到一个对应的输出模拟电压。

将这个模拟电压和输入的模拟电压信号相比较。

如果两者不相等，则调整所取的数字量，直到两个模拟电压相等为止。

最后所取的数字量即为所求的转换结果。

数字量的来源不同，就形成了不同的工作原理。

在反馈比较型A/D转换器中常采用计数型和逐次逼近型两种。

1、计数型A/D转换器

工作原理

取一个计数得到的数字“D”加到DAC上，得到模拟输出电压，将该值与输入电压比较，如两者不等，则调整D的大小，到相等为止，则D为所求值。

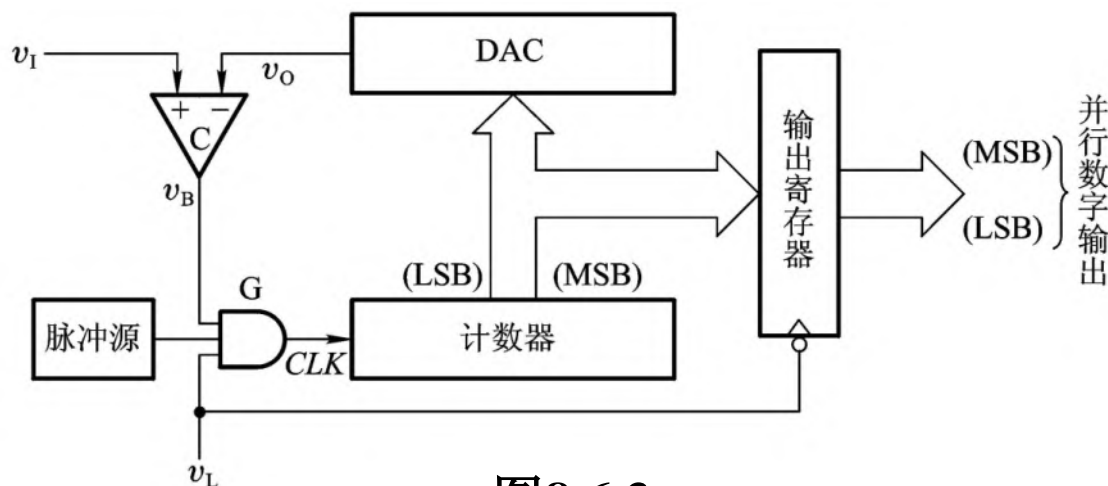


图8.6.3

工作过程

a. 将计数器清零，且 $v_L = 0$ 。此时门G被封锁，计数器不工作，计数器输出为0，则 $v_O = 0$ ；

如果 $v_I > 0$ ，则 $v_I > v_O$ ，比较器的输出电压 $v_B = 1$ ；

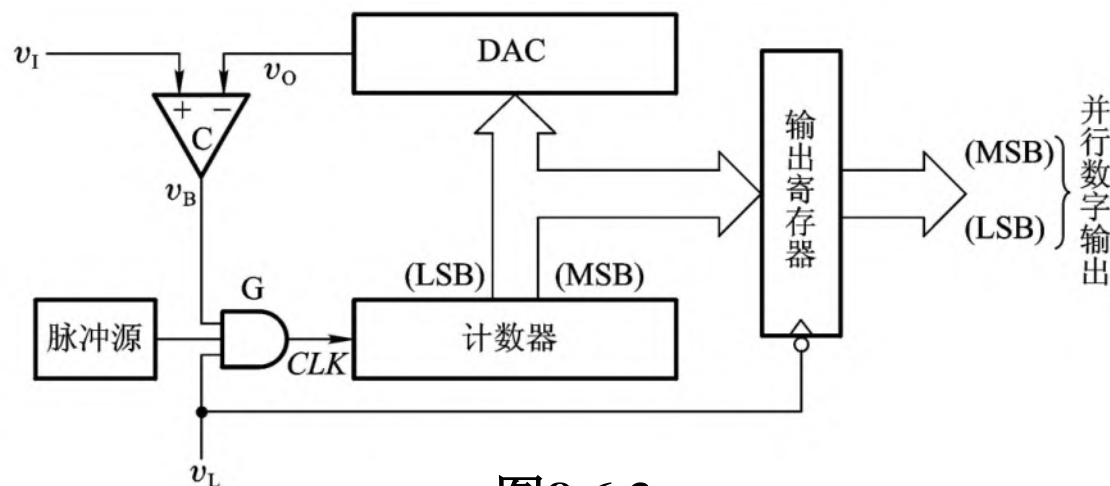


图8.6.3

b. 当 v_L 为高电平时，开始进行转换，脉冲源发出的脉冲经过门 G 加到计数器时钟脉冲输入端 CLK ，计数器开始加法计数。随着计数的进行，D/A 转换器的输出电压不断增加；

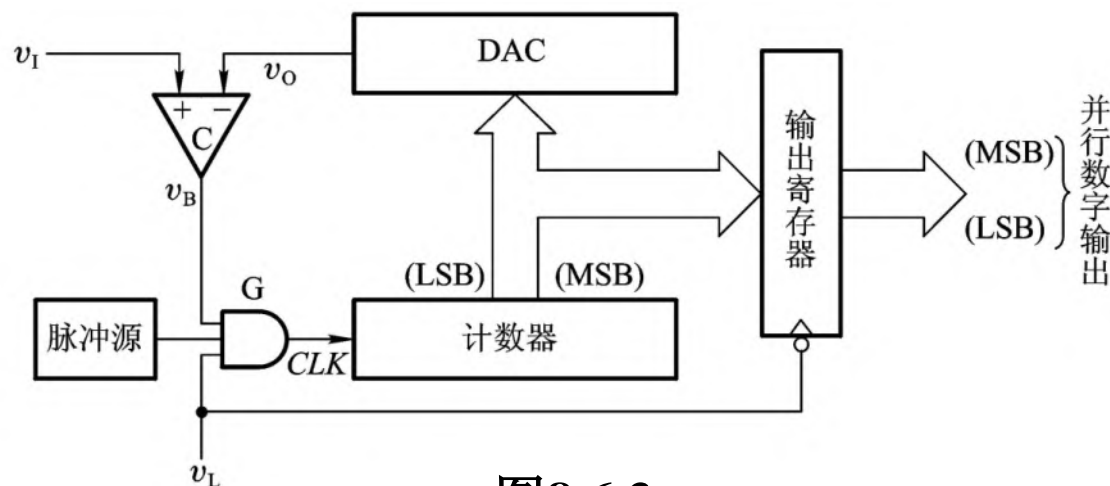


图8.6.3

c. 当增加到 $v_O = v_I$ 时，比较器输出 v_B 变成低电平，并将门 G 封锁，计数器停止计数，此时计数器的状态就是所求的输出数字信号。

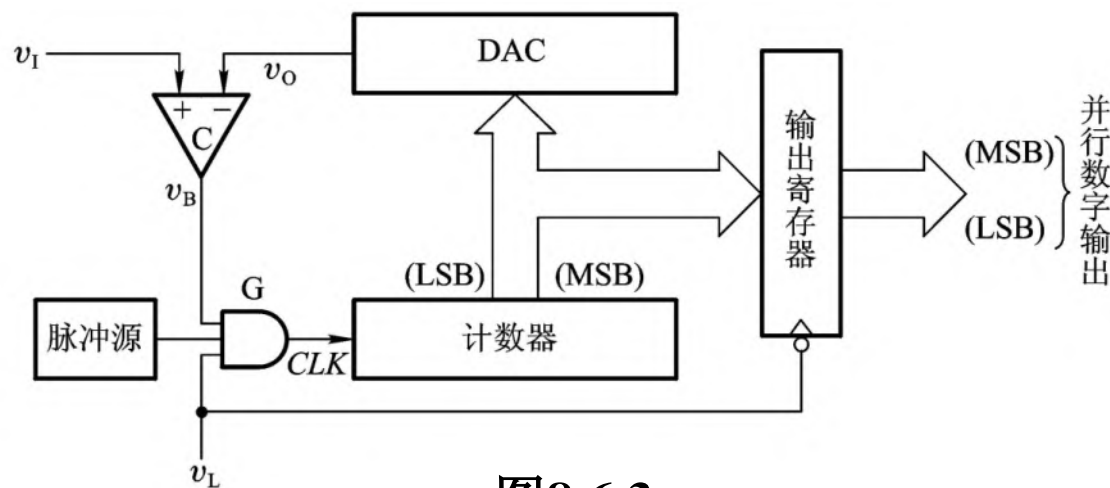


图8.6.3

注： a.由于转换过程中计数器的数字不断变化，所以不能将计数器的状态作为输出的数字信号，而是在输出端设置输出寄存器，并在 v_L 的下降沿的控制下，寄存器的状态为最终的输出数字信号。

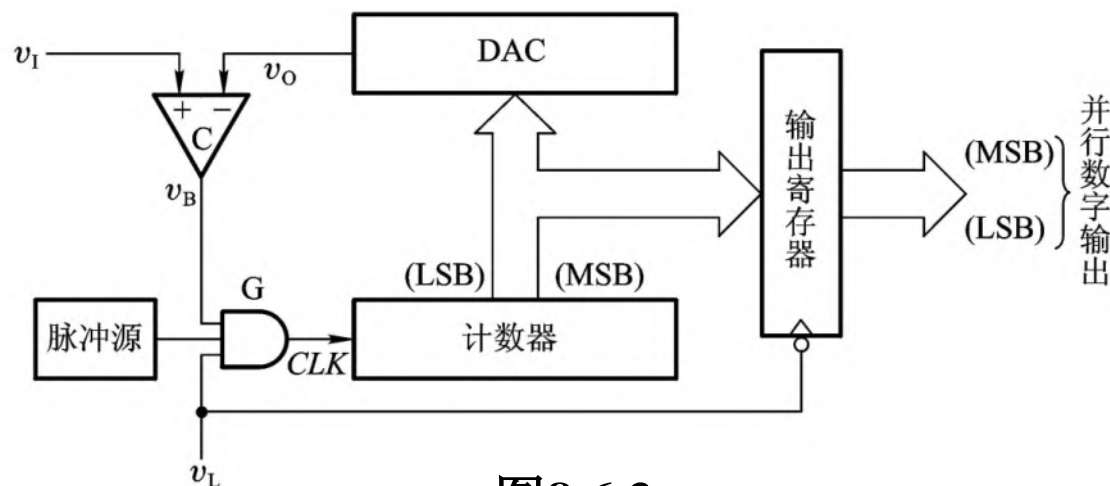


图8.6.3

b. 此方案的缺点是转换时间长。当输出为 n 位二进制数码时，最长的转换时间是 $2^n - 1$ 倍的时钟脉冲信号周期。

由于此电路结构简单，常用在对转换速度要求不高的场合。

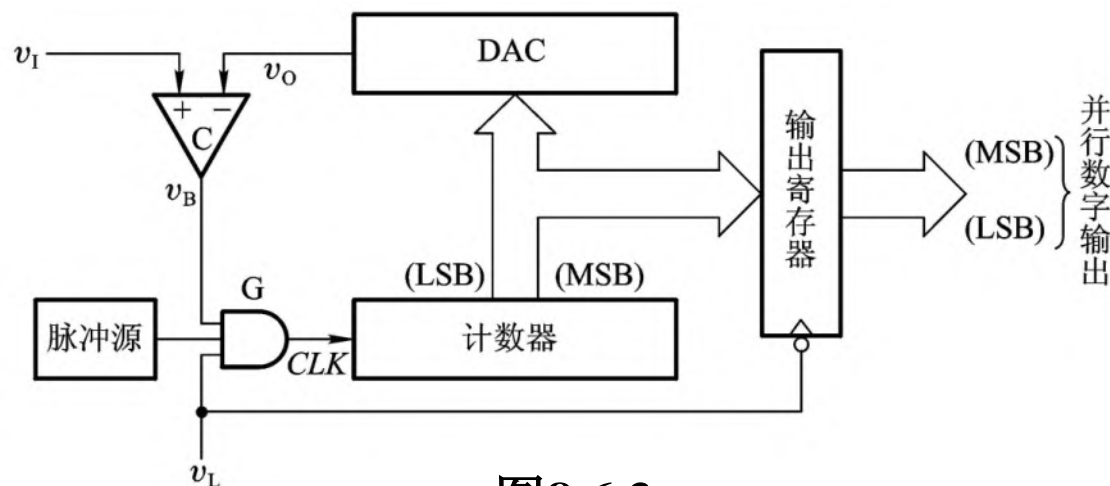


图8.6.3

2、逐次逼近型A/D转换器

为了提高转换速度，在计数型A/D转换器的基础上，产生逐次逼近型A/D转换器。虽然也是反馈比较型A/D转换器，但A/D转换器数字量的给出方式不同。

基本原理

逐次逼近类似于称重物。如13g的重物，有4个砝码8g、4g、2g、1g。比较过程如表8.6.1所示。



只要比较4次即可完成。

表8.6.1

逼近次数	砝码	比较	砝码的去留	转换结果
1	8g	$8g < 13g$	留	1000
2	4g	$8g + 4g < 13g$	留	1100
3	2g	$8g + 4g + 2g > 13g$	去	1100
4	1g	$8g + 4g + 1g = 13g$	留	1101

组成

比较器C、D/A转换器、寄存器、时钟脉冲源和控制逻辑等。

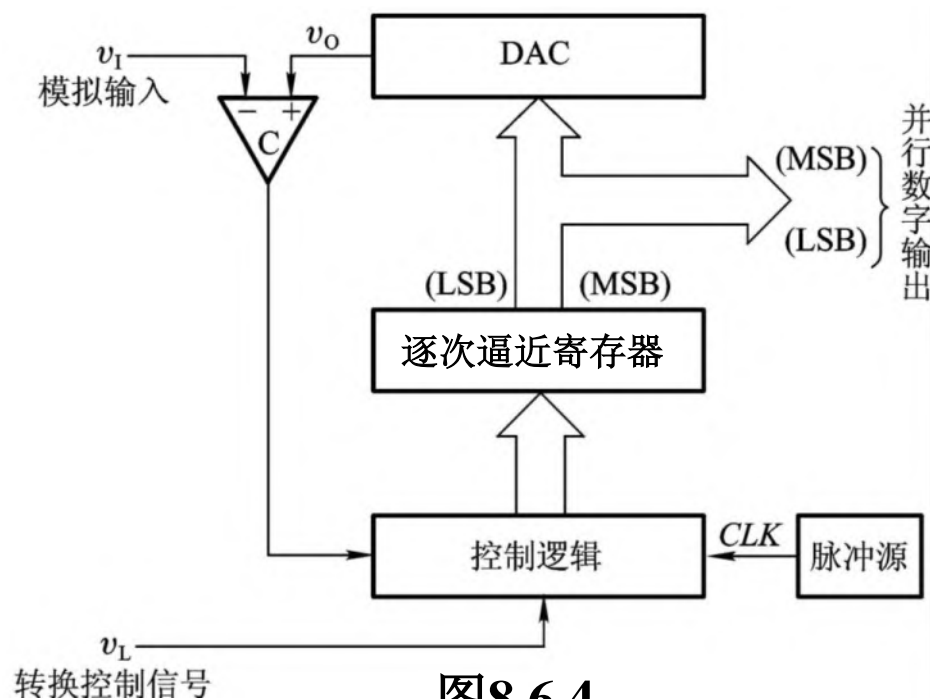


图8.6.4

工作过程

- a. 逐次逼近寄存器清零;
- b. 先设寄存器状态最高位为1, 其他位为0 (如4位A/D转换器为**1**000), 经过D/A转换器后, 送到比较器比较。
 若 $v_O > v_I$, 则去掉这个1;
 若 $v_O < v_I$, 则保留这个1。
- c. 然后, 将次高位置1 (如0**1**00), 再进行比较。
- d. 逐位比较下去, 直到最低位为止。
- e. 最后, 寄存器所存的数码即为输出的数字量。

图8.6.5为3位逐次逼近型A/D转换器的电路原理图。

其波形如图8.6.6所示。

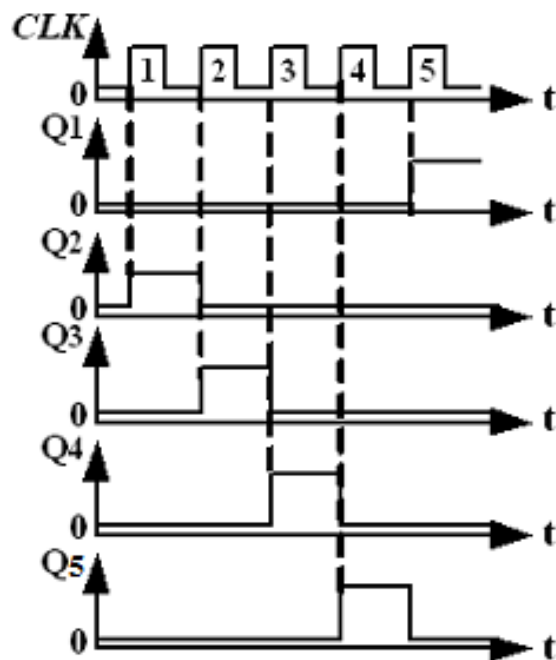


图8.6.6 顺序脉冲发生器输出的波形

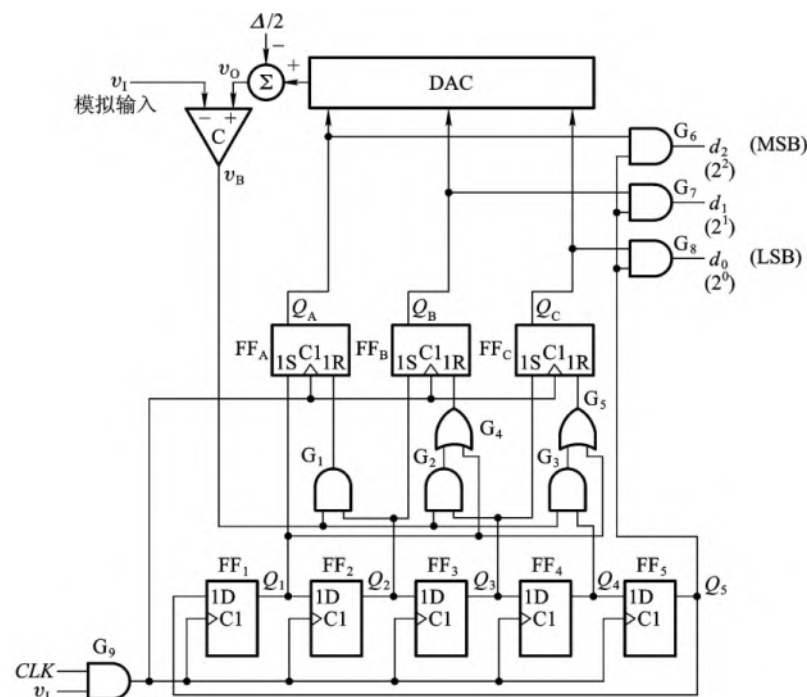


图8.6.5

*由 $FF_A \sim FF_C$ 构成**3位数码寄存器**，其输出为三位二进制数 $d_2 d_1 d_0$;

* $G_1 \sim G_9$ 组成**控制逻辑电路**;

环形计数器 $FF_1 \sim FF_5$ 提供数码寄存器的输入端控制信号;

*运算放大器构成**比较器**，用它比较输入电压 v_I 和 v_O 的大小;

若 $v_I < v_O$ ，则 $v_B = 1$;

若 $v_I \geq v_O$ ，则 $v_B = 0$;

比较器输出端接到三个控制与门的输入端。

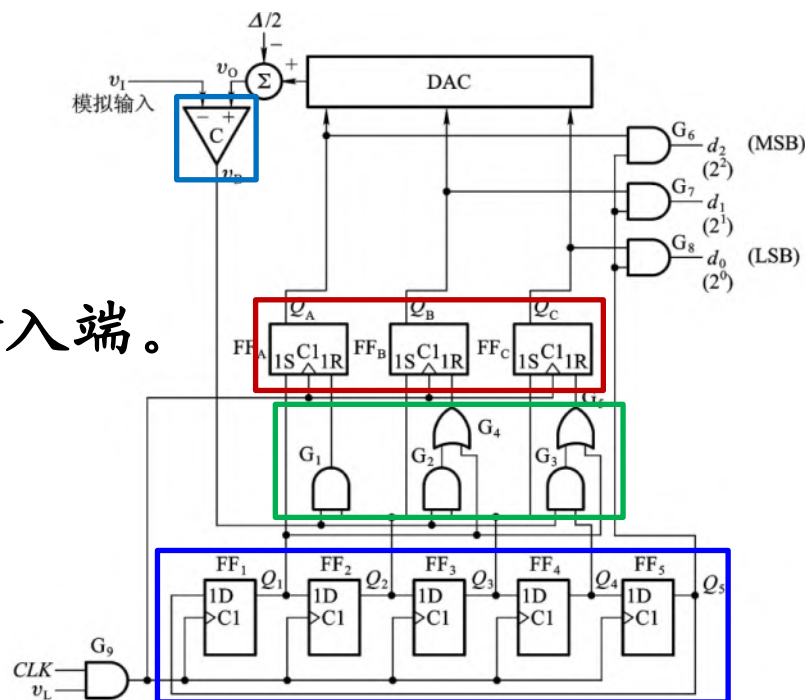


图8.6.5

若设D/A转换器的参考电压 $V_{REF} = 8V$ ，输入的模拟电压为 $v_I = 5.86V$ ，则转换过程如下：

- (1) 开始前将 $FF_A \sim FF_C$ 置零，同时将环形计数器 $FF_1 \sim FF_5$ 置 $Q_1 \sim Q_5 = 10000$ 。
- (2) 当 v_L 为高电平时，转换开始。

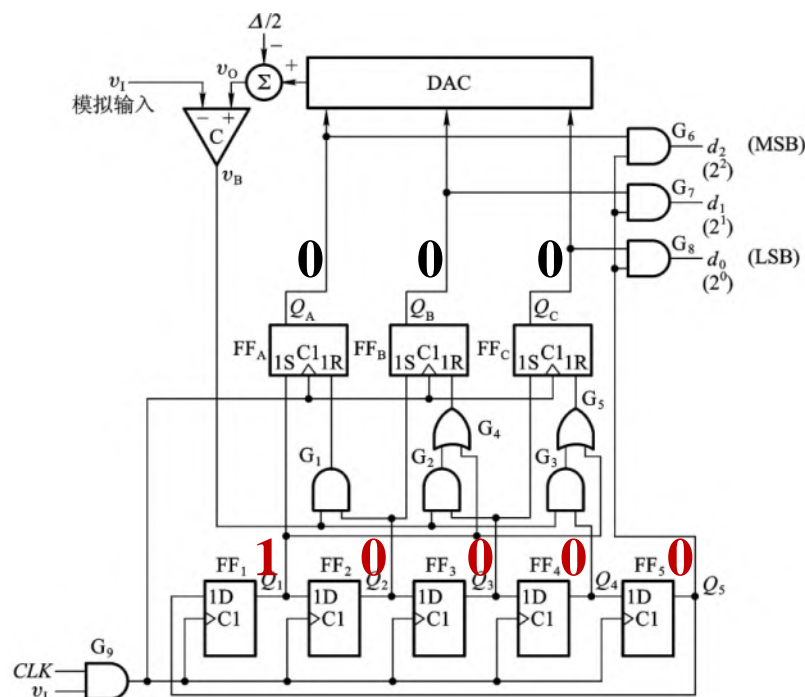


图8.6.5

$$v_O = \frac{V_{REF}}{2^3} (d_2 2^2 + d_1 2^1 + d_0 2^0) = 4V$$

因 $v_0 < v_I$ ，则比较器输出为 $v_B = 0$ ；

图8.6.5

(3) 当第2个脉冲上升沿来时, $Q_1 \sim Q_5 = 00100$, $Q_A Q_B Q_C = 110$ 。
此时

$$v_O = \frac{V_{REF}}{2^3} (d_2 2^2 + d_1 2^1 + d_0 2^0)$$

$$= 6V > v_I$$

故比较器输出为1。

由于比较器输出端 $v_B=1$, 故 G_1 、 G_3 的输出端为0, 而由于 $Q_2=0$, $Q_3=1$, G_2 输出端为1, 又由于 $Q_1=0$, 则 $G_4=1$, 则 FF_B 的 $S=0$, $R=1$, 故在 (后续) 新的脉冲 (第3个脉冲) 作用下, 从而使得 $Q_B=0$; 即 Q_B 端预置的1不保留。

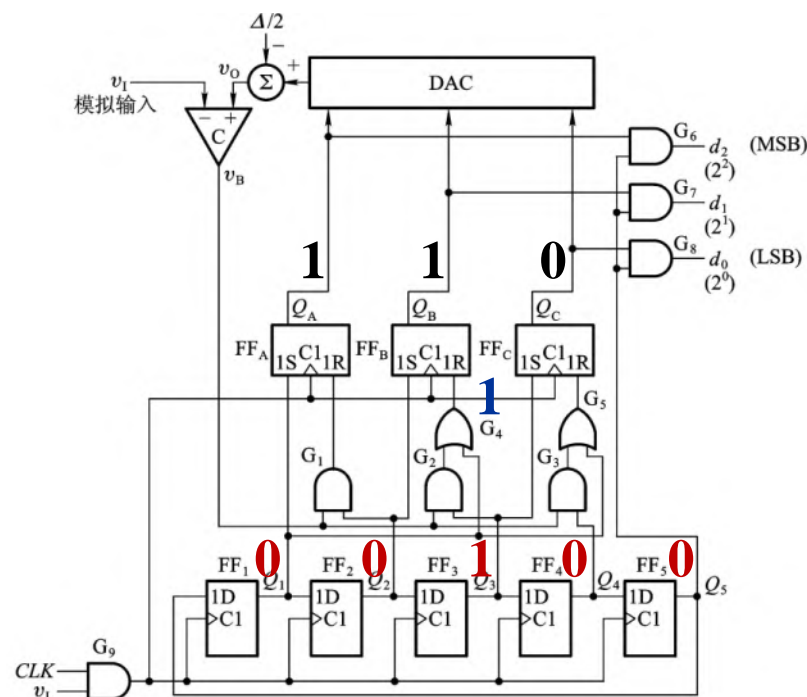


图8.6.5

(4) 当第3个脉冲上升沿来时, $Q_1 \sim Q_5 = 00010$, FF_C 的 $S=1$, $R=0$, 则 $Q_A Q_B Q_C = 101$ 。此时

$$v_O = \frac{V_{REF}}{2^3} (d_2 2^2 + d_1 2^1 + d_0 2^0)$$

$$= 5V < v_I$$

故比较器输出为0。

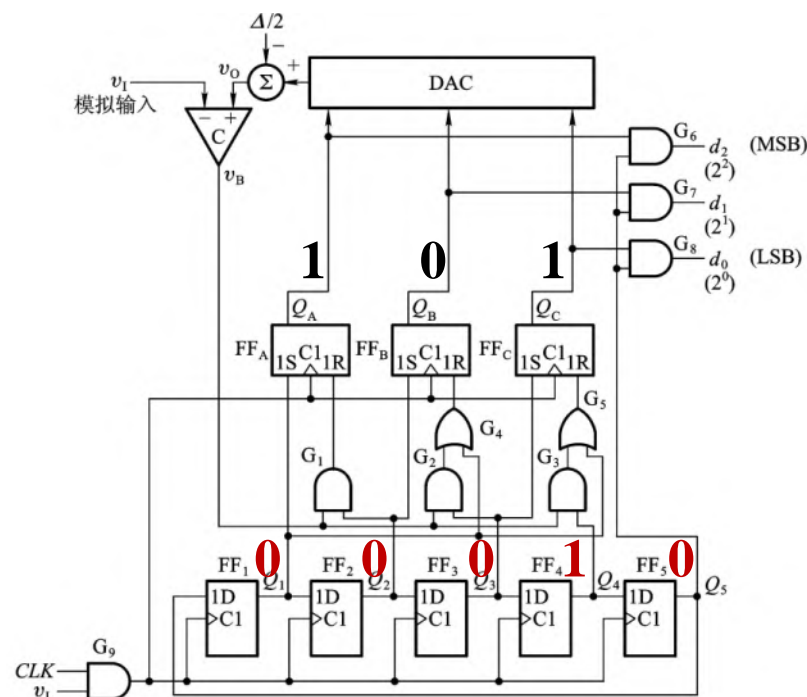


图8.6.5

(5) 当第4个脉冲上升沿来时, $Q_A Q_B Q_C = 101$ 。此时 $Q_1 \sim Q_5 = 00001$, 若取数据则可并行输出。

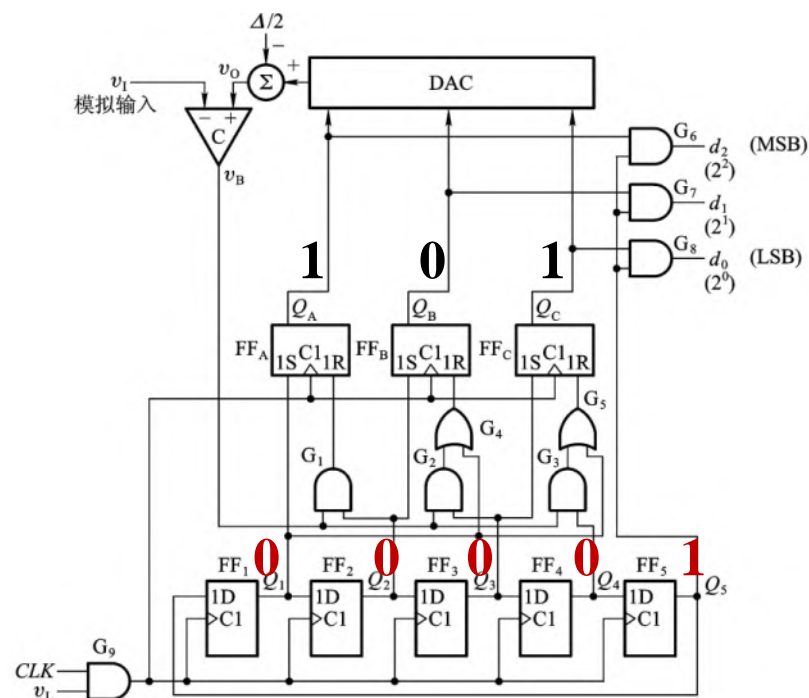


图8.6.5

(6) 第5个脉冲来后, $Q_1 \sim Q_5 = 10000$, 返回初态, 同时门 $G_6 \sim G_8$ 被封锁, 转换输出信号消失。

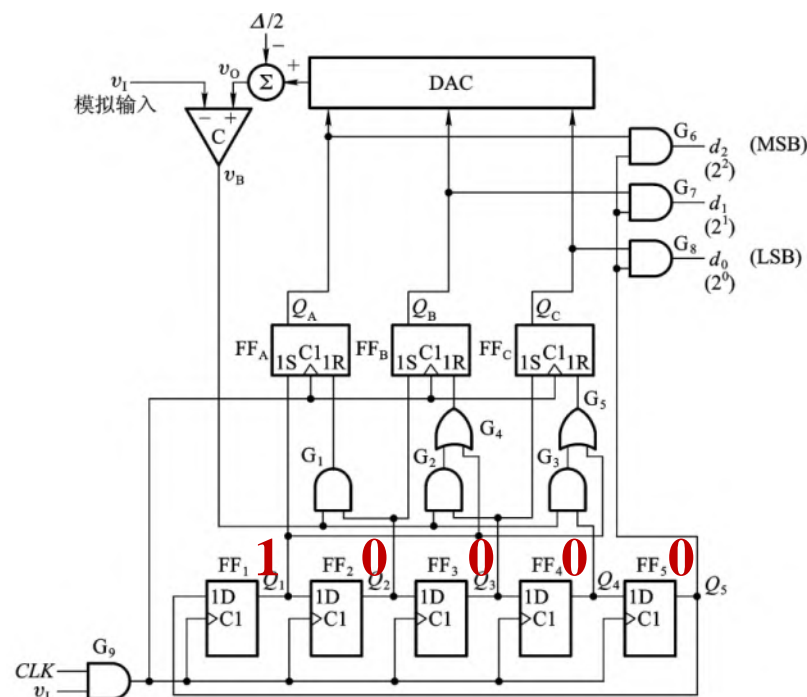


图8.6.5

注:

- a. 为了减小量化误差, 使D/A转换器输出产生 $-\Delta/2$ 的偏移量;
- b. 转换时间比计数器型的要少(只需 $n+2$ 个脉冲完成转换), 转换速度快, 电路要简单得多;
- c. 位数越多, 转换精度越高。

如ADC0808、AD574。

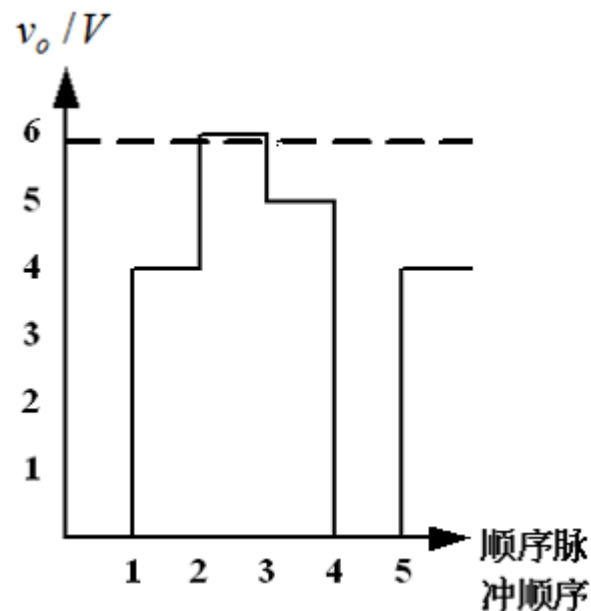


图8.6.7 转换过程示意图

8.6.4 双积分型A/D转换器

间接A/D转换器：

双积分型，电压-时间变换型，简称V-T变换型

电压-频率（VCO）变换型，简称V-F变换型

双积分型，简称为V-T变换型。

它首先把输入的模拟电压信号转换成与之成正比的时间宽度信号，然后在这个时间宽度里对固定频率的时钟脉冲计数，计数的结果就是正比于输入模拟电压的数字信号。

电压-频率变换型，简称V-F变换型。

V-F变换型A/D转换器首先是把输入的模拟电压信号转换成与之成正比的频率信号，然后在一个固定的时间间隔里对得到的频率信号计数，计数的结果就是正比于输入模拟电压的数字信号。

图8.6.7是双积分型A/D转换器的原理性框图。

组成

积分器、比较器、计数器、控制逻辑和时钟信号源，等。

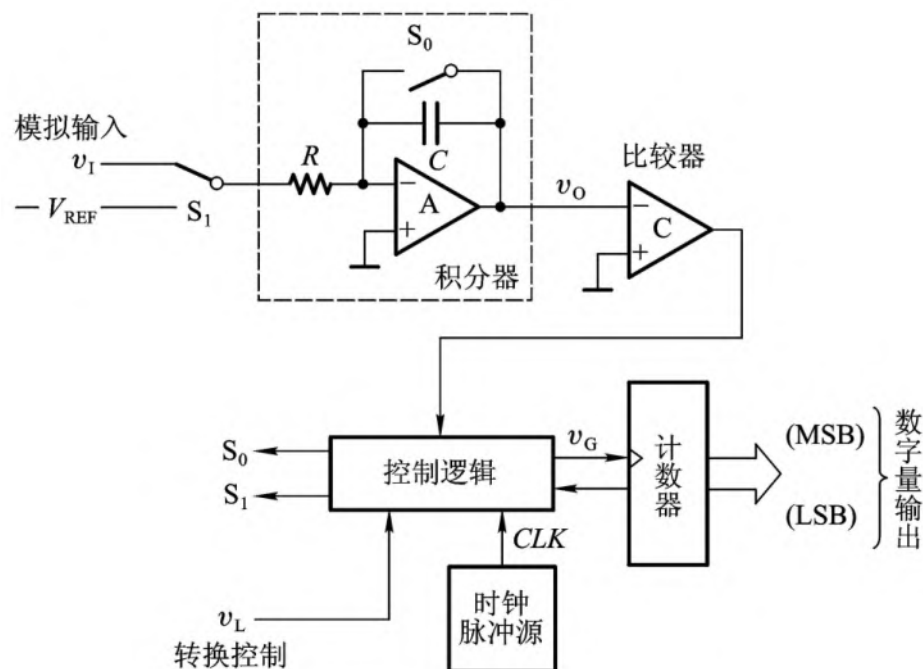


图8.6.8

转换开始前（转换控制信号 $v_L = 0$ ），计数器清零，并接通开关 S_0 ，使电容完全放电。

当 $v_L = 1$ 转换开始（ S_0 断开）。

步骤如下。

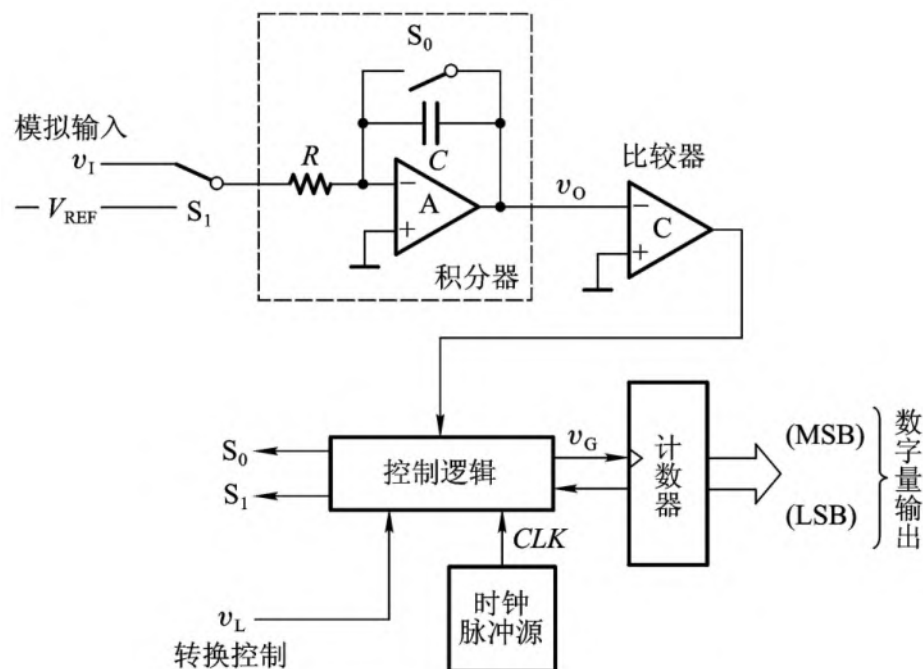


图8.6.8

a. 使开关 S_1 合到输入信号 v_I 一侧，积分器对 v_I 在固定时间 T_1 进行积分，其输出电压为

$$v_O = \frac{1}{C} \int_0^{T_1} \left(-\frac{v_I}{R}\right) dt = -\frac{T_1}{CR} v_I$$

上式说明，在固定时间 T_1 的条件下，积分器的输出电压 v_O 与输入电压 v_I 成正比。

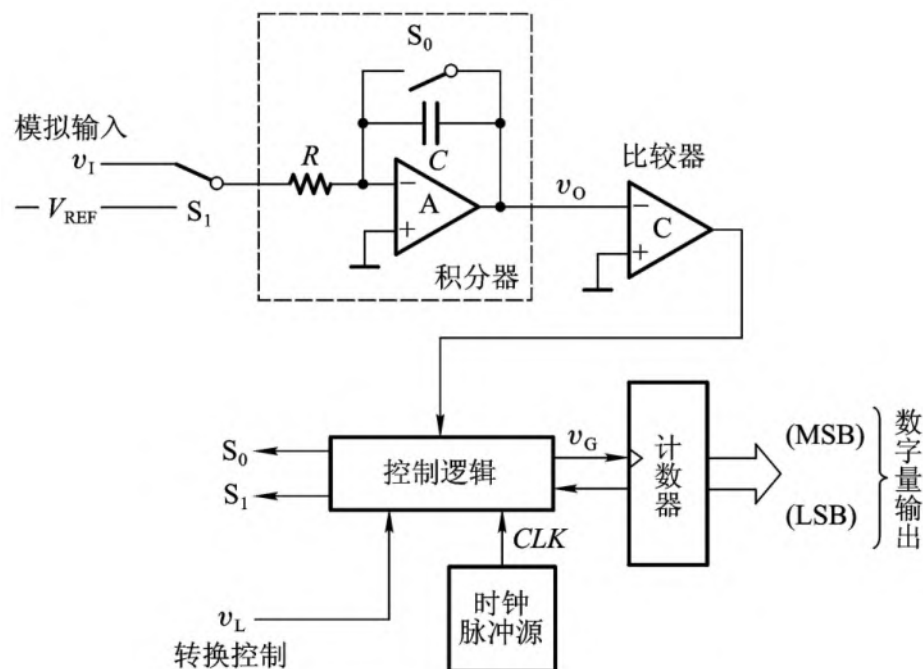


图8.6.8

b. 开关 S_1 打在 $-V_{\text{REF}}$ 一侧:

此时积分器反向积分

若设积分器输出电压到零时所需时间为 T_2 , 则

$$v_o = \frac{1}{C} \int_0^{T_2} \frac{V_{\text{REF}}}{R} dt - \frac{T_1}{RC} v_i = 0$$

即

$$\frac{T_2}{RC} V_{\text{REF}} = \frac{T_1}{RC} v_i$$

$$T_2 = \frac{T_1}{V_{\text{REF}}} v_i$$

由此可见, T_2 与输入信号 v_i 成正比。

若计数器在时间 T_2 内对固定频率 f_C ($f_C = 1/T_C$) 的时钟脉冲进行计数, 则计数结果 D 也一定与 v_I 成正比。即

$$D = \frac{T_2}{T_C} = \frac{T_1}{T_C V_{REF}} v_I$$

设 $T_1 = NT_C$, 则上式可变成

$$D = \frac{N}{V_{REF}} v_I$$

即输出的数字量与输入的模拟电压成正比。而且输入电压与反向积分的时间成正比。

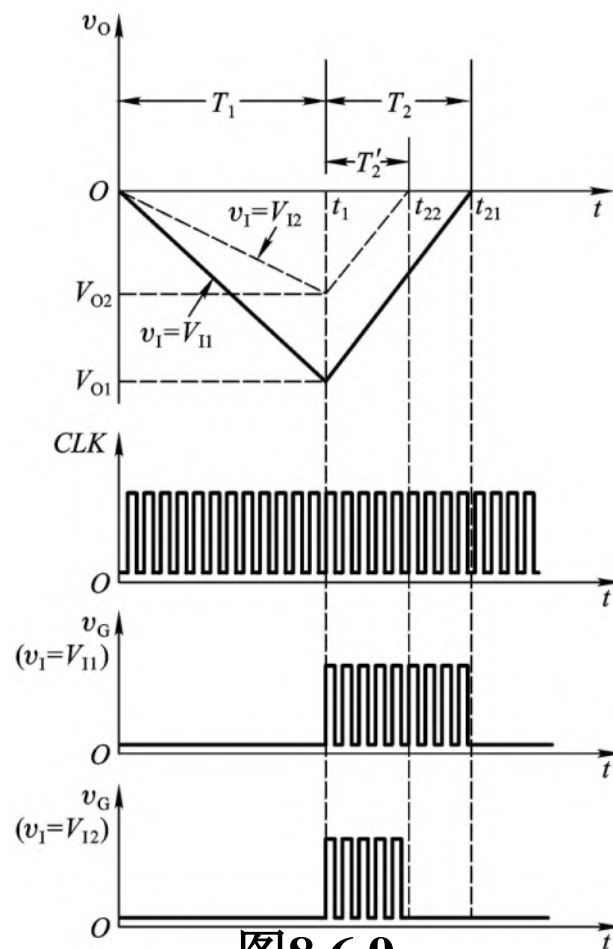


图8.6.9

电路由 n 位计数器（异步）、附加触发器 FF_A 、模拟开关 S_0 和 S_1 的驱动电路 L_0 、 L_1 、控制门 G 组成。

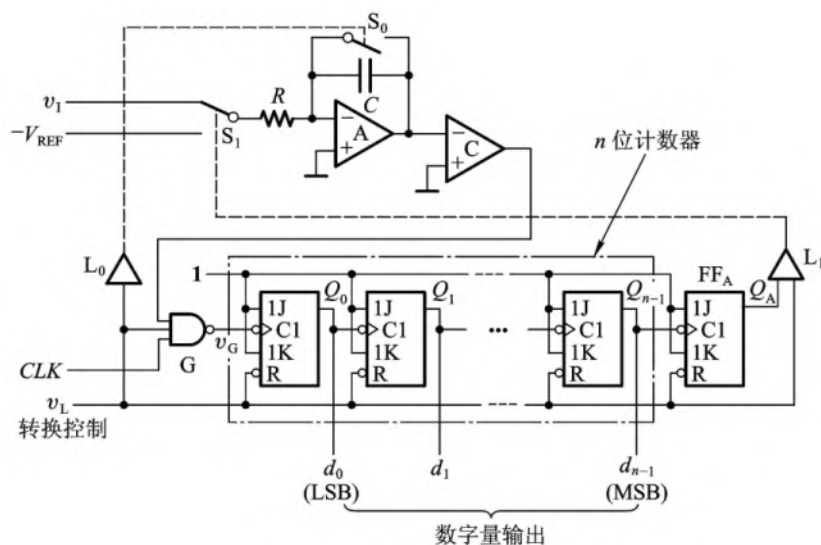


图8.6.10

控制过程为:

a. 转换开始前: 转换控制信号 $v_L = 0$, 各触发器被置零, 门G输出为1, 同时, S_0 闭合, C完全放电。

b. 转换开始: $v_L = 1$

转换控制信号 $v_L = 1$, S_0 断开, S_1 接到输入信号 v_I 一侧, 积分器开始对输入电压 v_I 进行积分。由于积分器A输出为负电压, 故比较器C输出为高电平, 门G打开, 计数器对 v_G 端的脉冲计数。

c. 当计数器计满 2^n 个脉冲 (T_1 时间) 后, 自动返回全0状态, 同时给 FF_A 一个进位信号, 使 FF_A 置1。 L_1 动作使得 S_1 打在 $-V_{REF}$ 一侧, 开始反向积分。当积分器的输出到0时, 比较器输出为低电平, 将门G封锁, 一次转换结束。

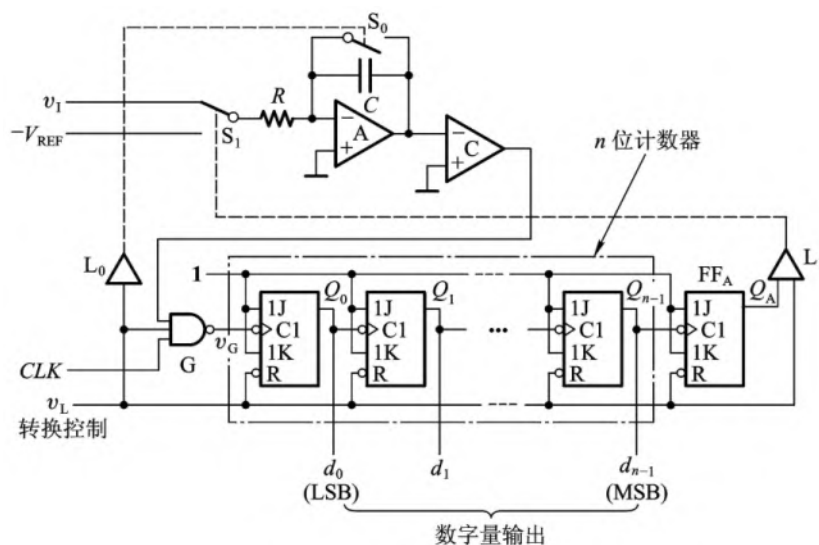


图8.6.10

由于 $T_1 = 2^n T_C$ (T_C 为时钟脉冲的周期)，即 $N = 2^n$ ，故输出的数字量为：

$$D = \frac{T_2}{T_C} = \frac{T_1}{T_C V_{\text{REF}}} v_I = \frac{N}{V_{\text{REF}}} v_I$$

$$D = \frac{2^n}{V_{\text{REF}}} v_I$$

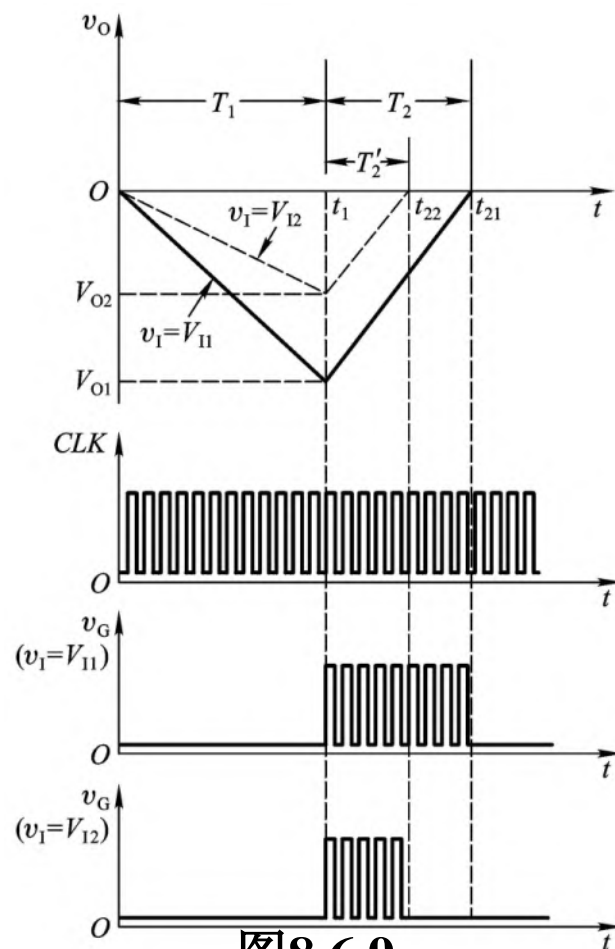


图8.6.9

双积分型A/D转换器的优点:

- a. 工作性能稳定。
- b. 抗干扰能力强。

双积分型A/D转换器的缺点:

工作速度低。

双积分型A/D转换器的转换精度的影响因素：计数器的位数、比较器的灵敏度、运算放大器和比较器的零点漂移、积分器的漏电、时钟频率的瞬时波动等。

提高精度采取的措施：增加计数器的位数，抑制比较器和积分器的零点漂移。

单片集成的双积分型A/D转换器有ADC - EK8B（8位，二进制）、ADC - EK10B（10位，二进制）、MC14433（ $3\frac{1}{2}$ 位，BCD码）等。

还有可以直接驱动LCD和LED数码管的CB7106/7126、CB7107/7127，MAX1492/MAX1494， MAX138/MAX139，等。

8.6.6 V - F变换型A/D转换器

1.组成

V - F变换型A/D转换器是由V - F变换器（也称压控振荡器，简称为VCO）、计数器及其时钟信号控制闸门、寄存器、单稳态触发器等组成。

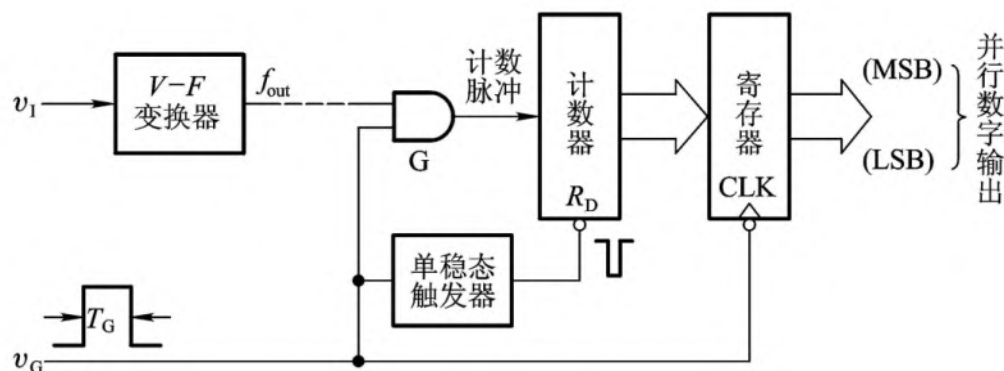


图8.6.11

2. 工作原理

当 v_G 变成高电平后，V-F变换器输出的脉冲通过门G加到计数器的计数脉冲上。由于V-F变换器输出频率 f_{out} 与输入电压 v_I 成正比，故在每个固定脉宽 T_G 时间内记录的脉冲数目也与输入的电压 v_I 成正比。

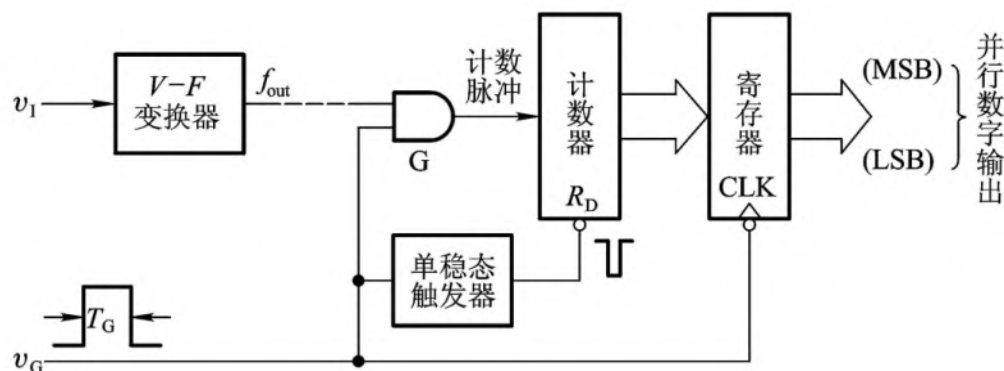


图8.6.11

为了防止转换过程中输出的数字跳动，在转换过程结束时，由 v_G 的下降沿控制将输出的数字量存入寄存器中，并且由 v_G 的下降沿触发单稳态触发器，产生一个负脉冲使得计数器置零。

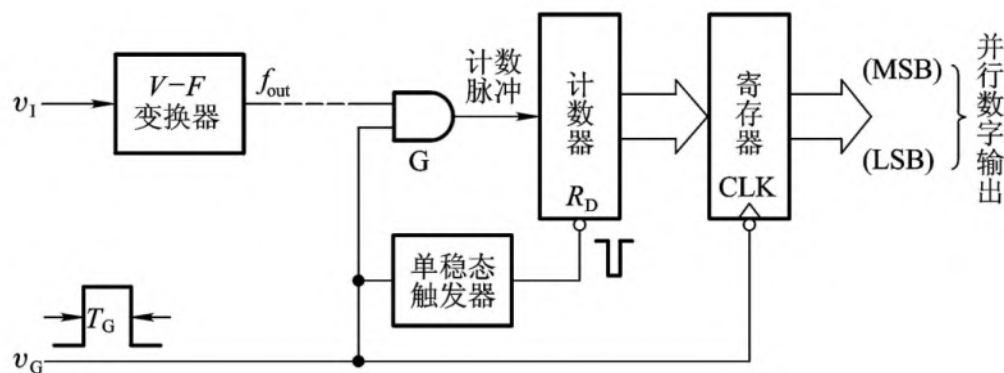


图8.6.11

由于V-F变换器的输出信号是一种调频信号，此信号不仅易于传输和检测，还有很强的抗干扰能力，故V-F变换型A/D转换器常用于遥测、遥控系统中。

V-F变换型A/D转换器的转换精度首先取决于V-F变换器的精度，另外其精度也受到计数容量的影响，计数器容量越大转换误差越小。

一种常用的电荷平衡式V-F变换器的电路结构如图8.6.12所示，由积分器、电压比较器、单稳电路、恒流源和控制开关组成。

其工作原理：

单稳电路处于稳态， $v_O=0$ ，开关SW闭合右边。

恒流源 I_0 接积分器输出端，对输入电压 v_I 做正向积分。

随着积分的进行，输出电压 v_{O1} 逐渐降低。

当 v_{O1} 降低到0时，电压比较器输出产生负跳变，单稳电路进入暂稳态，同时SW合向左边。

I_0 接积分器输入端， I_0 大于 v_I 产生的输入电流 I_{int} ，对输入电压 v_I 做反向积分。随着积分的进行，输出电压 v_{O1} 逐渐上升。

单稳电路返回稳态， v_O 回到0，SW闭合右边，积分器做正向积分。

周而复始。

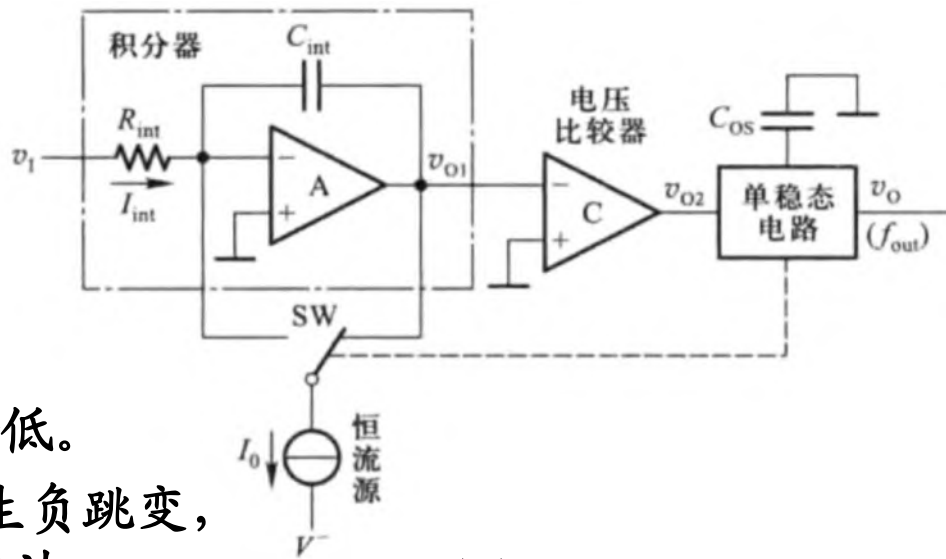


图8.6.12

在正反向积分过程中，输入 v_I 保持不变，积分电容在反向积分过程中积累的电荷与正向积分过程中减少的电荷量相等。则

$$I_{\text{int}} t_{\text{int}} = (I_0 - I_{\text{int}}) t_W$$

t_{int} -正向积分时间

t_W -单稳态持续时间，即单稳脉冲宽度，同时也是反向积分时间

而

$$I_{\text{int}} = v_I / R_{\text{int}}$$

将上式带入，则

$$I_0 t_W = v_I (t_W + t_{\text{int}}) / R_{\text{int}}$$

$(t_W + t_{\text{int}})$ 为单稳电路输出 v_O 的脉冲周期，其输出频率 f_{out} ：

$$f_{\text{out}} = (1 / I_0 t_W R_{\text{int}}) v_I$$

即，单稳电路输出频率与输入电压成正比。

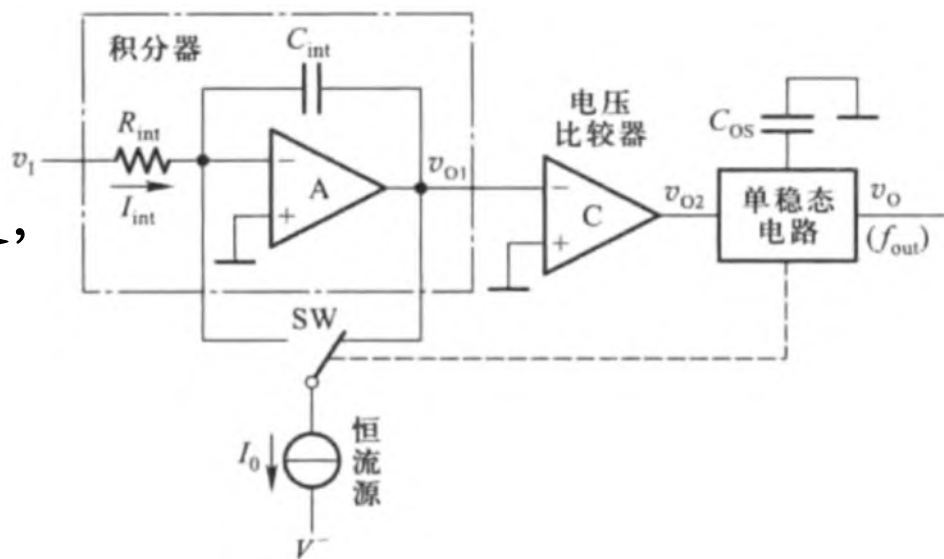


图8.6.12

图8.6.13示AD650为电荷平衡式V-F变换器，为了提高带负载能力，在单稳输出端增加一OC门。并提供失调电压、失调电流调整功能，用于调整积分放大器的零点。

需外接积分器电阻 R_{int} 、电容 C_{int} 、和单稳电路定时电容 C_{os} 。

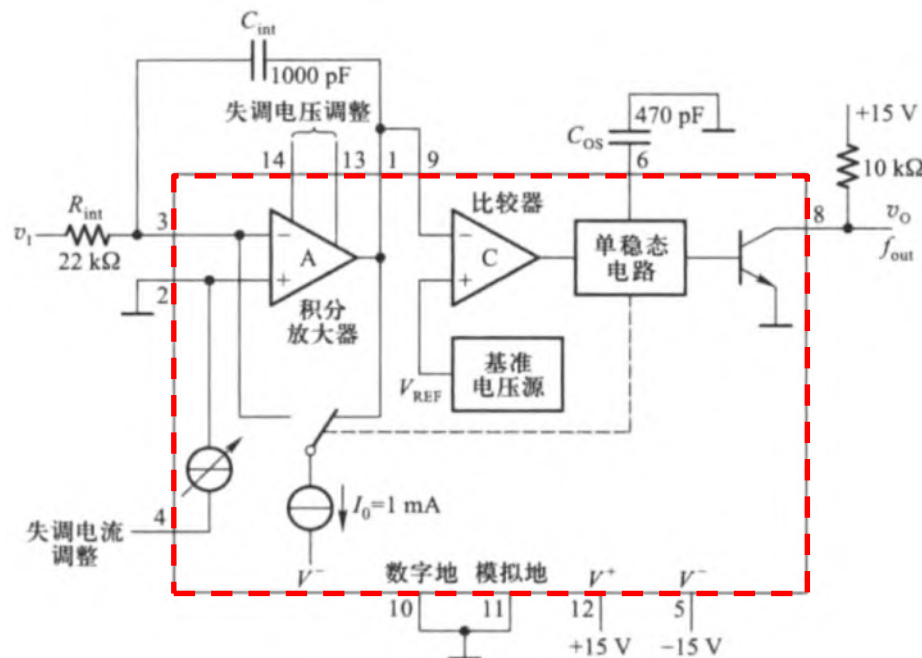


图8.6.13

8.7 A/D转换器的转换精度与转换速度

一、A/D转换器的转换精度

在单片集成的A/D转换器中转换精度也采用分辨率（又称为分解度）和转换误差来描述。

1. 分辨率

A/D转换器的分辨率是输出二进制数或十进制数的位数表示。它表示A/D转换器对输入信号的分辨能力。

*从理论上讲， n 位二进制数字输出的A/D转换器能区分 2^n 不同等级的输入模拟电压，能区分输入电压的最小值为满量程输入的 $1/2^n$ （ $FSR/2^n$ ， FSR —输入电压满量程刻度）。

分辨率所描述的为A/D转换器的固有误差——量化误差 Δ ，在最大输入电压一定时，其输出位数越多，量化误差越小，分辨率越高。

如10位二进制A/D转换器，若最大输入信号为5V，则应能区分输入信号的最小电压为 $5V/2^{10}=4.88mV$ 。

2. 转换误差

一般是以输出误差的最大值形式给出。它表示A/D转换器实际输出的数字量和理论上应有的输出数字量之间的差别。

通常以最低有效位的倍数给出，如转换误差为 $< \pm \text{LSB}/2$ ，则说明实际输出的数字量和理论上的输出数字量之间的最小误差小于最低有效位的半个字。

有时也用满量程输出的百分数给出转换误差。如A/D转换器的输出为十进制 $3\frac{1}{2}$ 位（即所谓3位半），若转换误差为 $\pm 0.005\% \text{FSR}$ ，满量程输出为1999，则最大输出误差小于最低位的1。

二、A/D转换器的转换速度

A/D转换器转换速度是用转换时间来描述，转换时间定义为A/D转换器从转换控制信号到来时起，到输出端得到稳定的数字值所经过的时间。

A/D转换器类型不同，转换速度差别很大。

其中并联比较型A/D转换器的转换速度最快，最快可达10ns。

次之的是逐次逼近型A/D转换器，可达数微秒。

间接A/D转换器的速度最慢，一般为数毫秒。

例8.7.1 某信号采集系统要求一片A/D转换器集成芯片在1s内对16个热电偶的输出电压分时进行A/D转换。已知热电偶输出电压范围为0~0.025V（对应0~450°温度范围），需要分辨的温度为0.1°C，试问选用多少位的A/D转换器？转换时间是多少？

解：其温度的分辨率为

$$\frac{0.1}{450} = \frac{1}{4500}$$

12、13位A/D转换器的分辨率为

$$\frac{1}{2^{12}} = \frac{1}{4096}, \frac{1}{2^{13}} = \frac{1}{8192}$$

故应选13位A/D转换器。

由于系统的取样速率为16次/秒，则转换时间为：

$$\frac{1}{16} = 62.5(\text{ms})$$

例8.7.2 3位逐次逼近A/D转换器，设量化单位为 $\Delta = 1V$ ，输入的模拟电压 $v_I = 5.8V$ 。若时钟脉冲CLK的频率为1KHz，试问转换一次所需时间是多少？

解：3位逐次逼近型A/D转换器转换一次为5个时钟脉冲，故转换时间为

$$(n+2) \frac{1}{f_{CP}} = 5 \times \frac{1}{1 \times 10^3} = 5(\text{ms})$$

本章结束

本课程结束

下面做简单回顾。

《数字逻辑电路》期末考试暂定安排

时间：2024年1月11日 上午8:30-10:30

教室：3C201