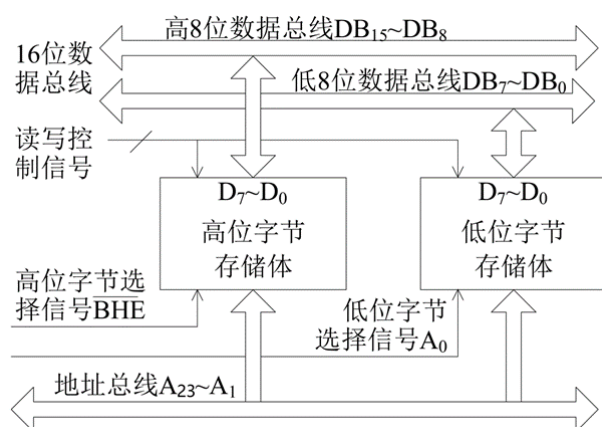


第二章作业答案

2.6 某16位计算机系统的数据总线位宽为16位，但是地址总线为24位，内存按照字节组织,该计算机系统的内存地址空间是多少?如果希望一次能够传送一个完整的字(16位)，或者只传送这个字中的高8位或低8位，存储器应该如何组织?请画出存储器与总线连接的草图。

【解答】

内存地址空间： $2^{24} = 16MB$



2.10 什么是微指令?什么是微程序?控制ROM的作用是什么?

【解答】[合理即可]

微指令：在机器的一个 CPU 周期中，一组实现一定操作功能的微命令的组合，构成一条微指令；
微指令 = 微操作码 + 执行顺序位。

微程序：一条机器指令的功能是由许多条微指令组成的序列来实现的。这个微指令序列通常叫做微程序

控制 ROM：指令集中所有指令都对应一段微程序，他们存放在控制 ROM 中，每段微程序的每条微指令都有唯一的地址，当一条指令被执行时，指令译码器对指令操作码进行译码，找到对应微程序的存放地址，开始执行。

2.13 请参照例2.1，分步骤写出第2条数据存储指令“LDR R1, [R3]”的执行过程

【解答】[要从取指、译码、取操作数、执行、和存储几个角度写]

1. 根据程序计数器的内容，从内存中读取一条指令到指令寄存器中；
2. 指令译码器对指令进行译码；
3. 读取R3寄存器的数值到地址缓冲器；
4. 取出地址缓冲器中地址对应位置上的数据；
5. 将数据写回到寄存器R1中；
6. 修改程序计数器内容，使其指向下一条指令。

2.14 假设A和B是同一条总线所连接的两个存储器单元，总线位宽大于或等于存储单元的位数。现在需要将A单元的内容传送到B单元中，能否在一个总线周期内完成传送任务?为什么?

【解答】[合理即可]

不能。因为无论是 RISC 还是 CISC 处理器，无论采用多条简单指令还是一条复杂指令，数据传送过程必须分为两步，第一步先将源操作数从内存单元中读出到某个寄存器进行暂存，第二步将暂存的内容写入目的存储单元。

2.15 假设 I_j 和 I_{j+1} 是前后相继的两条指令，请举例说明指令流水线的“WAR”和“WAW”两种数据相关问题。

【解答】

WAR: I_{j+1} 试图在指令 I_j 读一个数据之前写该数据，此时指令 I_j 读到的是被 I_{j+1} “篡改后的数据”。

WAW: I_{j+1} 试图在指令 I_j 写数据之前写数据，这样最终结果将由 I_j 决定，而程序的本意是保留 I_{j+1} 的结果。

（自主设计场景举例说明，言之有理即可，但要注意经典的RISCV五级流水线中只存在RAW，举例可从乘法指令和乱序执行方向考虑）

2.16 名称解释: (1) 转移目标指令; (2) 转移代价; (4)转移延迟槽; (3) BTB。

【解答】 [合理即可]

转移目标指令：转移指令的目标指令，即下一条紧接着执行的命令

转移代价：假设在指令序列中，指令 I_j 是一条无条件转移指令，其在流水线上的执行步骤为：取指、译码、计算转移地址并更新程序计数器PC。第三个周期阶数之后，第四个周期将读取转移目标指令 I_k 。但在此之前，指令 I_{j+1} 和 I_{j+2} 也先后进入了流水线，转移必须将这两条指令丢弃。上述过程产生的两个流水线周期延迟被称为转移代价

转移延迟槽：转移指令 I_j 后面的一个时间片

BTB：转移目标缓冲器。BTB收集和存储了近期所有转移指令的有关信息，并按照查找表的形式组织，为动态转移预测提供信息。

2.18 在超标量计算机中，指令在被发射到不同的流水线之前，为什么要做“配对”检查?试举例说明该检查的必要性。

【解答】 [合理即可]

在超标量处理器中，指令序列被拆分被发射到不同流水线上并行执行，会出现相关冲突。所以在发射前，编译程序必须对待处理指令进行“挑选”，只有在彼此不相干的指令才能被发射到不同的流水线上。

（自主设计场景举例说明，言之有理即可）

2.20 什么是同构多核与异构多核?采用异构多核的目的是什么，试举例说明。

【解答】 [合理即可]

同构多核处理器：同构多核处理器的内核普遍采用通用处理器，每个处理器的结构相同，地位相等。

异构多核处理器：异构多核处理器通过配置具有不同功能和性能的内核以匹配实际应用需求。

异构多核的目的：异构多核处理器能够满足用户不同的性能需求，在提升芯片整体性能的同时，优化处理器结构，降低系统功耗。

（自主设计场景举例说明，言之有理即可）

2.24 假如ARM920T的时钟频率为300MHz时，其每秒钟可执行的指令数能达到多少MIPS?

【解答】

ARM9T的执行速度为 $1.1MIPS/MHz$ ，所以每秒执行的指令数为：

$$1.1 \times 300 = 330MIPS$$

2.25 作为一种性能指标，MIPS是否能客观反映计算机的运算速度?为什么?

【解答】 [合理即可]

MIPS(Million Instructions Per Second)：单字长定点指令平均执行速度,它不能客观反映计算机的运算速度，因为不同的处理器的指令能力不同，换句话说完成同一指令动作，可能消耗的指令数量不一样。而且，作为面对指令的参量，在同一计算机上，不同的程序会有不同的 MIPS，因而一台计算机不会只有一个 MIPS 值。