

移位寄存器及其应用

一、实验目的

二、实验原理

三、实验器件

四、实验内容及思考题



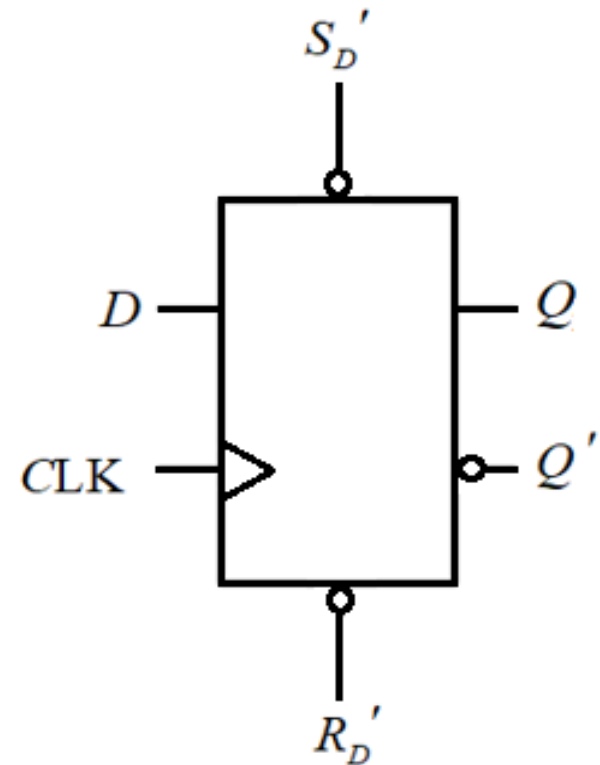
实验目的

- 1、进一步掌握时序逻辑电路的设计步骤和方法；
- 2、了解和熟悉移位寄存器的工作原理功能及应用方法；
- 3、熟悉中规模4位双向移位寄存器的逻辑功能。



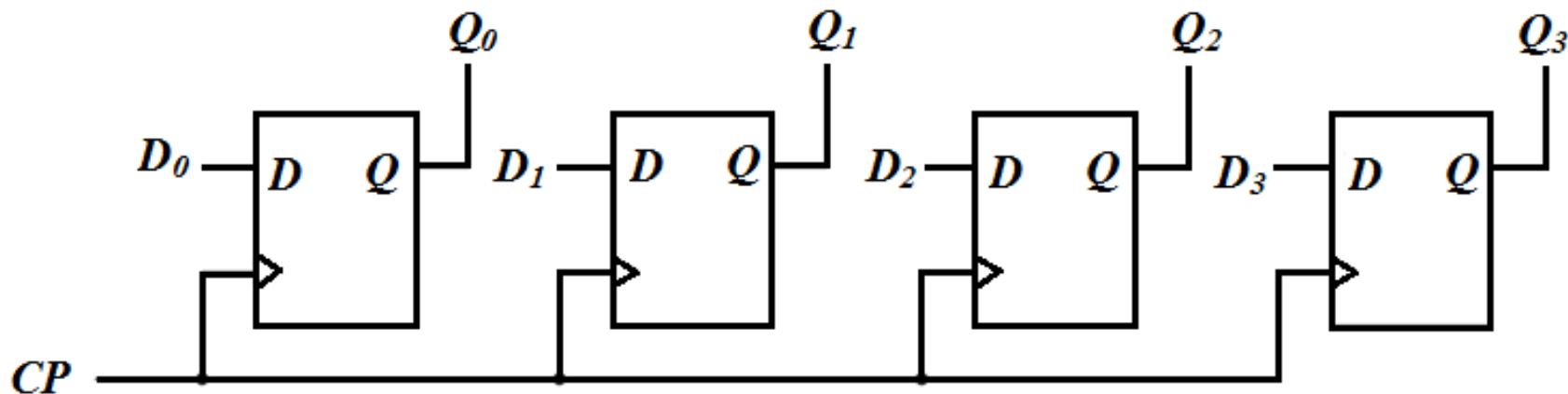
实验原理

- 寄存器: 具有寄存数据功能的逻辑电路，一般由触发器组成。
- 由于一个触发器能储存1位二值代码，因此用N个触发器组成的寄存器能储存一组N位的二值代码。
- 对于寄存器中的触发器只要求它们具有置“1”和置“0”的功能，因而各种结构的触发器都可以组成寄存器。



实验原理

如图所示为4位寄存器，由4个 D 触发器构成。

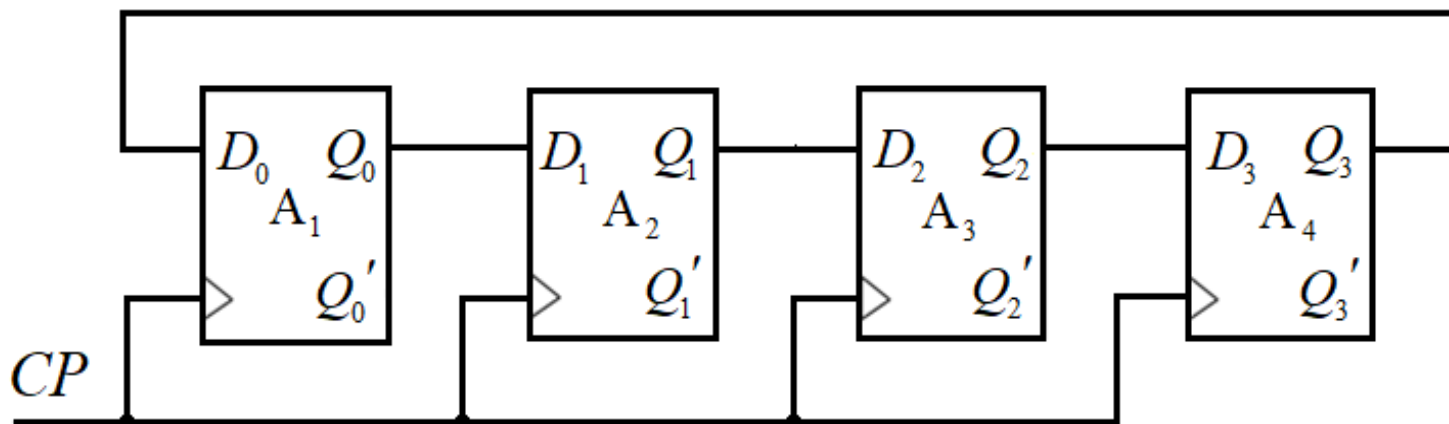


工作方式：有效时钟脉冲出现，寄存器就接收信息。无论寄存器中原来的内容是什么，只要时钟脉冲 CP 上升沿到来，加在并行输入端的数据 $D_0 \sim D_3$ ，就立即被送入相应触发器中，即有

$$Q_3^* Q_2^* Q_1^* Q_0^* = D_3 D_2 D_1 D_0$$

实验原理

- **移位寄存器**：既能存储代码，又能在时钟脉冲的作用下使代码依次左移或右移。



- ## ○ 移位寄存器的分类

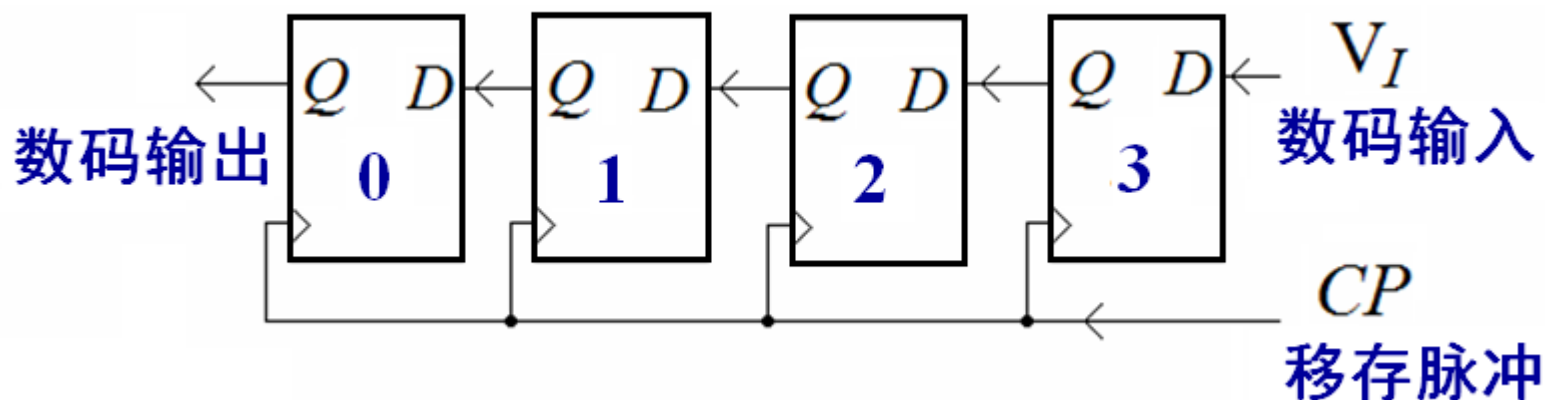
按移动方式分

- 单向移位寄存器
 - 左移位寄存器
 - 右移位寄存器
- 双向移位寄存器



实验原理

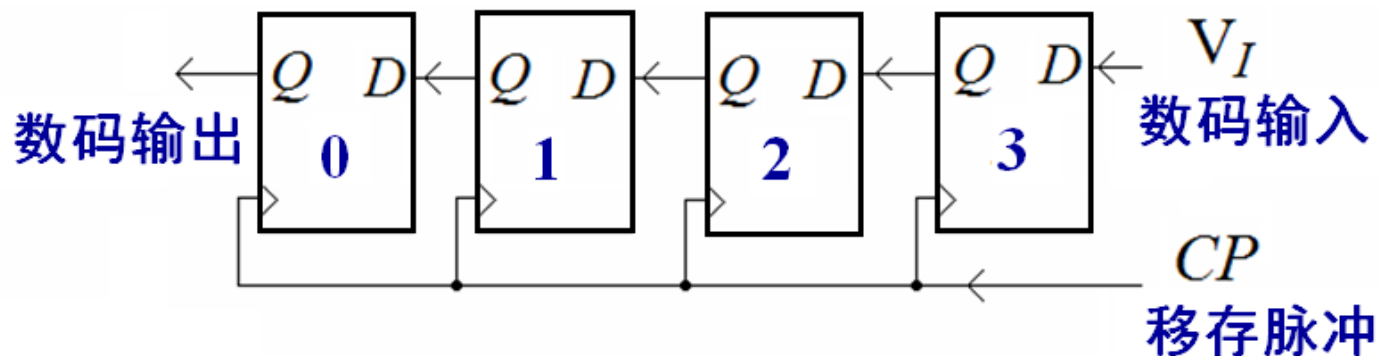
左移移位寄存器(一)



在移存脉冲的作用下，输入数码存入第3级触发器，第3级触发器的状态存入到第2级触发器，依此类推，高位触发器状态存入低位触发器，实现了输入数码在移存脉冲的作用下向左逐位移存。

实验原理

左移移位寄存器(二)



状态方程：

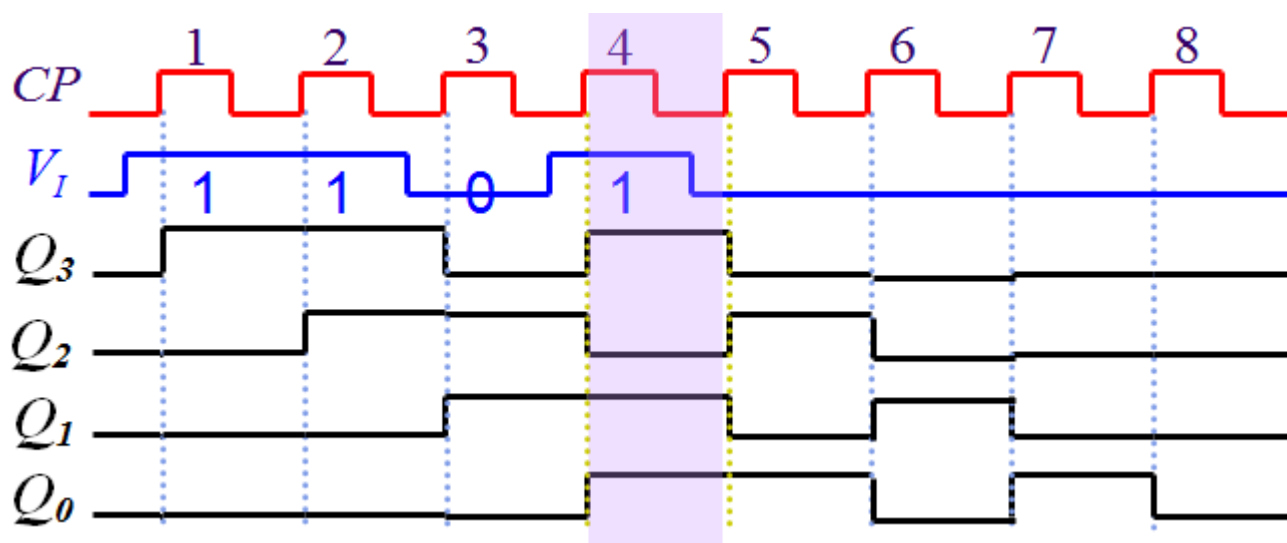
$$Q_3^* = V_I \quad Q_2^* = Q_3$$

$$Q_1^* = Q_2 \quad Q_0^* = Q_1$$

实验原理

○ 左移移位寄存器(三)

假定：寄存器初态为0， $V_I = 1101$ 串行送入寄存器输入端

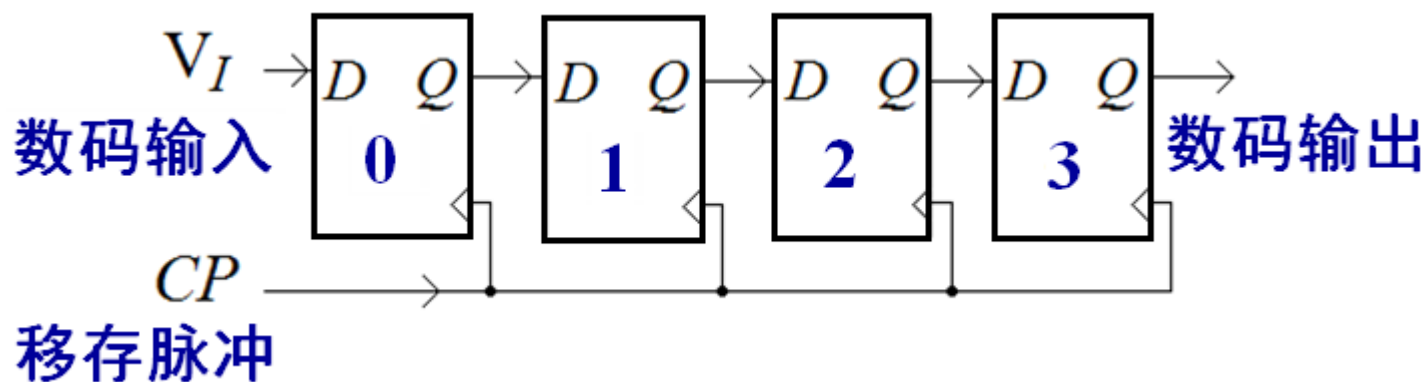


4个 CP 脉冲即可完成串行输入工作，此时可从 $Q_0 \sim Q_3$ 端获得并行的4位二进制数码。



实验原理

右移移位寄存器(一)



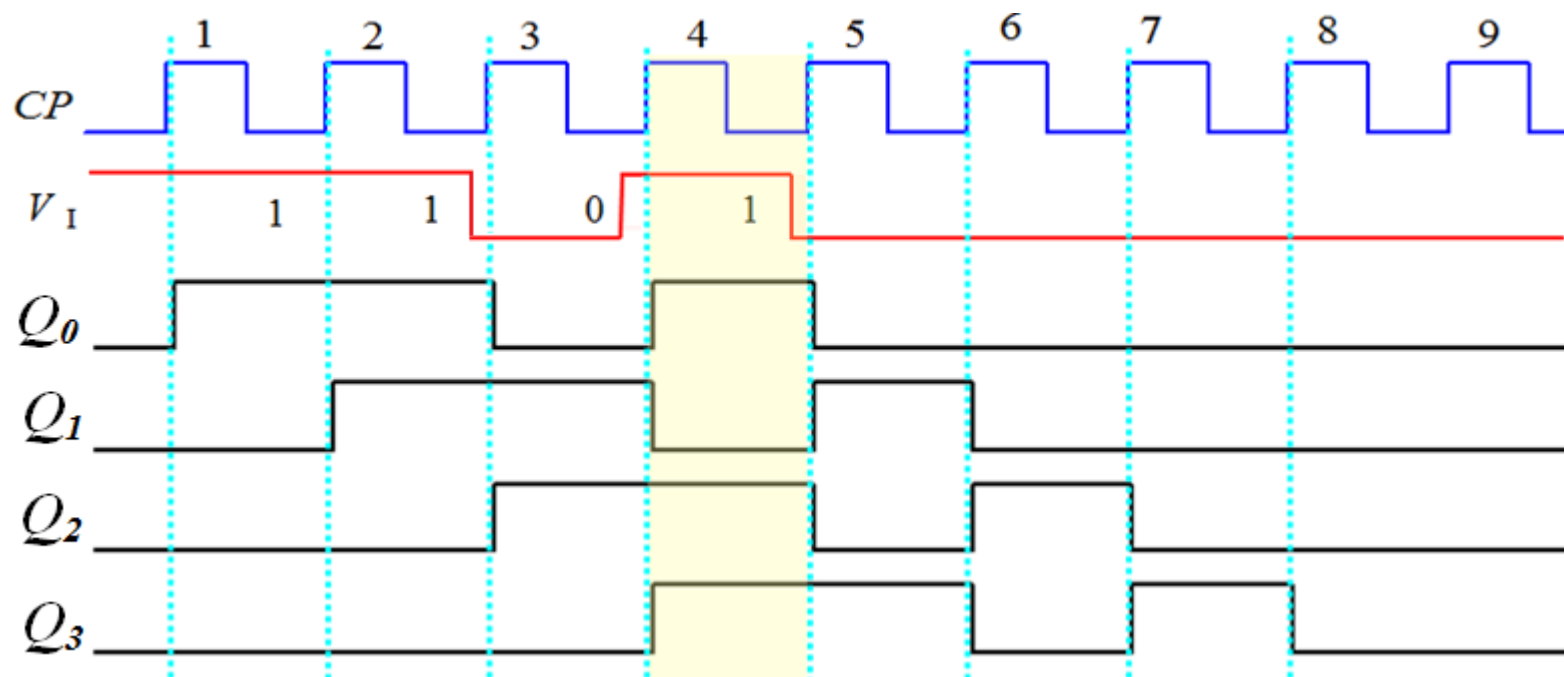
状态方程：

$$Q_0^* = V_I \quad Q_1^* = Q_0$$

$$Q_2^* = Q_1 \quad Q_3^* = Q_2$$

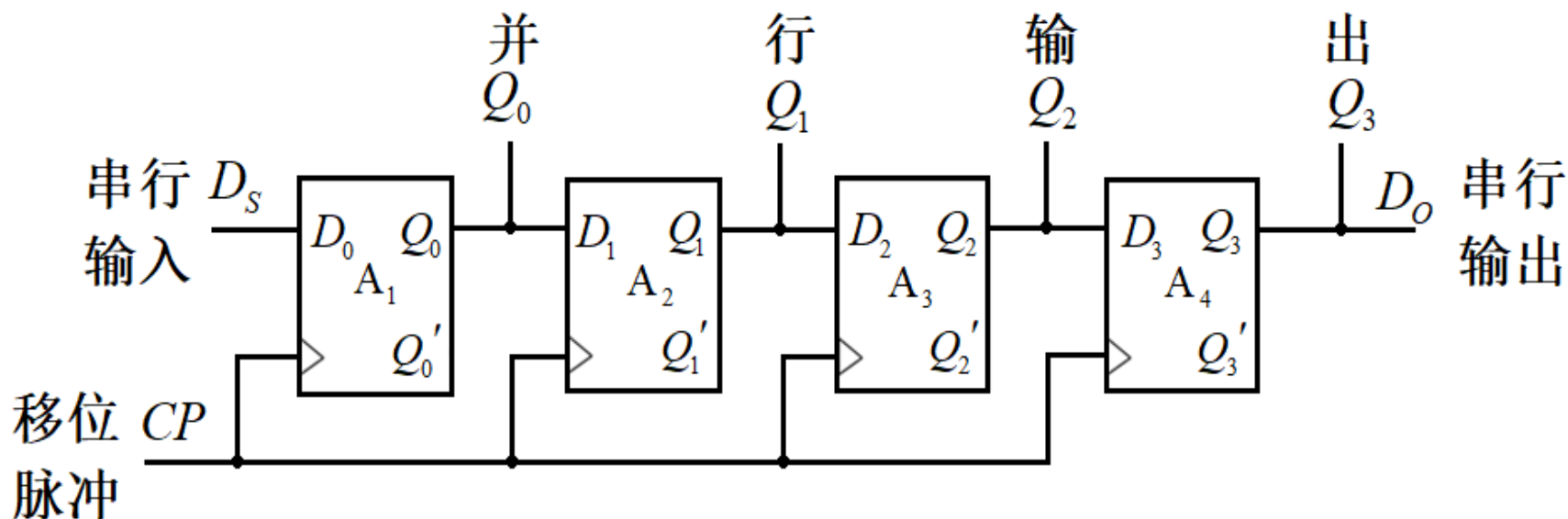
实验原理

右移移位寄存器(二)

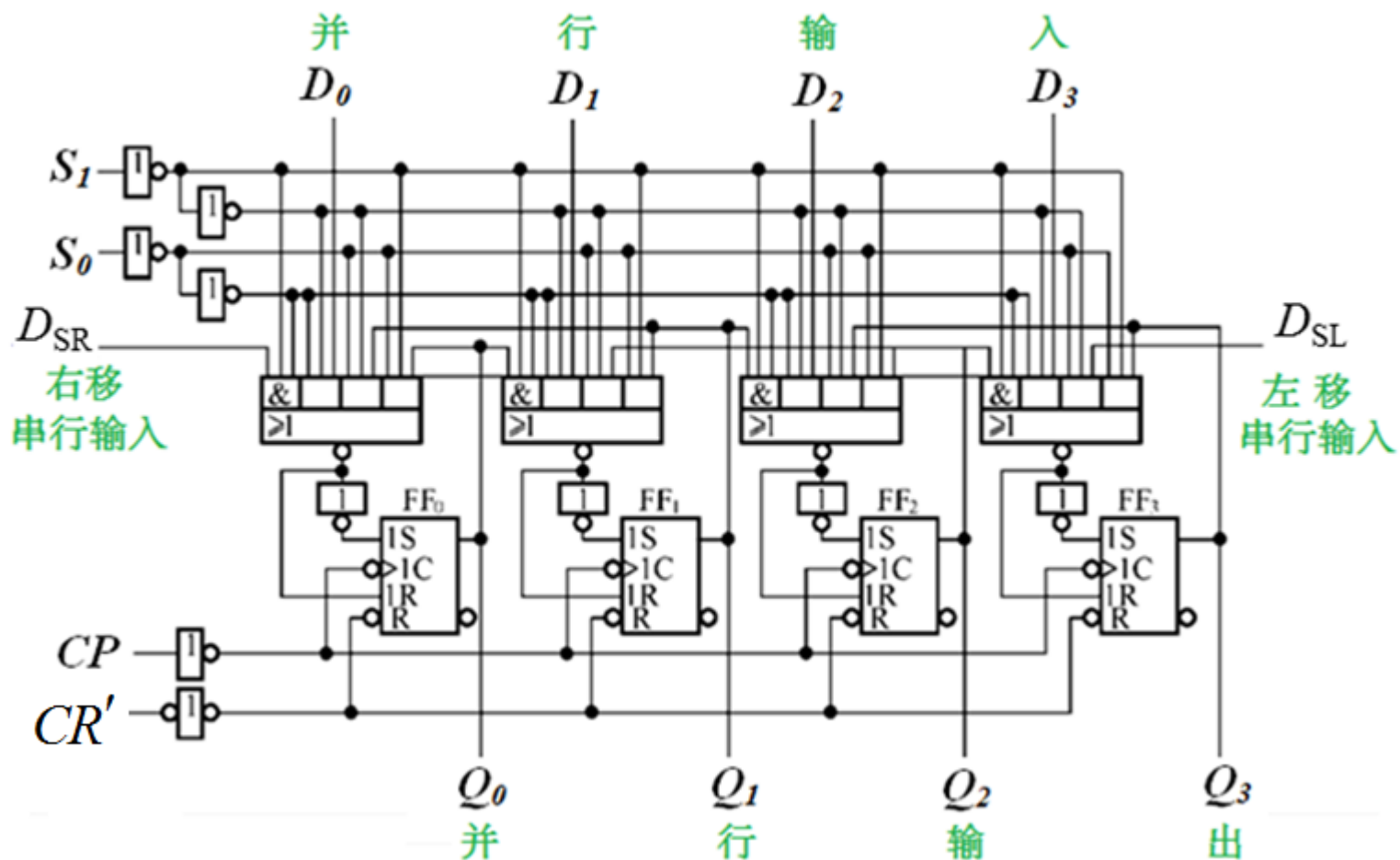


实验原理

- 根据存取信息的方式不同，移位寄存器可分为：
串入串出、串入并出、并入串出、并入并出四种形式。

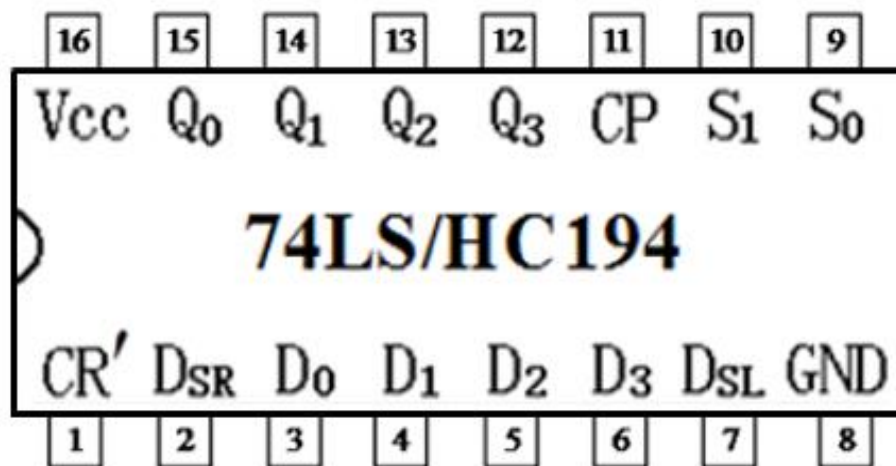


○ 中规模双向移位寄存器74LS194



74LS194内部电路结构框图

○ 中规模双向移位寄存器74LS194



D₀、D₁、D₂、D₃ 为并行输入端；

Q₀、Q₁、Q₂、Q₃ 为并行输出端；

D_{SR} 为右移串行输入端，D_{SL} 为左移串行输入端；

S₁、S₀ 为操作模式控制端；

CR' 为异步清零端；CP 为时钟脉冲输入端。

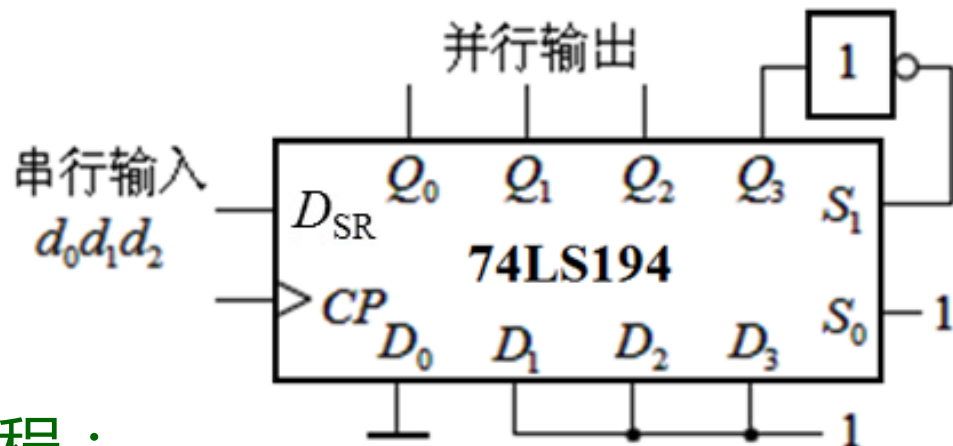


- 74LS194有5种不同操作模式：并行送数寄存，右移（方向由 Q_0 至 Q_3 ），左移（方向由 Q_3 至 Q_0 ），保持及清零。
- S_1 、 S_0 和 CR 端的控制作用如下表所示：

CP	CR'	S_1	S_0	功能	$Q_0^* Q_1^* Q_2^* Q_3^*$
×	0	×	×	清零	$CR' = 0$ ，使 $Q_0^* Q_1^* Q_2^* Q_3^* = 0000$ ， 故寄存器正常工作时， $CR' = 1$
↑	1	1	1	送数	CP 上升沿作用后，并行输入数据送入寄存器， $Q_0^* Q_1^* Q_2^* Q_3^* = D_0 D_1 D_2 D_3$ ，此时串行数据 (D_{SR} 、 D_{SL}) 被禁止
↑	1	0	1	右移	串行数据送至右移输入端 D_{SR} ， CP 上升沿进行右移， $Q_0^* Q_1^* Q_2^* Q_3^* = D_{SR} Q_0 Q_1 Q_2$
↑	1	1	0	左移	串行数据送至左移输入端 D_{SL} ， CP 上升沿进行左移， $Q_0^* Q_1^* Q_2^* Q_3^* = Q_1 Q_2 Q_3 D_{SL}$
↑	1	0	0	保持	CP 作用后寄存器内容保持不变， $Q_0^* Q_1^* Q_2^* Q_3^* = Q_0 Q_1 Q_2 Q_3$
↓	1	×	×	保持	$Q_0^* Q_1^* Q_2^* Q_3^* = Q_0 Q_1 Q_2 Q_3$

○ 移位寄存器实现数码串—并行转换

用74LS194组成的3位串并转换电路:



具体转换过程：

(1) 先将移位寄存器74LS194清零 (即将 CR' 置 0)。

此时, $Q_3 = 0$, $S_1S_0 = 11$, 74LS194被设置为置数工作模式。

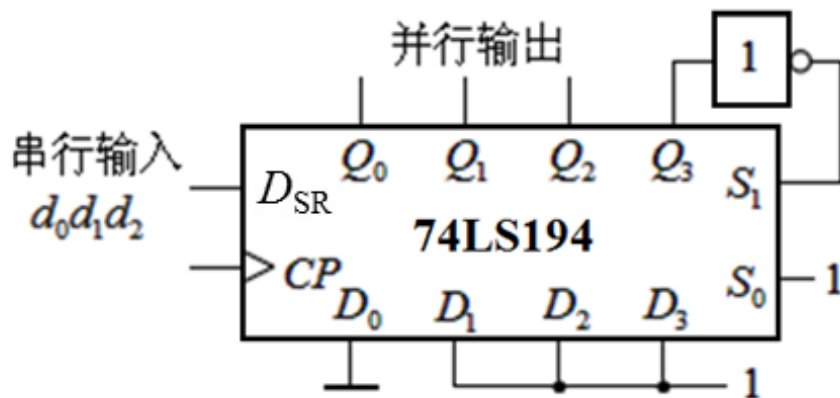
(2) 第一个CP脉冲上升沿到来时, 移位寄存器输出

$Q_0Q_1Q_2Q_3 = D_0D_1D_2D_3 = 0111$, 此时, $S_1S_0 = 01$ 。

(3) 在第二到第四个CP脉冲上升沿到来时, 由于 $S_1S_0 = 01$, 74LS194处于右移工作模式, 即

	CP_1	$S_1S_0=11$	CP_2	$S_1S_0=01$	CP_3	$S_1S_0=01$	CP_4	$S_1S_0=01$
0000	→	0111	→	d_2011	→	d_1d_201	→	$d_0d_1d_20$
		置数		串入右移		串入右移		串入右移

用74LS194组成的3位串—并转换电路:



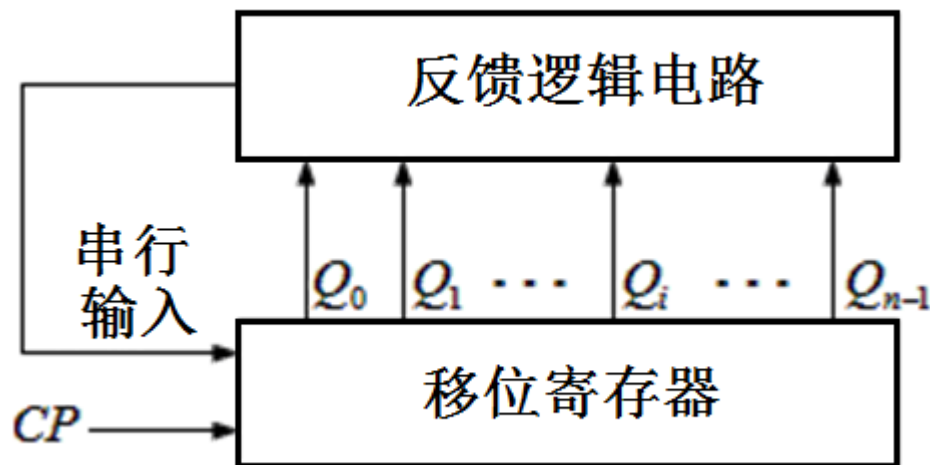
(4) 在第四个CP脉冲上升沿到来后，3位串行输入数码全移入移位寄存器中，此时移位寄存器输出 $Q_0Q_1Q_2Q_3 = d_0d_1d_20$ 。使得 $S_1S_0 = 11$ ，本组3位数码转换完毕，数码并行输出， $Q_3=0$ 作为串/并转换结束的标志信号，既表示本次转换完毕，同时为下一组数码的转换作好准备。

重复步骤(2)~(4)，可以连续实现多组3位数码的串/并变换。

CP_1	$S_1S_0=11$	CP_2	$S_1S_0=01$	CP_3	$S_1S_0=01$	CP_4	$S_1S_0=01$	CP_5	$S_1S_0=11$
$0000 \rightarrow 0111 \rightarrow d_2011 \rightarrow d_1d_201 \rightarrow d_0d_1d_20 \rightarrow 0111 \rightarrow \text{循环} \dots$									
置数		串入右移		串入右移		串入右移		置数	

○ 移位寄存器实现计数器

利用移位寄存器组成的计数器叫做移存型计数器。

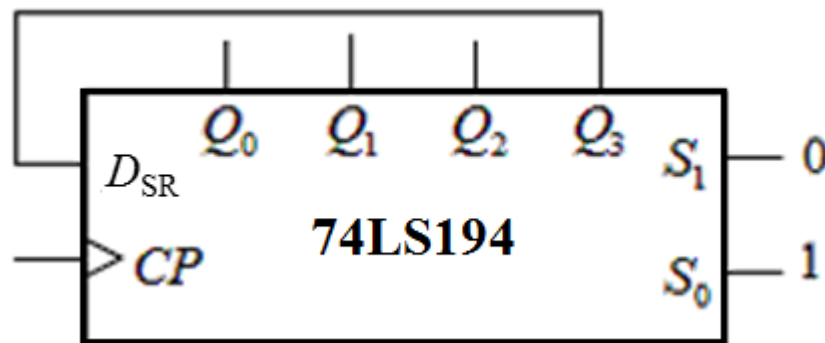


把移位寄存器的输出通过一定的方式反馈到串行输入端，则可以得到移存型计数器，其结构框图如上图所示。

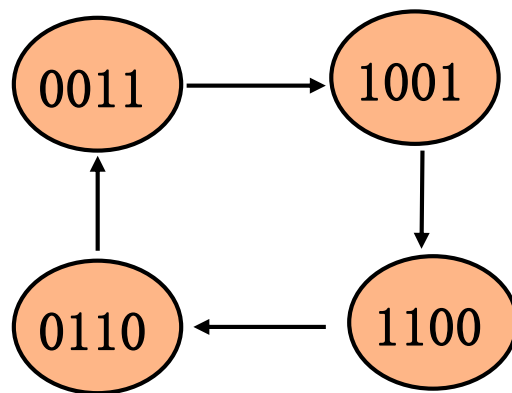
上图中，移位寄存器可用触发器或MSI移位寄存器实现，而反馈逻辑电路可用门电路或数据选择器等实现。反馈逻辑电路的输出为移位寄存器的串行输入信号。

移存型计数器---环形计数器

用74LS194构成环型计数器是将输出端 Q_3 直接连到右移串行输入端 D_{SR} （或将 Q_0 直接连到左移串行输入端 D_{SL} ），在 CP 脉冲作用下逐位右移或左移。



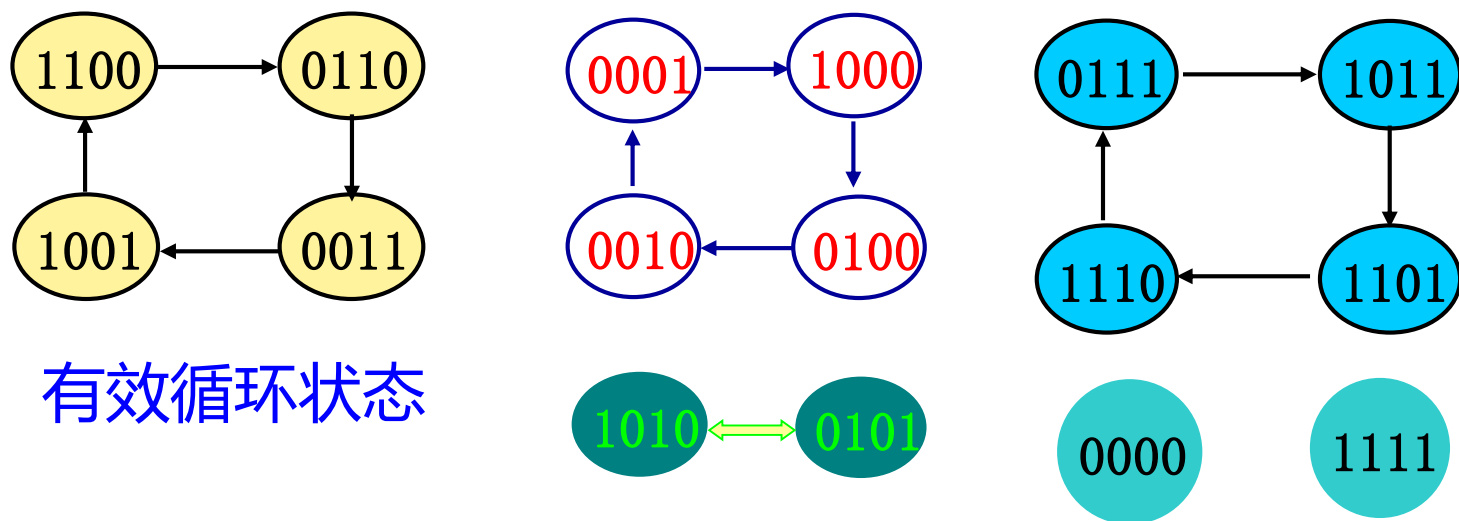
若电路的初始状态为 $Q_0Q_1Q_2Q_3=0011$ ，根据移位寄存器的移位规律，可以直接得到右移环型计数器的有效循环状态图。



○ 移存型计数器---环形计数器

环型计数器的计数模值等于电路中触发器的数目，即 n 位环型计数器可以计 n 个有效状态，计数模值为 n 。

4级触发器共有16种状态，还有12种状态不能进入主循环。



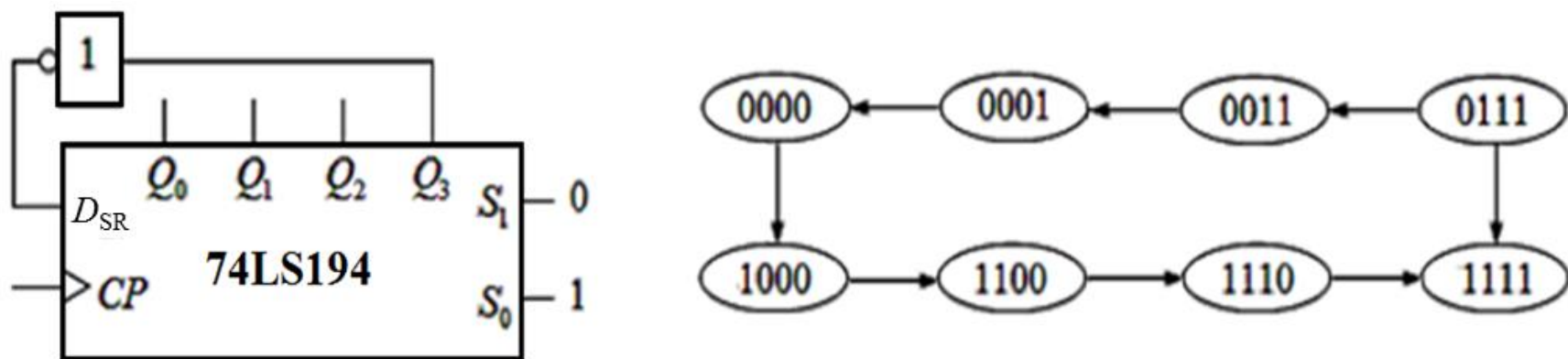
缺点：

死循环太多，有 $2^n - n$ 个状态没用。



○ 移存型计数器---扭环形计数器

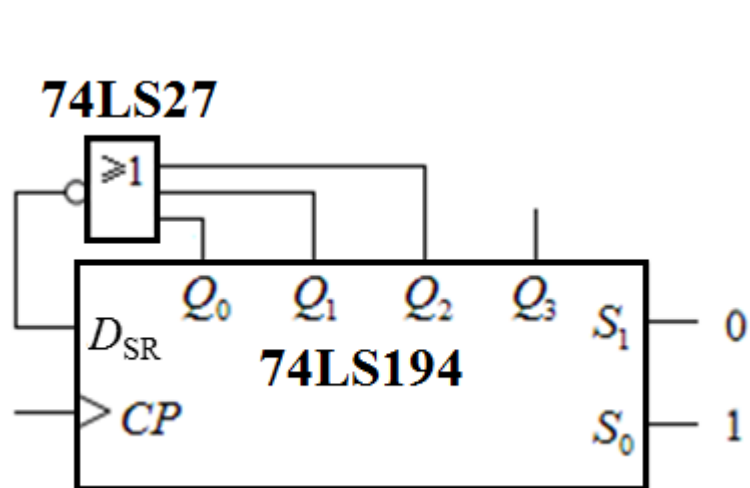
用74LS194构成扭环型计数器是将最后一级输出 Q_3 经反相器后反馈到 D_{SR} 输入端(也可将输出 Q_0 经反相器后反馈到 D_{SL} 输入端)。



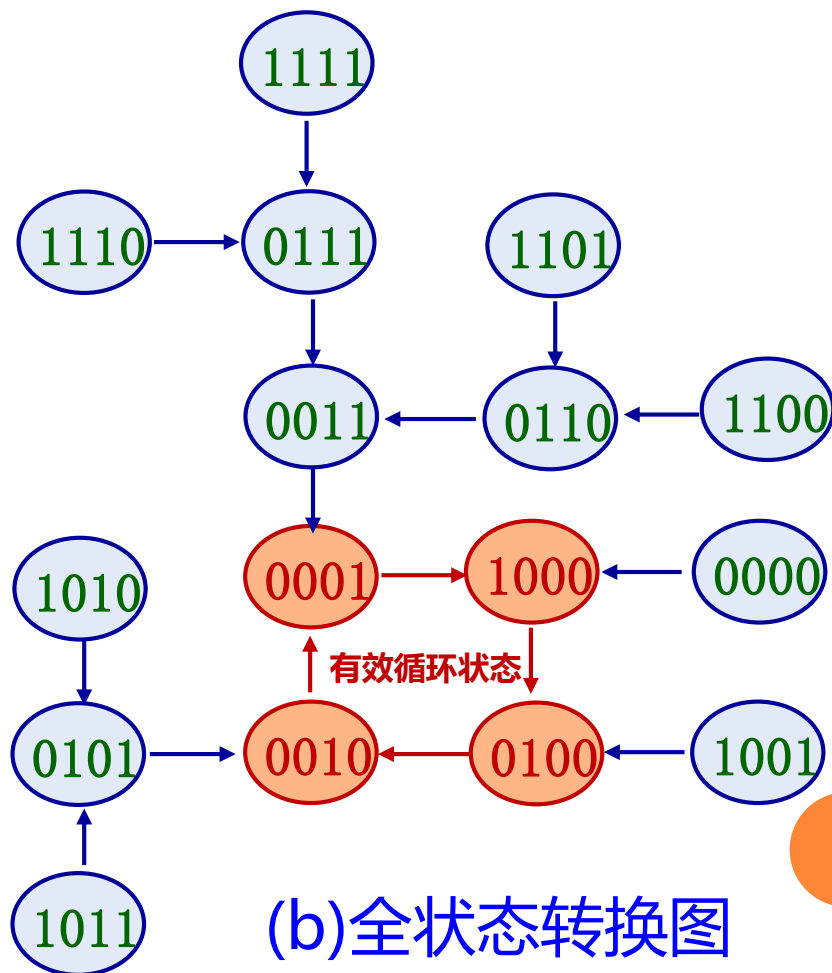
当移存器的位数相同时，扭环型计数器的有效状态是环型计数器的两倍， n 位扭环型计数器可以计 $2n$ 个有效状态，计数模值为 $2n$ ，利用率比环形计数器有所提高。

○ 自启动环形计数器

数字逻辑电路中的**自启动**：数字电路中的状态机在上电时，无论它处于什么初始状态，都会自动经过有限次的跳变后，最终进入设定的工作状态下。具有这种功能的电路，就叫做**自启动(或自校正)**电路。

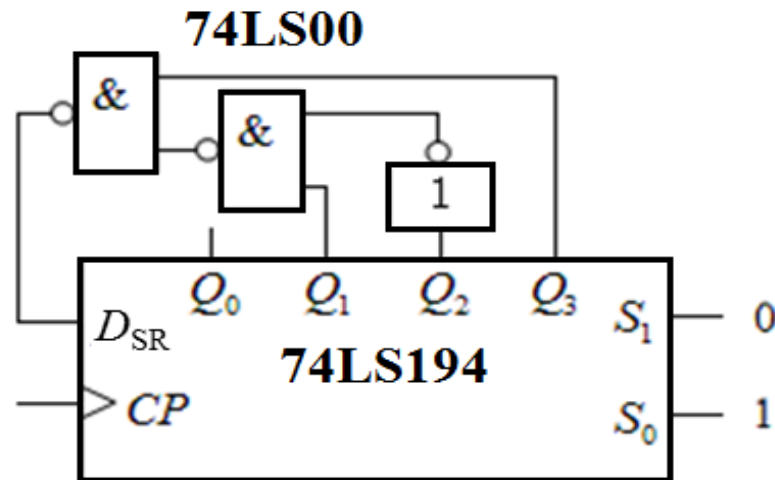


(a)能自启动的环型计数器



(b)全状态转换图

○ 自启动扭环形计数器



自启动反馈函数设计思想：切断无效循环，将断开处的无效状态引导至相应的有效状态。

移存型计数器自启动设计总原则：反馈电路只允许改变 Q_0 的状态（右移）或 Q_3 的状态（左移）。至于修改哪些无效状态、从哪切断无效循环，方案有很多种，设计者可以自行选择。

○ 环形计数器自启动设计（一）

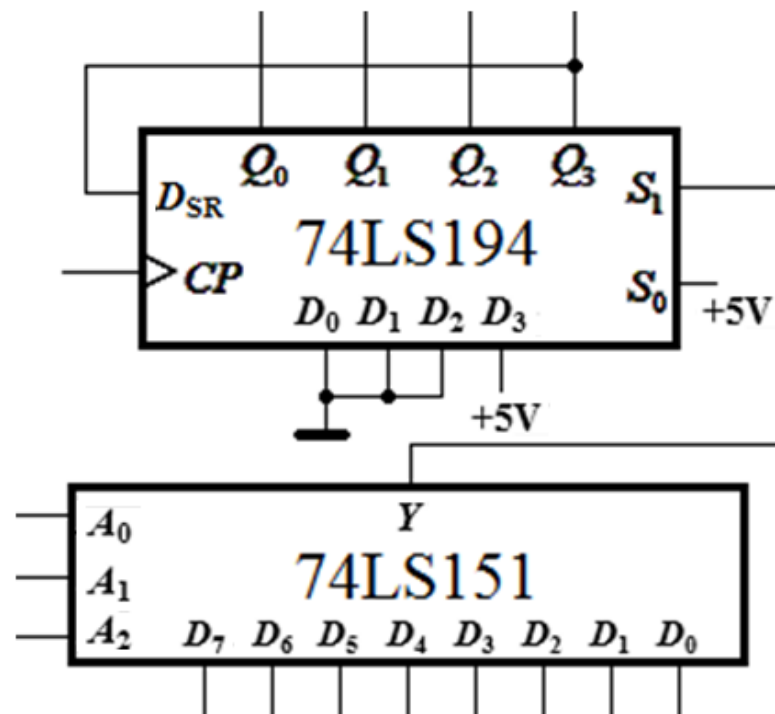
用数据选择器也能解决移存型计数器的自启动问题。

如图所示，将数据选择器74LS151的输出 Y 连接74LS194的 S_1 。并将74LS194的 $D_0D_1D_2D_3$ 置为有效循环内某一状态，比如0001。

上电后，当74LS194的 $Q_0Q_1Q_2Q_3$ 处于有效循环内，使74LS151的输出 $Y=0$ ，则 $S_1S_0=01$ ，工作于右移方式；当74LS194的 $Q_0Q_1Q_2Q_3$ 处于有效循环外，使74LS151的输出 $Y=1$ ，则 $S_1S_0=11$ ，工作于置数方式，将 $Q_0Q_1Q_2Q_3$ 引入有效循环内。

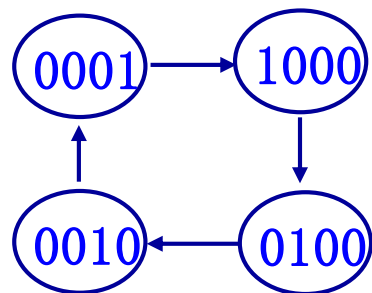
◇ 要解决的问题：

怎样实现 “当74LS194的 $Q_0Q_1Q_2Q_3$ 处于有效循环内，使74LS151的输出 $Y=0$ ” 以及 “当74LS194的 $Q_0Q_1Q_2Q_3$ 处于有效循环外，使数据选择器输出 $Y=1$ ” ？



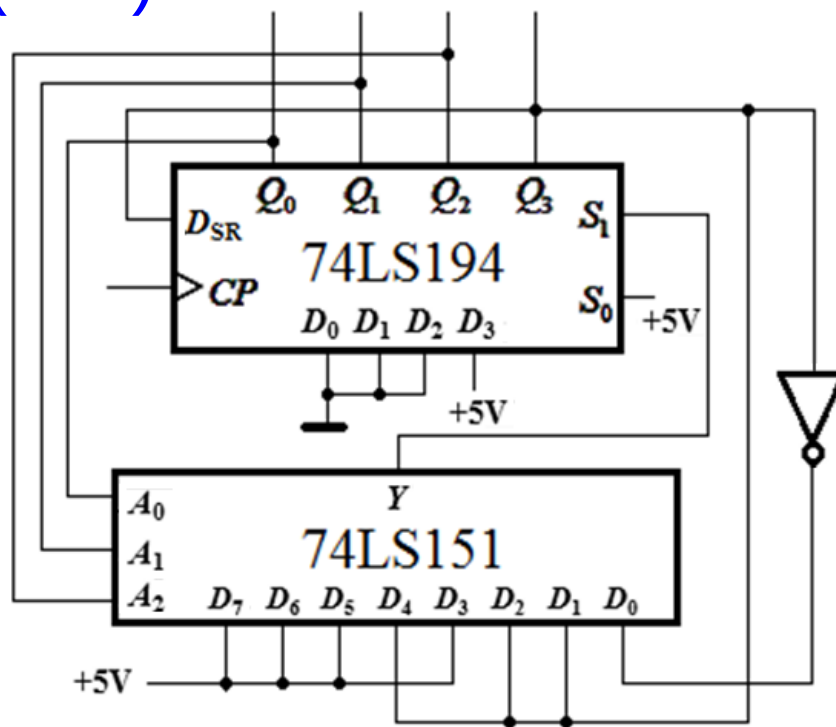
○ 环形计数器自启动设计 (一)

$Q_0Q_1Q_2Q_3$



右移

$Q_2Q_1Q_0 \rightarrow A_2A_1A_0$



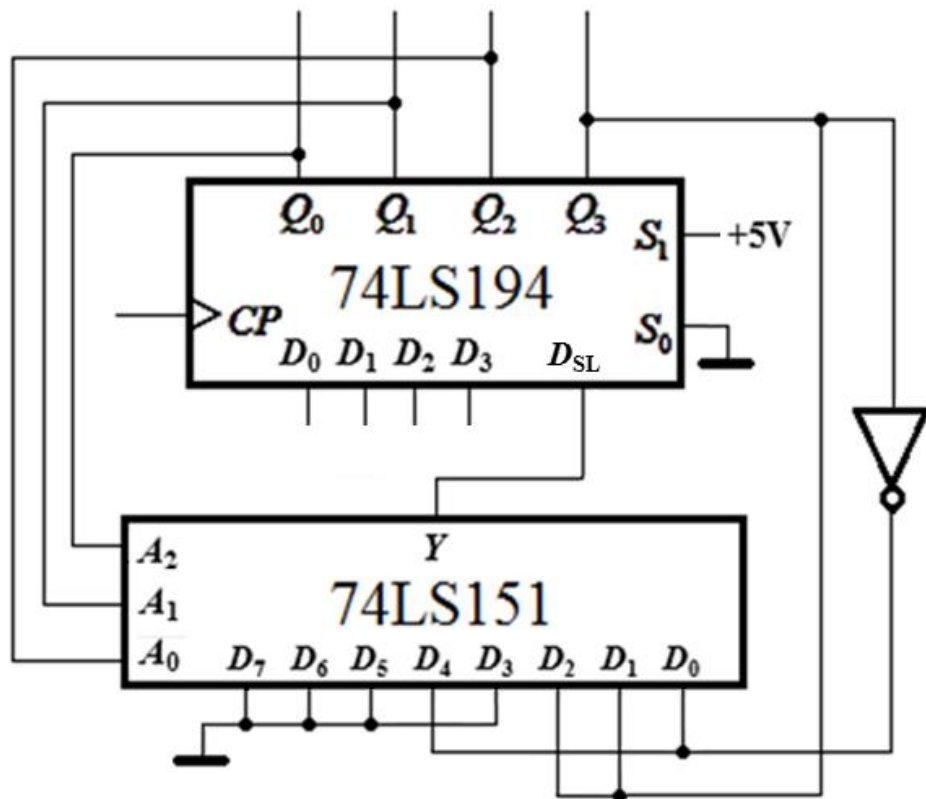
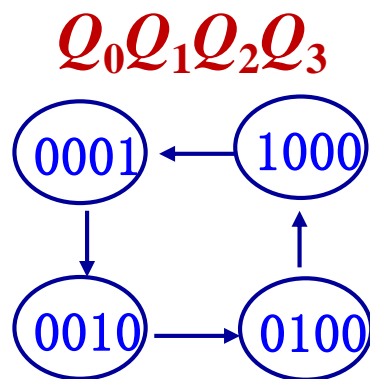
$A_2A_1A_0$									
Y	$Q_2Q_1Q_0$	D_0	D_1	D_2	D_3	D_4	D_5	D_6	D_7
Q_3		000	001	010	011	100	101	110	111
0		1	0	0	1	0	1	1	1
1		0	1	1	1	1	1	1	1

$\Rightarrow D_0=Q_3', D_1=D_2=D_4=Q_3,$
 $D_3=D_5=D_6=D_7=1$

○ 环形计数器自启动设计（二）

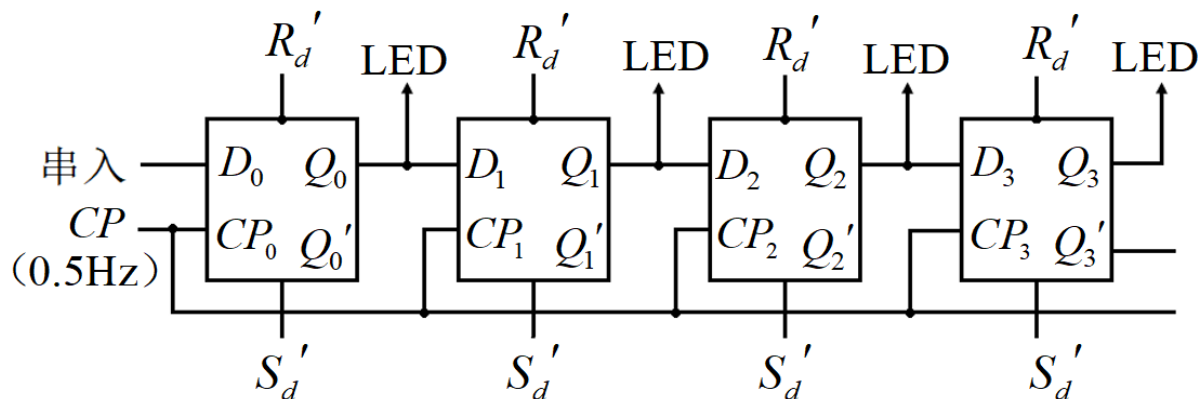
$A_2 A_1 A_0$	Q_0	Q_1	Q_2	Q_3	D_{SL}	(Y)
0 0 0 1	0	0	0	1	0	$D_0=Q_3'$
0 0 1 0	0	0	1	0	0	$D_1=Q_3$
0 1 0 0	0	1	0	0	0	$D_2=Q_3$
1 0 0 0	1	0	0	0	1	$D_4=Q_3'$
0 1 1 0	0	1	1	0	0	$D_3=0$
0 1 1 1	0	1	1	1	0	
1 0 1 0	0	1	1	0	0	$D_5=0$
1 0 1 1	0	1	1	1	0	
1 1 0 0	0	1	0	0	0	$D_6=0$
1 1 0 1	0	1	0	1	0	
1 1 1 0	0	1	1	0	0	$D_7=0$
1 1 1 1	0	1	1	1	0	

左移



实验内容

(一)、用四个D触发器（二块74LS74）接成4位输出的移位寄存器。

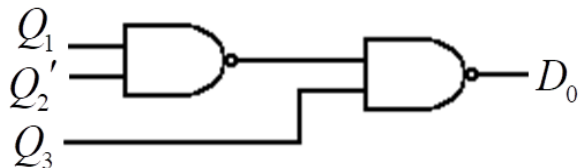


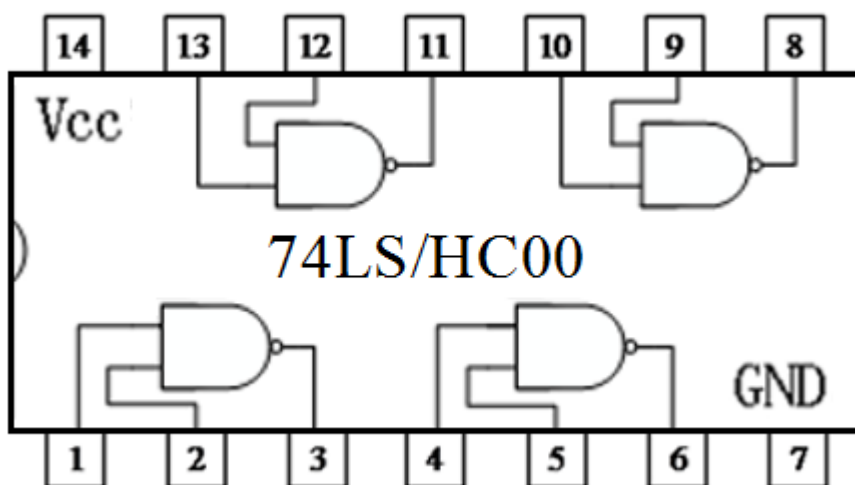
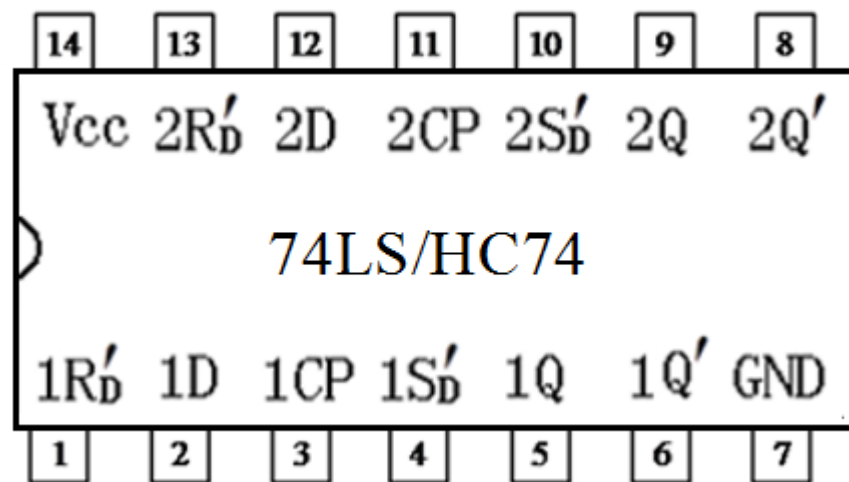
1. 从 D_0 端串行输入，寄存器的初态分别置成 Q_3-Q_0 ：0001，0110，0101，0111，在每种初态下，把 D_0 接 Q_3 ，记录在 CP 作用下LED的工作状态。
2. 从 D_0 端串行输入，寄存器的初态分别置成 Q_3-Q_0 ：0000和0101，把 D_0 接 Q_3' ，记录在 CP 作用下LED的工作状态。

（也可以运用D触发器的异步清0端 R_d' （ $R_d'=0$ 时 $Q=0$ ）和置1端 S_d' （ $S_d'=0$ 时， $Q=1$ ）来设寄存器的初态）

3. 自启动： $D_0 = ((Q_1 Q_2')' Q_3)'$ ，记录在 CP 作用下LED工作状态（全状态转换图）。

(验收)

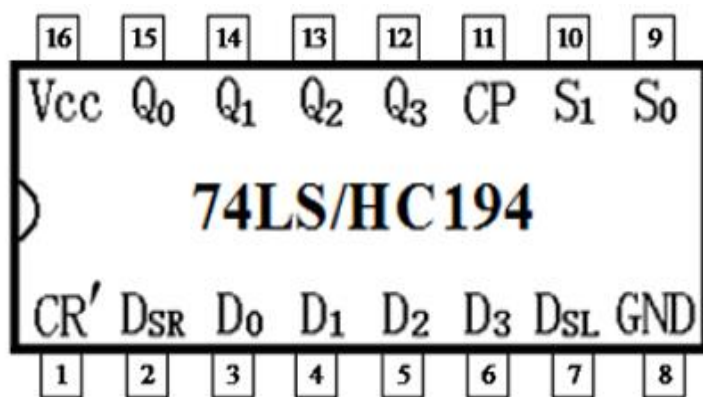




(二)、测试双向移位寄存器74LS194的逻辑功能

清零端 CR' 接 “1”， D_0 、 D_1 、 D_2 、 D_3 、 S_1 、 S_0 分别接6个逻辑开关， CP 接1Hz脉冲信号， Q_0 - Q_3 分别接4个LED

74LS194功能表



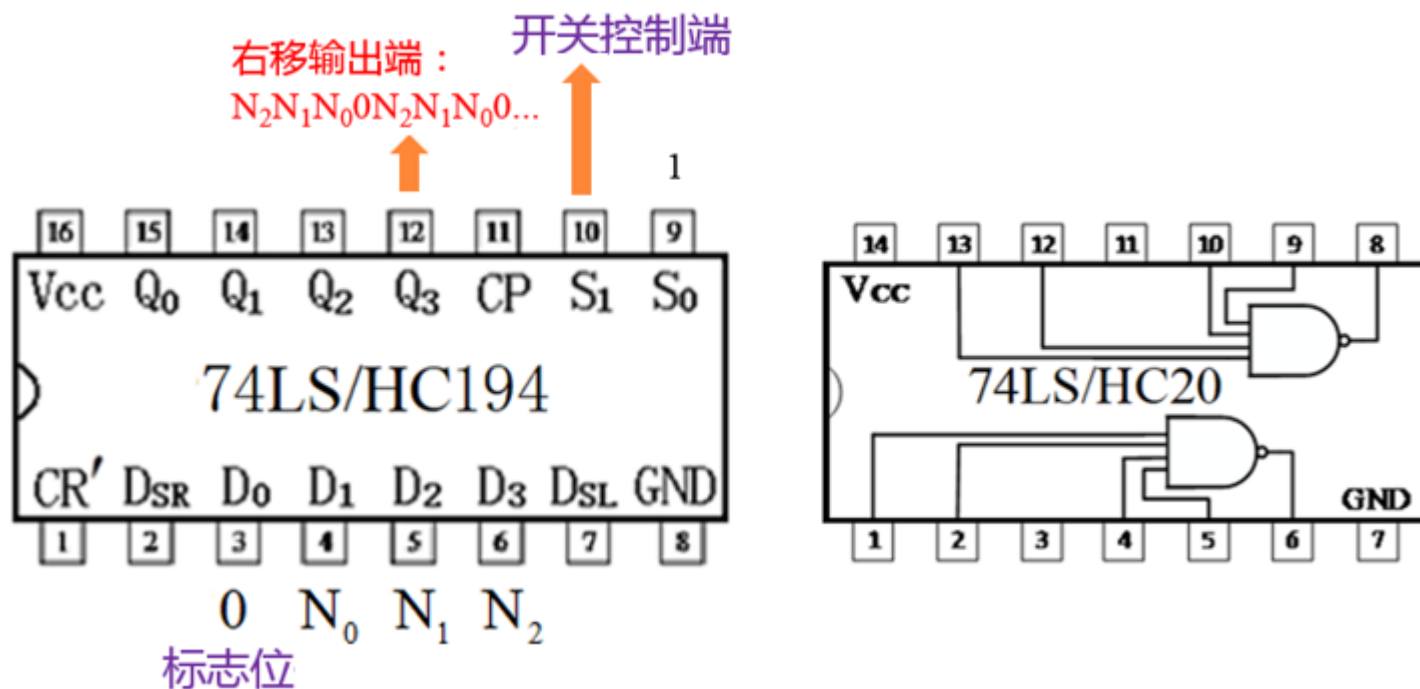
CR'	$S_1 S_0$	工作状态
0	××	置 零
1	0 0	保 持
1	0 1	右 移
1	1 0	左 移
1	1 1	置数（并行输入）

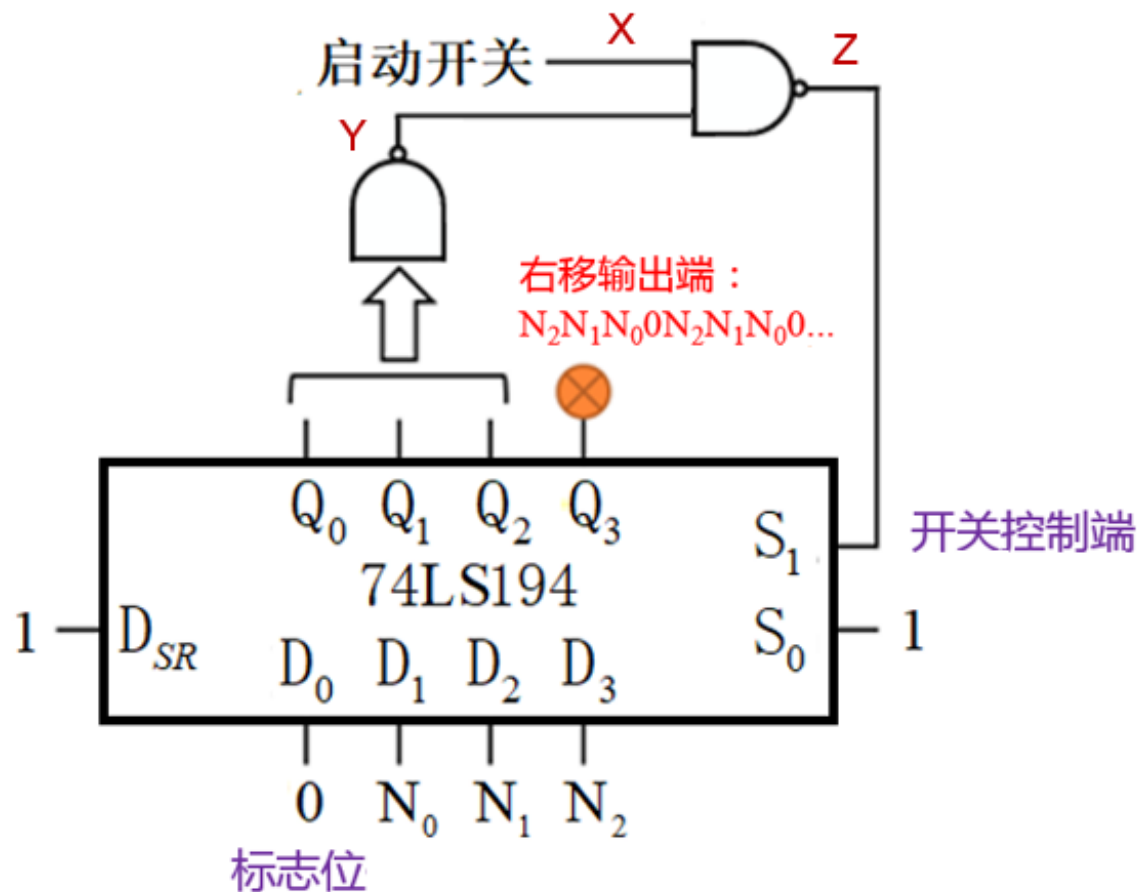
1. $S_1 S_0 = 11$ ， $D_0 D_1 D_2 D_3$ 分别取 0110 和 1001，记录 Q_0 - Q_3 的工作状态。
2. $S_1 S_0 = 00$ ，观察并记录 Q_0 - Q_3 的状态。
3. $S_1 S_0 = 01$ ，取初态 Q_0 - Q_3 ：1000，使 D_{SR} 与 Q_3 相连，记录 Q_0 - Q_3 的工作状态。
4. $S_1 S_0 = 10$ ，取初态 Q_0 - Q_3 ：0001，使 D_{SL} 与 Q_0 相连，记录 Q_0 - Q_3 的工作状态。

(三)、用74LS194组成包含启动开关的3位并—串转换电路。(验收)

- 1、启动前，启动开关置“0”，194处于置数状态 ($S_1S_0=11$)
- 2、启动开关置“1”，194进入右移状态 ($S_1S_0=01$)，输出端 Q_3 依次输出 $N_2N_1N_00$
- 3、标志位的“0”到达输出端后，194再次进入置数状态 ($S_1S_0=11$)
- 4、从 Q_3 循环输出： $N_2N_1N_00N_2N_1N_00\dots$

设计并完善逻辑电路图，搭建电路并运行记录状态转换图。





$$X = 0 \rightarrow S_1S_0 = 11 \xrightarrow{CP_1, S_1S_0=11} 0N_0N_1N_2$$

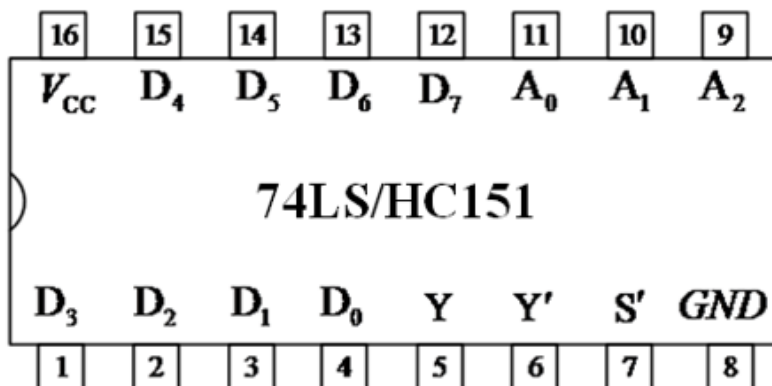
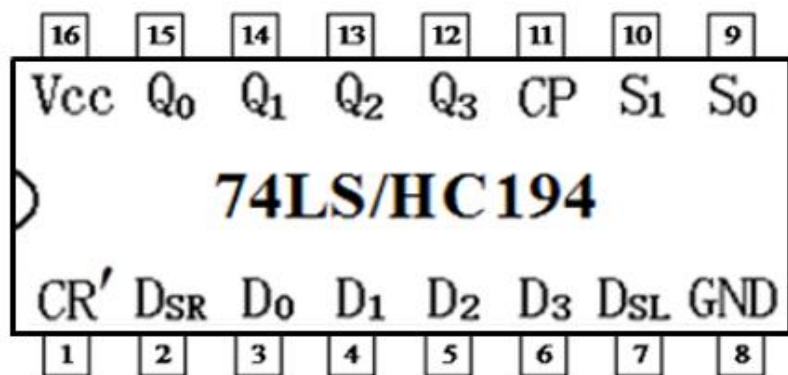
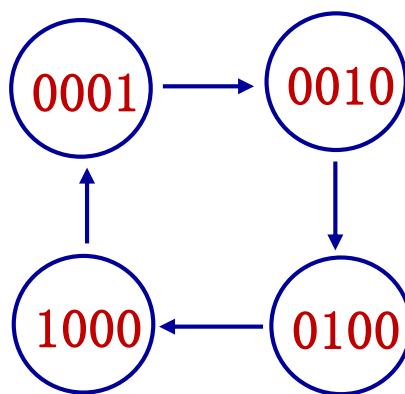
置数

$$\rightarrow X = 1 \rightarrow S_1S_0 = 01 \xrightarrow{CP_2, S_1S_0=01} 10N_0N_1 \xrightarrow{CP_3, S_1S_0=01} 110N_0 \xrightarrow{CP_4, S_1S_0=01} 1110 \rightarrow S_1S_0 = 11 \xrightarrow{CP_5, S_1S_0=11} 0N_0N_1N_2 \rightarrow \text{循环} \dots$$


串入右移 串入右移 串入右移 置数

(四)、(选做) 用74LS194及74LS151实现能自启动的左移环形计数器。设计出逻辑电路图，搭建电路，记录全状态转换图。(能做完则验收，做不完则作为思考题)

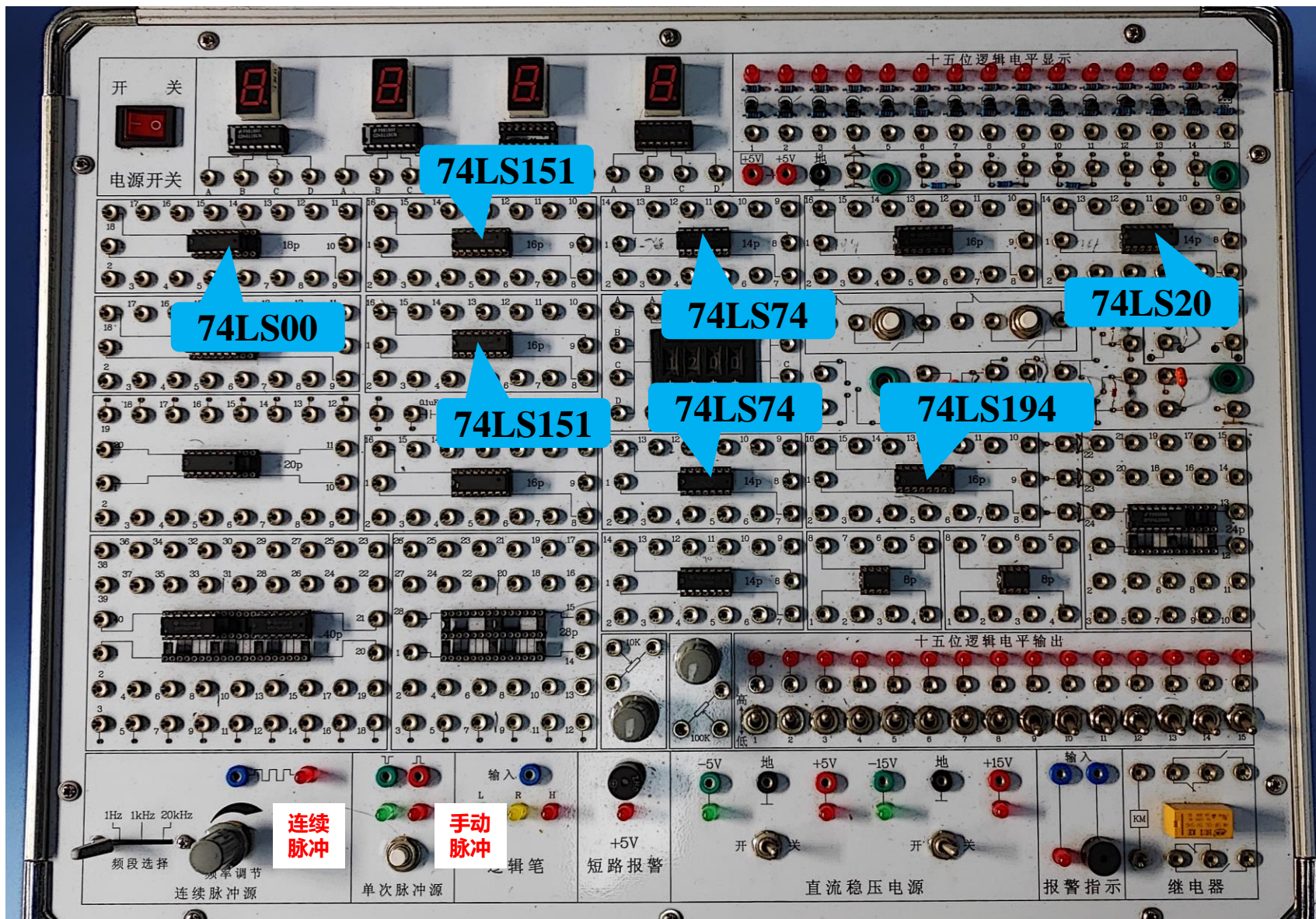
设有效循环状态为： $Q_0Q_1Q_2Q_3$



思考题：

1. 在N位移位寄存器中，串行输入N位二进制数需要多少个CP？送数的次序应从高位至低位，还是低位至高位？
2. 设计一个按 $7 \rightarrow 14 \rightarrow 13 \rightarrow 11$ 循环计数的自启动四位环形计数器，画出逻辑电路图。







如用信号发生器提供CP，选择方波，并设置2.5V
偏移（*offset*）后设置幅度为5Vpp，频率为0.5Hz

下周实验：112实验室 抢答器
或 112实验室 数字钟

