



Problem

- ◆ SDN/NFV
 - control/data plane 분리.
 - 제어의 집중
 - 네트워크 가상화
- ◆ 유연성 증가, 비용 감소
- ◆ 성능저하, controller 병목



Solution: H/W 이용한 성능 개선

- NPU(Network Processing Unit)
- Network Offload Engine
- ◆ NFV를 위한 white box switch
- ◆ GPU를 이용한 data plane 성능 향상





NPU

- High-performance programmable network device
- ◆ 대량의 네트워크 데이터 처리에 특화
- Broadcom, Cavium, Tilera, Marvell, EZchip

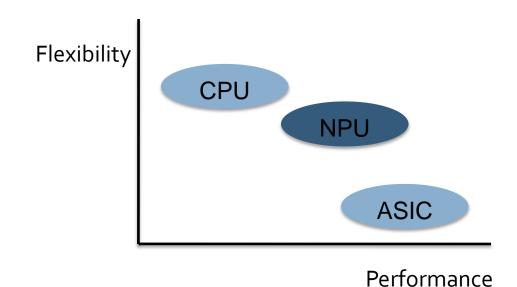


NPU



◆ 특징: Performance & flexibility

- Programmability
- Parallel architecture
- Pipelining



5



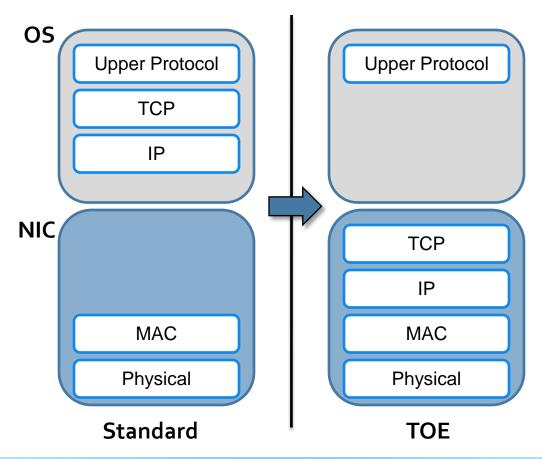
NPU

- ◆ L4~L7 application을 직접 프로그래밍
- Use case: SSL Hardware acceleration



TCP offload engine (TOE)

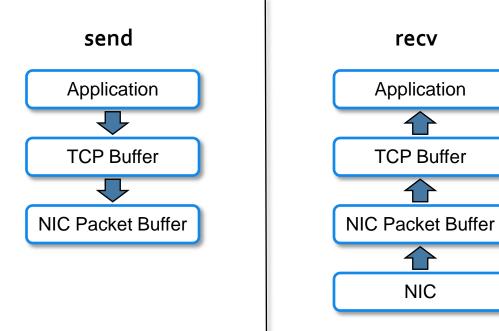
◆ TCP/IP/Ethernet 처리를 NIC에서 수행





TCP offload engine

◆ Packet의 copy 감소



Standard NIC



TCP offload engine

- ◆ Offload를 이용한 서버 CPU 사용 감소
 - Sequence number에 따라서 packet 정렬
 - Flow control
 - Congestion control
 - Packet header processing
 - Checksum 계산
- ◆ Large send offload (LSO)
- ◆ Controller의 처리 속도 향상



TCP offload engine

Process-based .vs. chip-based

Partial .vs. full



White box switch

- ◆ Switch 하드웨어만 판매(조립식)
- Bare-metal switch
- ◆ 성능이 좋은 서버를 이용하여 NFV 구성.
 - 물리적 포트가 많은 장점.



Switch: Pluribus Networks



- Single Xeon-E3
- 16 GB Mem
- 2x120G SSD
- Broadcom Trident 2
- 44x10GE + 6x40GE

F64-M

- 2U
- · Single Xeon-E5
- 32 GB
- 2x120G SSD
- Intel Alta
- 48x10GE + 4x40GE



- 2U
- Dual Xeon-E5
- 64 GB
- 2x120G SSD
- Intel Alta
- Marvell NPU
- 48x10GE + 4x40GE

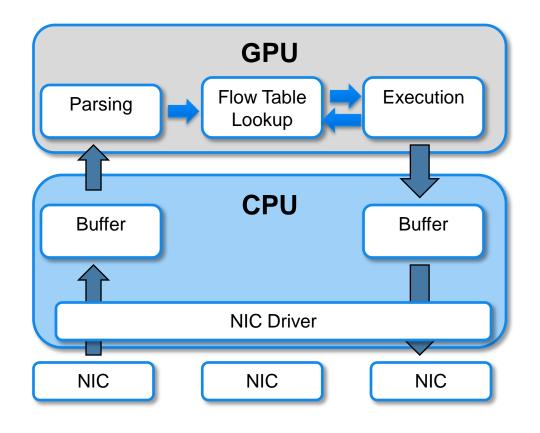


- 2U
- Dual Xeon-E5
- 256 GB
- 2x300G SSD
- 2x1T HDD
- Intel Alta
- Marvell NPU
- 48x10GE + 4x40GE



Data plane: GPU Acceleration

◆ GPU를 이용한 switch 성능 개선





Data Plane Enhancement (ONS 2014)

- Huawei
 - 스위치 성능개선
 - SDN ASIC + NPU에 SW
- **♦** NTT
 - NFV machine 성능 개선
 - ASIP 칩 이용: instruction을 function 최적화
 - ASIP은 x86으로 제어

감사합니다

inwook.hwang@atto-research.com