**“Progettazione Low Power”**

**2023-2024**

**Docente: Prof. Fabio FRUSTACI**

**<sram analysis>**

|  |  |
| --- | --- |
| **Data** | <18/10/2023> |
| **Documento** | Documento Finale – D3 |

|  |  |  |
| --- | --- | --- |
| **Nome e Cognome** | **Matricola** | **E-mail address** |
| Giorgio Ubbriaco | 247284 | bbrgrg00h11d086x@studenti.unical.it |

Sommario

[Vincoli di progetto 1](#_Toc153837512)

[Task da compiere 2](#_Toc153837513)

[Abstract 3](#_Toc153837514)

[Stato dell’Arte 4](#_Toc153837515)

[Obiettivi 5](#_Toc153837516)

[Conclusioni 6](#_Toc153837517)

# Vincoli di progetto

1. Il buffer deve avere tre stadi;
2. Il primo stadio è un inverter dimensionato minimo;
3. L’ultimo stadio ha come carico capacitivo un inverter dimensionato 50x l’inverter minimo;
4. Le variabili indipendenti che possono essere usate per l’ottimizzazione sono il rapporto d’aspetto del secondo e del terzo inverter rispetto alle dimensioni dell’inverter minimo;

# Task da compiere

1. Trovare il dimensionamento dell’inverter minimo;
2. Calibrare il modello di energia e ritardo del buffer sulla tecnologia utilizzata. In particolare, trovare le seguenti costanti: gamma\_delay, gamma\_energia, tau\_0, capacità di ingresso dell’inverter minimo;
3. Considerando il rapporto d’aspetto del secondo e del terzo inverter rispetto alle dimensioni dell’inverter minimo come variabili da poter settare nel processo di ottimizzazione, ricavare la curva di Pareto energy-delay in maniera empirica, cioè ricavando l’inviluppo dei punti di design nello spazio Energy-Delay ricavati tramite simulazione Monte Carlo.
4. Ricavare la stessa curva di Pareto utilizzando la metodologia della sensitivity analysis: attraverso un tool di ottimizzazione numerica e i modelli di energia e ritardo di cui sopra, ricavare, per un set opportuno di constraint di ritardo, i rapporti di aspetto che minimizzano la dissipazione di energia dinamica. In questa maniera, si otterrà, per ognuno dei constraint di delay utilizzati, una coppia di dimensionamenti;
5. Per ognuna delle coppie trovate al punto precedente, simulare il buffer con LTspice per ricavare i reali punti di design corrispondenti nello spazio Energy-Delay. L’insieme di tali punti costituisce la curva di Pareto ottima ricavata tramite la sensitivity analysis. Verificare che tale curva sia pressoché coincidente con la curva ricavata per via empirica.

# Abstract

La parte iniziale del progetto ha previsto la progettazione di un'inverter chain (buffer) a 3 stadi: il primo stadio composto da un inverter di dimensioni minime, il secondo ed il terzo stadio composti da un inverter ciascuno e rispettivamente dimensionati S1 ed S2 volte l'inverter minimo. Nello specifico, tali parametri di dimensionamento sono stati ottenuti considerando il Metodo di Monte Carlo così da farci ottenere una certa randomicità durante le N\_RUNS simulazioni condotte. In uscita al buffer è stato considerato un carico rappresentato da un inverter dimensionato S\_Load volte l'inverter minimo. Nello specifico, è stato analizzato il comportamento del buffer considerando una certa tensione V\_IN, di tipologia pulse avente determinati parametri, una tensione V\_Supply per i 3 stadi di inverter ed una V\_Supply\_L per l'inverter di carico. Dopo aver effettuato delle simulazioni riguardo il circuito in questione, è stata calcolata l'energia associata all'inverter chain considerando le due transizioni possibili: 0->1 (da 13 ns a 18 ns) e 1->0 (da 18 ns a 22 ns). Inoltre, sono stati calcolati i ritardi di rise e di fall considerando rispettivamente fronti di salita e di discesa del segnale. Bisogna specificare che nelle analisi è stato considerato l'inverter minimo isolato così da poter calcolare la capacità totale (collegando l'inverter minimo dal carico), la capacità di uscita intrinseca (scollegando l'inverter minimo dal carico) e, infine, la capacità di ingresso (minima) ottenuta come differenza tra le due appena citate. Pertanto, dopo aver calcolato i parametri caratteristici del buffer, quali gamma\_e, gamma\_d, tau\_nom e c\_min, è stato possibile passare alla successiva fase del progetto: l'ottimizzazione dei fattori di dimensionati S1 ed S2 del circuito. Nello specifico, considerando un algoritmo di ottimizzazione non lineare e tenendo conto di una funzione obiettivo rappresentata dal modello dell'energia di un'inverter chain, e di constraint di uguaglianza e diseguaglianza ricavati dal modello del delay, è stato possibile ottenere valori ottimi considerando un delay range tra d\_max e d\_min a step di 10. Successivamente, i valori ottimi, ottenuti dall'algoritmo appena citato, sono stati utilizzati all'interno dello schematic buffer\_optimized per simulare nuovamente il circuito dell'inverter chain e ricavarne i parametri di delay ed energia. Pertanto, infine, è stato possibile effettuare un'analisi comparativa tra gli esperimenti condotti durante la parte iniziale del progetto, ottenuti tramite Metodo Monte Carlo, e la curva di Pareto ottima, ottenuta tramite processo di ottimizzazione e simulazione del circuito.

# Stato dell’Arte

# Obiettivi

# Conclusioni