



# **ENGENHARIA DE COMPUTAÇÃO**

## **ARQUITETURA E ORGANIZAÇÃO BÁSICA DE COMPUTADORES - LABORATÓRIO**

Exp. Nº8

### **CIRCUITO SOMADOR COMPLETO**

Turma: CP300TAN1(quinta-feira, 21h)

Ágatha Cristie Corrêa Duarte	RA: 247699
Ana Júlia Ribeiro Rodrigues da Silva	RA: 248216
Diego Sato Covo	RA: 249308
Guilherme Gonçalves da Silva	RA: 248954
João Guilherme do Prado Roma	RA: 248562

Professor: Rafael da Paz

Sorocaba / SP  
09/05/25

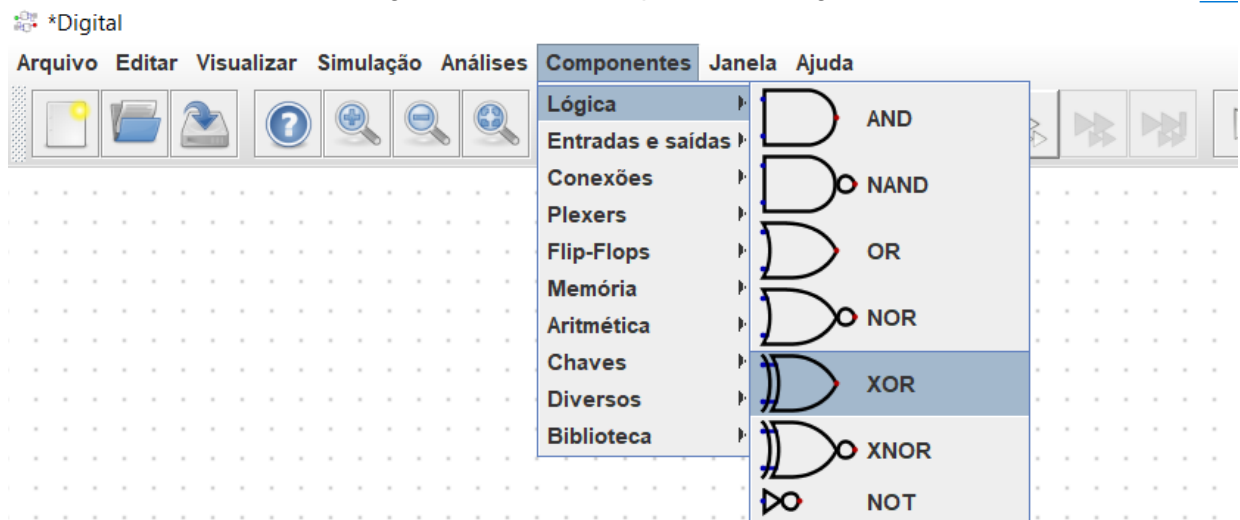
## 1. PROCEDIMENTO EXPERIMENTAL

Essa seção tem como objetivo explicar o passo a passo para a montagem dos componentes.

### 1.1. Primeira etapa

Primeiramente, para montar o somador completo de 1 bit, é necessário ter o software Digital instalado. Ao executá-lo, vá até a aba “Componentes” localizada na parte superior da tela, selecione “Lógica” e escolha a opção “Xor” duas vezes, conforme a figura 1.1.

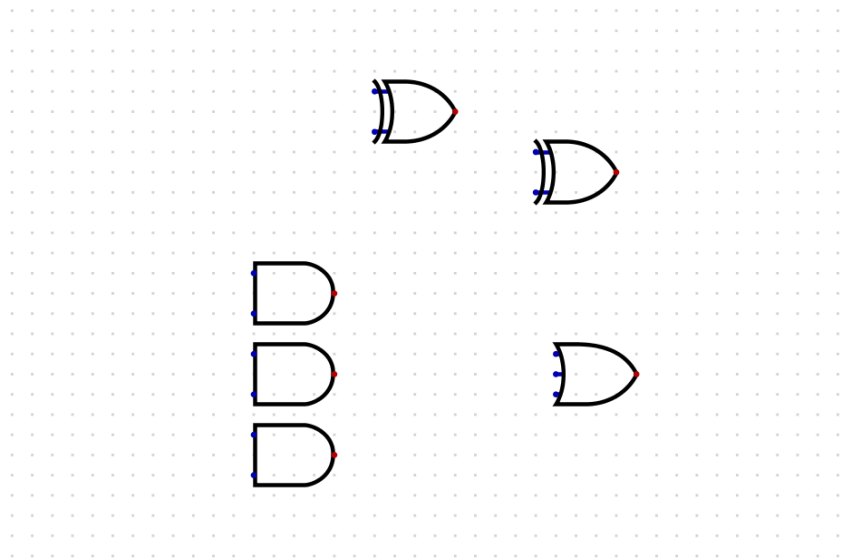
Figura 1.1 – Aba componentes e lógica



Fonte: Próprio autor, 2025.

Em seguida, ainda na mesma aba selecione a opção “Or” uma vez e depois a opção “And” três vezes, posicionando-os conforme a figura 1.2. (Note que para o “Or” clique com o botão direito do mouse e em “Número de entradas” selecione três”).

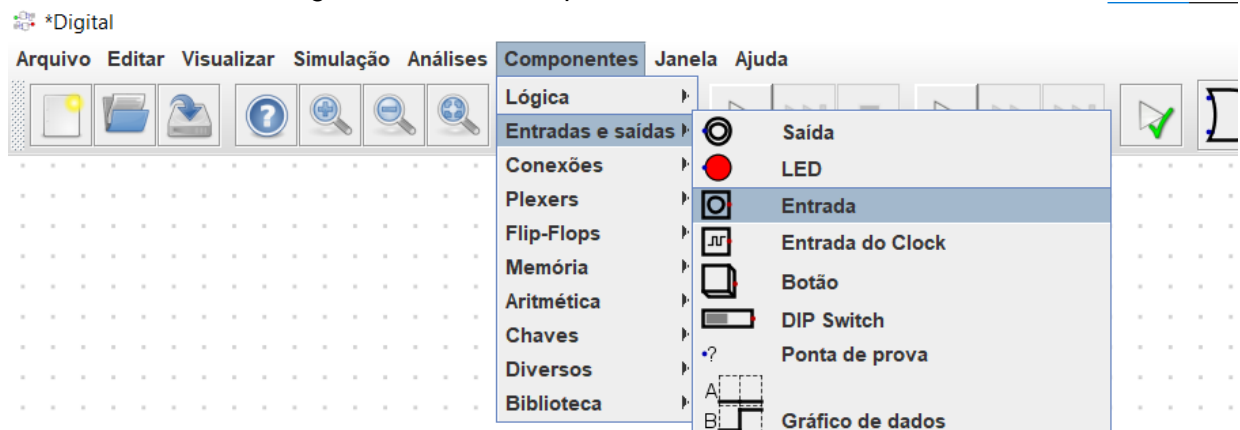
Figura 1.2 – Posicionamento dos componentes lógicos



Fonte: Próprio autor, 2025.

Após isso, no campo “Componentes”, vá em “Entradas e saídas” e selecione “Entrada” três vezes, conforme a figura 1.3.

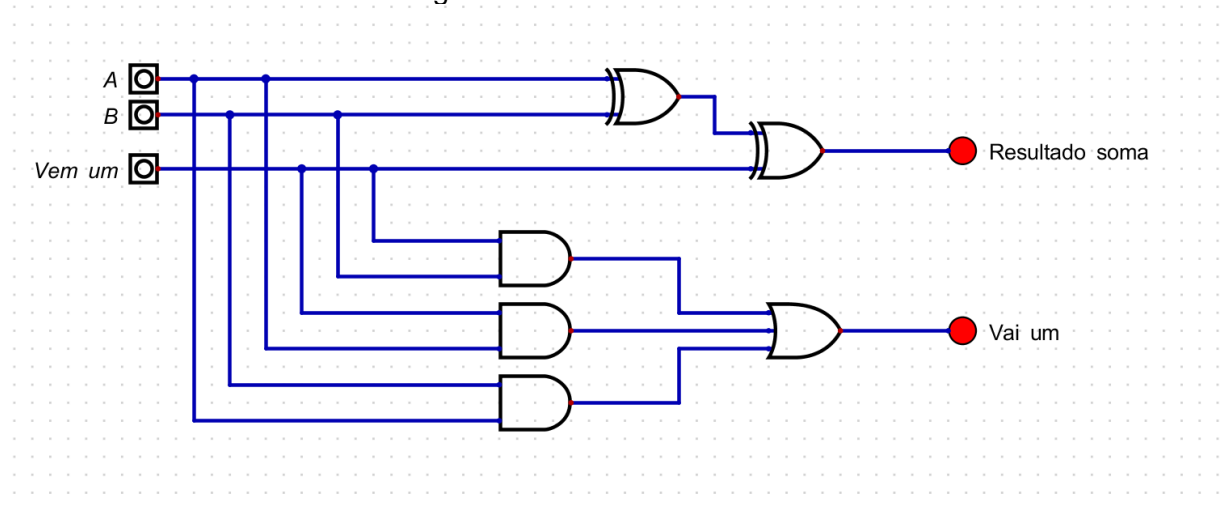
Figura 1.3 – Aba componentes e entradas e saídas



Fonte: Próprio autor, 2025.

Na mesma aba, selecione “LED” duas vezes. Ao clicar com o botão direito no componente “Entrada”, no campo rótulo digite “A” para o primeiro, “B” para o segundo e “Vem um” para o terceiro. Seguindo o mesmo procedimento para o “LED” no rótulo do primeiro escreva “Resultado soma” e no segundo escreva “Vai um”. Por fim posicione e conecte eles com os fios conforme a figura 1.4.

Figura 1.4 – Circuito Montado.



Fonte: Próprio autor, 2025.

### 1.2. Segunda etapa

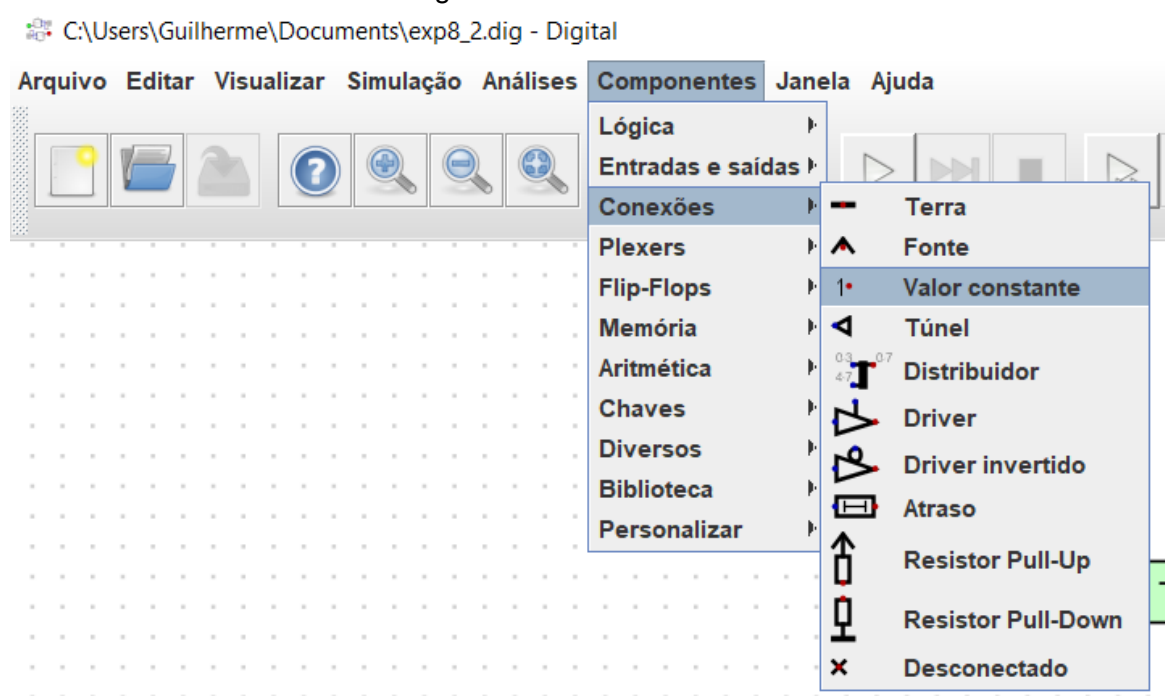
Primeiramente, para montar o somador completo de 4 bits, é necessário ter o software Digital instalado. Ao executá-lo, vá até a aba “Componentes” localizada na

parte superior da tela, selecione “Aritmética” e escolha a opção “Somar” quatro vezes.

Em seguida, ainda na mesma aba “Componentes”, selecione “Entradas e saídas” e escolha a opção “Saída” cinco vezes e a opção “Entrada” oito vezes, conforme a figura 1.3.

Após isso, no campo “Componentes”, vá em “Conexões” e selecione “Valor constante” uma vez, conforme a figura 1.5.

Figura 1.5 – Aba conexões



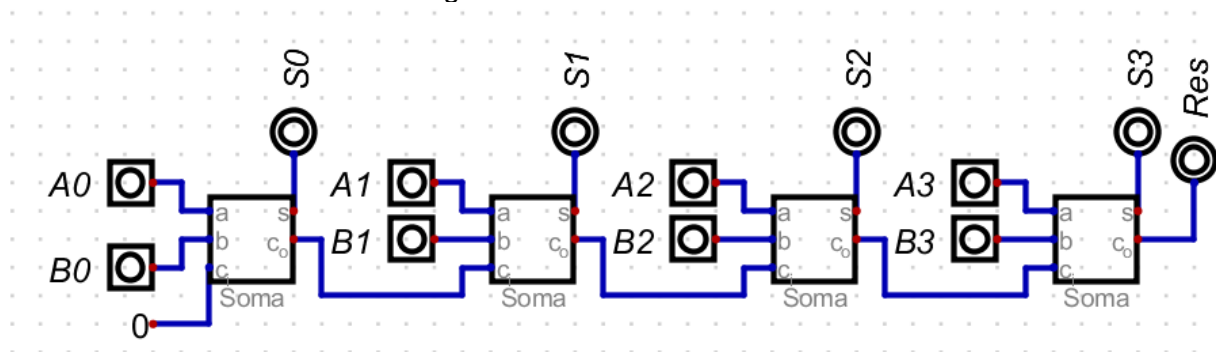
Fonte: Próprio autor, 2025.

Após isso, clique com o botão direito nas quatro primeiras Entradas e, no campo “Rótulo”, escreva “A0” aumentando para cada até o “A3”, e para os outros quatros a mesma coisa porém trocando o “A” por “B”.

Logo depois clicar com o botão direito no componente “Valor Constante” e definir seu valor para zero.

Para as saídas segue o mesmo procedimento porém colocando “S0” e assim por diante até chegar em “S3”, na última Saída será “Res”, após isso conectar e organizar todos os componentes conforme a figura 1.6.

Figura 1.6 – Circuito Montado



Fonte: Próprio autor, 2025.

## 2. ANÁLISE DE DADOS

Esta seção tem como objetivo demonstrar as análises dos resultados obtidos ao testar o barramento, comparando-os com a respectiva tabela verdade.

### 2.1. Primeiro circuito

Para realizar os testes, acrescente o componente “Test”. Vá a “Componentes”, selecione “Diversos”, e escolha a opção “Test”. Acrescente também o componente “Gráfico de dados”, localizado em “Componentes” na aba “Entradas e saídas”, conforme a figura 1.2.

Após isso, escreva a tabela verdade. Clique com o botão direito em “Test”, em seguida no botão editar e digite a tabela verdade, conforme a tabela 2.1.

Tabela 2.1 – Tabela verdade do primeiro circuito

1	A	B	Vem	Res	Vai
2	0	0	0	0	0
3	0	0	1	1	0
4	0	1	0	1	0
5	0	1	1	0	1
6	1	0	0	1	0
7	1	0	1	0	1
8	1	1	0	0	1
9	1	1	1	1	1

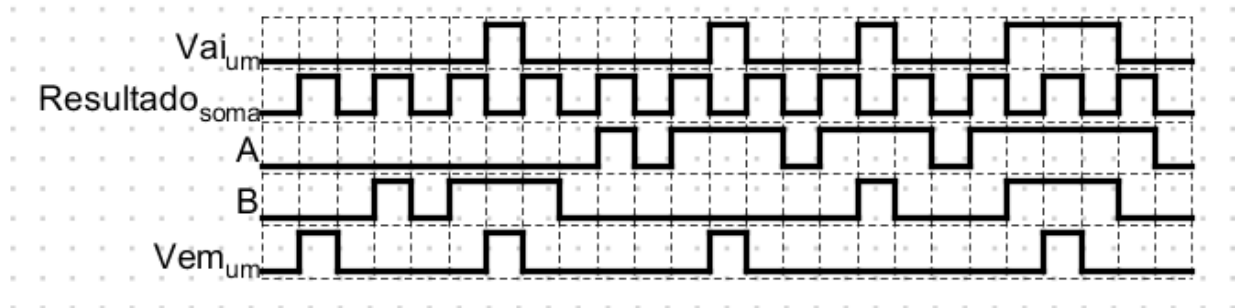
Fonte: Próprio autor, 2025.

A análise dos dados obtidos a partir da simulação do circuito lógico demonstra o comportamento de soma com oito combinações possíveis de entrada para três variáveis de entrada binária, e seus respectivos resultados.

Com base na tabela verdade aplicada, é possível observar que o comportamento do circuito reflete fielmente ao funcionamento da adição binária, podendo ser escalado para mais bits.

Tais resultados também podem ser conferidos no gráfico de dados que mostra a soma ocorrendo com base nas entradas, como é possível ver na figura 2.1.

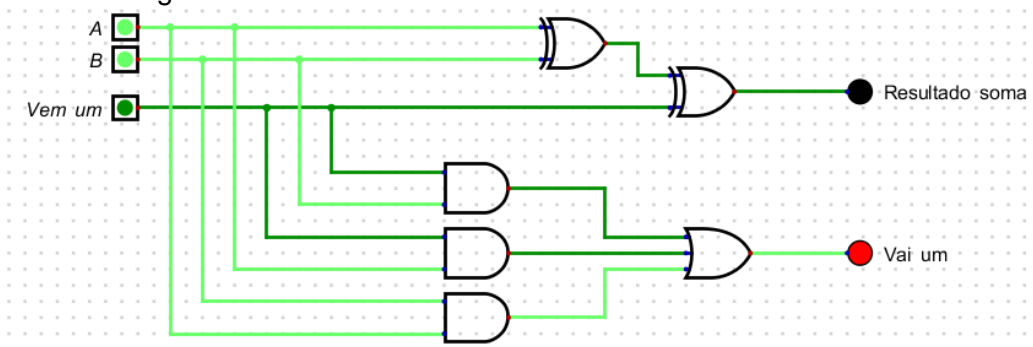
Figura 2.1 – Gráfico do primeiro circuito



Fonte: Próprio autor, 2025.

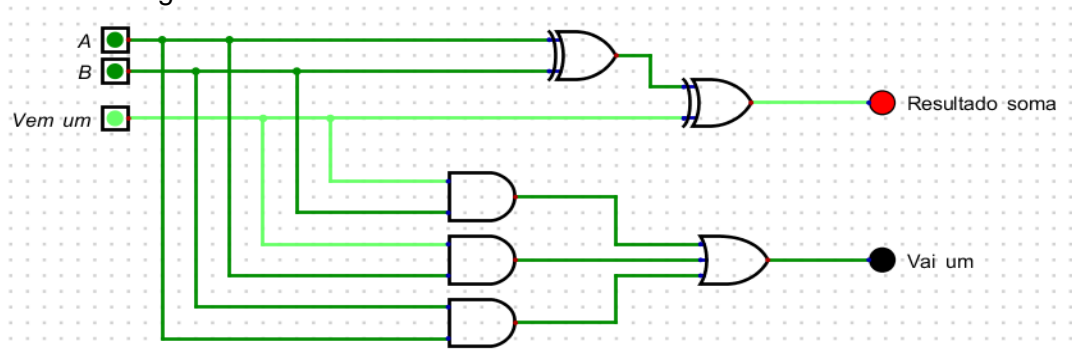
A tabela exposta na tabela 2.1 prova-se verdadeira ao simular o circuito, conforme as figuras 2.2, 2.3 e 2.4.

Figura 2.2 – Primeiro circuito com A e B sendo um e Vem um zero



Fonte: Próprio autor, 2025.

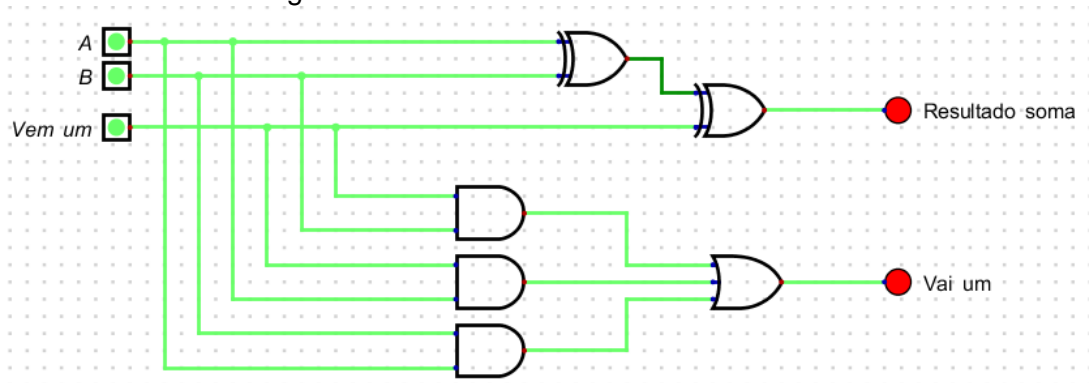
Figura 2.3 – Primeiro circuito A e B sendo zero e Vem um sendo um



Fonte: Próprio autor, 2025.



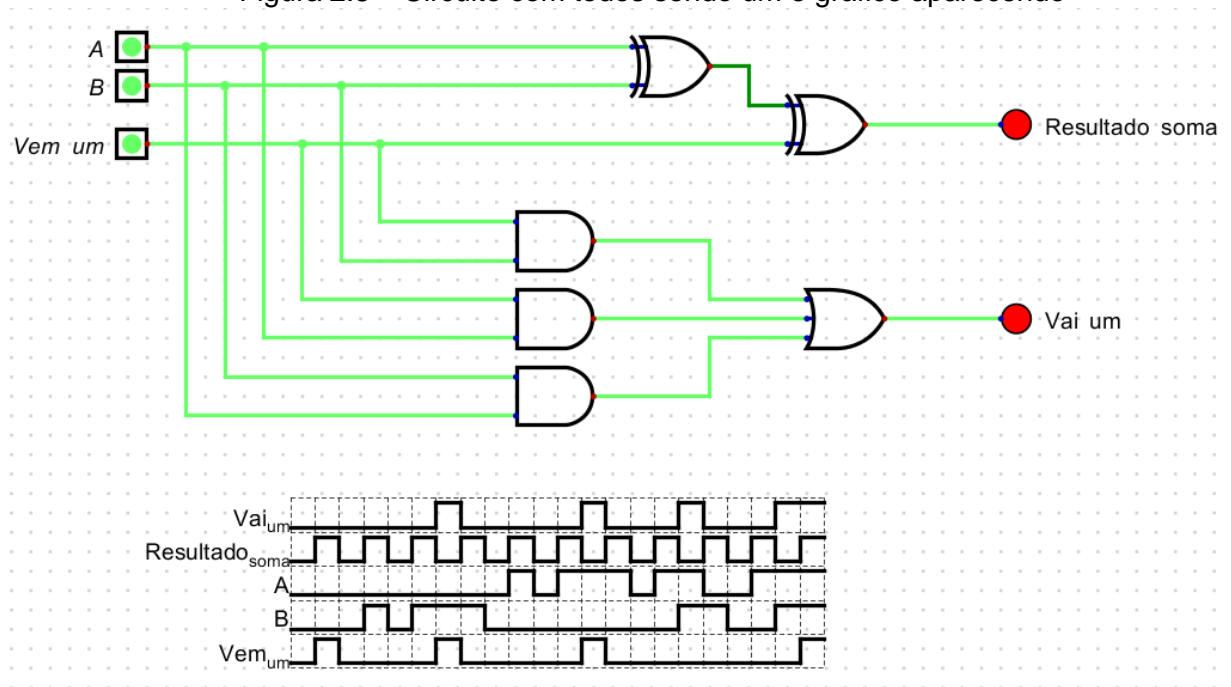
Figura 2.4 – Primeiro circuito com todos sendo um



Fonte: Próprio autor, 2025.

Após algumas interações, o gráfico comprova a tabela verdade, conforme a figura 2.5.

Figura 2.5 – Circuito com todos sendo um e gráfico aparecendo



Fonte: Próprio autor, 2025.

## 2.2. Segundo circuito

Para realizar os testes, acrescente o componente “Test”. Vá a “Componentes”, selecione “Diversos”, e escolha a opção “Test”. Acrescente também o componente “Gráfico de dados”, localizado em “Componentes” na aba “Entradas e saídas”, conforme a figura 1.2.

Após isso, escreva a tabela verdade. Clique com o botão direito em “Test”, em seguida no botão editar e digite a tabela verdade, conforme a tabela 2.2.

Tabela 2.2 – Tabela verdade do segundo circuito

1	Cin	A3	A2	A1	A0	B3	B2	B1	B0	S3	S2	S1	S0	Res
2	0	0	0	0	0	0	0	0	0	0	0	0	0	0
3	0	0	0	0	1	0	0	0	1	0	0	1	0	0
4	0	0	0	1	0	0	0	1	0	0	1	0	0	0
5	0	0	0	1	1	0	0	1	1	0	1	1	0	0
6	0	0	1	0	0	0	1	0	0	1	0	0	0	0
7	0	0	1	0	1	0	1	0	1	1	0	1	0	0
8	0	0	1	1	0	0	1	1	0	1	1	0	0	0
9	0	0	1	1	1	0	1	1	1	1	1	1	0	0
10	0	1	0	0	0	1	0	0	0	0	0	0	0	1
11	0	1	0	0	1	1	0	0	1	0	0	1	0	1
12	0	1	0	1	0	1	0	1	0	0	1	0	0	1
13	0	1	0	1	1	1	0	1	1	0	1	1	0	1
14	0	1	1	0	0	1	1	0	0	1	0	0	0	1
15	0	1	1	0	1	1	1	0	1	1	0	1	0	1
16	0	1	1	1	0	1	1	1	0	1	1	0	0	1
17	0	1	1	1	1	1	1	1	1	1	1	1	0	1
18	1	1	1	1	1	1	1	1	1	1	1	1	1	1

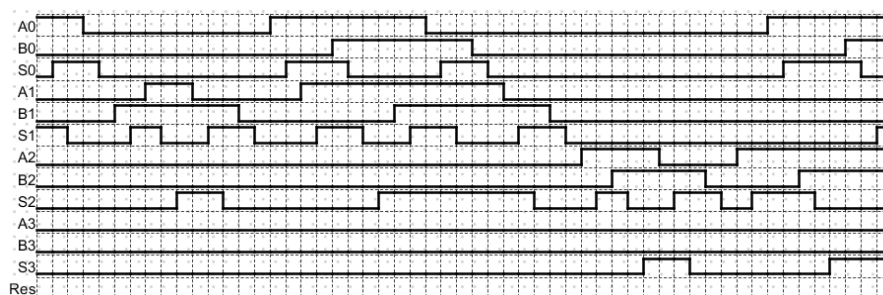
Fonte: Próprio autor, 2025.

A análise dos dados obtidos a partir da simulação do circuito lógico demonstra o comportamento da soma sendo efetuada em uma escala maior que a de 1 bit.

Com base na tabela verdade aplicada, é possível observar que as combinações aumentaram significativamente comparado ao circuito anterior, tendo em vista que essa é uma representação resumida já que um circuito somador completo de 4 bits teria na tabela verdade 512 linhas.

Tais resultados também podem ser conferidos no gráfico de dados, ilustrando o aumento das combinações, como é possível ver na figura 2.6.

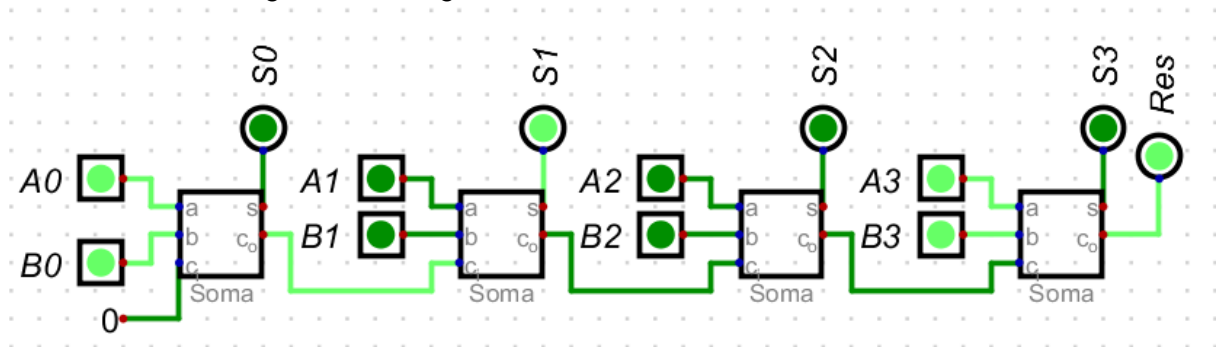
Figura 2.6 – Gráfico do segundo circuito



Fonte: Próprio autor, 2025.

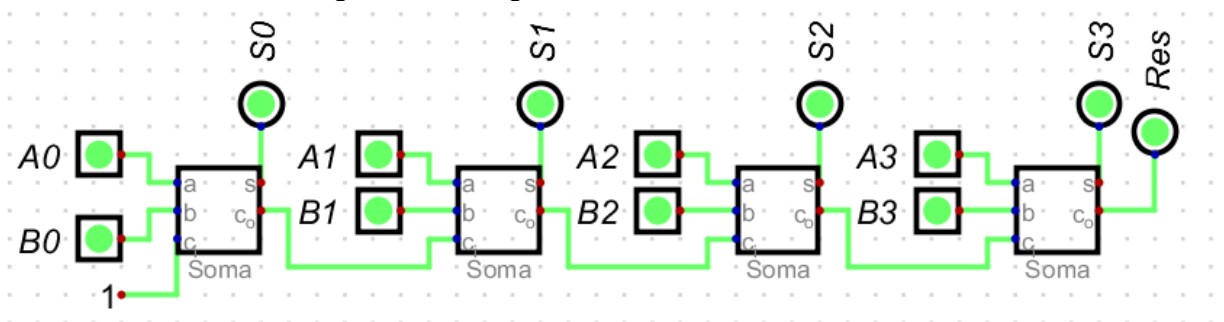
A tabela exposta na tabela 2.2 prova-se verdadeira ao simular o circuito, conforme as figuras 2.7 e 2.8.

Figura 2.7 – Segundo circuito com A0, A3, B0 e B3 sendo um



Fonte: Próprio autor, 2025.

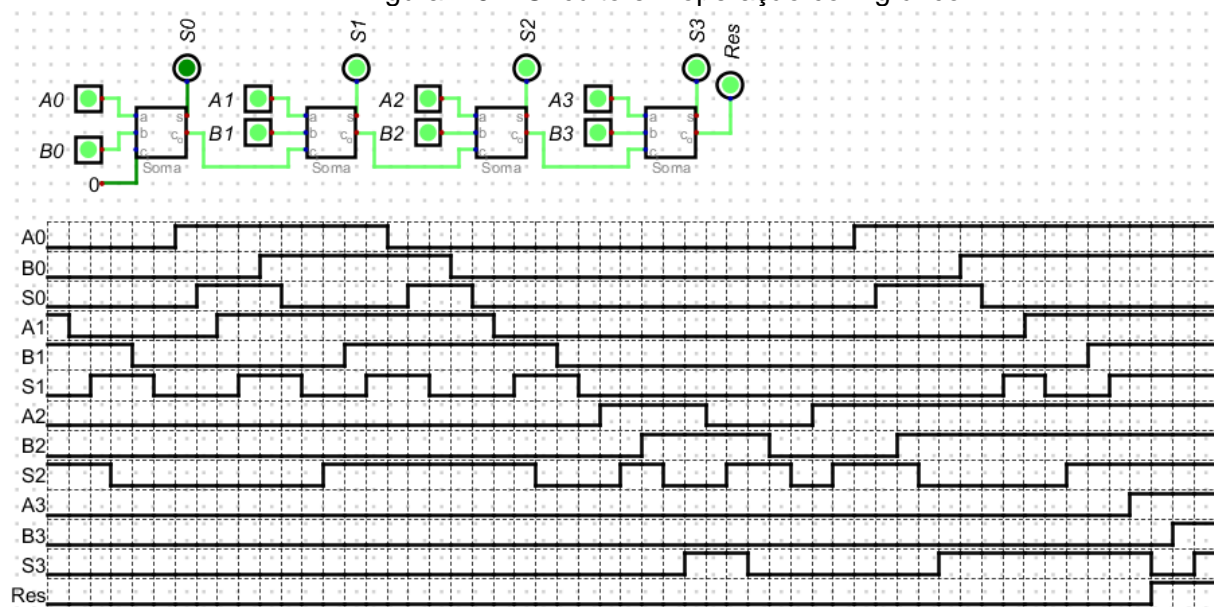
Figura 2.8 – Segundo circuito com todos sendo um



Fonte: Próprio autor, 2025.

Após algumas interações, o gráfico comprova a tabela verdade, conforme a figura 2.9.

Figura 2.9 – Circuito em operação com gráfico



Fonte: Próprio autor, 2025.