

实验七 译码器功能测试及应用

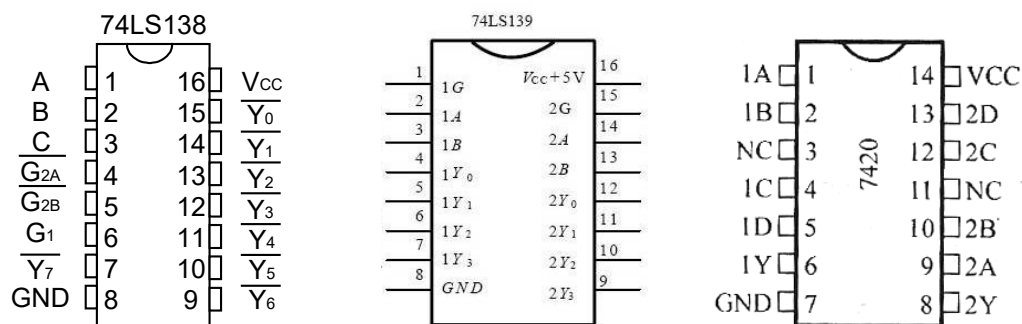
一、实验目的

- 熟悉集成译码器的逻辑功能及测试方法。
- 学会用集成译码器进行逻辑设计。

二、实验仪器及材料

- 仪器设备：数字万用表、数字电路实验箱
- 器件：

74LS138	3-8 译码器	1 片
74LS139	双 2-4 译码器	2 片
74LS20	四输入端双与非门	1 片



三、预习要求

- 预习用译码器设计组合逻辑电路的方法。
- 熟悉所用集成电路的引脚排列及用途。

四、实验内容及步骤

实验前按数字电路实验箱使用说明书先检查电源是否正常，然后选择实验用的集成块芯片插入实验箱中对应的 IC 座，按自己设计的实验接线图接好连线。注意集成块芯片不能插反。线接好后经实验指导教师检查无误方可通电实验。实验中改动接线须先断开电源，接好线后再通电实验。

1、译码器功能测试。

- 测试 74LS139 的逻辑功能，填写表 7.1 的输出状态。
- 测试 74LS138 的逻辑功能，填写表 7.2 的输出状态。

2、译码器转换。

将双 2-4 线译码器转换为 3-8 线译码器。

- 画出转换电路图。
- 在实验箱上接线并验证设计是否正确。

3、利用 74LS138 设计一位全加器。

按照课本所述的组合逻辑电路设计步骤（**真值表→最简逻辑表达式→按要求的逻辑门对表达式转换→对应逻辑电路图**）进行，最终得到逻辑电路，用实验的方法验证电路的逻辑功能是否符合设计要求。

江西师范大学计算机信息工程学院学生实验报告

专业：_____ 姓名：_____ 学号：_____ 日期：_____

课程名称	数字逻辑	实验室名称	先骊楼 4607
实验名称	实验七 译码器		
指导教师		成绩	

实验原理、目的：

实验和内容：（如果写不下可以写在这页背面）

1. 根据实验填写表格

表 7.1

输入			输出			
使能	选择					
1G	1B	1A	Y ₀	Y ₁	Y ₂	Y ₃
H	X	X				
L	L	L				
L	L	H				
L	H	L				
L	H	H				

表 7.2

输入					输出							
使能		选择码										
G1	$G2 = \overline{G2A} + \overline{G2B}$	C	B	A	Y ₀	Y ₁	Y ₂	Y ₃	Y ₄	Y ₅	Y ₆	Y ₇
×	1	×	×	×								
0	×	×	×	×								
1	0	0	0	0								
1	0	0	0	1								
1	0	0	1	0								
1	0	0	1	1								
1	0	1	0	0								
1	0	1	0	1								
1	0	1	1	0								
1	0	1	1	1								

2. 画出双 2-4 线译码器转换为 3-8 线译码器转换电路图，设计表格验证其功能是否正确。

3、利用 74LS138 设计一位全加器。画出电路图，设计表格验证其功能是否正确。