

Universidade Federal de Santa Catarina

EEL7123/EEL510457

Solução Problema 5.3

Problema 5.3. Considere um somador completo (*Full-Adder*) de 1 bit com entradas (A, B, C_{in}) e saídas (S, C_{out}). Assuma os tempos máximos de propagação indicados na tabela.

t_{pMAX} [ns]	S	C_{out}
A	16	12
B	16	12
C_{in}	8	6

(a) Desenhe o circuito lógico de um somador binário *Adder4* com entradas A e B de 4 bits e saída S , também de 4 bits. O somador deverá incluir também uma entrada de C_{in} e uma saída de C_{out} .

$$S = A \oplus B \oplus C$$

$$C_{out} = (B \oplus C_{in})A + BC_{in}$$

A solução é idêntica que a mostrada em 5.1 só com um Full-Adder na primeira posição.

(b) Calcule o tempo máximo de propagação do somador *Adder4* concebido. Justifique com os cálculos que realizar.

$$\Delta = 16 + 6 + 6 + 8 = 36ns.$$