

CONJUNTO DE INSTRUÇÕES

EXERCÍCIOS

- 1) Apesar de todo o desenvolvimento, a construção de computadores e processadores continua, basicamente, seguindo a arquitetura clássica de von Neumann. As exceções a essa regra encontram-se em computadores de propósitos específicos e nos desenvolvidos em centros de pesquisa. Assinale a opção em que estão corretamente apresentadas características da operação básica de um processador clássico.
- (A) Instruções e dados estão em uma memória física única; um programa é constituído de uma sequência de instruções de máquina; uma instrução é lida da memória de acordo com a ordem dessa sequência e, quando é executada, passa-se, então, para a próxima instrução na sequência..
 - (B) Instruções e dados estão em memórias físicas distintas; um programa é constituído de um conjunto de instruções de máquina; uma instrução é lida da memória quando o seu operando-destino necessita ser recalculado; essa instrução é executada e o resultado é escrito no operando de destino, passando-se, então, para o próximo operando a ser recalculado.
 - (C) Instruções e dados estão em uma memória física única; um programa é constituído de um conjunto de instruções de máquina; uma instrução é lida da memória quando todos os seus operandos-fonte estiverem prontos e disponíveis; essa instrução é executada e o resultado é escrito no operando de destino, passando-se, então, para a instrução seguinte que tiver todos seus operandos disponíveis.
 - (D) Instruções e dados estão em memórias físicas distintas; um programa é constituído de um conjunto de instruções de máquina; uma instrução é lida da memória quando todos os seus operandos-fonte estiverem prontos e disponíveis; essa instrução é executada e o resultado é escrito no operando de destino, passando-se, então, para a instrução seguinte que estiver com todos os seus operandos disponíveis.
 - (E) Instruções e dados estão em memórias físicas distintas; um programa é constituído de uma sequência de instruções de máquina; uma instrução é lida da memória de acordo com a ordem dessa sequência e, quando é executada, passa-se, então, para a próxima instrução na sequência.

- 2) Processadores atuais incluem mecanismos para o tratamento de situações especiais, conhecidas como interrupções. Em uma interrupção, o fluxo normal de instruções é interrompido para que a causa da interrupção seja tratada. Com relação a esse assunto, assinale a opção correta.
- (A) Controladores de entrada e saída geram interrupções de forma síncrona à execução do processador, para que nenhuma instrução fique incompleta devido à ocorrência da interrupção.
 - (B) Quando uma interrupção ocorre, o próprio processador salva todo o seu contexto atual, tais como registradores de dados e endereço e códigos de condição, para que esse mesmo contexto possa ser restaurado pela rotina de atendimento da interrupção.
 - (C) O processador pode auto-interromper-se para tratar exceções de execução, tais como um erro em uma operação aritmética, uma tentativa de execução de instrução ilegal ou uma falha de página em memória virtual..
 - (D) Rotinas de tratamento de interrupção devem ser executadas com o mecanismo de interrupção inibido, pois esse tipo de rotina não permite aninhamento.
 - (E) O uso de interrupção para realizar entrada ou saída de dados somente é eficiente quando o periférico trata grandes quantidades de dados, como é o caso de discos magnéticos e discos ópticos. Para periféricos com pouco volume de dados, como teclados e mouses, o uso de interrupção é ineficiente.

- 3) Considere a estrutura de dados PILHA, denominada P_ENADE, inicialmente vazia, suportando três operações básicas, conforme definidas no Quadro I, e a sequência de operações descritas no Quadro II.

| QUADRO I | |
|-------------|--|
| OPERAÇÃO | SIGNIFICADO |
| Push (P, x) | Insere um elemento x na pilha P |
| Pop (P) | Retorna e remove o elemento de topo da pilha P |
| Top (P) | Retorna mas não remove o elemento de topo da pilha P |

| QUADRO II |
|----------------------------|
| Push(P_ENADE,RJ) |
| Push(P_ENADE,SP) |
| Pop(P_ENADE) |
| Push(P_ENADE,DF) |
| Top(P_ENADE) |
| Push(P_ENADE,MG) |
| Top(P_ENADE) |
| Push(P_ENADE,PR) |
| Pop(P_ENADE) |
| Push(P_ENADE,Top(P_ENADE)) |
| Push(P_ENADE,Pop(P_ENADE)) |
| Push(P_ENADE,BA) |
| Pop(P_ENADE) |
| Push(P_ENADE,Top(P_ENADE)) |

Após a execução da última operação **Push(P_ENADE, Top(P_ENADE))**, qual será o elemento de topo da pilha **P_ENADE**?

- (A) RJ
- (B) SP
- (C) MG
- (D) PR
- (E) DF

- 4) Uma máquina possui instruções de 16 bits e endereços de 4 bits. Do conjunto total de instruções 15 referenciam 3 endereços, 14 referenciam 2 endereços e 16 não apresentam referência a endereço. Qual é o número máximo de instruções que referenciam 1 endereço que esta máquina pode ter?