

Lógica Digital

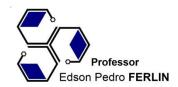
\_\_\_\_\_

# LÓGICA DIGITAL Exercícios

1) Um sistema é composto de três dispositivos similares e funciona, de maneira adequada, se pelo menos dois destes dispositivos operarem corretamente. O funcionamento dos dispositivos é representado pelas variáveis lógicas X, Y e Z, as quais assumem o valor lógico "1" quando o dispositivo correspondente falha, e "0" quando opera corretamente.

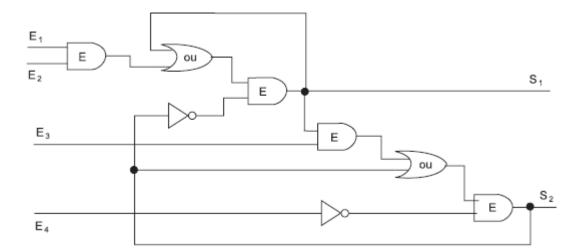
Determine a expressão da variável lógica W, que representa o funcionamento do sistema (W = 1 para o inadequado e W = 0 para o adequado), em função das variáveis X, Y e Z, considerando:

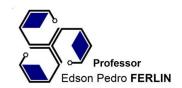
- a) soma de produtos lógicos e sua expressão simplificada;
- b) produto de somas lógicas.



## Lógica Digital

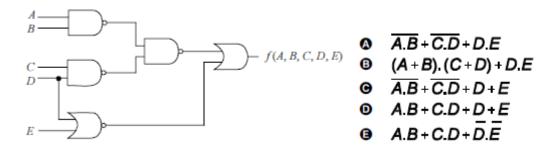
2) Escreva as equações booleanas equivalentes para as saídas S1 e S2;





Lógica Digital

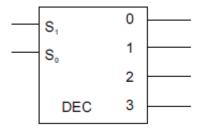
3) No circuito têm-se cinco entradas — A, B, C, D e E — e uma saída f (A, B, C, D, E), qual opção apresenta uma expressão lógica equivalente à função f (A, B, C, D, E)?e





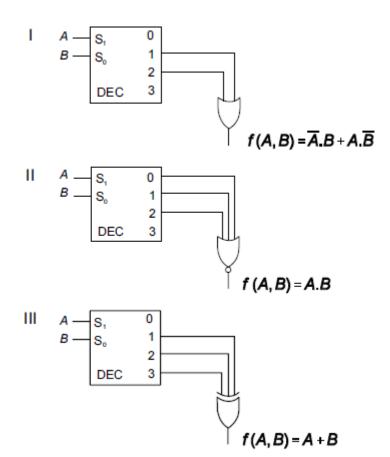
### Lógica Digital

**4)** Considere o bloco decodificador ilustrado acima, o qual opera segundo a tabela apresentada.



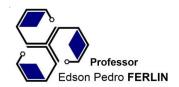
entradas		saídas			
S <sub>1</sub>	So	0	1	2	3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

Em cada item a seguir, julgue se a função lógica mostrada corresponde ao circuito lógico a ela associado.



Assinale a opção correta.

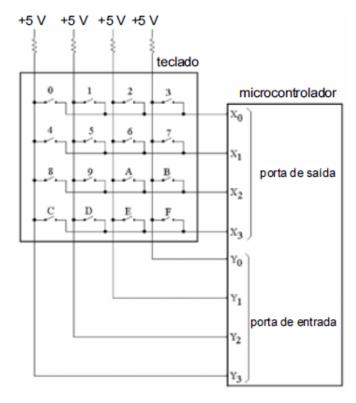
- (A) Apenas um item está certo.
- (B) Apenas os itens I e II estão certos.
- (C) Apenas os itens I e III estão certos.
- (D) Apenas os itens II e III estão certos.
- (E) Todos os itens estão certos..



#### Lógica Digital

\_\_\_\_\_

5) Considere que seja necessário escrever um código para um microcontrolador capaz de identificar teclas acionadas em um teclado conectado como mostrado abaixo. O microcontrolador atribui valores lógicos às linhas X3, X2, X1 e X0 de uma porta de saída do tipo coletor aberto, e lê os valores lógicos das linhas Y3, Y2, Y1 e Y0 em uma porta de entrada.



Caso apenas a tecla 9 do teclado esteja pressionada e o microcontrolador esteja atribuindo os valores lógicos 1011 às linhas X3, X2, X1 e X0, respectivamente, qual o padrão binário que deverá ser lido nas linhas Y3, Y2, Y1 e Y0, respectivamente?b

- (A) 0111
- (B) 1011
- (C) 1101
- (D) 1110
- (E) 1111



#### Lógica Digital

6) Considere o circuito combinatório, a tensão analógica VA definida pela Tabela I, e a tabela

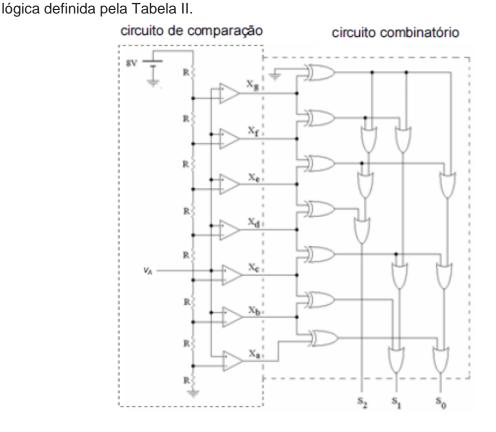


Tabela I					
v <sub>A</sub> (em volts)	S <sub>2</sub>	S <sub>1</sub>	So		
<i>v<sub>A</sub></i> < 1	0	0	0		
$1 < v_A < 2$	0	0	1		
$2 < v_A < 3$	0	1	0		
$3 < v_A < 4$	0	1	1		
$4 < v_A < 5$	1	0	0		
$5 < v_A < 6$	1	0	1		
$6 < v_A < 7$	1	1	0		
v. > 7	1	1	1		

Tabela II									
Xa	X <sub>b</sub>	Xc	$X_d$	X <sub>e</sub>	X <sub>f</sub>	Xg	S <sub>2</sub>	S <sub>1</sub>	So
0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	0	1
1	1	0	0	0	0	0	0	1	0
1	1	1	0	0	0	0	0	1	1
1	1	1	1	0	0	0	1	0	0
1	1	1	1	1	0	0	1	0	1
1	1	1	1	1	1	0	1	1	0
1	1	1	1	1	1	1	1	1	1

Analise o circuito, os dados das tabelas I e II e as seguintes asserções.

O circuito apresentado converte a tensão analógica vA em uma palavra de três bits cujo valor binário é uma representação quantizada da tensão vA, conforme apresentado na tabela I **porque** o circuito combinatório formado pelas portas lógicas apresenta o comportamento dado pela tabela lógica II quando o circuito de comparação é excitado com uma tensão vA adequada.

Assinale a opção correta, com relação às asserções acima.

- (A) As duas asserções são proposições verdadeiras, e a segunda é uma justificativa correta da primeira..
- (B) As duas asserções são proposições verdadeiras, mas a segunda não é uma justificativa correta da primeira.
- (C) A primeira asserção é uma proposição verdadeira, e a segunda, uma proposição falsa.
- (D) A primeira asserção é uma proposição falsa, e a segunda, uma proposição verdadeira.
- (E) Tanto a primeira quanto a segunda asserções são proposições falsas.



### Lógica Digital

7) Um técnico em informática deve construir um dispositivo para auxiliar no diagnóstico de determinada doença W. A doença é diagnosticada através da análise do valor do volume de três substâncias, S1, S2 e S3, encontradas no sangue. Considera-se que a pessoa tem

Situação \		Volume de S1	Volume de S2	Volume de S3
	1	≤ 10	> 20	> 45
	2	> 10	≤ 20	≤ 45
	3	> 10	≤ 20	> 45
	4	> 10	> 20	> 45

As variáveis lógicas T, V e X foram definidas da seguinte maneira:

a doença W nas seguintes situações:

$$T = \begin{cases} 1, \text{se S1>10} \\ 0, \text{se S1\leq10} \end{cases} V = \begin{cases} 1, \text{se S2>20} \\ 0, \text{se S2\leq20} \end{cases} X = \begin{cases} 1, \text{se S3>45} \\ 0, \text{se S3}\leq45 \end{cases}$$

Para indicar que a pessoa tem a doença W, a expressão lógica que deverá ser implementada no dispositivo éc

(A) 
$$XV + XT$$

(B) 
$$X\overline{V} + T\overline{V}$$

(C) 
$$XV + T\overline{V}$$

(D) 
$$\overline{X}V + XT$$

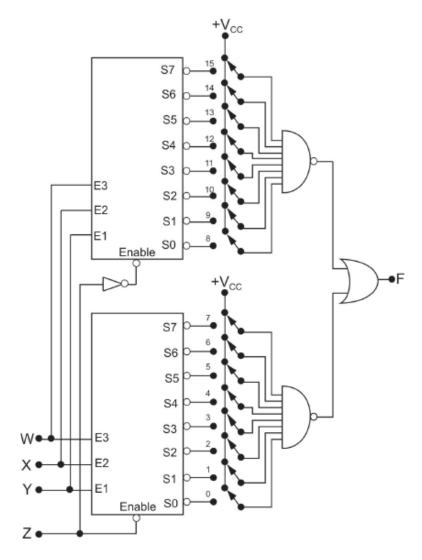
(E) 
$$\overline{X}\overline{V} + X\overline{T}$$



#### Lógica Digital

\_\_\_\_\_

8) Um engenheiro necessitava de um circuito eletrônico programável através do posicionamento de chaves e capaz de implementar expressões booleanas entre quatro sinais digitais (W, X, Y e Z). Ele solicitou a um técnico que montasse o circuito apresentado na figura, utilizando decodificadores com 3 (três) entradas e 8 (oito) saídas, em que E3 representa o bit mais significativo da entrada. Sabe-se que o pino de enable, quando desativado, faz com que todas as saídas do decodificador (S0 até S7) permaneçam em nível lógico 1. As chaves são independentes e têm duas posições de contato, conectadas à barra de +VCC ou ao terminal do decodificador.



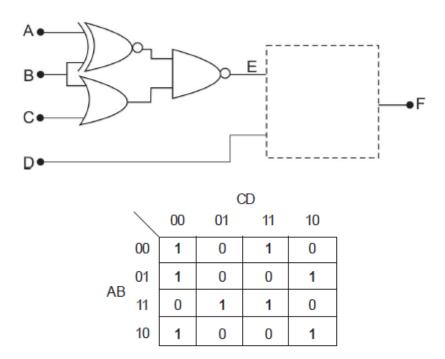
Quais os números das chaves que deverão ser conectadas aos decodificadores para que a expressão booleana do sinal F seja  $\overline{W}XY + W\overline{X}\overline{Z} + WX\overline{Y}Z$ ?

- (A) 1, 5, 7, 12 e 14
- (B) 3, 4, 5, 11 e 14.
- (C) 3, 4, 7, 12 e 13
- (D) 3, 6, 8, 10 e 12
- (E) 5, 6, 7, 11 e 15



#### Lógica Digital

**9)** Considere o circuito digital combinacional e o Mapa de Karnaugh do sinal F. Os sinais digitais A, B, C e D são as entradas do circuito.



Mapa de Karnaugh do sinal F

Tendo por base as informações acima,

- a) Monte o Mapa de Karnaugh do sinal E;
- b) Monte a tabela-verdade entre os sinais D, E e F;
- c) Determine a porta lógica que deverá ser inserida no quadrado pontilhado da figura, para interligar corretamente os sinais D, E e F.



#### Lógica Digital

- 10) João, ao tentar consertar o módulo eletrônico de um carrinho de brinquedos, levantou as características de um pequeno circuito digital incluso no módulo. Verificou que o circuito tinha dois bits de entrada, x0 e x1, e um bit de saída. Os bits x0 e x1 eram utilizados para representar valores de inteiros de 0 a 3 (x0, o bit menos significativo e x1, o bit mais significativo). Após testes, João verificou que a saída do circuito é 0 para todos os valores de entrada, exceto para o valor 2. Qual das expressões a seguir representa adequadamente o circuito analisado por João?
  - (A) x0 (not x1)
  - (B) (not x0) or (not x1)
  - (C) (not x0) and x1.
  - (D) x0 and x1
  - (E) x0 o (not x1)



#### Lógica Digital

- 11) Dispositivos Lógicos Programáveis (DLP, ou PLD programmable logic devices) são muito utilizados hoje em dia para o projeto de circuitos digitais especiais. Com relação a esse assunto, julgue os itens a seguir.
  - I Como um PLA (*programmable logic array*) somente implementa equações booleanas descritas na forma de soma de termosproduto, e não implementa portas lógicas multinível, então nem todas as funções booleanas podem ser implementadas em um PLA.
  - II Em uma PROM (*programmable ROM*), o arranjo de portas AND é fixo, e somente o arranjo de portas OR pode ser programado; em um PAL (*programmable array logic*), o arranjo de portas OR é fixo, e somente o array de portas AND é programável; e, em um PLA (*programmable logic array*), tanto o arranjo de portas AND como o de portas OR são programáveis.
  - III Um circuito digital implementado por meio de um dispositivo lógico programável ocupa mais área e consome mais potência do que um circuito integrado dedicado, mas, em compensação, ele pode operar em frequências maiores, pois seus transistores e portas lógicas são projetados de forma a otimizar o chaveamento de estados.

#### Assinale a opção correta.

- (A) Apenas o item II está certo..
- (B) Apenas o item III está certo.
- (C) Apenas os itens I e II estão certos.
- (D) Apenas os itens I e III estão certos.
- (E) Apenas os itens II e III estão certos.



#### Lógica Digital

12) Os circuitos lógicos podem ser classificados como combinacionais ou sequenciais. Nos circuitos combinacionais, a saída é uma mera combinação lógica dos sinais de entrada. Nos circuitos sequenciais, a sequência dos sinais de entrada influencia a saída. Em outras palavras, os circuitos sequenciais guardam uma memória do passado e os combinacionais, não.

#### I. TELEFONE



#### II. CADEADO COM SEGREDO



#### III. SEGREDO DE COFRE



Identificando a Lógica Combinacional pela letra C e a Lógica Sequencial pela letra S, as lógicas utilizadas pelos objetos acima representados seriam modeladas, respectivamente, como:

- (A) C C C
- (B) C S S
- (C) S C C
- (D) S C S
- (E) S S S



### Lógica Digital

13) Uma agência bancária, com expediente de 10h até 16h, tem dois gerentes. Por motivos de segurança, cada gerente possui uma chave do cofre, cuja abertura está submetida a restrições de tempo. Durante o expediente, qualquer dos gerentes pode abrir o cofre; entretanto, fora do expediente, é preciso a presença de ambos. O quadro apresenta os valores lógicos de duas variáveis (T16 e T10) que permitem identificar o horário de funcionamento.

T <sub>16</sub>	T <sub>10</sub>	Horário	
0	0	Antes do expediente	( 0h - 10h)
0	1	Durante o expediente	(10h - 16h)
1	1	Após o expediente	(16h - 24h)
1	0	Impossível	

Representando a presença de cada gerente pelas variáveis lógicas G1 e G2, qual é a expressão lógica que habilita a abertura do cofre?a

(A) 
$$G1 \cdot G2 + \overline{T}_{16} \cdot T_{10} \cdot (G1 + G2)$$

(B) 
$$G1 \cdot G2 \cdot \overline{T}_{16} \cdot \overline{T}_{10} + T_{16} \cdot T_{10} \cdot (G1 + G2)$$

(A) 
$$G1 \cdot G2 + \overline{T}_{16} \cdot T_{10} \cdot (G1 + G2)$$
  
(B)  $G1 \cdot G2 \cdot \overline{T}_{16} \cdot \overline{T}_{10} + T_{16} \cdot T_{10} \cdot (G1 + G2)$   
(C)  $G1 \cdot G2 + \overline{T}_{16} \cdot \overline{T}_{10} \cdot (G1 + G2) + T_{16} \cdot T_{10} \cdot (G1 + G2)$ 

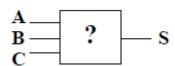
(D) 
$$G1 \cdot G2 + \overline{T}_{16} \cdot \overline{T}_{10} \cdot (G1 + G2)$$
  
(E)  $G1 \cdot G2 + \overline{T}_{16} \cdot \overline{T}_{10} \cdot G1 \cdot G2$ 

(E) 
$$G1 \cdot G2 + T_{16} \cdot T_{10} \cdot G1 \cdot G2$$



### Lógica Digital

**14)** A figura a seguir contém um circuito digital desconhecido, com 3 entradas "A", "B" e "C", e uma saída "S".



A	В	C	S
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	1
1	1	1	1

Baseado na tabela-verdade apresentada, obtenha a expressão lógica mais simplificada correspondente a tal circuito.