|  |
| --- |
| Universidade Federal de Minas Gerais |
| Escola de Engenharia – Departamento de Engenharia Eletrônica |
| Disciplina: Laboratório de Sistemas Digitais |
| Guia de aula: 09 (complemento usado em laboratório) |
| Assuntos:   * Operadores em VHDL (concatenação de linhas de barramento, exibição de sinais internos para simulação, etc.) |

|  |
| --- |
| Objetivos:   * Saber identificar o apropriado uso dos operadores em VHDL * Identificar os diferentes tipos de operadores. |
| Espera-se que ao final do Estudo Dirigido o aluno saiba responder às seguintes questões:   1. Quais são os operadores lógicos em VHDL? 2. Quais são os operadores de relação em VHDL? 3. Quais são os operadores *shift* em VHDL? 4. Quais são os operadores *adding* em VHDL? 5. Quais são os operadores *sign* em VHDL? 6. Quais são os operadores *multiplying* em VHDL? 7. Que outro tipo de operadores existe, fora dos citados acima? 8. Como usar os operadores em VHDL? 9. Existem regras de precedência entre operadores em VHDL? |
| Atividades práticas em sala de aula:   1. Utilizando como base o conhecimento adquirido, descreva um circuito em VHDL que reproduza a seguinte função f(x)= r\*x\*not(x), sendo r=2, para qualquer valor de x e assuma no máximo 4 bits de representação. Escreva um arquivo testbench para testar a sua descrição vhdl sintetizada. Simule o sistema e apresente o que você desenvolveu ao professor da disciplina |