

Pontifícia Universidade Católica de Minas Gerais  
Instituto de Ciências Exatas e Informática  
Curso de Ciência da Computação

ARQUITETURA DE COMPUTADORES I

PROPOSTA INICIAL PARA O CRONOGRAMA

Mês	Dia	T	Dia	P	Descrição	OBS.
08						
			01	G00	Preparação para o início de atividades	
	01	A01			Apresentação da disciplina - Introdução	
			04	G01	Guia 01	
	06	A02			Modelo de computador - Representação de dados	
	08	A03			Sistemas de numeração	
			11	G02	Guia 02	
	13	A04			Representação inteira	
	15	---			Feriado	
			18	G03	Guia 03	
	20	A05			Representação fracionária	
	22	A06			Complementos	
			20	G04	Guia 04	
	27	A07			Álgebra de proposições	
	29	A08			Circuitos lógicos combinacionais	
09						
			01	G05	Guia 05	
	03	A09			Simplificações de circuitos	
	05	A10			Simplificações de circuitos	
			08	G06	Guia 06	
	10	A11			Arquitetura de microprocessadores - LU	
	12	A12			Arquitetura de microprocessadores - AU	
			15	G07	Guia 07	
	17	A13			Arquitetura de microprocessadores - ALU	
	19	A14			Circuitos lógicos sequenciais	
			22	G08	Guia 08	
	24	A15			Máquinas de estados finitos - FSM	
	26	A16			Verificação 01 - Circuitos combinacionais	25
			29	G09	Guia 09	
			30	T01	Artigo	(*)
10						
	01	A17			Máquinas de estados finitos - Mealy e Moore	
	03	A18			Máquinas de estados finitos - Autômato de pilha	
			06	G10	Guia 10	
	08	A19			Máquinas de estados finitos - Máquina de Turing	
	10	A20			Latches e flip-flops	
			11	R01	Recuperação/Refação 01a	(*)
			13	--	Recesso	
	15	--			Recesso	
	17	A21			Contadores assíncronos	
			20	G11	Guia 11	
	22	A22			Contadores síncronos	
	24	A23			Registradores (RTL)	
			28	G12	Guia 11	
	29	A24			Registradores (Deslocamento)	
	31	A25			Arquitetura de microprocessadores - Modelo	

# ARQUITETURA DE COMPUTADORES I

## PROPOSTA INICIAL PARA O CRONOGRAMA

Mês	Dia	T	Dia	P	Descrição	OBS.
11						
			<b>02</b>	---	<b>Feriado</b>	
			<b>03</b>	---	<b>Recesso</b>	
			04	G13	Guia 13	
	05	A26			Arquitetura de microprocessadores - Memória	
	07	A27			Arquitetura de microprocessadores - Controle	
			10	G14	Guia 14	
	12	A28			Arquitetura de microprocessadores - Endereçamento	
	14	A29			Arquitetura de microprocessadores - Desvios	
			17	G15	Guia 15	
	19	A30			Arquitetura de microprocessadores - Pilha	
	21	A31			Verificação 02 - Circuitos sequenciais	25
			24	G16	Guia 16	
	26	A32			Arquitetura de microprocessadores - Funções	
	28	A33			Arquitetura de microprocessadores - Evolução	
			<b>29</b>	<b>R02</b>	<b>Recuperação/Refação 02a</b>	<b>(*)</b>
12						
			01	G17	Guia 17	
	03	A34			Software básico	
	05	A35			Software básico	
			06	P01	Projeto 01	
			08	---	Divulgação de notas de atividades práticas + ADA	25
	10	A36			Verificação 03 - Circuitos sequenciais	25
	<b>02</b>	---			<b>Feriado</b>	
			15	---	Divulgação de notas parciais	
	17	A37			Revisão	
	19	A38			Verificação 04 - Reavaliação - Todos os assuntos	25
			19	---	Divulgação de notas finais	
			20		Encerramento	
		04			Práticas investigativas (extra-classes)	
T		80		40	Totais	100

OBS.:

**(\*)** - Entrega especial.

**(ADA\*)** - A Avaliação de Desempenho Acadêmico será agendada para todas as disciplinas.

# ARQUITETURA DE COMPUTADORES I

## PROPOSTA INICIAL PARA O CRONOGRAMA

AULA	DATA	DISTRIBUIÇÃO DE AULAS DE TEORIA
01	01/08	Apresentação da disciplina - Introdução
02	06/08	Modelo de computador - Representações de dados
03	08/08	Sistemas de numeração
04	15/08	Representação inteira
05	20/08	Representação fracionária
06	22/08	Complementos
07	27/08	Álgebra de proposições
08	29/08	Circuitos lógicos combinacionais
09	03/09	Simplificações de circuitos (VK-Maps)
10	05/09	Simplificações de circuitos (QM)
11	10/09	Arquitetura de microprocessadores - LU
12	12/09	Arquitetura de microprocessadores - AU
13	17/09	Arquitetura de microprocessadores - ALU
14	19/09	Circuitos lógicos sequenciais
15	24/09	Máquinas de Estados Finitos (FSM)
16	26/09	Verificação de aprendizagem 01
16	01/10	Diagramas de Mealy e Moore
17	03/10	Autômato de pilha
18	08/10	Máquina de Turing
19	10/10	<i>Latches e Flip-flops</i>
20	15/10	Contadores assíncronos
21	17/10	Contadores síncronos
22	22/10	
23	24/10	Registradores (RTL)
24	29/10	Registradores (Deslocamento)
25	31/11	Arquitetura de microprocessadores - Modelo
26	05/11	Arquitetura de microprocessadores - Memória
27	07/11	Arquitetura de microprocessadores - Controle
28	12/11	Arquitetura de microprocessadores - Endereçamento
29	14/11	Arquitetura de microprocessadores - Desvios
30	19/11	Arquitetura de microprocessadores - Pilha
31	21/11	Verificação de aprendizagem 02
32	26/11	Arquitetura de microprocessadores - Funções
33	28/11	Arquitetura de microprocessadores - Evolução
34	03/12	Software básico
35	05/12	Software básico
36	10/12	Verificação de aprendizagem 03
37	<b>12/12</b>	<b>Feriado</b>
38	17/06	Revisão
39	19/06	Reavaliação - Verificação de aprendizagem 04
40	20/12	Encerramento
	<b>04h</b>	<b>Práticas investigativas (extra-classes)</b>
40	80 h-a	Aulas teóricas previstas e prática investigativa

## Observações:

A proposta a seguir é passível de modificações, dependentes do aceite e sugestões do Colegiado do Curso e eventualidades. Lançamentos no SGA poderão ser alterados.

As avaliações e atividades práticas acompanharão o desenvolvimento da teoria.

As datas previstas para as avaliações **são provisórias. Não haverá qualquer avaliação, sem prévio anúncio em sala de aula e posterior confirmação.**

Exercícios entregues fora do prazo serão penalizados por um fator de depreciação mínimo de 0.50 semana em atraso, **até o limite de 03 semanas**, após o que **NÃO mais serão aceitos para fins de avaliação** somativa. No último mês letivo, o fator de depreciação será de 0.90, **para qualquer entrega fora do prazo**, independente do atraso.

Ao final de cada mês será providenciada a publicação de valores provisórios acumulados até então, para acompanhamento das atividades já avaliadas.

Proposta <b>provisória</b> para verificações de aprendizagem				
Teoria				pontos
	01	P1	avaliação somativa individual acumulativa	25
		P2	avaliação somativa individual acumulativa	25
		P3	avaliação somativa individual acumulativa	25
Subtotal			$P1(25) + P2(25) + P3(25)$	75
Prática				
	15	P4	atividades práticas semanais (15 no mínimo) e	20
			outras atividades semanais, projetos e artigo	--
			Avaliação de Desempenho Acadêmico (ADA=05)	05
Subtotal			$(P1+P2+P3)+(P4+P5)$	100
		P5	reavaliação (repositiva/substitutiva, se necessária)	25
Subtotal		P6	$P6 = \text{substituir}(P5, \text{menor}(P1, P2, P3, P4))$	100
Total			$(P6   P7)$	100 pontos

As avaliações somativas e individuais serão aplicadas de forma incremental: parte menor do conteúdo já avaliado será revista, e a maior parte será do conteúdo mais recente.

A Avaliação de Desempenho Acadêmica (ADA) será aplicada em data e na forma indicada a ser definida, oportunamente, pela Coordenação de Curso. Os valores obtidos nessas avaliações serão incorporados em até 05 pontos.

A reavaliação poderá incluir o reaproveitamento parcial de valores obtidos anteriormente. Todos os pontos reunidos nessa etapa terão caráter substitutivo, independentemente do valor final ser superior ou inferior ao já obtido. O reaproveitamento de avaliações sobre atividades práticas, terão prioridade sobre outras formas de avaliação.

Em caso de perda de alguma avaliação (**e apenas nas condições previstas no Manual do Aluno**), comunicar imediatamente ao professor, e apresentar petição justificada; se aprovada, agendar a reposição (no prazo de uma semana, se possível). **Em qualquer outra situação, a avaliação correspondente terá valor igual a zero** e a reposição de pontos somente poderá ser obtida mediante o processo de reavaliação descrito acima.