

Matricula: 8 1 6 7 0 6 $\frac{12}{2}$
a b c d e f

Tempo previsto: 90m + Extra: 20m

Escolher apenas a opção considerada correta. Se não houver, MARCAR X e JUSTIFICAR ao final.

| 01 | 02 | 03 | 04 | 05 | 06 | 07 | 08 | 09 | 10 |
|----|----|----|----|----|----|----|----|----|----|
| A | A | D | A | A | C | B | B | A | C |
| 11 | 12 | 13 | 14 | 15 | 16 | 17 | 18 | 19 | 20 |
| A | D | B | D | A | D | D | C | B | A |

das questões de 0 a 15, considerar o seguinte mapa:

| ab/cd | 00 | 01 | 11 | 10 |
|-------|----|----|----|----|
| 00 | | | 1 | 1 |
| 01 | 1 | 1 | | |
| 11 | | 1 | 1 | |
| 10 | | | 1 | 1 |

- 01.) As quantidades de quadras nas expressões SoP e PoS são
☒ a.) 0-0 ☐ b.) 0-1 ☐ c.) 1-0 ☐ d.) 1-1
- 02.) Sem simplificações, o total de pares na expressão SoP é
☒ a.) 8 ☐ b.) 7 ☐ c.) 6 ☐ d.) 5
- 03.) A expressão SoP simplificada contém
☐ a.) $a'b$ ☒ ☐ b.) $a b d'$ ☐ c.) $b c d'$ ☒ d.) $a b d$
- 04.) A expressão PoS simplificada contém
☒ a.) $(A+B+D)$ ☐ b.) $(A+B+D')$ ☐ c.) $(A+B+C')$ ☐ d.) $(A+B+C)$
- 05.) Considerados os usos de portas NOT nas expressões simplificadas
☒ a.) PoS é maior ☐ b.) SoP é maior ☐ c.) são iguais ☐ d.) não são usadas
- 06.) A inclusão do mintermo (09) resultará em
☐ a.) PoS maior ☐ b.) SoP menor ☒ c.) mais 1 par vertical ☐ d.) mais 1 quadra na PoS
- 07.) A inclusão do MAXTERMO (04) resultará em
☐ a.) 2 quadras na PoS ☒ b.) 0 quadras na SoP ☐ c.) 0 quadras na PoS ☐ d.) não modifica PoS
- 08.) A inclusão do mintermo (14) resultará em
☐ a.) mais 1 quadra e SoP menor ☒ b.) mais 1 quadra e SoP maior
☐ c.) mais 1 par e SoP menor ☐ d.) mais 1 par e PoS maior
- 09.) A simplificação por Quine_McCluskey contém na SoP
☒ a.) $\underline{01}$ ☐ b.) 01_1 ☐ c.) 1_01 ☐ d.) 0_1
 $b'c$ $a'b d$ $a b' d$
- 10.) A simplificação por Quine_McCluskey contém na PoS
☐ a.) $(B+C)$ ☐ b.) $(B+C)$ ☒ c.) $(B+C)$ ☐ d.) $(B+C')$
 $a' b$

- 11.) A expressão SoP simplificada, em Verilog, contém o termo
~~X~~ a.) $\sim a \& b \& \sim c$ ☒ b.) $\sim a \& b \& \sim d$ ☐ c.) $a \& \sim b \& \sim c$ ☐ d.) $a \& b \& \sim c$ ☐
- 12.) A expressão PoS simplificada, em Verilog, contém os termos
☐ a.) $(\sim B | \sim C) \& (\sim A | \sim B | \sim C)$ ☐ b.) $(B | \sim C) \& (\sim A | \sim B | C)$ ☐ c.) $(\sim B | C) \& (\sim A | B | \sim C)$ ~~X~~ d.) $(B | C) \& (A | \sim B | \sim C)$
- 13.) Considerando um barramento com todas as variáveis e suas negações, o número mínimo de portas NAND, com fan-in máximo de 3, para implementar a expressão SoP é
☐ a.) 6 ☐ b.) 5 ☐ c.) 4 ~~X~~ d.) 3
- 14.) Considerando um barramento com todas as variáveis e suas negações, o número mínimo de portas NOR, com fan-in máximo de 3, para implementar a expressão PoS é
☐ a.) 6 ☐ b.) 5 ☐ c.) 4 ~~X~~ d.) 3
- 15.) Dado o modelo de mux (a, b, chave), onde a saída será (a), se chave = 0; e (b), caso contrário; e o circuito $\text{mux}(\text{mux}(b, b', c), \text{mux}(b', b, c'), a)$ a tabela-verdade é
☐ a.) 01101001 ~~X~~ b.) 01100110 ☐ c.) 10010110 ☐ d.) 10011001
- 16.) O valor octal 353, já em complemento de 2, representa o negativo do decimal
☐ a.) 17 ☐ b.) 19 ~~X~~ c.) 21 ☐ d.) 23
- 17.) A diferença entre o hexadecimal B6 e o quaternário 1322 em um byte é
☐ a.) 1111 0011 ☐ b.) 1100 1100 ☐ c.) 1100 0011 ~~X~~ d.) 0011 1100
- 18.) Se o valor hexadecimal x=E6 for deslocado para a esquerda 02 vezes, e 03 vezes para a direita, e os bits faltantes em cada operação forem completados com zeros, o resultado será equivalente a
☐ a.) $C1(x) + 21_{(16)}$ ☐ b.) $C1(x) - 21_{(16)}$ ~~X~~ c.) $C2(x) + 21_{(16)}$ ☐ d.) $C2(x) - 21_{(16)}$
- 19.) Dada a função lógica descrita pelo módulo Verilog abaixo

```

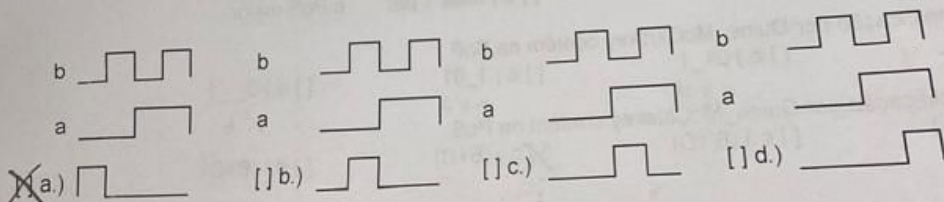
module f ( output s, input a, input b, input c);
  wire w1, w2, w3, w4;
  not NOT_1 (w1, b);
  not NOT_2 (w2, c);
  and AND_1 (w3, a, w2);
  and AND_2 (w4, a, w1, c);
  or OR_1 (s, w3, w4);
endmodule // s = f(a, b, c)

```

- A descrição equivalente por MAXTERMS tem PoS igual a
☐ a.) $(A+B) \cdot C$ ~~X~~ b.) $A \cdot (B+C)$ ☐ c.) $(A+C) \cdot B$ ☐ d.) $(A+B) \cdot (A+C)$

- 20.) A carta de tempo da tabela-verdade para expressão lógica abaixo é

$\text{nand}(\text{nand}(\text{nor}(b, b), a), \text{nand}(\text{nor}(b, b), a))$



Pontifícia Universidade Católica de Minas Gerais
Curso de Ciência da Computação
AC1 - AVALIAÇÃO 01 - Data: ____/____/____

Nome: Victor Hugo Lima

Matrícula: 835287
a b c d e f

Instruções

Escolher apenas a opção considerada correta. Se não houver, MARCAR X e JUSTIFICAR ao final.

Tempo previsto: 90m + Extra: 20m

Respostas

| | | | | | | | | | | | | |
|--------------|--------------|--------------|--------------|--------------|--------------|--------------|--------------|--------------|--------------|--------------|--------------|---------------|
| 01 | 02 | 03 | 04 | 05 | 06 | 07 | 08 | 09 | 10 | 11 | 12 | 13 |
| D | X | B | A | D | B | C | A | D | B | D | A | X |
| 14 | 15 | 16 | 17 | 18 | 19 | 20 | 21 | 22 | 23 | 24 | 25 | XX |
| D | B | A | D | C | D | X | B | D | C | D | B | Xx |

Para as questões de 01 a 15, considerar os seguintes dados:

| ab\cd | 00 | 01 | 11 | 10 | AB\CD | 00 | 01 | 11 | 10 |
|-------|----|----|----|----|-------|----|----|----|----|
| 00 | 1 | 1 | 1 | 1 | 00 | | | | |
| 01 | | 1 | | | 01 | 0 | | 0 | 0 |
| 11 | | 1 | | | 11 | 0 | | 0 | 0 |
| 10 | 1 | | | | 10 | | 0 | 0 | 0 |

TT: 0 1 2 3 4 5 6 7 8 9 A B C D E F
1 1 1 1 0 1 0 0 1 0 0 0 0 1 0 0

SoP:

PoS:

- 01.) As expressões SoP e PoS possuem respectivamente ____ quadras
☐ a.) (0,2) ☐ b.) (0,3) ☐ c.) (1,2) ☒ d.) (1,3)
- 02.) A expressão SoP simplificada contém o mintermo ____
☐ a.) $a'cd$ ☐ b.) $a'cd'$ ☐ c.) $a'c'd$ ☐ d.) $a'c'd'$ $\rightarrow a'b' + bc'd + b'c'd'$
- 03.) A expressão PoS simplificada contém o MAXTERMO ____
☐ a.) $A'+B'+D'$ ☒ b.) $A'+B+D'$ ☐ c.) $A'+B'+D$ ☐ d.) $A'+B+D$ *(dependência na tabela de operações)*
- 04.) A expressão simplificada SoP contém os mintermos ____
☒ a.) $bc'd + b'c'd'$ ☐ b.) $b'c'd + b'c'd'$ ☐ c.) $bc'd + b'cd'$ ☐ d.) $bc'd + b'c'd$
- 05.) A expressão simplificada PoS contém os MAXTERMOS ____
☐ a.) $(B'+C')(A'+C)$ ☐ b.) $(B'+C)(A'+C')$ ☐ c.) $(B'+C)(A'+C)$ ☒ d.) $(B'+C')(A'+C')$
- 06.) Se o mintermo (A) for um "don't-care" resultará na simplificação ____
☐ a.) $b'd$ ☒ b.) $b'd'$ ☐ c.) $b.d'$ ☐ d.) $b.d$
- 07.) Se o MAXTERMO (1) for um "don't-care" resultará na simplificação ____
☐ a.) $B'+C'+D'$ ☐ b.) $B'+C+D'$ ☒ c.) $B+C+D'$ ☐ d.) $B+C'+D$
- 08.) Se a expressão SoP tiver o mintermo 8 removido perderá o par ____ por Quine-McCluskey
☒ a.) -000 ☐ b.) 0-00 ☐ c.) 00-0 ☐ d.) 000-
- 09.) Se a expressão PoS tiver o MAXTERMO 9 removido perderá o par ____ por Quine-McCluskey
☐ a.) 101- ☐ b.) 1-10 ☐ c.) 1-01 ☒ d.) 10-1
- 10.) Se a expressão SoP tiver o mintermo 5 removido, e forem aplicadas as propriedades da álgebra, poderá ter o termo ____ por Reed-Müller
☐ a.) $ac'(b^{\wedge}d)'b.$ ☒ b.) $ac'(b^{\wedge}d)$ ☐ c.) $a'c(b^{\wedge}d)'$ ☐ d.) $a'c(b^{\wedge}d)$

11.) As (XOR's) a^b e $(-a)^{(-b)}$ para os binários $a=5$ e $b=6$ em um byte resultarão em ____
☐ a.) a.) (1,3) ☐ b.) (3,1) ☐ c.) (1,1) ☒ d.) (3,3)

12.) As (XOR's) a^b e $(-a)^{(-b)}$ para os binários $a=5$ e $b=6$ em um byte após uma OR será igual a ____
☒ a.) 3 ☐ b.) 2 ☐ c.) 1 ☐ d.) 0

13.) As (XNOR's) $(a^b)'$ e $((-a)^{(-b)})'$ para os binários $a=5$ e $b=6$ em um byte terá distância Hamming igual
☐ a.) 7 ☐ b.) 5 ☐ c.) 3 ☐ d.) 1 $DH = 0$

Dado um modelo de mux (a, b, seleção), onde a saída será (a), se chave = 0; e (b), caso contrário;

*EXPLICAÇÃO
NA FOLHA SE
OPERAÇÃO*

$\text{mux}(\text{mux}(b,c,a), \text{mux}(\text{not}(a), \text{not}(b), c), \text{not}(c))$

14.) A tabela-verdade equivalente será igual a ____
☐ a.) 10110101 ☐ b.) 10100101 ☐ c.) 10110100 ☒ d.) 10100100

15.) O circuito acima será equivalente a expressão Verilog ____
☐ a.) $\sim a \& \sim c | a \& b | \sim a \& c$ ☒ b.) $\sim a \& \sim c | \sim a \& \sim b | a \& c$ ☐ c.) $\sim a \& \sim c | \sim a \& b | a \& c$ ☐ d.) $\sim a \& \sim c | \sim a \& \sim b | \sim a \& c$

16.) A expressão PoS simplificada por Veitch-Karnaugh será igual a ____
☒ a.) $(A+B+C')(A+C)$ ☐ b.) $(A+B+C')(A'+C)$ ☐ c.) $(A+B+C')(A'+C')$ ☐ d.) $(A+B+C)(A'+C')$

Dado o valor negativo, já em complemento de 2, CAFE (16)

17.) O valor acima é correspondente ao positivo
☐ a.) 3502 (16) ☐ b.) 13572 (10) ☐ c.) 32412 (8) ☒ d.) 03110002 (4)

18.) Se o valor acima for deslocado para a direita 03 vezes e os primeiros bits forem completados com zeros será igual a ____
☐ a.) 197F (16) ☐ b.) 6493 (10) ☒ c.) 14537 (8) ☐ d.) 01210133 (4)

A expressão em Verilog: $\text{assign } s = \sim(\sim(a \& c) \& \sim(b \& d));$

19.) Tem expressão SoP equivalente a ____
☐ a.) (4,6,A,B,D,E,F) ☐ b.) (4,7,A,B,D,E,F) ☐ c.) (5,6,A,B,D,E,F) ☒ d.) (5,7,A,B,D,E,F)

20.) Tem expressão PoS equivalente a ____
☐ a.) (0,1,2,3,4,6,8,C) ☐ b.) (0,1,2,3,4,7,8,C) ☐ c.) (0,1,2,3,5,6,8,C) ☐ d.) (0,1,2,3,5,7,8,C)

21.) A expressão SoP tem ____ quadras no mapa de Veitch-Karnaugh
☐ a.) 3 ☒ b.) 2 ☐ c.) 1 ☐ d.) 0

22.) A expressão PoS tem ____ quadras no mapa de Veitch-Karnaugh
☐ a.) 1 ☐ b.) 2 ☐ c.) 3 ☒ d.) 4

*↳ (0,1,2,3,4,6,8,9,C)
descartando na folha
de operação*

23.) O resultado da operação $2AF(16) \% 75(8)$ é igual a ____
☐ a.) 14 ☐ b.) 15 ☒ c.) 16 ☐ d.) 17

24.) Um somador algébrico (adição e subtração) para 8 bits necessitará de ____ portas XOR
☐ a.) 16 ☐ b.) 24 ☐ c.) 32 ☒ d.) 48

25.) A expressão lógica $(x.y)' + (y+x)'$ é equivalente a ____
☐ a.) $x'+y'$ ☒ b.) $x'+y$ ☐ c.) $x+y'$ ☐ d.) $x+y$