# 实验 5-1 报告

学号: 2016K8009929060

姓名: 王晨赳

# 一、实验任务(10%)

本次实验需要实现一个由类 SRAM 接口到 AXI 接口的转换桥,而且需要带有握手信号。实验先进行行为仿真验证,在控制台打印出正确信息。之后上板验证,经多次拨动拨码开关且 LED 显示正确后验证通过。

# 二、实验设计(30%)

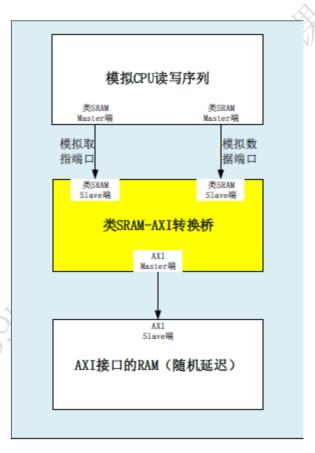


图 1: cpu\_axi\_ifc\_dev 示意图

模拟 CPU 有两个类 SRAM 端口,一个为取指端口,一个为数据端口。取指端口只需要从 RAM 中读取数据,数据端口既要从 RAM 读数据,也要向 RAM 写数据。实验要求的是将这两个端口的信号通过转换桥,转换为符合 AXI 接口的信号,然后经过 AXI 总线向 RAM 读写数据。主要的信号有:

//inst sram-like

input inst\_req, input inst\_wr, input [1:0] inst\_size, input [31:0] inst\_addr, output [31:0] inst\_rdata, output inst\_addr\_ok, output inst\_data\_ok,

//data sram-like

input data\_req, input data\_wr, input [1:0] data\_size, input [31:0] data\_addr,

input [31:0] data\_wdata, output [31:0] data\_rdata, output data\_addr\_ok, output data\_data\_ok,

//ar

output [3:0] arid, output [31:0] araddr, output [2:0] arsize, output arvalid, input arready,

//r

input [3:0] rid, input [31:0] rdata, input rvalid, output rready,

//aw

output [3:0] awid, output [31:0] awaddr, output [2:0] awsize, output awvalid, input awready,

//w

output [3:0] wid, output [31:0] wdata, output [3:0] wstrb, output wvalid, input wready,

//b

input [3:0] bid, input bvalid, output bready

采用有限状态机对转换桥内部的状态进行控制。有两个状态机,一个是负责写的状态机,一个是负责读的状态机。各个状态之间根据握手信号进行跳转。一个粗略的状态机示意图如下所示,其中指令和数据的读状态机可以合为一个。

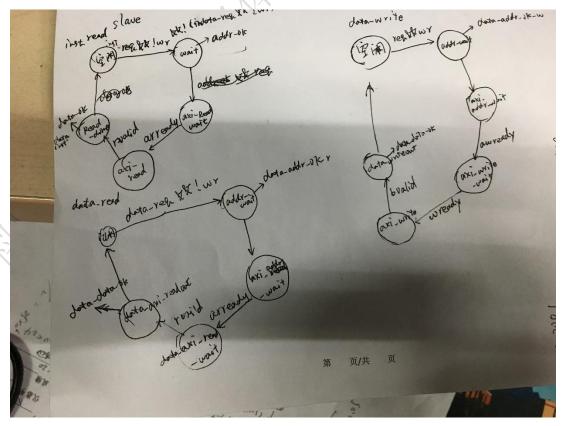


图 2: 状态机示意图

# 三、实验过程(60%)

### (一) 实验流水账

2018.12.2 21:00~23:00 构思, 写代码

2018.12.3 15:00~17:00 20:00~24:00 构思, 写代码

2018.12.4 8:00~11:00 13:00~17:00 构思,写代码

### (二) 错误记录

#### 1、错误1

(1) 错误现象

控制台打印读指令出错。

(2) 分析定位过程

查看波形,找到对应时间读出来的指令数据。

(3) 错误原因

rdata 是对的,但赋值给 inst\_rdata 出现错误。

(4) 修正效果

修改赋值逻辑, 问题解决。

### 2、错误2

(1) 错误现象

控制台打印错误信息。

(2) 分析定位过程

觉得对两种接口及其握手信号不甚理解,代码漏洞很多。

(3) 错误原因

对两种接口的理解有误,最后觉得应该写个状态机以表示转换桥的状态。

(4) 修正效果

实现了状态机,能通过行为仿真。

### 3、错误3

(1) 错误现象

上板发现 LED 显示不正确。

(2) 分析定位过程

按照讲义的步骤,找到一个产生错误的随机种子{7b1010101,16h0030}.

(3) 错误原因

仿真时发现在同一时刻 AXI 总线从 RAM 读出数据,完成向 RAM 的数据写入,此时 data\_ok 是同一个而且只持续一拍,导致 CPU 接受的 data ok 少了一个。

### (4) 修正效果

添加对这种现象的处理,问题解决。

ANT THE PROPERTY AND THE PARTY OF THE PARTY