中国科学院大学计算机组成原理实验课

实验报告

学号: <u>2016K8009915009</u> 姓名: 钟赟 专业: 计算机科学与技术

实验序号: 实验名称: 性能计数器设计

一、 逻辑电路结构与仿真波形的截图及说明(比如关键 RTL 代码段{包含注释}

及其对应的逻辑电路结构、相应信号的仿真波形和信号变化的说明等)

- 1. 关键 RTL 代码段
 - (1) 在 mips_cpu 实现周期寄存器:

```
reg cycle_cnt;
always @ (posedge clk) begin
  if(rst)
    cycle_cnt <= 32'd0;
  else
    cycle_cnt <= cycle_cnt + 32'd1;
end
assign mips_perf_cnt_0 = cycle_cnt;</pre>
```

(2) bench.c

编写_uptime()函数,访问硬件上的周期寄存器:

```
//Initial the address of cycle counter using volatile key word
volatile unsigned int *mips_perf_cnt_0 = (void *)0x40020000;
unsigned long _uptime() {
    //To access performance counter related to cycle
    return *(mips_perf_cnt_0);
}
```

在 main 函数末尾添加周期结果打印:

```
// TODO
      [COD]
      // A benchmark is finished here, you can use printk to
output some informantion.
      // `msec' is intended indicate the time (or cycle),
      // you can ignore according to your performance counters
semantics.
      printk("%d\n", msec);
```

(3) printf.c 中的 puts 函数从 prj3 copy 而来:

2. 上板运行结果

除 microbench:04 fib 由于超时外没有通过,其余均通过。

二、实验过程中遇到的问题、对问题的思考过程及解决方法

此次试验的困难不在于代码书写,而在于对整个实验框架的理解。另外,尝试做了 指令计数器,但是跑出来的结果有些问题,目前仍在 debug 中。

三、 对于此次实验的心得、感受和建议

由于我只写了周期寄存器,且没有加探针,所以此次试验过程比较简单。在此感谢 吴瑜萍同学在共同讨论中给出的帮助。