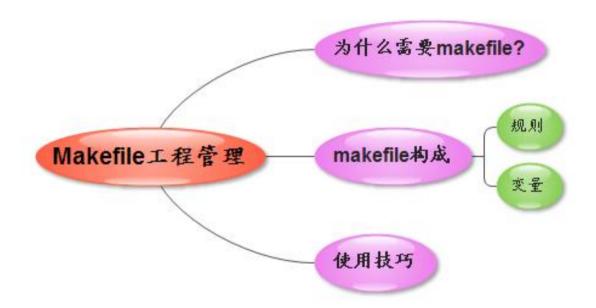


Makefile工程管理 (v2014)

## 课程索引





嵌入式Linux技术咨询QQ号: 550491596



### 1. Makefile用途





为什么需要 Makefile ?

嵌入式Linux技术咨询QQ号: 550491596



### 1. Makefile用途



使用GNU Make工具来管理程序是每个Linux工程师必须掌握的技能。

Make能够使整个程序的编译、链接只需要一个命令(make)就可以完成。



### 1. Makefile用途

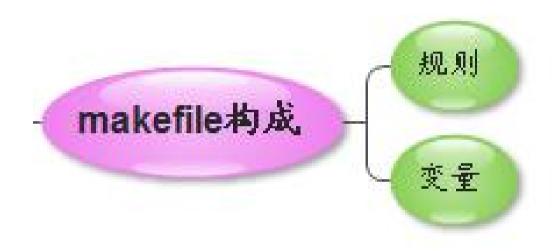


Make的工作主要依赖于一个叫为Makefile 的文件。Makefile文件描述了整个程序的 编译,连接等规则。其中包括:工程中的 哪些源文件需要编译以及如何编译,如何最 后产生我们想要得可执行文件。



### 2. Makefile构成





嵌入式Linux技术咨询QQ号: 550491596



### Makefile构成-规则



Makefile中最重要的组成部分是"规则"

规则: 用于说明如何生成目标文件,规则的格式

如下:

targets: prerequisites

command

目标 依赖 命令

特别提供:命令需要使用【TAB】键空格



### Makefile构成-规则



### 目标?依赖?命令?

led.bin: led.o

arm-linux-ld -Tled.lds -o led.elf led.o



嵌入式Linux技术咨询QQ号: 550491596



### Makefile构成-伪目标



Makefile中把那些只包含命令,没有任何依赖的目标称为"伪目标"(phony targets).

.PHONY: clean

clean:

rm -f hello main.o func.o

".PHONY"将"clean"目标声明为伪目标



# Makefile构成-最终目标 型



- 1. 当一个makefile中有多条规则时,如何单独执行某条规则?
- 2. 如果用户没有指定执行某一条规则,make会默认 执行makefile中的第1条规则,而这条规则中的目标称之

为: 最终目标





### Makefile规则-变量



#### 使用变量前:

app1: app1.o func1.o func2.o

gcc app1.o func1.o func2.o -o app1

app2: app2.o func1.o func2.o

gcc app2.o func1.o func2.o -o app2

#### 使用变量后:

obj=func1.o func2.o

app1: app1.o \$(obj)

gcc app1.o \$(obj) -o app1

app2: app2.o \$(obj)

gcc app2.o \$(obj) -o app2

嵌入式Linux技术咨询QQ号: 550491596



### Makefile规则-变量



在makefile中,用户除了可以自己定义变量外,还可以使用存在系统已经定义好的默认变量。

∨ \$^: 代表所有的依赖文件

∨ \$@: 代表目标

∨ \$<: 代表第一个依赖文件

#### 使用前:

led.o : led.S
 arm-linux-gcc -g -o led.o -c led.S

#### 使用后:

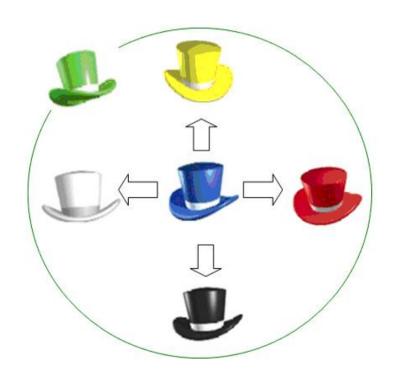
led.o : led.S
 arm-linux-gcc -g -o \$@ -c \$^



### Makefile构成-通用规则



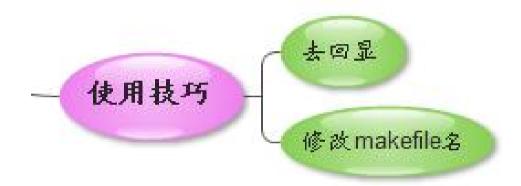
当一个makefile中有许多类似的规则时,如何将这些规则合并为一条通用规则?





### 3. Makefile使用技巧





嵌入式Linux技术咨询QQ号: 550491596



### 3.使用技巧-去回显



Makefile中"#"字符后的内容被视作注释。

hello: hello.c

@gcc hello.c -o hello

@:取消回显 (演示)



### 3.使用技巧-文件名



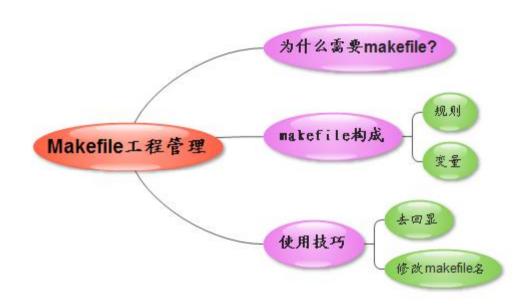
make命令默认在当前目录下寻找名字为 makefile或者Makefile的工程文件,当名字 不为这两者之一时,可以使用如下方法指 定:

make -f 文件名



### 课程回放





嵌入式Linux技术咨询QQ号: 550491596

