RK3288 IO 电源域配置说明

文档标识: RK-SM-YF-907

发布版本: V1.0.0

日期: 2021-05-15

文件密级:□绝密 □秘密 □内部资料 ■公开

免责声明

本文档按"现状"提供,瑞芯微电子股份有限公司("本公司",下同)不对本文档的任何陈述、信息和内容的准确性、可靠性、完整性、适销性、特定目的性和非侵权性提供任何明示或暗示的声明或保证。本文档仅作为使用指导的参考。

由于产品版本升级或其他原因,本文档将可能在未经任何通知的情况下,不定期进行更新或修改。

商标声明

"Rockchip"、"瑞芯微"、"瑞芯"均为本公司的注册商标,归本公司所有。

本文档可能提及的其他所有注册商标或商标,由其各自拥有者所有。

版权所有 © 2021 瑞芯微电子股份有限公司

超越合理使用范畴,非经本公司书面许可,任何单位和个人不得擅自摘抄、复制本文档内容的部分或全部,并不得以任何形式传播。

瑞芯微电子股份有限公司

Rockchip Electronics Co., Ltd.

地址: 福建省福州市铜盘路软件园A区18号

网址: <u>www.rock-chips.com</u>

客户服务电话: +86-4007-700-590

客户服务传真: +86-591-83951833

客户服务邮箱: fae@rock-chips.com

前言

概述

主控电源域的IO电平要与对接外设芯片的IO电平保持一致,还要注意软件的电压配置要跟硬件的电压一致,否则,最坏的情况可能会导致IO的损坏。

本文主要描述了RK3288平台Linux SDK配置IO电源域的方法,旨在帮助开发者正确配置IO的电源域。

产品版本

芯片名称	内核版本
RK3288	Linux 4.4、4.19

读者对象

本文档(本指南)主要适用于以下工程师:

- 技术支持工程师
- 软件开发工程师

修订记录

版本号	作者	修改日期	修改说明
V1.0.0	Caesar Wang	2021-05-15	初始版本

目录

RK3288 IO 电源域配置说明

- 1. 第一步: 获取硬件原理图并确认硬件电源的设计方案
- 2. 第二步: 查找对应的内核dts配置文件
- 3. 第三步:修改内核dts的电源域配置节点pmu_io_domains
- 4. 第四步: SDK查看当前固件电源域配置
- 5. 第五步: 烧录固件后确认寄存器值是否正确

1. 第一步: 获取硬件原理图并确认硬件电源的设计方案

本文以RK_EVB_RK3288_LPDDR3P232SD6_V10_20171012 EVB板为例进行介绍。

硬件原理图: RK EVB RK3288 LPDDR3P232SD6 V10 20171012.pdf

电源方案: 从硬件原理图分析, EVB板RK_EVB_RK3288_LPDDR3P232SD6_V10_20171012是带PMU(RK808-B)方案。

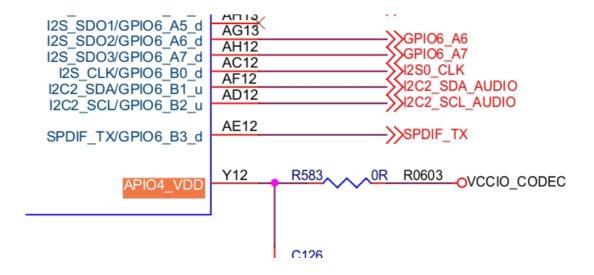
2. 第二步: 查找对应的内核dts配置文件

由第一步可知,该EVB板的硬件电源设计是带PMU方案的,所以对应的内核dts配置文件位于: arch/arm/boot/dts/rk3288-evb.dtsi(本文讨论的方案)

3. 第三步:修改内核dts的电源域配置节点 pmu_io_domains

```
&io_domains {
    status = "okay";
    audio-supply = <&vcc_io>;
    bb-supply = <&vcc_io>;
    dvp-supply = <&vcc18_dvp>;
    flash0-supply = <&vcc_18>;
    flash1-supply = <&vcc_io>;
    gpio30-supply = <&vcc_io>;
    gpio1830 = <&vcc_io>;
    lcdc-supply = <&vcc_lcd>;
    sdcard-supply = <&vcc_lcd>;
    sdcard-supply = <&vcc_wl>;
};
```

以**APIO4_VDD**为例,首先查看硬件原理图确认APIO4电源域(APIO4_VDD)的配置如图所示。 APIO4 配置的电源域为VCCIO CODEC(即3.3v)。



4. 第四步: SDK查看当前固件电源域配置

命令: ./build.sh info

```
PLEASE CHECK BOARD GPIO POWER DOMAIN CONFIGURATION !!!!!

<
```

5. 第五步: 烧录固件后确认寄存器值是否正确

以RK3288芯片为例,根据手册获取GRF_IO_VSEL寄存器(0xFF770380) 说明如下:

GRF_IO_VSEL Address: Operational Base + offset (0x0380) IO voltage select

Bit	Attr	Reset Value	Description		
31:16	RW	0x0000	write_enable bit0~15 write enable When bit 16=1, bit 0 can be written by software. When bit 16=0, bit 0 cannot be written by software; When bit 17=1, bit 1 can be written by software. When bit 17=0, bit 1 cannot be written by software; When bit 31=1, bit 15 can be written by software. When bit 31=1, bit 15 can be written by software. When bit 31=0, bit 15 cannot be written by		
15:10	RO	0x0	software; reserved		

Fu Zhou Rockchip Electronics Co.,Ltd.

RK3288 TRM

Bit	Attr	Reset Value	Description		
		0×0	gpio1830_v18sel		
9	RW		GPIO1830 IO domain 1.8V voltage selection		
	KW		1'b0: 3.3V		
			1'b1: 1.8V		
			gpio30_v18sel		
8 RV	DIM	0×0	GPIO30 IO domain 1.8V voltage selection		
	RW		1'b0: 3.3V		
			1'b1: 1.8V		
		0×0	sdcard_v18sel		
7 R	DIM		SDCARD IO domain 1.8V voltage selection		
	KW		1'b0: 3.3V		
			1'b1: 1.8V		
		0x0	audio_v18sel		
6	RW		AUDIO IO domain 1.8V voltage selection		
	IK.VV		1'b0: 3.3V		
			1'b1: 1.8V		
			bh v19col		

5 RW 0x0			bb_v18sel BB IO domain 1.8V voltage selection 1'b0: 3.3V 1'b1: 1.8V		
4	RW	0x0	wifi_v18sel WIFI IO domain 1.8V voltage selection 1'b0: 3.3V 1'b1: 1.8V		
3	RW	0x0	flash1_v18sel FLASH1 IO domain 1.8V voltage selection 1'b0: 3.3V 1'b1: 1.8V		
2	RW	0x1	flash0_v18sel FLASH0 IO domain 1.8V voltage selection 1'b0: 3.3V 1'b1: 1.8V		
i Ç	RW 0x0		dvp_v18sel DVP IO domain 1.8V voltage selection 1'b0: 3.3V 1'b1: 1.8V		
0	RW	0×0	lcdc_v18sel LCDC IO domain 1.8V voltage selection 1'b0: 3.3V 1'b1: 1.8V		