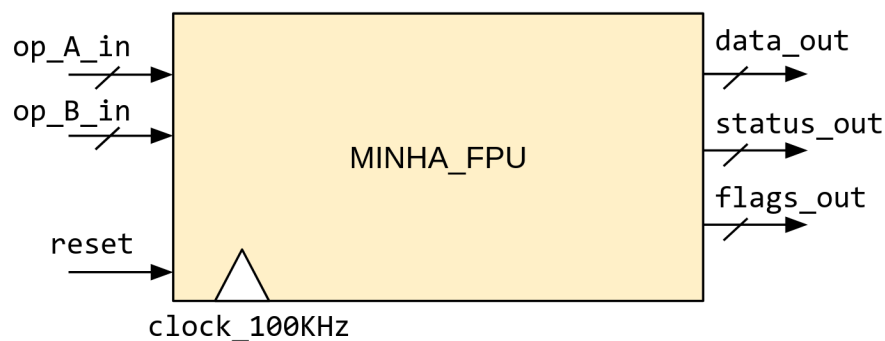


### Trabalho 4 (T4) - 2025-1

**Objetivo:** Elucidar o papel do padrão IEEE-754 em projetos de hardware de unidades de ponto-flutuante (FPUs), tais quais os *trade-offs* envolvidos nas decisões de projeto. A organização do trabalho considera as combinações abaixo:

- Entregar APENAS o link para o repositório de seu projeto em um provedor à sua escolha (Github, GitLab, BitBucket, etc.) via área Moodle da disciplina até a data limite de **19/06/2025 às 23h50**. Alunos que falharem em entregar o link receberão nota zero. Seu repositório deverá permitir acesso público através do link informado para que possa ser avaliado.
- O trabalho deverá ser desenvolvido **individualmente!** A nota final será atribuída em função da apresentação. Cada aluno será questionado sobre seu projeto em uma apresentação de até 5 minutos. Respostas insatisfatórias e/ou evasivas poderão acarretar na redução da nota creditada.
- Projetos sem scripts de execução, e.g., [sim.do](https://sim.do), receberão nota zero. O arquivo README.md do projeto substituirá o relatório nesta atividade. Portanto, projetos sem o arquivo README.md também receberão nota zero. Todos os resultados obtidos, imagens, vídeos e instruções deverão constar no arquivo [README.md](#).
- Arquivos não-autorais e/ou gerados por inteligência artificial receberão nota zero e configurarão plágio acadêmico, tanto para código-fonte e scripts quanto para o relatório (no caso, o arquivo [README.md](#)).

**Enunciado:** Desenvolver uma FPU *extremamente* simplificada, com testbench, na linguagem HDL de sua escolha, seguindo a interface mostrada abaixo.



- **Clock e reset:** Para este trabalho, considere um clock de 100 KHz e um reset assíncrono-baixo (o sistema "*reseta*" quando reset estiver em LOW). Você deverá configurar seus módulos e scripts de simulação para seguir esta especificação.
- **Op\_A\_in e Op\_B\_in:** Representam as parcelas de uma soma (ou minuendo e subtraendo de uma subtração). Cada operando possui exatamente 32-bits, que são codificados como abaixo.



- O primeiro bit (em vermelho) denota o sinal do número (cfe. padrão IEEE-754). A área em amarelo possui comprimento de  $X$  bits e representa o expoente. A área em verde representa a mantissa do número e possui comprimento  $Y$ .
- Para determinar o valor de  $X$ , utilize a fórmula  $X = [8 (+/-) \sum_b \bmod 4]$ , onde  $\sum_b$  representa a soma de todos os dígitos de seu número de matrícula (base 10) e  $\bmod 4$  representa o resto da divisão inteira por 4. O sinal  $+$  ou  $-$  é determinado por seu dígito verificador do número de matrícula:  $+$  se for ímpar,  $-$  se for par. O valor de  $Y$  é dado por  $Y = 32 - X$ .
  - É de responsabilidade do aluno realizar o cálculo nos instantes iniciais do desenvolvimento do trabalho e solicitar ajuda ao professor em caso de dúvidas. Trabalhos que não seguirem o padrão estabelecido para os valores de  $X$  e  $Y$  receberão nota zero.
  - Exemplo: "Se sua matrícula é 12345678-9, então  $X = [8 + \sum_b \bmod 4]$ , pois o dígito verificador é 9. A soma de todos os dígitos da matrícula é dado por  $1+2+\dots+9$ , logo  $X = [8 + 45 \bmod 4] = 8 + 1 = 9$ . O valor de  $Y$  é  $31 - X = 22$ ."
- **data\_out**: Representa o resultado da operação e possui a mesma codificação dos operandos.
- **status\_out**: Possui 4 bits e expõe o informações sobre o resultado calculado pela FPU no estilo one-hot (1 bit por estado, com sobreposição). Os possíveis estados são EXACT, OVERFLOW, UNDERFLOW, INEXACT. EXACT: O resultado foi representado corretamente pela configuração de ponto flutuante e não foi utilizado arredondamento. OVERFLOW e UNDERFLOW: O aluno deverá identificar corretamente quando cada um dos casos ocorrerá. INEXACT: O resultado sofreu erro de arredondamento.

### Pontuação:

- **[1 ponto]** Correta definição da interface do módulo de FPU, seguindo a convenção de sinais descrita neste documento, considerando também seu número de matrícula. O cálculo dos valores de  $X$  e  $Y$  deverão ser demonstrados no [README.md](#).
- **[2 pontos]** Testbench demonstrando o cálculo de 10 pares de entradas e as respectivas saídas. O aluno deverá considerar corner-cases das operações de soma e subtração (e.g., elemento neutro, identidade).
- **[3 pontos]** Correta implementação das operações de soma e subtração, seguindo o exercício mostrado em aula (ver material da aula 25). Note que o aluno deverá considerar a codificação conforme mostrada acima (e não aquela estabelecida pelo padrão IEEE-754).
- **[2 pontos]** Correta identificação de EXACT, OVERFLOW, UNDERFLOW e INEXACT.
- **[2 pontos]** Descreva o espectro numérico representável por sua unidade de ponto flutuante. Utilize a figura 2-5 ([https://docs.oracle.com/cd/E19957-01/806-3568/ncg\\_math.html](https://docs.oracle.com/cd/E19957-01/806-3568/ncg_math.html)) como exemplo.