Fecha: 21-12-2020



Examen de Arquitectura de Computadores - Teoría 3

Instrucciones generales para la realización de este examen

La respuesta debe escribirse en el hueco existente a continuación de cada pregunta con **letra clara**. Cada respuesta incorrecta, ilegible o vacía no suma ni resta. En el caso de preguntas teóricas se valorará la capacidad de síntesis.

1 Un computador emplea memoria virtual paginada con las siguientes características: direcciones virtuales de 31 bits, direcciones físicas de 21 bits, páginas de tamaño 4 KiB y direccionamiento de memoria al byte. La tabla de páginas de cada tarea se almacena a partir de la dirección virtual 2A0000h, el tamaño de cada una de sus entradas es de 16 bits y su formato es el siguiente:

ETP	Desplaz. en archivo de página - Marco de página	U/\overline{S}	0000	L/\overline{E}	P
	15				0

Dónde:

 ${f P}$ Bit de presencia (la página está presente en memoria cuando P=1).

L/E Lectura/Escritura. Las páginas de código tienen este bit a uno y las páginas de datos a cero.

 U/\overline{S} Privilegio usuario/supervisor. Las páginas con privilegio de usuario tienen el bit a uno y las páginas con privilegio del SO lo tienen a cero.

El deplazamiento FFh en el archivo de paginación es inválido y junto con el bit de presencia permite identificar páginas que no están ni en memoria ni en disco. Cualquier otro valor del desplazamiento, junto con el bit de presencia a cero, indica que la página está en disco.

En un momento dado el sistema ejecuta dos tareas, A y B. El estado de las tablas de páginas de las tareas es el mostrado en la figura siguiente. Las entradas no mostradas tienen todas el valor FF80h.

Tabla de p	áginas de A	Tabla de pa	áginas de B
Página		Página	
1AB76h	3EC3h	17FC6h	42C1h
1AB81h	30C0h		
		17FCAh	4843h
1AB78h	42C1h	17FE5h	4C40h
1AB85h	3D41h	17FD1h	4041h
		•••	
3A2FFh	6283h	3A2FFh	6283h
3A2F8h	6901h	3A2F8h	6901h
3A2EFh	6303h	3A2EFh	6303h
		•	

a— (0,5 puntos) Teniendo en cuenta únicamente los datos de las tablas de páginas de las tareas A y B ¿Cuál es el total de memoria física actualmente utilizada?. Nota: Las páginas de memoria compartida y las asignadas al sistema operativo se cuentan una única vez.

b— (0,5 puntos) Si el proceso B modifica su dirección de memoria virtual 17FC6100h ¿Qué dirección de memoria virtual del proceso A se modifica, si es que se modifica alguna? Responde con la dirección si la hay, o bien con ninguna o no es posible y una breve explicación, en cualquiera de estos dos últimos casos.

c— (1 punto) Indica la dirección de memoria más baja de A que produce un fallo de página recuperable así como la dirección más alta de A que produce un fallo de página no recuperable. Debe responderse en hexadecimal.

Dir. A más baja fallo recuperable:

Dir. A más alta fallo no recuperable:

- 2 Se dispone de un computador cuyas direcciones virtuales son de 32 bits mientras que sus direcciones físicas son de 28 bits. Se sabe además que el tamaño de una página virtual es 64 KiB. Cada entrada en tabla de páginas (ETP) tiene un tamaño de 32 bits y contiene estos campos:
 - Marco/Localiz.: Indica el marco de memoria física asociado a la página virtual. Offset X representa una localización X en el disco e INVÁLIDO una página sin almacenamiento asignado.
 - L=1/E=0: Página virtual de sólo lectura, o lectura y escritura.
 - $U=1/\overline{S}=0$: Nivel de privilegio de acceso de usuario, o supervisor.
 - P: Bit de presencia.





N. entradas:	Tamaño en bytes:
	na los huecos que se corresponden con entradas en la tabla de páginas para las siguientes direcciones virtuales. Indica co que no puedan conocerse:
b — (1 punto) Dat	o almacenado en la pila de una tarea de usuario en la dirección virtual C798 C398h cuya dirección física es 1F1 C398h.
Página virtual	Marco/Localiz. L/E U/S P
646 003Dh.	o almacenado en la sección de datos del sistema operativo en la dirección virtual D4D2 003Dh cuya dirección física
Página virtual	Marco/Localiz. L/Ē U/S P
Responde a la sigui	ente pregunta sobre memoria virtual.
a— (1 punto) ¿Pa	ra qué sirve el TLB?
Responde a la sigui	ente pregunta sobre entrada/salida.
o (1 numto) . Do	
a— (1 punto) ¿Po	r qué no se pueden enmascarar todas las interrupciones posibles en un sistema?
a— (1 punto) ¿Po	r qué no se pueden enmascarar todas las interrupciones posibles en un sistema?
a— (1 punto) ¿Po	r qué no se pueden enmascarar todas las interrupciones posibles en un sistema?
	r qué no se pueden enmascarar todas las interrupciones posibles en un sistema? ente pregunta sobre el sistema de interconexión.
☐ Responde a la sigui a— (1 punto) ¿Q	
☐ Responde a la sigui	ente pregunta sobre el sistema de interconexión.
☐ Responde a la sigui a— (1 punto) ¿Q	ente pregunta sobre el sistema de interconexión.
Responde a la sigui a— (1 punto) ¿Q sistema? Una operación de s.	ente pregunta sobre el sistema de interconexión. né nombre recibe la técnica que permite configurar de forma automática la interfaz de un periférico cuando se conecta
■ Responde a la sigui ■ (1 punto) ¿Q sistema? ■ Una operación de s. máximo de 1 ms. Dic Los dispositivos de m	ente pregunta sobre el sistema de interconexión. né nombre recibe la técnica que permite configurar de forma automática la interfaz de un periférico cuando se conecta ulida de un periférico con capacidad de DMA requiere leer 5 Mbytes de la memoria y escribirlos en la interfaz en un tiempo ha operación ocurre entre un módulo de memoria DDR4-2400 y una interfaz PCI Express versión 3.0. emoria DDR se caracterizan por leer o escribir en condiciones ideales 2 datos de 64 bits cada ciclo de reloj. La frecuencia de caracterizan por leer o escribir en condiciones ideales 2 datos de 64 bits cada ciclo de reloj. La frecuencia de caracterizan por leer o escribir en condiciones ideales 2 datos de 64 bits cada ciclo de reloj. La frecuencia de caracterizan por leer o escribir en condiciones ideales 2 datos de 64 bits cada ciclo de reloj. La frecuencia de caracterizan por leer o escribir en condiciones ideales 2 datos de 64 bits cada ciclo de reloj.
a — (1 punto) ¿Q sistema? ☐ Una operación de semáximo de 1 ms. Dic Los dispositivos de mereloj de un dispositivo La interfaz PCI Expresional.	ente pregunta sobre el sistema de interconexión. né nombre recibe la técnica que permite configurar de forma automática la interfaz de un periférico cuando se conecta ulida de un periférico con capacidad de DMA requiere leer 5 Mbytes de la memoria y escribirlos en la interfaz en un tiempha operación ocurre entre un módulo de memoria DDR4-2400 y una interfaz PCI Express versión 3.0. memoria DDR se caracterizan por leer o escribir en condiciones ideales 2 datos de 64 bits cada ciclo de reloj. La frecuencia de de memoria DDR4-2400 es de 1200 MHz. mess 3.0 se caracteriza por transferir en cada canal (o carril) 1 bit por ciclo de reloj a una frecuencia de 8.0 GHz. Emplea un
Presponde a la sigui a — (1 punto) ¿Q sistema? Una operación de s máximo de 1 ms. Dic Los dispositivos de m reloj de un dispositivo La interfaz PCI Expr codificación 128b/13	ente pregunta sobre el sistema de interconexión. né nombre recibe la técnica que permite configurar de forma automática la interfaz de un periférico cuando se conecta ulida de un periférico con capacidad de DMA requiere leer 5 Mbytes de la memoria y escribirlos en la interfaz en un tiempha operación ocurre entre un módulo de memoria DDR4-2400 y una interfaz PCI Express versión 3.0. emoria DDR se caracterizan por leer o escribir en condiciones ideales 2 datos de 64 bits cada ciclo de reloj. La frecuencia o de memoria DDR4-2400 es de 1200 MHz.
Proposed a la sigui a — (1 punto) ¿Q sistema? Una operación de s máximo de 1 ms. Dic Los dispositivos de m reloj de un dispositivo La interfaz PCI Expr codificación 128b/13 Nota. A lo largo del p	ente pregunta sobre el sistema de interconexión. né nombre recibe la técnica que permite configurar de forma automática la interfaz de un periférico cuando se conecta dida de un periférico con capacidad de DMA requiere leer 5 Mbytes de la memoria y escribirlos en la interfaz en un tiempha operación ocurre entre un módulo de memoria DDR4-2400 y una interfaz PCI Express versión 3.0. nemoria DDR se caracterizan por leer o escribir en condiciones ideales 2 datos de 64 bits cada ciclo de reloj. La frecuencia de de memoria DDR4-2400 es de 1200 MHz. ness 3.0 se caracteriza por transferir en cada canal (o carril) 1 bit por ciclo de reloj a una frecuencia de 8.0 GHz. Emplea un bit y además puede transferir 1 bit por ciclo tanto en lectura como en escritura simultáneamente.
Proposed a la sigui a — (1 punto) ¿Q sistema? Una operación de s máximo de 1 ms. Dic Los dispositivos de m reloj de un dispositivo La interfaz PCI Expr codificación 128b/13 Nota. A lo largo del p	ente pregunta sobre el sistema de interconexión. né nombre recibe la técnica que permite configurar de forma automática la interfaz de un periférico cuando se conecta dida de un periférico con capacidad de DMA requiere leer 5 Mbytes de la memoria y escribirlos en la interfaz en un tiemp ha operación ocurre entre un módulo de memoria DDR4-2400 y una interfaz PCI Express versión 3.0. emoria DDR se caracterizan por leer o escribir en condiciones ideales 2 datos de 64 bits cada ciclo de reloj. La frecuencia de memoria DDR4-2400 es de 1200 MHz. ess 3.0 se caracteriza por transferir en cada canal (o carril) 1 bit por ciclo de reloj a una frecuencia de 8.0 GHz. Emplea un ob y además puede transferir 1 bit por ciclo tanto en lectura como en escritura simultáneamente.
Proposed a la sigui a — (1 punto) ¿Q sistema? Una operación de s máximo de 1 ms. Dic Los dispositivos de m reloj de un dispositivo La interfaz PCI Expr codificación 128b/13 Nota. A lo largo del p a — (0,5 puntos) ¿	ente pregunta sobre el sistema de interconexión. né nombre recibe la técnica que permite configurar de forma automática la interfaz de un periférico cuando se conecta dida de un periférico con capacidad de DMA requiere leer 5 Mbytes de la memoria y escribirlos en la interfaz en un tiemp ha operación ocurre entre un módulo de memoria DDR4-2400 y una interfaz PCI Express versión 3.0. memoria DDR se caracterizan por leer o escribir en condiciones ideales 2 datos de 64 bits cada ciclo de reloj. La frecuencia o de memoria DDR4-2400 es de 1200 MHz. sess 3.0 se caracteriza por transferir en cada canal (o carril) 1 bit por ciclo de reloj a una frecuencia de 8.0 GHz. Emplea un de y además puede transferir 1 bit por ciclo tanto en lectura como en escritura simultáneamente. roblema debe tenerse en cuenta que 1 M = 10 ⁶ Cuál es la velocidad de lectura del dispositivo de memoria? Debes responder en MBytes/s e indicar las operaciones.
Proposed a la sigui a — (1 punto) ¿Q sistema? Una operación de s máximo de 1 ms. Dic Los dispositivos de m reloj de un dispositivo La interfaz PCI Expr codificación 128b/13 Nota. A lo largo del p a — (0,5 puntos) ¿	ente pregunta sobre el sistema de interconexión. né nombre recibe la técnica que permite configurar de forma automática la interfaz de un periférico cuando se conecta dida de un periférico con capacidad de DMA requiere leer 5 Mbytes de la memoria y escribirlos en la interfaz en un tiemp ha operación ocurre entre un módulo de memoria DDR4-2400 y una interfaz PCI Express versión 3.0. emoria DDR se caracterizan por leer o escribir en condiciones ideales 2 datos de 64 bits cada ciclo de reloj. La frecuencia de memoria DDR4-2400 es de 1200 MHz. ess 3.0 se caracteriza por transferir en cada canal (o carril) 1 bit por ciclo de reloj a una frecuencia de 8.0 GHz. Emplea un ob y además puede transferir 1 bit por ciclo tanto en lectura como en escritura simultáneamente.
Proposed a la sigui a — (1 punto) ¿Q sistema? Una operación de se máximo de 1 ms. Dic Los dispositivos de m reloj de un dispositivo La interfaz PCI Expredificación 128b/13e Nota. A lo largo del p a — (0,5 puntos) ¿ b — (0,5 puntos) ¿	ente pregunta sobre el sistema de interconexión. né nombre recibe la técnica que permite configurar de forma automática la interfaz de un periférico cuando se conecta dida de un periférico con capacidad de DMA requiere leer 5 Mbytes de la memoria y escribirlos en la interfaz en un tiemp ha operación ocurre entre un módulo de memoria DDR4-2400 y una interfaz PCI Express versión 3.0. emoria DDR se caracterizan por leer o escribir en condiciones ideales 2 datos de 64 bits cada ciclo de reloj. La frecuencia de memoria DDR4-2400 es de 1200 MHz. ess 3.0 se caracteriza por transferir en cada canal (o carril) 1 bit por ciclo de reloj a una frecuencia de 8.0 GHz. Emplea un bb y además puede transferir 1 bit por ciclo tanto en lectura como en escritura simultáneamente. roblema debe tenerse en cuenta que 1 M = 10 ⁶ Cuál es la velocidad de lectura del dispositivo de memoria? Debes responder en MBytes/s e indicar las operaciones. Cumple con la restricción de leer los 5 MBytes en 1 ms? Debes justificar numéricamente la respuesta.