♠ ■ GUSTAVO SOBRADO ALLER Uniovi Virtual Español - Internacional (es) Arquitectura de Computadores (Grado en Ingeniería Informática en Tecnologías de la Información) Uniovi Virtual / Mis cursos / Arquitectura de Computadores (Grado en Ingeniería Informática en Tecnologías de la Información) / Arquitectura de Computadores (Grado en Ingeniería Informática en Tecnologías de la Información) / Sesión 3.1 - Introducción a la jerarquía de memoria ₩ -Navegación por el cuestionario 1 2 3 4 5 6 7 8 9 **Comenzado el** miércoles, 16 de noviembre de 2022, 18:39 **Estado** Finalizado 10 11 12 13 14 15 16 17 18 **Finalizado en** martes, 6 de diciembre de 2022, 19:27 **Tiempo** 20 días 19 20 21 22 23 24 25 26 27 empleado 28 29

Pregunta **1** ¿A qué dirección de memoria se accede durante el ciclo 2 en la etapa IF de la instrucción **lb r20, string(r10)**? Sin contestar Finalizar revisión Puntúa como Respuesta: 1,00 Marcar pregunta La unidad no es correcta La respuesta correcta es: 804 h Pregunta **2** ¿A qué dirección de memoria se accede durante el ciclo 3 en la etapa IF de la instrucción beqz r20, final? Sin contestar Puntúa como Respuesta: 1,00 Marcar pregunta La unidad no es correcta La respuesta correcta es: 808 h Pregunta **3** ¿A qué rango de direcciones de memoria se accede durante el ciclo 6 para buscar en la etapa IF el código de la instrucción andi r20, r20, DFh? Sin contestar Puntúa como Respuesta: × 1,00 Marcar pregunta

En el ciclo de reloj 7 la etapa MEM accede a la memoria para leer el primer carácter de la cadena que se encuentra en la dirección string(r10). ¿A qué dirección de memoria accede?

¿A qué dirección de memoria se accede en el ciclo 17, durante la etapa MEM de la instrucción sb r20, string(r10) para escribir el primer carácter modificado?

Teniendo en cuenta la representación de la secuencia de accesos a memoria, ¿crees que ésta es aleatoria, o por el contrario sigue algún tipo de patrón?

×

La respuesta correcta es: 080Ch - 080Fh

Respuesta:

Respuesta:

Respuesta:

La unidad no es correcta

a. Aleatorio

Respuesta incorrecta.

Patrón

Respuesta:

Respuesta:

Respuesta:

Respuesta:

Respuesta:

principal.

Respuesta:

Respuesta:

Respuesta:

La respuesta correcta es: 258 cycles

La respuesta correcta es: 3,12

La respuesta correcta es: Structural stall

La respuesta correcta es: 806 cycles

memoria caché en la fase de búsqueda de la instrucción anterior.

un acierto de caché, lo que conlleva que se sirvan en un ciclo de reloj.

¿Cuántos ciclos de reloj requiere el programa utilizando memoria caché y memoria principal para su ejecución?

X

¿Cuál es la aceleración en la ejecución del programa que proporciona la memoria caché?

¿Qué tipo de detención sufre la etapa **MEM** en los ciclos 14 a 17?

¿Por qué se produce esa tipo de detención en la etapa **MEM** entre los ciclos 14 a 17?

¿Puede haber actualización de la memoria principal durante algún acceso a memoria? ¿Por qué?

La respuesta correcta es:

b. Patrón

La respuesta correcta es: 400 h

La unidad no es correcta

La respuesta correcta es: 400 h

La respuesta correcta es: 0810h, 0814h, 0818h and 081Ch

¿A qué direcciones de la memoria de código se accede en los ciclos 12, 13, 16 y 17 la etapa IF?

×

Indica un ejemplo de localidad espacial en el acceso al código del programa anterior.

La respuesta correcta es: Acceso secuencial a las instrucciones de código

La respuesta correcta es: Acceso a las instrucciones del bucle

Indica un ejemplo de localidad temporal en el acceso al código del programa anterior.

Indica un ejemplo de localidad espacial en el acceso a los datos del programa anterior.

La respuesta correcta es: Acceso a los caracteres de la cadena o array uno a uno de forma secuencial

Indica un ejemplo de localidad temporal en el acceso a los datos del programa anterior.

La respuesta correcta es: Se accede a cada carácter dos veces, para leerlo y para escribirlo

¿Cuántos ciclos de reloj requiere el programa para su ejecución usando solamente memoria principal (8 ciclos de latencia)?

Una vez que hemos introducido la memoria caché, ¿qué crees que ha ocurrido durante la etapa IF (búsqueda de la instrucción) de la primera instrucción?

Con la memoria caché, ¿cuántos ciclos de reloj son necesarios en la etapa IF (ciclo 9) para la búsqueda de la siguiente instrucción, **lb r20, string(r10)**?

La caché está vacía inicialmente, por lo que se produce un fallo de caché y el bloque en el que se encuentra almacenado el código de la instrucción ha de obtenerse de la memoria

En este caso la etapa de búsqueda IF solo necesita un ciclo de reloj, puesto que el código de instrucción forma parte del mismo bloque de memoria que se trajo de memoria principal a la

Cuando en la etapa IF se necesita acceder a las direcciones de memoria donde está almacenado el código de la segunda instrucción, estas direcciones están cacheadas y se tiene por tanto

La etapa MEM sufre una detención de tipo estructural. Al estar configurada una única memoria para código y datos, la etapa MEM de la segunda instrucción tiene que esperar para escribir

en memoria a que la etapa IF de la tercera instrucción (beqz r20, final) complete la busqueda en memoria del código de instrucción. Como en este caso se ha producido un fallo de caché,

¿Cuál será el tiempo de acceso a memoria (en ciclos) durante esa segunda ejecución de la instrucción sb r20, string(r10), en la que se produce un acierto de caché, usando la configuración

Descompón la dirección a la que se accede en el segundo acceso a memoria en sus campos de etiqueta, conjunto y desplazamiento, según la configuración de caché dada.

¿Cuál es el tiempo medio de acceso a la jerarquía de memoria en ciclos de reloj para la traza dada con la configuración de memoria empleada?

El tiempo medio de acceso a la jerarquía de memoria con los niveles de, memoria caché y memoria principal viene dada por la expresión:

Donde, Ac es la tasa de aciertos en caché; tc es el tiempo de acceso a caché; CMT = MMA * TamañoBloque (en bytes)/TamañoBus (en bytes).

Sesión 3.2 - Prueba de estrategias de correspondencia de

memoria caché 🟲

\$

Atención al usuario | Universidad de Oviedo | Centro de Innovación Docente

×

¿Cuál sería la tasa de aciertos de la caché si los accesos a memoria fuesen aleatorios?

¿Cuál sería el tiempo medio de acceso a la jerarquía de memoria en el caso de accesos aleatorios?

×

Ir a...

la etapa de búsqueda requiere 8 ciclos de reloj, de los cuales cuatro se superponen con la etapa **MEM**, lo que provoca la detención.

Sí, durante un acceso de escritura en una dirección no cacheada mientras la memoria caché está siendo usada por otra instrucción.

¿Cuál será el tiempo de acceso a memoria (en ciclos) durante un fallo de caché en escritura usando la configuración write-through y no-write-allocate?

×

Pregunta **4**

Sin contestar

Puntúa como

Marcar

pregunta

Pregunta **5**

Sin contestar

Puntúa como

 Marcar pregunta

Pregunta **6**

Sin contestar

Puntúa como

 Marcar pregunta

Pregunta **7**

Sin contestar

Puntúa como

Marcar

Pregunta **8**

Sin contestar

Puntúa como

1,00

Marcar

pregunta

Pregunta **9**

Sin contestar

Puntúa como

Marcar

Pregunta **10**

Sin contestar

Puntúa como

Marcar

Pregunta **11**

Sin contestar

Puntúa como

Marcar

Pregunta **12**

Sin contestar

Puntúa como

 Marcar pregunta

Pregunta **13**

Sin contestar

Puntúa como

Marcar

pregunta

Pregunta **14**

Sin contestar

Puntúa como

 Marcar pregunta

Pregunta **15**

Sin contestar

Puntúa como

Marcar

pregunta

Pregunta **16**

Sin contestar

Puntúa como

Marcar

pregunta

Pregunta **17**

Sin contestar

Puntúa como

 Marcar pregunta

Pregunta **18**

Sin contestar

Puntúa como

Marcar

pregunta

Pregunta **19**

Sin contestar

Puntúa como

Marcar

pregunta

Pregunta **20**

Sin contestar

Puntúa como

 Marcar pregunta

Pregunta **21**

Sin contestar

Puntúa como

 Marcar pregunta

Pregunta **22**

Sin contestar

Puntúa como

Marcar

pregunta

Pregunta **23**

Sin contestar

Puntúa como

 Marcar pregunta

Pregunta **24**

Sin contestar

Puntúa como

Marcar

pregunta

Pregunta **25**

Sin contestar

Puntúa como

Marcar

pregunta

Pregunta **26**

Sin contestar

Puntúa como

 Marcar pregunta

Pregunta **27**

Sin contestar

Puntúa como

Marcar

Pregunta **28**

Sin contestar

Puntúa como

 Marcar pregunta

Pregunta **29**

Sin contestar

Puntúa como

Finalizar revisión

 Marcar pregunta

1,00

pregunta

1,00

1,00

1,00

1,00

1,00

1,00

1,00

Respuesta:

Respuesta:

Respuesta:

Respuesta:

La respuesta correcta es: 8

a. Acierto

Respuesta incorrecta.

Fallo

La respuesta correcta es:

Dirección: 0808h -> 000 1000 00//00 0//100b

Conjunto (3 bits): 000b -> 0h

La respuesta correcta es: 95,74 %

Respuesta:

Respuesta:

Respuesta:

Respuesta:

T = Ac * tc + (1-Ac)*CMT

La respuesta correcta es: 7,9453

→ Sesión 3.4 - Organización de la memoria de las tareas en

GNU/Linux

donde CMT = MMA * TamañoBloque/TamañoBus

T = Ac * tc + (1-Ac)*CMT

La respuesta correcta es: 1,2982

La respuesta correcta es: 0,78125 %

Etiqueta (los 9 bits más significativos): 0 0010 0000b -> 020h

Desplazamiento (los 3 bits menos significativos): 100b -> 4h

¿Cuál es la tasa de aciertos de la traza con la configuración de caché dada?

b. Fallo

¿Cuántos bytes almacena cada línea de caché?

¿Cuántos conjuntos tiene la caché con la configuración por defecto?

El primer acceso a memoria ¿qué crees que ha producido, acierto o fallo de caché?

write-through y no-write-allocate?

1,00

1,00

1,00

1,00

1,00

1,00

1,00

pregunta

1,00

pregunta

1,00

pregunta

1,00

pregunta

1,00

1,00

1,00

1,00

Uniovi Virtual Español - Internacional (es) Arquitectura de Computadores (Grado en Ingeniería Informática en Tecnologías de la Información) Uniovi Virtual / Mis cursos / Arquitectura de Computadores (Grado en Ingeniería Informática en Tecnologías de la Información) / Arquitectura de Computadores (Grado en Ingeniería Informática en Tecnologías de la Información) / Sesión 3.2 - Prueba de estrategias de correspondencia de memoria caché ₩ -Navegación por el cuestionario Comenzado el miércoles, 23 de noviembre de 2022, 18:31 **Estado** Finalizado **Finalizado en** miércoles, 23 de noviembre de 2022, 19:54 **Tiempo** 1 hora 23 minutos Finalizar revisión empleado Pregunta 1 ¿Qué política de correspondencia se establece en la primera configuración? Correcta a. Asociativa por conjuntos Se puntúa 1,00 sobre 1,00 b. Totalmente asociativa Marcar pregunta oc. Directa Respuesta correcta La respuesta correcta es: Directa Pregunta **2** ¿En qué campos se divide la dirección de memoria y cuántos bits tiene cada uno en la primera configuración? Incorrecta Se puntúa 0,00 Respuesta: Etiqueta, Linea 3 bits, Desplazamiento 3 bits sobre 1,00 Marcar pregunta La respuesta correcta es: 9 bits etiqueta, 3 bits línea de caché y 3 bits desplazamiento Pregunta **3** Eje1-Conf1. ¿Qué valor de etiqueta se corresponde en este caso todos los accesos a datos? Correcta Se puntúa 1,00 Respuesta: 10h sobre 1,00 Marcar pregunta La respuesta correcta es: 10 h Pregunta **4** Eje1-Conf1. ¿Qué valor de etiqueta se corresponde en este caso todos los accesos a código? Correcta Se puntúa 1,00 Respuesta: 20h sobre 1,00 Marcar pregunta La respuesta correcta es: 20 h Pregunta **5** Eje1-Conf1. ¿Cuántas líneas diferentes de caché son utilizadas entre todos los accesos? Correcta Se puntúa 1,00 Respuesta: 4 sobre 1,00 Marcar pregunta La respuesta correcta es: 4 Pregunta **6** Eje1-Conf1. En el noveno acceso a caché, se produce un acceso a datos en la dirección 400h. ¿Qué número de acceso provoca un fallo en caché y reemplaza la información cargada en la línea de caché usada en el noveno acceso? Incorrecta Se puntúa 0,00 sobre 1,00 Respuesta: 0 × Marcar pregunta La respuesta correcta es: 11 Pregunta **7** Eje1-Conf1. Realiza la simulación completa ¿Cuál es la tasa de aciertos obtenida en esta configuración? Correcta Se puntúa 1,00 Respuesta: 75,18% sobre 1,00 Marcar pregunta La respuesta correcta es: 75,18 % Pregunta **8** ¿Qué política de correspondencia se establece en la segunda configuración? Correcta a. Asociativa por conjuntos Se puntúa 1,00 sobre 1,00 b. Totalmente asociativa Marcar pregunta oc. Directa Respuesta correcta La respuesta correcta es: Asociativa por conjuntos Pregunta **9** ¿En qué campos se divide la dirección de memoria y cuántos bits tiene cada uno en la segunda configuración? Incorrecta Se puntúa 0,00 Respuesta: Etiqueta, Conjunto 2 bits, Desplazamiento 3 bits × sobre 1,00 Marcar pregunta La respuesta correcta es: 10 bits etiqueta, 2 bits conjunto y 3 bits desplazamiento Pregunta **10** ¿Cuántos conjuntos existen en la segunda configuración de caché Incorrecta Se puntúa 0,00 Respuesta: 2 sobre 1,00 Marcar pregunta La respuesta correcta es: 4 Pregunta **11** Eje1-Conf2. ¿Qué valor de etiqueta se corresponde en la segunda configuración en todos los accesos a datos? Correcta Se puntúa 1,00 Respuesta: 20h sobre 1,00 Marcar pregunta La respuesta correcta es: 20 h Pregunta **12** Eje1-Conf2. ¿Qué valor de etiqueta se corresponde en la segunda configuración en todos los accesos a código? Correcta Se puntúa 1,00 Respuesta: 40h sobre 1,00 Marcar pregunta La respuesta correcta es: 40 h Pregunta **13** Eje1-Conf2 ¿Cuántas líneas diferentes de caché son utilizadas entre todos los accesos? Incorrecta Se puntúa 0,00 Respuesta: 4 sobre 1,00 Marcar pregunta La respuesta correcta es: 6 Pregunta **14** Eje1-Conf2. ¿Qué tasa de aciertos se obtiene en esta segunda configuración? Incorrecta Se puntúa 0,00 Respuesta: 96,36% sobre 1,00 Marcar pregunta La respuesta correcta es: 95,74 % Pregunta **15** ¿En qué campos se divide la dirección de memoria y cuántos bits tiene cada uno en la tercera configuración? Incorrecta Se puntúa 0,00 Respuesta: Etiqueta y desplazamiento 3 bits × sobre 1,00 Marcar pregunta La respuesta correcta es: 12 bits etiqueta y 3 bits desplazamiento Pregunta **16** Eje1-Conf3. ¿Qué debes anotar en la celda F16 (etiqueta del acceso 40Eh) en la tercera configuración estudiada? Correcta Se puntúa 1,00 Respuesta: 81 sobre 1,00 Marcar pregunta La respuesta correcta es: 81 h Pregunta **17** Tras evaluar las diferentes configuraciones ¿Qué afecta más en la tasa de acierto, modificar el tamaño de bloque o modificar la política de correspondencia? ¿Dónde aprecias mejores resultados? Comenta tus impresiones. Sin contestar Puntúa como 1,00 Marcar pregunta Usando la misma política de correspondencia, bloques de memoria mayores producen tasas de acierto superiores, excepto en el caso de correspondencia directa en el caso extremo de dos líneas de caché, donde los bloques existentes se alternan continuamente, aumentando la tasa de fallos. Con respecto al cambio de política, se puede apreciar que la totalmente asociativa alcanza la mayor tasa de acierto (98.58%), bastante más que la conseguida en correspondencia directa, donde no se supera el 80% en ningún caso. Pregunta **18** ¿Qué tasa de aciertos en caché obtiene se obtiene con 3-2encrypt.asm con cada política de correspondencia? Sin contestar Puntúa como 1,00 Marcar pregunta 67.47% (correspondencia directa), 84.53% (conjuntos de 4 vías) y 87.73% (totalmente asociativa). Finalizar revisión

\$

Atención al usuario | Universidad de Oviedo | Centro de Innovación Docente

Sesión 3.3 - Análisis de cachés reales ►

→ Sesión 3.1 - Introducción a la jerarquía de memoria

Ir a...

Uniovi Virtual Español - Internacional (es) Arquitectura de Computadores (Grado en Ingeniería Informática en Tecnologías de la Información) Uniovi Virtual / Mis cursos / Arquitectura de Computadores (Grado en Ingeniería Informática en Tecnologías de la Informática en Tecnologías de Informática en T ***** -Navegación por el cuestionario Comenzado el miércoles, 30 de noviembre de 2022, 18:09 **Estado** Finalizado **Finalizado en** miércoles, 30 de noviembre de 2022, 19:33 **Tiempo** 1 hora 23 minutos Finalizar revisión empleado Pregunta 1 Indica los diferentes niveles de caché. Para cada nivel incluye: tamaño, estrategia de correspondencia, tamaño del bloque, si es unificada o por el contrario si es de código o datos, así como el número de cachés de dicho tipo. Finalizado Puntúa como 1,00 Cache 0: L1 data cache, line size 64, 8-ways, 64 sets, size 32k Cache 1: L1 instruction cache, line size 64, 8-ways, 64 sets, size 32k ▼ Marcar Cache 2: L2 unified cache, line size 64, 4-ways, 1024 sets, size 256k pregunta Cache 3: L3 unified cache, line size 64, 12-ways, 8192 sets, size 6144k Pregunta **2** Indica el ancho de banda para el experimento de lectura secuencial de 128 bits para todos los niveles de caché y la memoria principal Finalizado Cache 0: entre 65 y 89 GB/s Puntúa como Cache 1: entre 54 y 50 GB/s ▼ Marcar Cache 2: entre 45 y 40 GB/s pregunta Cache 3: entre 30 y 15 GB/s Memoria Principal: entre 15 y 10 GB/s Pregunta **3** ¿Cuántas veces es más rápida la memoria caché L1 que la memoria principal? Finalizado (77/13)*100= 500% Puntúa como 1,00 Marcar pregunta Pregunta **4** ¿Cuántas veces es más rápida la memoria caché L2 que la memoria principal? Finalizado (45/13)*100= 346% Puntúa como 1,00 Marcar pregunta Pregunta **5** ¿Cuál es el tiempo de ejecución del programa 3-3loc1? Finalizado 1,090 s Puntúa como Marcar pregunta Pregunta **6** ¿Qué relación hay entre ambas direcciones del 3-3loc2? Es una direccion más, siempre acaba con Fh y empieza en 0h Puntúa como 1,00 Marcar pregunta Son consecutivas Pregunta **7** ¿Qué ocurre con las direcciones de acceso a todos los elementos de la matriz en 3-3loc2? Finalizado Estan todas localizadas en 0x80xxxxx Puntúa como 1,00 Marcar pregunta El acceso es secuencial. Pregunta **8** ¿Cuál sería la tasa de aciertos de caché L1 en 3-3loc2? Finalizado 95% Puntúa como 1,00 pregunta 63/64x100 Asumiendo bloques de 64 palabras, como cada bloque tiene 64 palabras la primera genera fallo de cache y el resto (63) generan acierto. Total, el acierto es de 63/64 (se multiplica por 100 para ponerlo en porcentaje). Pregunta **9** ¿Cuál es el tiempo de ejecución del programa 3-3loc3? Finalizado 12,570 s Puntúa como 1,00 Marcar pregunta Pregunta **10** Compara el tiempo medido con el del programa 3-3loc1. ¿Qué ha ocurrido? ¿Qué explicación encuentras? Finalizado El tiempo se multiplica casi x12, podría ser porque al recorrer la matriz primero por columnas y ser rellenada por filas y luego por columnas sea mas costoso. Puntúa como Marcar pregunta El resultado observado es el efecto de la caché. Ahora el programa es mucho más lento ya que genera muchos más fallos de caché. Pregunta **11** ¿Qué ocurre con las direcciones de acceso a todos los elementos de la matriz del 3-3loc4? Finalizado Cambia de 0xC... a 0x8... o viceversa, no tiene continuidad Puntúa como 1,00 Marcar pregunta No son consecutivas Pregunta **12** ¿Cuál sería la tasa de aciertos de caché L1 del programa 3-3loc4? Finalizado 0% Puntúa como 1,00 Marcar pregunta Cada vez que se accede a una posición de la matriz se carga en la cache un bloque de 64 palabras. El siguiente acceso está 8192 posiciones más lejos con lo que genera otro fallo. Conclusión: no hay aciertos. Pregunta **13** ¿Es mayor o menor la diferencia de tiempos en el caso de los programas 3-3loc5.c y 3-3loc6.c respecto a 3-3loc1.c y 3-3loc3.c? Finalizado La diferencia es mayor. Puntúa como 1,00 Marcar pregunta Pregunta **14** ¿Por qué crees que no salen iguales los tiempos de ejecución a pesar de caber ambas matrices totalmente en la caché L1? Finalizado Porque tiene más fallos en la caché Puntúa como 1,00 Marcar pregunta Finalizar revisión ■ Sesión 3.2 - Prueba de estrategias de correspondencia de Sesión 3.4 - Organización de la memoria de las tareas en Ir a... **\$** GNU/Linux ► memoria caché Atención al usuario | Universidad de Oviedo | Centro de Innovación Docente

Uniovi Virtual Español - Internacional (es) Arquitectura de Computadores (Grado en Ingeniería Informática en Tecnologías de la Información) Uniovi Virtual / Mis cursos / Arquitectura de Computadores (Grado en Ingeniería Informática en Tecnologías de la Información) / Arquitectura de Computadores (Grado en Ingeniería Informática en Tecnologías de la Información) / Sesión 3.4 - Organización de la memoria de las tareas en GNU/Linux Navega **Comenzado el** miércoles, 7 de diciembre de 2022, 18:09 **Estado** Finalizado **Finalizado en** jueves, 8 de diciembre de 2022, 02:35 **Tiempo** 8 horas 26 minutos empleado Pregunta **1** Finaliza ¿Qué tamaño total en bytes ocupa la biblioteca estándar de C en su versión dinámica?

Incorrecta Se puntúa 0,00 Respuesta: 3 sobre 1,00 Marcar pregunta Se calcula restando a la dirección más alta que se asigna a la biblioteca la dirección más baja (siempre y cuando todos los intervalos sean contiguos). La diferencia es el número de bytes asignados a la biblioteca de enlace dinámico. La respuesta correcta es: 1781760

¿Qué diferencia de tamaño hay en KiB entre la versión con biblioteca dinámica y la versión con biblioteca estática?

Restando los tamaños de cada archivo obtenemos la diferencia en bytes. Se divide por 1024 y obtenemos la diferencia en KiB.

No coinciden porque las variables locales se crean en la pila y, para evitar problemas de seguridad, el SO operativo evita colocar la pila siempre en las mismas direcciones virtuales.

Son las mismas porque se asignan en tiempo de compilación y enlazado por gcc. En algunas ocasiones, dependiendo del sistema operativo, podrían no coincidir, si éste, por motivos de

En ambos casos no hay coincidencia de direcciones físicas porque a cada instancia del programa en ejecución le corresponden páginas de la memoria física distintas para que un programa

En este caso, al ser código y no escribirse en esa zona del programa, la página de memoria física en la que se carga es compartida para que todas las instancias en ejecución puedan

Se produce un fallo de página recuperable y la página correspondientes se lleva a memoria. A continuación linmem ya retorna una ETP asociada a una págia en memoria.

×

Se asigna en una zona nueva sin nombre porque se ha solicitado una cantidad de memoria superior a la asignada inicialmente al heap, por lo que éste no tiene capacidad para alojar esa

¿Por qué crees que no coinciden los flags de la página de memoria asignada a la función print_physical_virtual_pte() con las páginas asignadas a las variables de memoria?

La respuesta correcta es: Presencia \rightarrow Sí, Escritura \rightarrow Si, Usuario \rightarrow Sí, Cache write-through \rightarrow No, Caché deshabilitada \rightarrow No, Página accedida \rightarrow Sí, Página escrita \rightarrow Si

La respuesta correcta es: Presencia \rightarrow Si, Escritura \rightarrow No, Usuario \rightarrow Sí, Write-through \rightarrow No, Caché deshabilitada \rightarrow No, Página accedida \rightarrow Sí, Página escrita \rightarrow No

×

La respuesta correcta es: Presencia \rightarrow Si, Escritura \rightarrow No, Usuario \rightarrow No, Caché write-through \rightarrow No, Caché deshabilitada \rightarrow No, Página accedida \rightarrow Sí, Página escrita \rightarrow Si

La respuesta correcta es: Presencia \rightarrow Si, Escritura \rightarrow Sí, Usuario \rightarrow No, Caché write-through \rightarrow No, Caché deshabilitada \rightarrow No, Página accedida \rightarrow Sí, Página escrita \rightarrow Si

Atención al usuario | Universidad de Oviedo | Centro de Innovación Docente

Máquina virtual Ubuntu Server 16.04.6 32 bits ►

Sí, la página tiene que poder ser escrita. No tiene sentido una estructura de datos sin inicializar que no pueda ser escrita.

Ir a...

×

- El de escrita (dirty). Este bit indica que se ha escrito en esa página de memoria y, como es de solo lectura, no es posible que está activo.

Los tamaños se hubieran podido obtener directamente en KiB usando el comando:

¿Coinciden las direcciones virtuales de las variables globales de ambos programas?

seguridad, reubica la sección de datos en memoria virtual en cada ejecución del programa.

¿Coinciden las direcciones físicas de la función print_virtual_physical_pte() en instancias distintas del programa?

¿Qué ocurre con la dirección física de comienzo del área de memoria solicitada después de la petición de memoria?

¿Qué ocurre con la dirección física de comienzo del área de memoria solicitada después de acceder a ella?

¿Coinciden las direcciones físicas de las variables locales y globales?

compartirla y tener únicamente una copia en memoria del código ejecutable.

¿Coinciden las direcciones virtuales de la variable local en dos instancias distintas del programa?

Pregunta **2**

Incorrecta

sobre 1,00

Marcar

pregunta

Pregunta **3**

Se puntúa 1,00

Correcta

sobre 1,00

Marcar

pregunta

Pregunta **4**

Se puntúa 1,00

Correcta

sobre 1,00

Marcar

pregunta

Pregunta **5**

Se puntúa 1,00

Correcta

sobre 1,00

Marcar

pregunta

Pregunta **6**

Se puntúa 1,00

Correcta

sobre 1,00

Marcar

pregunta

Pregunta **7**

Se puntúa 1,00

Correcta

sobre 1,00

Marcar

pregunta

Pregunta **8**

Se puntúa 1,00

Correcta

sobre 1,00

Marcar

pregunta

Pregunta **9**

Se puntúa 1,00

Correcta

sobre 1,00

Marcar

pregunta

Pregunta **10**

Puntúa como

Finalizado

Marcar

pregunta

Pregunta **11**

Se puntúa 0,00

Incorrecta

sobre 1,00

Marcar

pregunta

Pregunta **12**

Se puntúa 1,00

Correcta

sobre 1,00

Marcar

pregunta

Pregunta **13**

Se puntúa 1,00

sobre 1,00

 Marcar pregunta

Pregunta **14**

Puntúa como

Finalizado

 Marcar pregunta

Pregunta **15**

Se puntúa 1,00

Correcta

sobre 1,00

 Marcar pregunta

Pregunta **16**

Sin contestar

Puntúa como

Marcar

Pregunta **17**

Parcialmente

Se puntúa 0,71

sobre 1,00

Marcar

pregunta

Pregunta **18**

Parcialmente

Se puntúa 0,71

correcta

sobre 1,00

 Marcar pregunta

Pregunta **19**

Puntúa como

Finalizado

Marcar

pregunta

Pregunta **20**

Se puntúa 0,00

Incorrecta

sobre 1,00

Marcar

pregunta

Pregunta **21**

Parcialmente

Se puntúa 0,57

Presencia

Escritura

Usuario

Caché write-through

Caché deshabilitada

Respuesta parcialmente correcta.

Ha seleccionado correctamente 4.

Página accedida

Página escrita

Respuesta: No

correcta

sobre 1,00

Marcar

pregunta

Pregunta **22**

Se puntúa 0,00

Incorrecta

sobre 1,00

 Marcar pregunta

Pregunta **23**

Sin contestar

Puntúa como

 Marcar pregunta

Pregunta **24**

Sin contestar

Puntúa como

Marcar

pregunta

Pregunta **25**

Sin contestar

Puntúa como

Marcar

pregunta

Finalizar revisión

→ Sesión 3.3 - Análisis de cachés reales

1,00

1,00

Presencia

Escritura

Usuario

Caché write-through

Caché deshabilitada

Respuesta incorrecta.

Página accedida

Página escrita

1,00

1,00

Presencia

Escritura

Usuario

Cache write-through

Caché deshabilitada

Respuesta parcialmente correcta.

Ha seleccionado correctamente 5.

+ *

+ *

+ •

¿Qué bits son diferentes respecto a los flags de las variables? ¿Por qué?

- El de Lectura/Escritura ya que la página, la albergar código, es de solo lectura.

Respuesta: La relación puede ser la continuidad que tienen

La respuesta correcta es: Dir cirtual = Dir. física + 0xC00000000

¿Qué valor tienen los flags de la página de código del núcleo de Linux?

\$ X

\$ X

*** X**

¿Es posible que los flags de la página de datos coincidan con los de la página de código?

La respuesta correcta es: Si es ppsible si la página de datos inicilizados contiene constantes

No tendrán todas los mismos flags pues habrá variables inicilizadas que podrán escribirse.

¿Qué valores tienen los flags de la página de datos inicilizados?

Elegir... 💠

Elegir... 💠

Elegir... **♦**

Elegir... 💠

Elegir... 💠

Elegir... 💠

¿El flag de escritura es el esperado? ¿Por qué?

El resto de páginas del área datos inicilizados, ¿tendrán todos los mismos flags que los de la primera página?

No

El bit D, ya que la función no accedió a memoria y el bit R/W ya que la función solo lee.

¿Ves alguna relación entre las direcciones virtuales y físicas del código del núcleo de Lnux ?

Página accedida

Página escrita

Presencia

Escritura

Usuario

Write-through

Página accedida

Página escrita

Caché deshabilitada

Respuesta parcialmente correcta.

Ha seleccionado correctamente 5.

Se diferencia en dos bits:

correcta

pregunta

1,00

1,00

Correcta

1,00

Se puntúa 0,00

(Responde con un entero)

ls -1 --block-size=K 3-4maps*

La respuesta correcta es: 708

La respuesta correcta es 'Falso'

La respuesta correcta es 'Verdadero'

no escriba en las variables del otro.

La respuesta correcta es 'Verdadero'

b. No tiene dirección física

a. Es un valor por encima de 0xC0000000

La respuesta correcta es: No tiene dirección física

b. Es un valor por encima de 0xC0000000

o c. Es una dirección normal en la forma 0xXXXXXXXX

b. Es una dirección normal en la forma 0xXXXXXXXX

c. Es un valor por encima de 0xC0000000

La página deja de estar en memoria física

Volveriamos a tener direccion fisica.

Respuesta: B751C008h

La respuesta correcta es: montón

¿En qué zona se han asignado los 256 KiB de memoria solicitada?

cantidad de memoria. Hay que reseervar un área nueva.

¿Qué valor tienen los *flags* de la página virtual de la variable global?

¿Por qué crees que coinciden con los flags de la página asignada a la variable local?

¿Qué valor tienen los *flags* de la página virtual asignada a la función?

Porque las páginas de código son de sólo lectura, al contrario que las páginas de la variable global y local

¿Qué valor tienen los flags de la página de memoria asignada a la función print_physical_virtual_pte()?

¿Qué valor tienen los flags de la página de memoria asignada a la variable global?

Como ambas son páginas para albergar variables, ambas comparten las mismas propiedades, aunque se asignen en áreas de la memoria distintas.

La respuesta correcta es: Zona sin nombre

En el montón

Seleccione una:

a. heap

b. vdso

d. stack

e. vvar

Respuesta correcta

Respuesta: 067h

La respuesta correcta es: 067h

Porque son la misma variable.

Respuesta: 025h

La respuesta correcta es: 025h

o c. Zona sin nombre

La respuesta correcta es: No tiene dirección física

La respuesta correcta es: Es una dirección normal en la forma 0xXXXXXXXX

¿Qué ocurre con la dirección después de la liberación de la memoria con munmap ()?

Se produciría una excepción de tipo fallo de página no recuperable y el programa terminaría.

¿En qué zona de memoria de la tarea se encuentra ubicado el área de memoria solicitada por malloc ()?

¿Qué crees que ocurriría si justo después de ejecutar munmap() volviésemos a ejecuar la instrucción * (char *)p = 'A'?

oc. Es una dirección normal en la forma 0xXXXXXXXX

La página no está en memoria física, sino en el archivo de paginación

La respuesta correcta es 'Falso'

Seleccione una:

Verdadero

Seleccione una:

Seleccione una:

Verdadero

Seleccione una:

Seleccione una:

Respuesta correcta

Seleccione una:

Respuesta correcta

Seleccione una:

Respuesta correcta

a. No tiene dirección física

a. No tiene dirección física

Falso

● Verdadero

● Falso

Falso

Verdadero

● Falso

Respuesta: 69000

ón p	or e	I cue	stion 6	ario	8	9
12	13	14	15	16	17	18
21	22	23	24	25		
revisi	ón					