

Instrucciones generales

Hay que responder en los huecos presentes después de cada pregunta. Las respuestas equivocadas, ilegibles o en blanco no se considerarán para el cálculo de la nota final. Delante de cada pregunta, se indica entre paréntesis su valor en puntos.

- ❑ **1. (0.5 puntos)** En un computador con un sistema operativo multitarea que ejecuta tareas monohilos, se proponen una serie de modificaciones. Para cada una de esas modificaciones escribe «Productividad», si la modificación mejora la productividad en la ejecución de las tareas; escribe «Tiempo de respuesta» si la modificación reduce ese tiempo; «Ambos» si la modificación mejora ambos tiempos; o «Ninguno» si la modificación no afecta o afecta negativamente a ambos.

1. Incrementar el CPI de la CPU.
2. Incrementar el número de núcleos CPU.
3. Incrementar el período de la señal de reloj de la CPU.
4. Incrementar el IPC de la CPU.
5. Incrementar el número de etapas de segmentación de la CPU.

1)	2)	3)
4)	5)	

- ❑ **2.** Para tener animaciones fluidas en un dispositivo móvil es necesario que se envíe a la pantalla un frame cada 17 ms. Una empresa de video juegos está teniendo problemas con la implementación de su último producto ya que después de realizar el procesado, envía frames cada 19 ms a la pantalla, haciendo inusable el juego. Después de analizar el software, descubren que el 40% del tiempo se emplea dentro de una biblioteca gráfica.

— **(0,5 puntos)** ¿Cuál sería la aceleración mínima necesaria en la biblioteca para hacer usable el juego?

- ❑ **3.** Se dispone de una CPU MIPS64 con estas características: sin rutas de reenvío, predicción de saltos «siempre no tomado», evaluación de saltos agresiva (en la etapa ID), unidad de multiplicación segmentada de 4 ciclos, ejecución de instrucciones fuera de orden (cuando se emplean unidades de ejecución diferentes) y terminación de instrucciones fuera de orden. Sobre esta CPU se ejecuta el siguiente fragmento de programa:

```
ori    r1, r0, 2
loop:
dmul   r3, r2, r5
daddi  r1, r1, -1
or     r3, r6, r7
bnez   r1, loop
dadd   r6, r3, r9
ld     r6, 100(r5)
```

— **a (0,75 puntos)** Indica la primera vez que aparece cada una de las dependencias de datos RAW, WAW y WAR identificando las instrucciones involucradas y el registro que crea la dependencia. Ejemplo de respuesta, RAW: dsub y dadd, r4.

- **b (0,75 puntos)** Identifica las tres primeras detenciones que se producen en la ejecución de ese código. Identifica el tipo de detención ((**D**)atos, (**E**)structural o (**C**)ontrol), la instrucción que la sufre y el número de ciclos que ocupa. Ejemplo de respuesta: (D) - dsub - 3 ciclos.

- **c (0,25 puntos)** ¿Soporta excepciones precisas? ¿Por qué?

Se mejora la microarquitectura de la CPU anterior implementando todas las rutas de reenvío posibles.

- **d (0,5 puntos)** ¿Qué rutas de reenvío se activarán durante la ejecución del código anterior? Ejemplo de respuesta: Salida MEM dmul → Entrada EX dsub.

- **e (1 punto)** Rellena la tabla siguiente con la evolución del pipeline desde el ciclo 5 al ciclo 15 con las rutas de reenvío activadas. Se muestra el ciclo 4.

Instr. \ Etapa	4	5	6	7	8	9	10	11	12	13	14	15
ori r1, r0, 2	MEM											
dmul r3, r2, r5	EX1											
daddi r1, r1, -1	ID											
or r3, r6, r7	IF											

- **f (0,5 puntos)** ¿Cuál es la aceleración de la CPU anterior respecto a la versión no segmentada ignorando el transitorio inicial? Indica las operaciones realizadas para obtener el valor. Identifica con N_c el número de ciclos que tarda en ejecutarse el programa y cuyo valor usarás en las fórmulas. Ejemplo $N_c = 40$. Si no sabes el valor correcto, puedes suponer un valor razonable.

4. Un computador tiene un sistema de memoria de tres niveles (caché, memoria principal y disco) con las siguientes características:

- Caché: el tiempo medio de acceso a una palabra de 1 byte es de $t_c = 0.5\text{ ns}$
- Memoria principal: el tiempo medio de acceso a una palabra de 1 byte es de $t_p = 12\text{ ns}$
- Disco: el tiempo medio de lectura de cualquier bloque con un tamaño entre 1 byte y 10 KB es $t_d = 10\text{ ms}$

También se sabe:

- La tasa de aciertos de la caché es: $A_c = 99.5\%$
- La tasa de aciertos de la memoria principal es: $A_p = 99.99\%$
- El tamaño de la línea de caché es: $B = 64$ palabras, 8 bits cada una
- La estrategia de escritura es: write-through, con write allocate

Teniendo todo esto en cuenta, responde a las siguientes preguntas:

a (0.5 puntos) ¿Cuál es el tiempo medio de lectura, tr_{cpd} , en esta jerarquía de memoria. Responde en nanosegundos. Escribe la fórmula matemática utilizada para realizar el cálculo.

b (0.5 puntos) ¿Cuál es el tiempo medio de escritura, tw_{cpd} , en esta jerarquía de memoria. Responde en nanosegundos. Escribe la fórmula matemática utilizada para realizar el cálculo.

	Vía 0												Vía 1												Vía 2											
	v	d	a	etiq.	7	6	5	4	3	2	1	0	v	d	a	etiq.	7	6	5	4	3	2	1	0	v	d	a	etiq.	7	6	5	4	3	2	1	0
0	0	0	0	1010	A7	E6	51	8E	18	9B	DF	97	0	0	1	1011	F0	F3	2B	00	48	69	3A	FB	0	1	1	1111	D6	CC	9D	7A	A4	2C	A5	0B
1	0	0	1	0010	71	20	7E	5A	5D	7B	3E	5E	0	1	0	0000	47	A3	E4	BA	15	EC	7D	71	1	1	0	1010	9A	1D	AA	D3	F5	B6	82	12
2	1	1	1	1000	D0	40	87	89	80	FE	DA	9C	1	1	2	1010	EC	EA	B0	4E	AC	EE	B4	07	1	0	0	0010	8C	7E	2A	0C	A4	62	4E	2C
3	0	0	1	1000	AF	4A	CC	8A	B8	08	4F	7F	0	0	1	0010	3E	3B	BB	E5	1E	5B	E8	FD	1	0	0	0000	4A	87	A3	3C	26	AC	5D	67
4	1	1	0	1111	4C	BE	5F	09	DB	4F	07	21	0	1	0	1001	17	A7	0F	C6	EE	2E	95	7B	1	0	1	1000	69	B6	DD	F5	FC	CB	B7	E7
5	0	0	1	1000	C8	98	5D	B6	50	72	47	C1	1	1	0	1100	9D	42	2B	50	85	C9	39	22	0	0	0	1111	F5	49	E0	B3	A4	32	A1	39
6	1	0	0	1101	EC	A3	72	A8	41	CC	31	68	1	0	1	0110	07	0A	7B	BF	6E	AD	7A	67	0	0	0	0001	49	7E	11	F2	F8	B7	CB	09
7	0	1	2	1101	EC	0E	1C	1D	24	7B	26	1F	1	1	0	1111	44	55	EE	1B	30	74	65	77	0	0	0	0001	9C	AA	DA	01	9E	21	87	5B

5. La figura muestra el estado de la cache de un sistema. Cada bloque de la cache tiene un bit de validez, v, un bit dirty, d, un valor LRU, a, y una etiqueta. El bloque con el mayor valor LRU ha sido accedido más recientemente.

a (0.25 puntos) ¿Cuál es el tamaño en KiB del espacio de direcciones del computador?

— **b (0.25 puntos)** ¿En cuántos bloques se divide el espacio de direcciones del computador?

— **c (0.25 puntos)** ¿Qué valor suministra la memoria caché cuando la CPU lee de la dirección de memoria 225h? Escribe «desconocido» si se genera un fallo de caché.

— **d (0.5 puntos)** ¿Cuál es la posición de memoria más alta a la que debe acceder la CPU para que se produzca la actualización de un bloque en memoria? Escribe «desconocido» si no hay ninguna dirección que provoque ese comportamiento.

— **e (0.25 puntos)** ¿Cuántos bloques de memoria se encuentran pendientes de actualización? Escribe «desconocido» si no hay ningún bloque en ese estado.

— **f (0.25 puntos)** ¿Cuál es la dirección de memoria más baja que NO produce fallo de caché al ser accedida? Escribe «desconocido» si no hay ninguna dirección que provoque ese comportamiento.

❑ **6.** Se dispone de un computador cuyas direcciones virtuales son de 32 bits mientras que sus direcciones físicas son de 24 bits. Se sabe además que el tamaño de una página virtual es 4 KiB. Cada entrada en tabla de páginas (ETP) tiene un tamaño de 32 bits y contiene estos campos:

- Marco/Localiz.: Indica el marco de memoria física asociado a la página virtual. Offset X representa una localización X en el disco e INVÁLIDO una página sin almacenamiento asignado.
- L/ \bar{E} : Indica si la página virtual es de sólo lectura, $L/\bar{E} = 1$, o lectura y escritura, $L/\bar{E} = 0$.
- U/ \bar{S} : Indica el nivel de privilegio de acceso de usuario, $U/\bar{S}=1$, o supervisor, $U/\bar{S}=0$.
- P: Bit de presencia.

— **a (0.25 puntos)** ¿Cuál es el número de entradas de la tabla de páginas de una tarea? (Exprésalo como potencia de dos) ¿Cuántos bits no tienen uso asignado en cada entrada de la tabla de páginas?

N. entradas: Bits sin uso:

A continuación, rellena los huecos que se corresponden con entradas en la tabla de páginas para las siguientes direcciones virtuales. Indica con «—» aquellos campos que no puedan conocerse:

— **b (0.25 puntos)** Variable de un método de un programa del usuario almacenado en la dirección virtual 63EB 5A14h.

Página virtual	Marco/Localiz.	L/ \bar{E}	U/ \bar{S}	P

— **c (0.25 puntos)** Instrucción del planificador de tareas del sistema operativo ubicado en la dirección virtual E8C0 35B0h y cuya dirección física asociada es 67 35B0h.

Página virtual	Marco/Localiz.	L/ \overline{E}	U/ \overline{S}	P

— **d (0.25 puntos)** Elemento de un array de un programa de usuario que se encuentra en el disco en la localización Z.

Página virtual	Marco/Localiz.	L/ \overline{E}	U/ \overline{S}	P

— **e (0.25 puntos)** Primera instrucción del programa "Hola, mundo" de un usuario ubicada en la dirección virtual BE0D 56A0h y con dirección física 7B 56A0h.

Página virtual	Marco/Localiz.	L/ \overline{E}	U/ \overline{S}	P

— **f (0.25 puntos)** Primera instrucción del manejador de interrupciones del teclado de la tarea A, sabiendo que la misma instrucción en la tarea B está en la dirección virtual CAFE 8CB0h y con dirección física FE 8CB0h.

Página virtual	Marco/Localiz.	L/ \overline{E}	U/ \overline{S}	P
—				

☐
7. (0,5 puntos) ¿Cuál es la principal ventaja del uso de DMA como técnica de E/S frente al uso de E/S con interrupciones?

☐
8. (0,5 puntos) ¿Cuál es la velocidad de transferencia efectiva máxima que se puede alcanzar en PCI Express X32 (32 canales)? Ten en cuenta que PCI Express es *full-duplex* (se transfiere a la vez en ambos sentidos), que la frecuencia de trabajo de emisor y receptor es de 2.5 GHz, que se transfiere un bit en cada ciclo de reloj y que se utiliza una codificación 8b/10b. Responde en **GBytes/s** (sistema decimal) indicando la expresión utilizada para calcular el resultado.