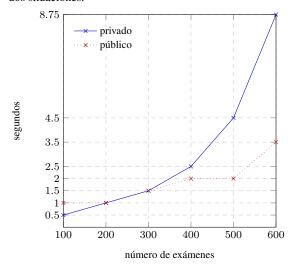


Examen de Arquitectura de Computadores

Instrucciones generales para la realización de este examen

La respuesta debe escribirse en el hueco existente a continuación de cada pregunta con **letra clara**. Hay preguntas de valor 0.25 puntos y preguntas de valor 0.5 puntos. Las preguntas de valor 0.25 se distinguen por un cuadro de respuesta de línea simple y se puntúan como 0 o 0.25, dependiendo de la respuesta. Las preguntas de valor 0.5 puntos se distinguen por un cuadro de respuesta de doble línea y se puntúan como 0, 0.25 o 0.5, dependiendo de la respuesta. Cada respuesta incorrecta, ilegible o vacía no suma ni resta. En el caso de preguntas teóricas se valorará la capacidad de síntesis.

1 □ Debido a la pandemia de COVID-19, una Universidad está evaluando el rendimiento de su Campus Virtual bajo dos situaciones: cuando se despliega en un cloud privado y cuando se despliega en un cloud público. La figura siguiente muestra el tiempo de respuesta máximo en el procesamiento de un examen tipo en función del número de exámenes simultáneos para estas dos situaciones.



a — En estas condiciones, ¿cuál es la aceleración del *cloud* público respecto del *cloud* privado y viceversa para 100 exámenes simultáneos?

$A_{\rm publico/privado} =$	$A_{\rm privado/publico} =$	

b— Los administradores consideran que es necesaria una aceleración en el tiempo de respuesta de 2.5 o mayor para

que los costes de migrar el Campus Virtual al *cloud* público sean asumibles. ¿A partir de qué número de exámenes simultáneos se aconseja el uso del *cloud* público? Justifica tu respuesta numéricamente.

Para poder afrontar picos de hasta 600 exámenes simultáneos sin superar un tiempo de respuesta máximo de 2 segundos, se plantea el uso del *cloud* privado junto con la adquisición de un servidor de gama alta adicional. Este se encargaría de 100 exámenes, mientras que el resto son servidos por el *cloud* privado.

c— ¿Cuál es el tiempo de respuesta máximo con el que el servidor debe atender a sus 100 exámenes?

d — Suponiendo que este servidor atiende 20 exámenes de forma simultánea y que necesita el mismo tiempo para cada uno, ¿cuánto tiempo le debería llevar como máximo servir un único examen?

e — ¿Cuál sería el tiempo de respuesta medio para cada uno de los 100 exámenes del servidor?

f— ¿Podría hacerse cargo el nuevo servidor de los 500 exámenes sin apoyo del *cloud* privado y mantener el límite máximo de 2 segundos en el tiempo de respuesta? Justifica numéricamente tu respuesta.

2 ☐ Se dispone de una CPU MIPS64 con estas características: sin rutas de reenvío, sin predicción de saltos, unidad de multiplicación segmentada de 8 ciclos, ejecución de instrucciones fuera orden (cuando se emplean unidades de ejecución diferentes) y terminación de instrucciones en orden. Sobre esta CPU se eje-

cuta el siguiente programa:

Fecha: 18-06-2020

```
l ld r8, 200(r4)
2 daddi r4, r8, 5
3 dmul r5, r7, r6
4 xori r1, r3, 7
5 xor r5, r2, r4
6 j last
```

a — Indica todas las dependencias de datos del programa, identificando las instrucciones involucradas, el tipo de dependencia (RAW, WAW o WAR) y el registro que crea la dependencia. Ejemplo de respuesta, RAW: dsub y dadd, r4.

b— ¿Cuál es el tiempo de ejecución del programa medido en ciclos de reloj?

c— ¿Cuál es la aceleración de la CPU anterior respecto a la versión no segmentada ignorando el transitorio inicial? Indica las operaciones realizadas para obtener el valor y responde con dos dígitos decimales.





d — ¿Podría soportar excepciones precisas? ¿Por qué?	a— ¿Cuál es tiempo medio de escritura de la jerarquía de memoria anterior expresado en ns? Debes responder em- pleando 2 dígitos en la parte fraccionaria e indicar las ope- raciones realizadas para su obtención.
	$tw_{ extsf{C-MP}} =$
Se mejora la microarquitectura de la CPU anterior implementando todas las rutas de reenvío posibles. e — ¿Cuál es la aceleración conseguida con esta mejora respecto a la anterior versión ignorando el transitorio inicial? Responde con dos dígitos decimales.	 5 ☐ La figura muestra el estado de una caché unificada. Cada línea de caché tiene asociado un bit de validez (v), un bit de dirty (d), un bit de LRU (a) y una Etiqueta de 6 bits. La línea con mayor valor LRU es la que ha sido accedida más recientemente. a — ¿En cuántos bloques de memoria está dividida la memoria principal?
 f— ¿Cuál es la primera ruta de reenvío que se activa durante la ejecución del código anterior? Ejemplo de respuesta: Salida MEM dmul → Entrada EX dsub. 	b— ¿Qué valor devuelve la caché cuando la CPU trata de leer de la dirección C00h? Indica «desconocido» si crees que se produce fallo de caché.
	c— ¿Cuántos bloques de memoria se encuentran pendientes de actualización?
3 ☐ ¿Cuál es la máxima productividad, expresada en MIPS, de una CPU superescalar con un ancho de emisión de 2 que trabaja a una frecuencia de reloj de 2.25 GHz?	
	d— ¿Cuántos bloques podrían llegar a cachearse, en instantes diferentes, en la vía 2 del conjunto 2?
4 ☐ Se construye un sistema de memoria utilizando una jerarquía en la que se emplean las tecnologías SRAM y DRAM. Las características del sistema de memoria son las siguientes:	e — Indica la dirección de memoria más baja a la que debe ac-
 SRAM. El tiempo medio de acceso a una palabra es de 0.2 ns. 	cederse para que se produzca la actualización de un bloque en memoria. Indica «ninguna» si no existe tal dirección.
 DRAM. El tiempo medio de acceso a una palabra es de 15 ns. 	
■ El tamaño de la línea de caché es de 64 bytes.	f — Indica el bloque de memoria más alto que puede ser re- emplazado cuando se produce un acceso a memoria. Indica
Se sabe que la tasa de aciertos de caché en lectura es del 99.75 % y del 99.4 % en escritura. Además, el 4 % de los fallos de caché en lectura y el 2 % de los fallos en escritura producen la actualización de un bloque de memoria.	«ninguno» si no existe tal bloque.

- 6 ☐ Se dispone de un computador cuyas direcciones virtuales son de 28 bits mientras que sus direcciones físicas son de 24 bits. Se sabe además que el tamaño de una página virtual es 4 KiB. Cada entrada en tabla de páginas (ETP) tiene un tamaño de 32 bits y contiene estos campos:
 - Marco/Localiz.: Indica el marco de memoria física asociado a la página virtual. Offset X representa una localización X en el disco e INVÁLIDO una página sin almacenamiento asignado.
 - L=1/E=0: Página virtual de sólo lectura, o lectura y escritura.
 - U=1/S=0: Nivel de privilegio de acceso de usuario, o supervisor.
 - P: Bit de presencia.
 - a— ¿Cuál es el número de entradas de la tabla de páginas de una tarea? ¿Cuál es el tamaño en bytes de la misma suponiendo que tiene un único nivel? Expresar ambos resultados como potencias de 2.

N. entradas: Tamaño en bytes:

A continuación, rellena los huecos que se corresponden con entradas en la tabla de páginas para las siguientes direcciones virtuales. Indica con «—» aquellos campos que no puedan conocerse:

b — Dato almacenado en la sección de datos de una tarea en la dirección virtual 156 387Bh.

Página virtual	Marco/Localiz.	L/Ē	U/\overline{S}	P

c — Instrucción del *driver* de la controladora de red ubicada en la dirección virtual BB6 234Bh y cuya dirección física asociada es 52 834Bh.

 Marco/Localiz.	L/E	U/S	Р	

Fecha: 18-06-2020



Examen de Arquitectura de Computadores

	Vía 0	Vía 1	Vía 2	Vía 3
	v d a etiqueta 7 6 5 4 3 2 1 0	v d a etiqueta 7 6 5 4 3 2 1 0	v d a etiqueta 7 6 5 4 3 2 1 0	v d a etiqueta 7 6 5 4 3 2 1 0
0	1 0 0 110000 12 8A 70 5C 6A 54 6C 58	1 0 1 010000 49 55 9E 02 B2 CC 25 FE	0 1 3 011011 5F 0F ED 4C B6 86 E8 39	0 0 2 111100 8F EC 99 50 10 80 32 F0
1	1 0 2 000111 A5 6E F9 C8 A7 5D BF 5B	1 0 1 100100 3F 28 AC EC 91 A3 B5 BA	1 0 3 101101 99 C9 C2 D4 22 AD 24 F5	1 1 0 000010 9D EF 5C 2F 10 9F F1 85
2	1 0 1 001011 28 34 7A D2 E3 84 EF 2F	0 0 1 001010 76 7D EE 28 EA A9 34 A5	1 1 2 000011 1D 6F E9 83 4B FA 84 64	1 0 0 010110 67 E7 BF DF 32 50 E1 60
3	0 0 0 111010 D4 2D E0 4C 94 4D 2D FA	0 1 0 100000 57 27 DD 26 12 DD C4 6D	0 1 0 111101 A5 5B B9 9E CE 7B 78 D7	1 0 0 101110 D7 2E 45 D9 90 BD 30 2E
4	0 0 0 100001 43 06 AC 45 81 7F 90 02	1 0 1 010101 9E 9A 49 E5 C0 EB 91 81	1 1 0 101010 F9 BA 72 0C 9E 14 C8 06	0 1 0 011000 41 E2 D4 6D 3E A6 1F 4E
5	1 1 1 100110 0E EF 4B 20 30 CB 15 60	1 1 0 101010 4E B0 68 11 FD 8D B7 2E	0 1 0 011011 E0 BC C7 1B F5 67 42 0A	0 1 0 101101 33 E0 8E 45 2A F1 62 19
6	1 0 2 110101 F0 0E E4 B2 B1 A4 C7 49	1 0 1 111000 A6 92 1E B3 C1 C5 1C AC	1 1 3 000011 F6 A0 9A A4 92 5C 08 88	1 0 0 101101 0D A1 87 AF 04 9F CE 07
7	0 0 0 010110 6B 8F B7 C4 83 53 79 DB	0 1 0 101101 23 EE 45 4F 3D 4E B6 A7	0 0 0 001011 F6 5D 04 89 90 FE F2 B1	0 1 0 110011 5A 21 93 53 39 33 52 37

d — Entrada en la tabla de páginas correspondiente a una página virtual del código de una tarea de usuario ubicada en la dirección virtual AA5 2390h y con dirección física 91 9390h.

Página virtual	Marco/Localiz.	L/Ē	U/S	P

			ımbién emplea		nes. ¿Cu nica?

8 ☐ Se ha diseñado un bus de comunicaciones capaz de transferir 1 datos de 32 bits en cada ciclo de reloj. Teniendo en cuenta

que la frecuencia de reloj es de 200 MHz, ¿Cuál es la máxima velocidad de transferencia? Responder en Gbits/s e indicar las operaciones. Nota: $1~\mathrm{G}=10^9$.