

# Simülasyon Yoluyla Motor Sürücü Kartı Parazitlerini Anlamak ve Azaltmak

04 Şubat 2021 [Matt Hein, Texas Instruments](#) tarafından

**Bu makale, bir motor tahrik tasarımında parazitik etkilerin olası nedenlerini simüle etmek için PSpice for TI kullanımını inceliyor ve yüksek güçlü motor tahrik sistemlerinde yaygın olan olumsuz etkileri azaltmak için tasarım ipuçları sunuyor.**

Yüksek güç sistem tasarımının en sinir bozucu kısımlarından biri, parazitik etkilerin genellikle yakalanması zor sonuçlarıdır. Bu özellikle büyük kart tasarımlarının, büyük bileşenlerin ve yüksek çıkış akımlarının çıkış çınlamasına, aşırı bileşen derecelendirmelerine veya yayılan elektromanyetik girişime (EMI) neden olabileceği yüksek güçlü motor tahrik sistemleri için geçerlidir. Bu makalede, bir motor tahrik tasarımında parazitik etkilerin olası nedenlerini simüle etmek için [PSpice® for TI](#) kullanacağım ve olumsuz etkileri azaltmak için tasarım ipuçları sunacağım.

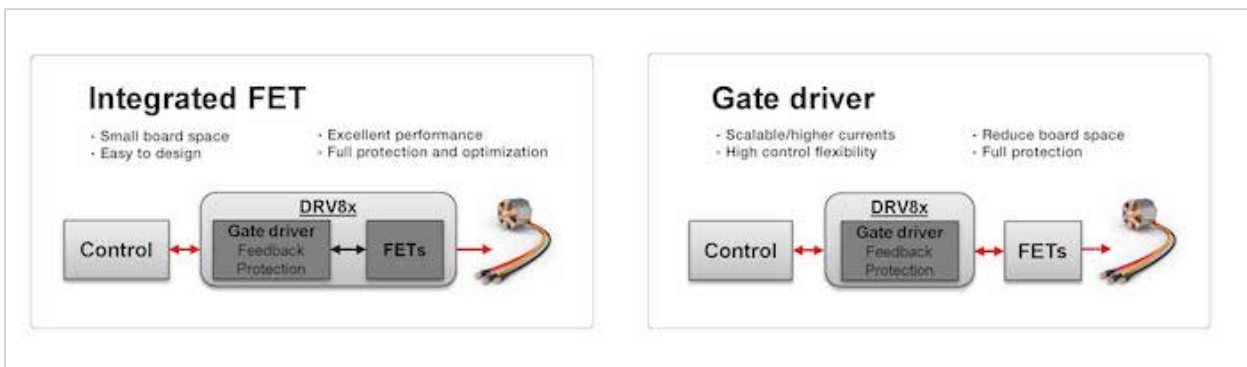
## Yüksek Güçlü Motor Tahrik Tasarımı Nedir?

Motor tahrik sistemlerine tamamen dalmış biri olarak, belirli bir zorluğa bağlı olarak bir motor tahrik sisteminin nasıl tasarlanacağına dair temelleri genellikle hafife alırım. Parazitik analizin yüksek güçlü sistemlerde neden kritik hale geldiğinin iki çok iyi nedeni vardır.

Öncelikle, yüksek güç yüksek akım getirir: Bir motorda 1 A'yi değiştirmek, bir motorda 100 A'yi değiştirmekle aynı etkiye sahip olmayacaktır. Yüksek akımla, baskılı devre kartında (PCB) bulunan tüm bu parazitik endüktanslar ve kapasitanslar dışarı fırlar ve sorun yaratmaya başlar. Akımınızı ne kadar düşük tutabilirsiniz, bu parazitik bileşenler o kadar az önem taşır. Bununla birlikte, tanımlanmış yüksek çıkış gücüne sahip bir sistem için hedef çıkış akımı sabittir - bu da tasarımı herhangi bir başıboş endüktans ve kapasitansla çarpışma rotasına sokar.

İkinci olarak, yüksek güçlü motor tahrik sistemleri bir kapı-sürücü mimarisi gerektirir. Motor sürücüleri iki çeşitte gelir: entegre FET (alan etkili transistörler) ve harici FET'li kapı sürücüleri - bkz. Şekil 1. Entegre FET motor sürücüleri, kapı sürücüsünü, güç aşamasını ve diğer tüm algılama ve korumayı tek bir pakette birleştirdikleri için düşük güçlü sistemler için çok etkilidir. Bu cihazlar ayrıca inanılmaz derecede küçüktür - örneğin, [DRV8837C](#) yalnızca 2x2 mm'dir, bu nedenle kart parazitlerini önemli ölçüde azaltırlar.

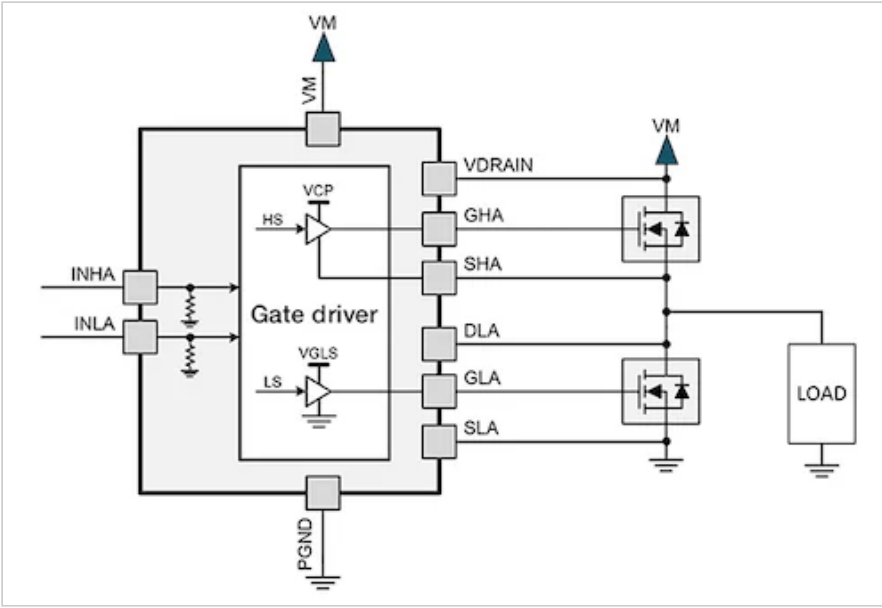
Ne yazık ki, en yüksek akım entegre FET çözümleriyle bile 100-A'lık bir motoru çalıştıramazsınız (örneğin [DRV8873-Q1](#) 10 A'e kadar çalıştırabilir), bu nedenle kapı-sürücü mimarisi gereklidir. Bir motor sürücü sistemi için harici ayrık MOSFET'lerle birlikte bir kapı-sürücü kullanırken, karttaki bileşenler arasında her zaman biraz PCB izi olacaktır ve bu da parazitik etkilere katkıda bulunur.



Şekil 1. Entegre FET ve kapı sürücü mimarileri

## Kapı Sürücü Devresi ve Uygulanan Darbe

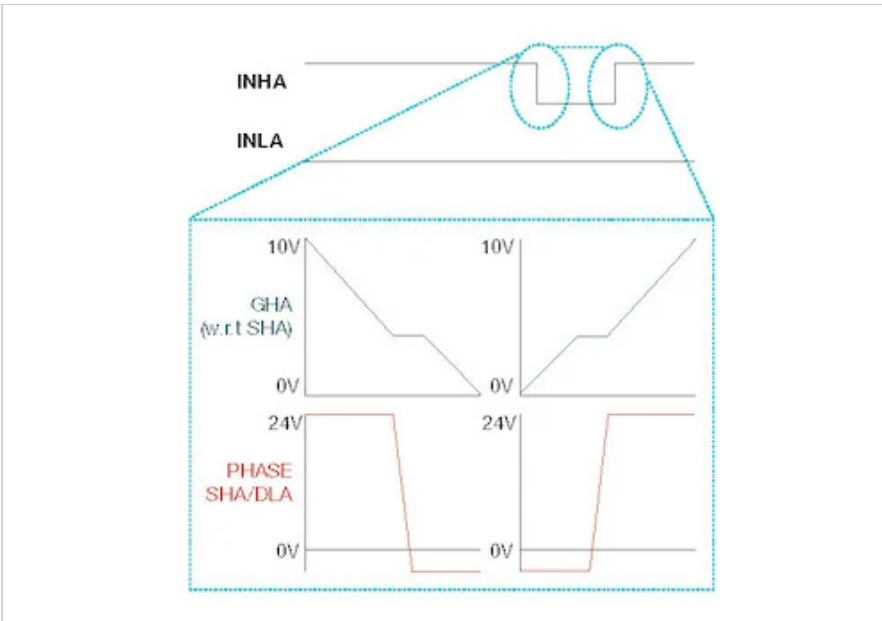
Analiz edilecek bir devre oluşturmak için, basitleştirilmiş bir yarım köprü motor sürücüsüyle başlayalım (Şekil 2). Bu devrede kullandığım motor sürücüsü, akım şönt amplifikatörlerine sahip üç fazlı akıllı bir kapı motor sürücüsü olan Texas Instruments (TI) [DRV8343-Q1'dir](#). MOSFET'ler TI'nin [CSD18540Q5B'sidir](#) ve seçtiğim kapı sürücü gücü (IDRIVE) 15 mA kaynak ve 30 mA batıktır. Sadece bir faz kullandım ve basitlik için bir model yük ( $240\text{ m}\Omega$  ve  $50\text{ }\mu\text{H}$ ) oluşturdum. Bu durumda kullanılan güç kaynağı 24 V'tur.



Şekil 2. Basitleştirilmiş sürücü devresi (parazitik elemanlar olmadan)

Sonra, yüksek taraf MOSFET'i belirli bir süre açık konuma getirmeyi ve ardından devreden önemli bir akım geçerken onu hızla kapatıp açmayı içeren bir "darbe testi" simüle ettim. Bir darbe testi simüle etmek, yüksek taraf MOSFET'i kapatıp tekrar açarken çıkışın düşen ve yükselen kenarlarının yarattığı etkileri gözlemlemenizi sağlayacaktır.

Şekil 3'te uygulanan kontrol sinyallerini, yüksek taraf kapısı için beklenen ideal dalga formunu ve çıkış voltajını görebilirsiniz. Bu simülasyonda, yüksek taraf MOSFET 400  $\mu\text{s}$  boyunca açık bırakıldı, 30  $\mu\text{s}$  boyunca düşük darbe uygulandı ve kalan 70  $\mu\text{s}$  boyunca yüksek hale getirildi. Düşük taraf MOSFET kapalı kaldı, bu nedenle akan herhangi bir akım düşük taraf MOSFET gövde diyotundan iletildi.



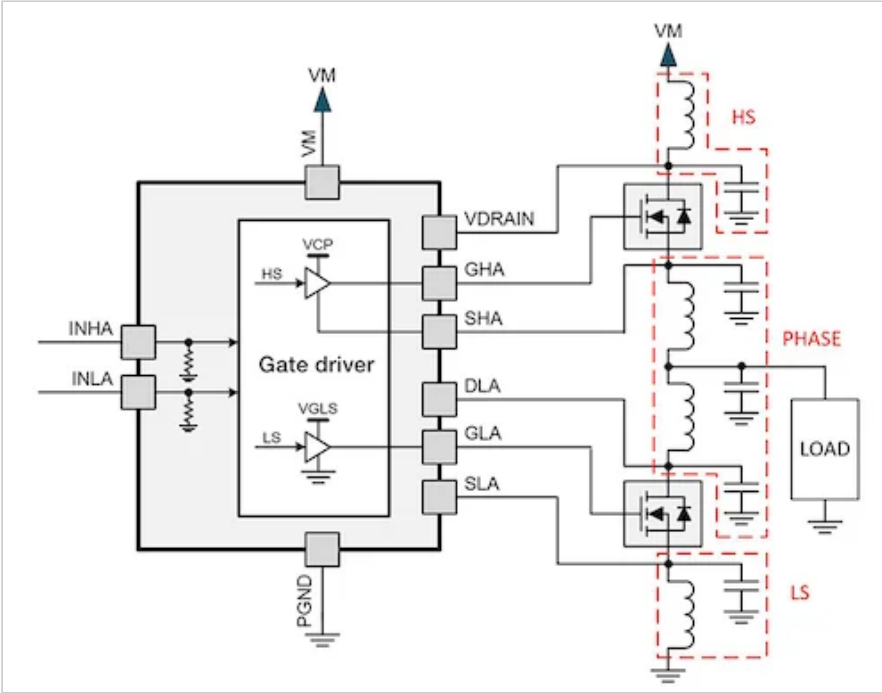
Şekil 3. Nabız testi dalga formu (parazitik elemanlar olmadan)

## Parazitik Bileşenlerin Eklenmesi ve Simülasyonu

Bu devreye beklenen parazitik bileşenleri eklerseniz, karmaşıklık oldukça hızlı bir şekilde artar; devre şeması "güzel" görünmeyi bırakır. Bunu yapmak için üç yere önemli parazitik bileşenler eklemeniz gerekir:

1. Besleme ile yüksek taraf MOSFET (HS) arasında.
2. Toprak ile alçak taraf MOSFET (LS) arasında.
3. Yüksek taraf ve düşük taraf MOSFET'leri arasında (FAZ).

Bu üç konum, PCB üzerinde tipik olarak yüksek akım taşıyan bir ağa karşılık gelen önemli ölçüde büyük bir iz göreceğiniz yerlerdir. Şekil 4'e bir göz atın.



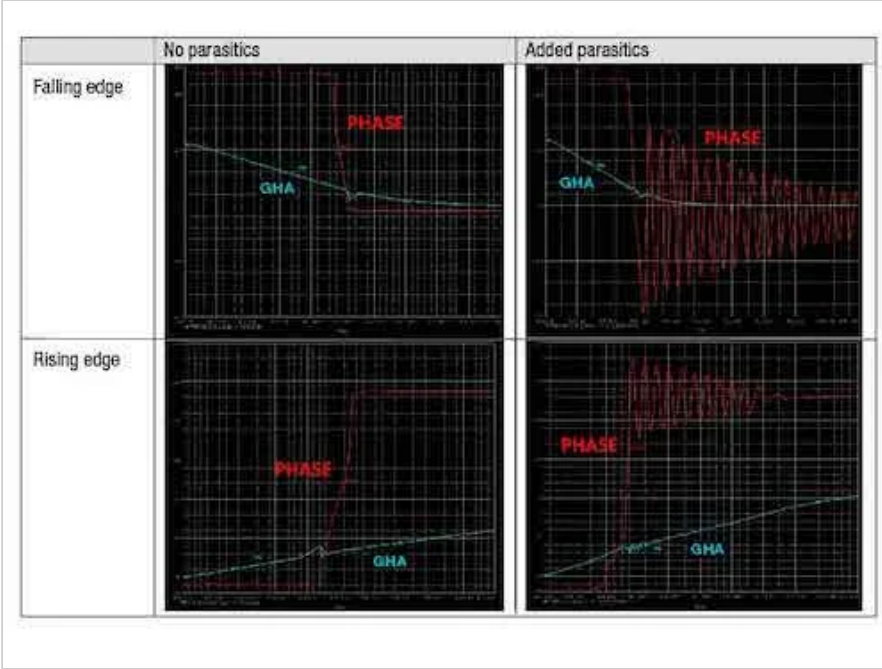
Şekil 4. Parazitik elemanlara sahip sürücü devresi

Parazitik değerler için aşağıdakileri kullandım:

- Yüksek taraf (HS): 10 nF, 5 nH/10 mΩ.
- Faz (FAZ): 2 nF, 2 nH/2 mΩ (yol başına, yük çıkışına ek 10 nF ile).
- Düşük taraf (LS): 10 nF, 5 nH/10 mΩ.

Bu yalnızca bir simülasyon olduğundan, (potansiyel olarak) abartılı parazitik endüktanslar ve kapasitanslar kullandım. Bu parazitik bileşenleri en aza indiren ve böylece azaltmayı kolaylaştıran (aynı işlemi takip etse de) bir kart tasarlamak mümkündür. Aksine, kötü tasarlanmış bir PCB'de önemli ölçüde daha fazla parazitik endüktans ve kapasitans olabilir ve bu da parazitik etkileri azaltmayı çok daha zor hale getirebilir. Motor sürücüleri için düzen tekniklerinin bir incelemesi için [Motor Sürücülerinin Kart Düzeni için En İyi Uygulamalar](https://www.allaboutcircuits.com/industry-articles/understanding-and-mitigating-motor-driver-board-parasitics-through-simulation/) uygulama notunu öneririm.

Bu parazit bileşenleri eklemeyen önce (Şekil 2) ve sonra (Şekil 4) devreyi simüle ettiğimde, devreyi kırıdığımı dair ezici bir his duydum. Yüksek veya düşük anahtarlama yaparken fazda önemli salınım görmek için Şekil 5'e bir göz atın. Devreyi hasardan (örneğin -20-V negatif voltaj yükselmesi) korumak veya istenmeyen elektromanyetik radyasyonu önlemek için bu etkileri azaltmak önemlidir (salınımlı ağlar anten görevi görecektir).

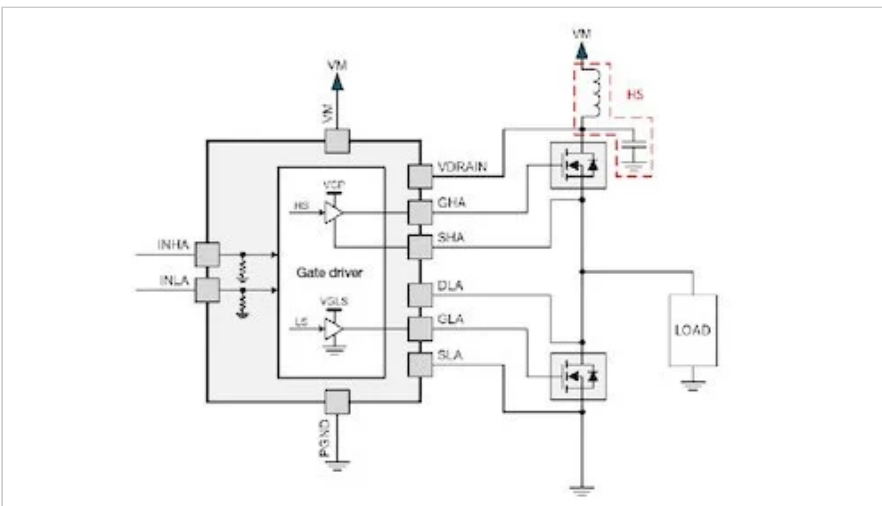


Şekil 5. Parazitik bileşenler eklenmeden önce ve sonra TI simülasyonu için PSpice sonuçları

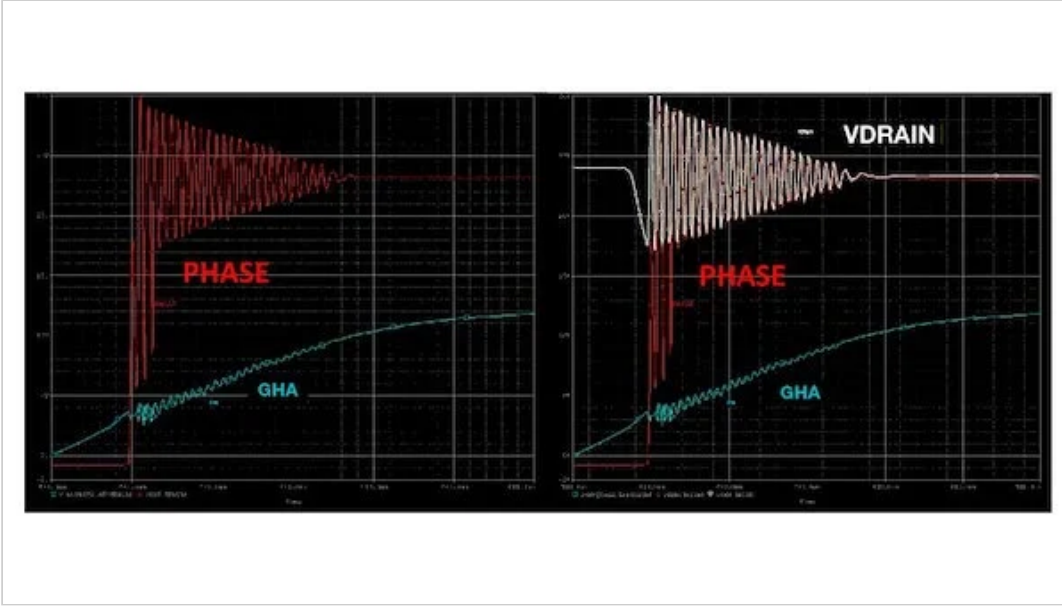
En iyi azaltma eylemlerini belirlemek için farklı parazit bileşenlerini tek tek parçalayalım ve her birinin etkilerini simüle edelim.

### Besleme ve Yüksek Taraf MOSFET (HS) Arasındaki Parazitik Bileşenler

Besleme ile yüksek taraf MOSFET arasına parazitik bileşenleri eklediğimde (Şekil 6), simülasyon yükselen kenarın çıkışında çok belirgin bir salınım gösterdi (Şekil 7). Daha ayrıntılı incelediğinizde, salınımın yüksek taraf MOSFET'in (VDRAIN) drenajından geldiğini görebilirsiniz. Düşen kenarda, yüksek taraf MOSFET kapatıldığında, çıkış etkilenmese bile aynı etkiyi göreceksiniz.

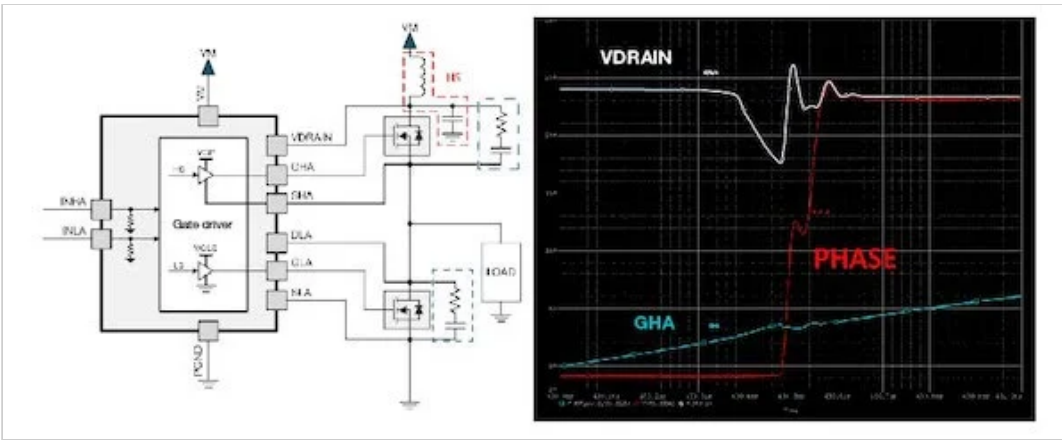


Şekil 6. Yüksek taraftaki yolda (HS) parazitler bulunan sürücü devresi



Şekil 7. Yüksek kenar yoluna (HS) parazitler eklenmiş yükselen kenarın simülasyonu

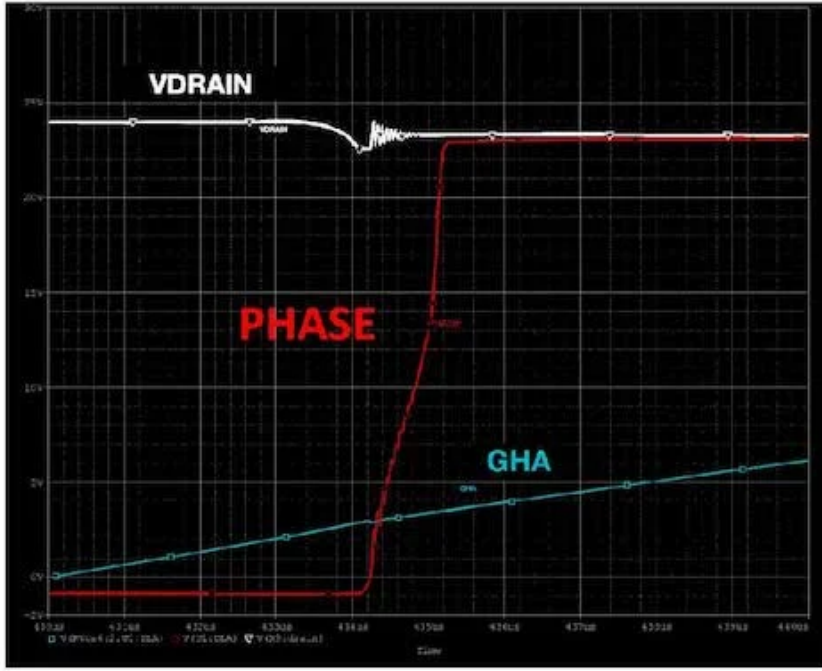
Bu aşamada, sönümleyiciler eklemeniz gerektiğini veya eğim hızının çok yüksek olduğunu ve azaltılması gerektiğini düşünebilirsiniz. Şunu düşünün: sönümleyiciler faz salınımlarını azaltmada en etkili olacaktır, VDRAIN salınımlarını değil. Araştırma için, hem yüksek hem de düşük taraf MOSFET'lerine 1,2  $\Omega$  ve 33 nF'lik bir sönümleyici uyguladım. Şekil 8'de, VDRAIN'in anahtarlama olayından önce hala düştüğü etkiyi görebilirsiniz, bu nedenle bu çınlamayı azaltmak için en iyi yöntem değildir.



Şekil 8. Sönümleyicilere rağmen, VDRAIN'deki salınımlar nedeniyle azaltma etkili değildir

[Sönümleyici tasarımı hakkında daha fazla bilgi edinmek için Güç İpuçları: Yedi Adımda RC Sönümleyici Hesaplama](#) teknik makalesine bakın .

Salınımı azaltmak için olası bir diğer çözüm, simülasyonda çınlamayı önemli ölçüde azaltacak ancak ortadan kaldırmayacak olan eğim hızını azaltmaktır (Şekil 9). Azaltılmış eğim hızı, daha yüksek anahtarlama kayıpları nedeniyle daha fazla güç kaybına (daha sıcak bileşenler) neden olur ve mümkünse kaçınılmalıdır. Bu örnekte, kapı sürücü akımını 15 mA kaynaktan 1,5 mA kaynağa düşürdüm - 10 kat daha uzun yükselme süresi.

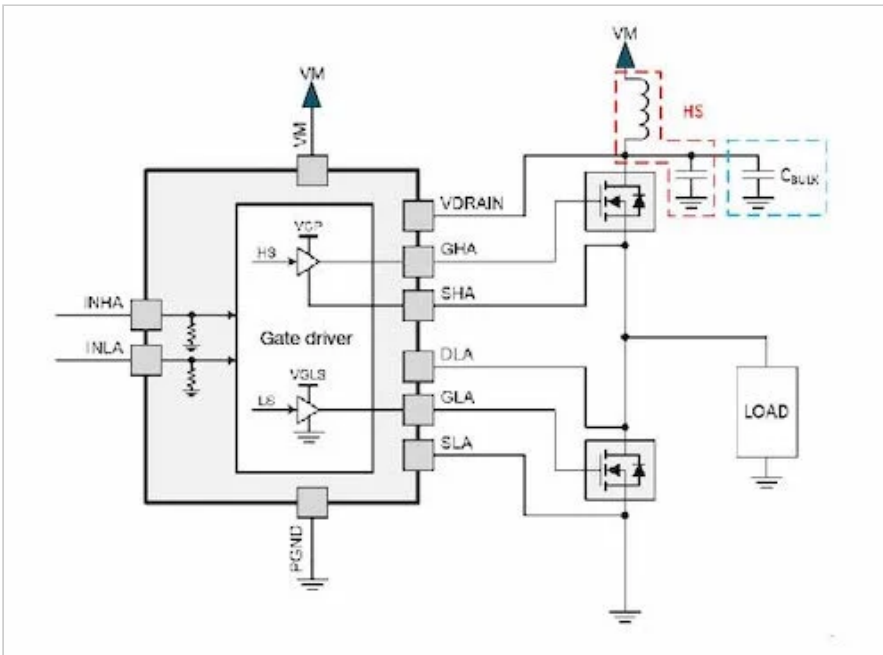


**Şekil 9.** Azaltılmış bir kapı tahrik akımına ve daha uzun bir yükselme süresine rağmen, daha yüksek güç dağılımı ve sürekli salınım nedeniyle azaltma etkili değildir

Bu etkileri daha iyi azaltmak için, VDRAIN düğümüne büyük bir toplu kapasitans ekleyelim (Şekil 10); bu, salınımı daha az genlikle önemli ölçüde yavaşlatacaktır. Ben sadece bu indüktör-kapasitör zaman sabitini çok, çok daha uzun yaptım. Şekil 11, böyle bir eklemenin sonuçlarını göstermektedir.

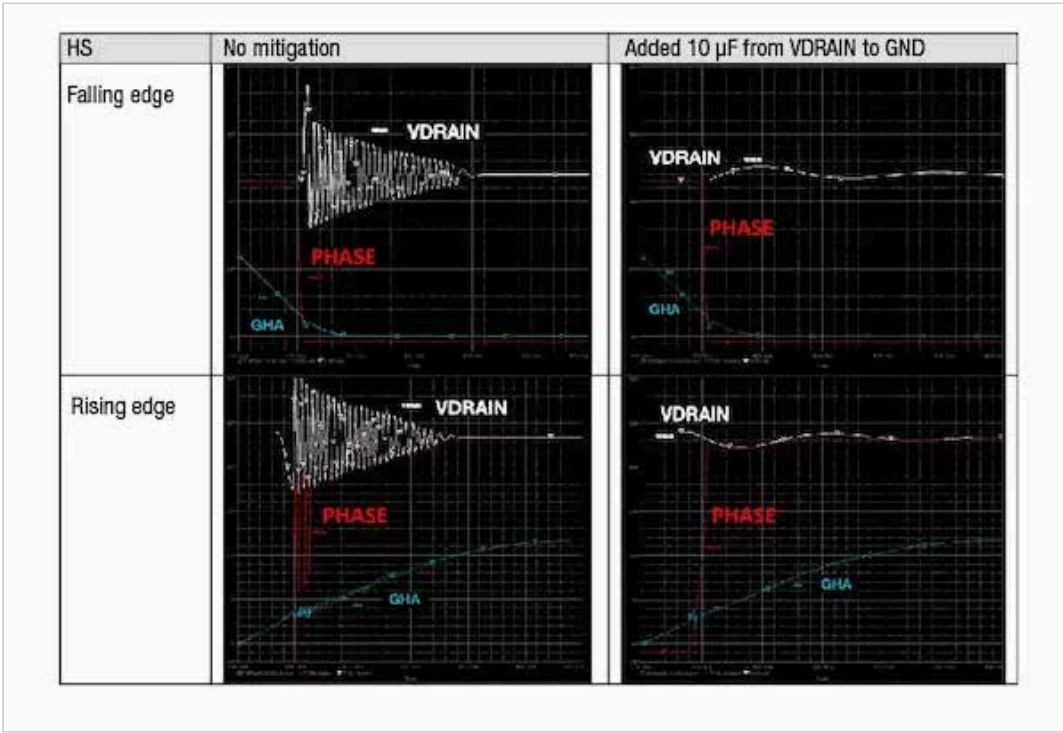
Simülasyonda, toplu kapasitörün eklenmesi tepe salınımını 37 V'tan (beslemenin 13 V üstünde) çok daha yönetilebilir 25 V'a (beslemenin 1 V üstünde) düşürdü. Bu kapasitör, kapasitör ile MOSFET arasındaki herhangi bir ekstra parazitik endüktans azaltmak için mümkün olduğunca yüksek taraf MOSFET'e yakın yerleştirilmelidir. Seramik kapasitörler, daha düşük uç endüktansları ve daha iyi yüksek frekans tepkileri nedeniyle tercih edilir.

İçeriğe devam etmek için kaydırın



**Şekil 10.** VDRAIN'e toplu kapasitör ekleme

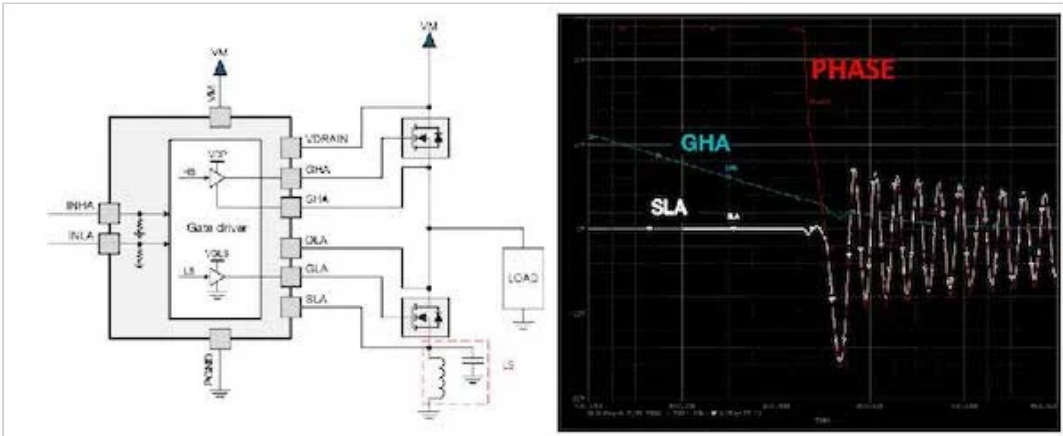




Şekil 11. Toplu kapasitörle (VDRain'den GND'ye) yüksek taraftaki parazit bileşenlerin azaltılması

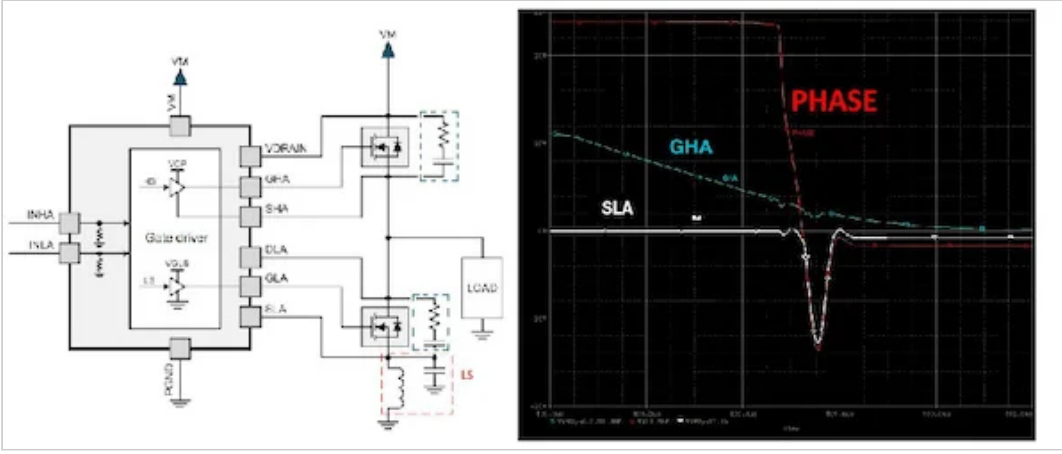
## Toprak ve Düşük Taraf MOSFET (LS) Arasındaki Parazitik Bileşenler

Düşük taraf yolu, yüksek taraf yoluna kıyasla neredeyse tam tersidir. Düşen kenarlar önemli salınımlara neden olurken, yükselen kenarlar temiz görünüyordu. Daha yakından incelediğinizde, düşük taraf MOSFET kaynak düğümünün (SLA) hem yükselen hem de düşen kenarlarda çınıladığını görebilirsiniz (Şekil 12).



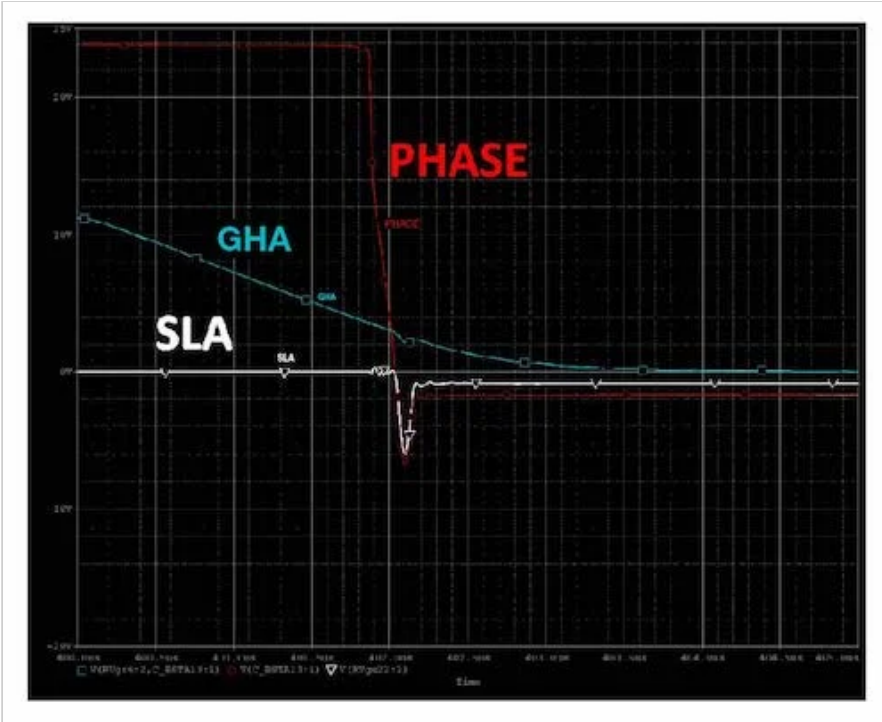
Şekil 12. Düşük taraf yoluna (LS) parazitlerin eklendiği şema ve simülasyon

Bu durumla karşılaştığınızda, bazılarınız çınılamayı önlemek için sönümleyiciler eklemek veya yükselme süresini uzatmak isteyecektir, ancak bu durumda bu yaklaşımdan da kaçınılmalıdır. Daha önce yaptığım gibi, hem yüksek hem de düşük taraf MOSFET'ine 1,2  $\Omega$  ve 33 nF'lik bir sönümleyici uyguladım. Sonuç, fazdaki salınımlarda büyük bir iyileşmedir, ancak başlangıçtaki negatif voltaj darbesi kalır (Şekil 13).



Şekil 13. Sönümleyicilere rağmen, negatif voltaj yükselmesi nedeniyle azaltma etkili değildir

Eğer eğim hızını azaltırsanız, çınlama önemli ölçüde azalır (Şekil 14). Bu örnekte, kapı-sürücü akımı 30-mA'lık bir batmadan 7-mA'lık bir batmaya düştü; >4x daha uzun bir düşüş süresi.

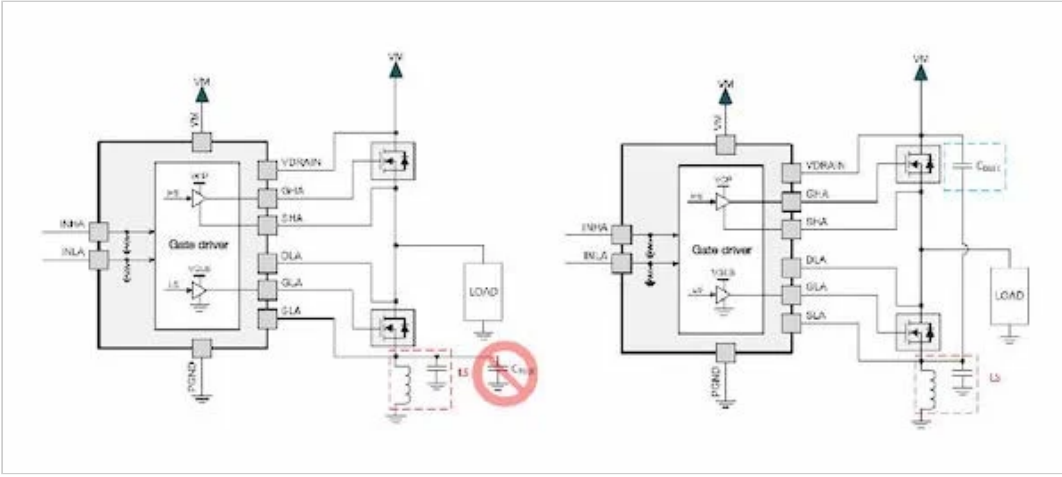


Şekil 14. Azaltılmış bir kapı tahrik akımına ve daha uzun bir yükselme süresine rağmen, daha yüksek güç dağılımı nedeniyle azaltma etkili değildir

Yüksek taraf kasasına benzer bir yaklaşım sergileyebilir ve bu çınlamayı önlemek için karta ek hacim kapasitans ekleyebilirsiniz. Ancak bu durumda SLA'dan toprağa büyük bir kapasitör eklemek istemezsiniz. Çoğu motor tahrik sistemi, akım algılama direnci ve akım algılama amplifikatörü kullanarak düşük tarafta akım algılama uygular. Tipik bir 2512 paket algılama direnci 1 ila 5 nH parazitik endüktansa sahip olacak ve bu da varsayılan parazitik değerlerimize bir miktar güvenilirlik katacaktır.

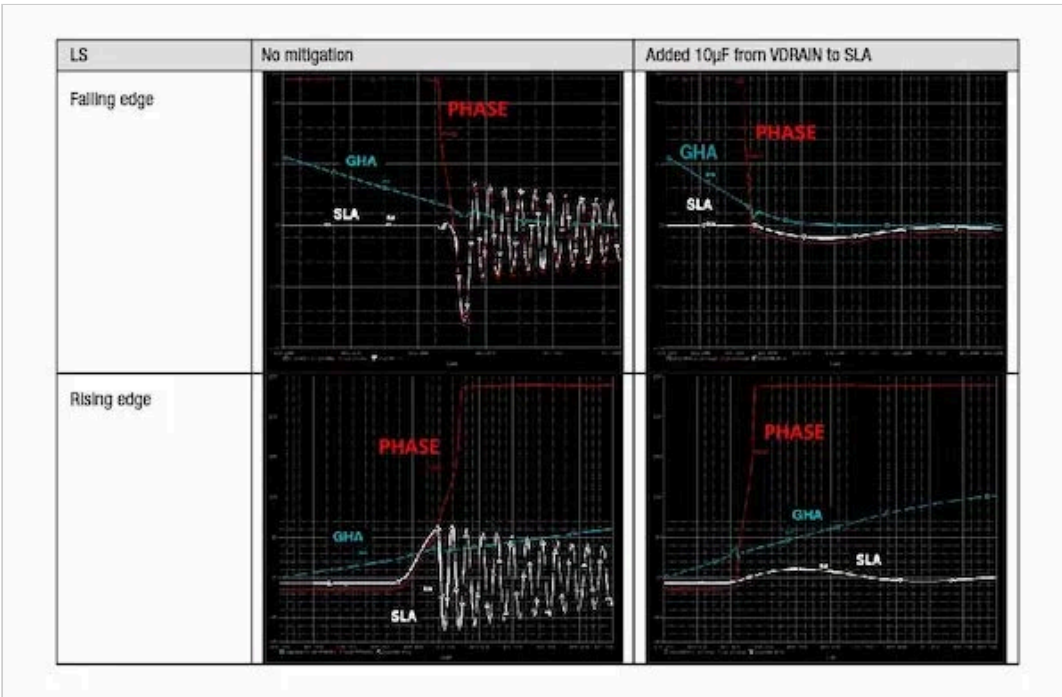
Bir algılama direnciyle paralel çok büyük bir kapasitör, sistemin akımı düzgün bir şekilde algılama yeteneğini engelleyecektir (Şekil 15). Bu toplu kapasitörü eklemek için doğru yer, VDRAIN'den düşük taraf kaynağına (SLA) doğrudur. Bu ayırma kapasitörünü eklediğinizde, algılama direnci üzerinden tepe akımında hala bir miktar etki olacağını unutmayın. Bu kapasitörün çok büyük bir değeri, düşük taraf akım algılaması yoluyla türetilen herhangi bir tepe aşırı akım sınırını etkileyecektir.





Şekil 15. Düşük taraftaki parazitleri azaltmak için toplu kapasitörün yanlış (sol) ve doğru yerleşimi (sağ)

Şekil 16 böyle bir eklemenin sonuçlarını göstermektedir. Simülasyonda, toplu kapasitörün eklenmesi tepe salınımını  $-16\text{ V}$ 'tan  $-3\text{ V}$ 'a önemli ölçüde azalttı. Önceki duruma benzer şekilde, bu kapasitör, kapasitör ile MOSFET'ler arasındaki herhangi bir ekstra parazitik endüktansı azaltmak için mümkün olduğunca yüksek taraf MOSFET drenajına ve düşük taraf MOSFET kaynağına yakın yerleştirilmelidir. Seramik kapasitörler daha düşük uç endüktansları ve daha iyi yüksek frekans tepkileri nedeniyle yine tercih edilir.



Şekil 16. Toplu kapasitörle düşük taraftaki parazit bileşenlerin azaltılması (VDRAIN'den SLA'ya)

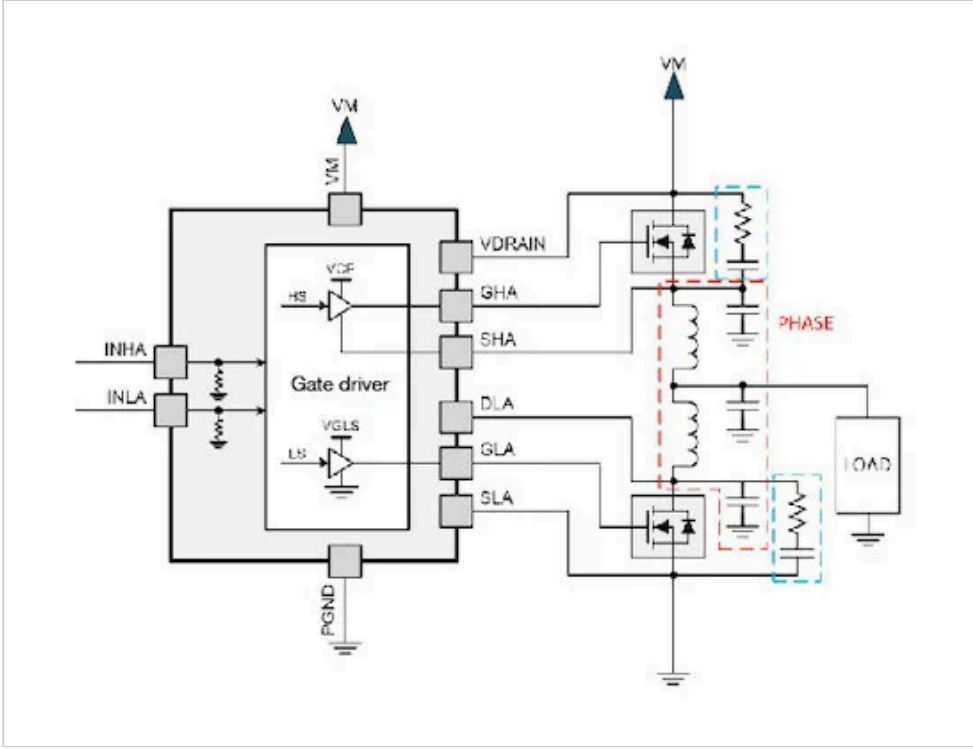
## MOSFET'ler Arasındaki Parazitik Bileşenler (FAZ)

Geçiş yaparken parazitik etkileri en aza indirmek için yüksek taraf ve düşük taraf MOSFET'lerinizi mümkün olduğunca birbirine yakın tutmanız gerektiğini öğrenmiş olabilirsiniz. Bu çok iyi bir tavsiyedir, ancak bu olumsuz etkileri asla tamamen ortadan kaldıramazsınız.

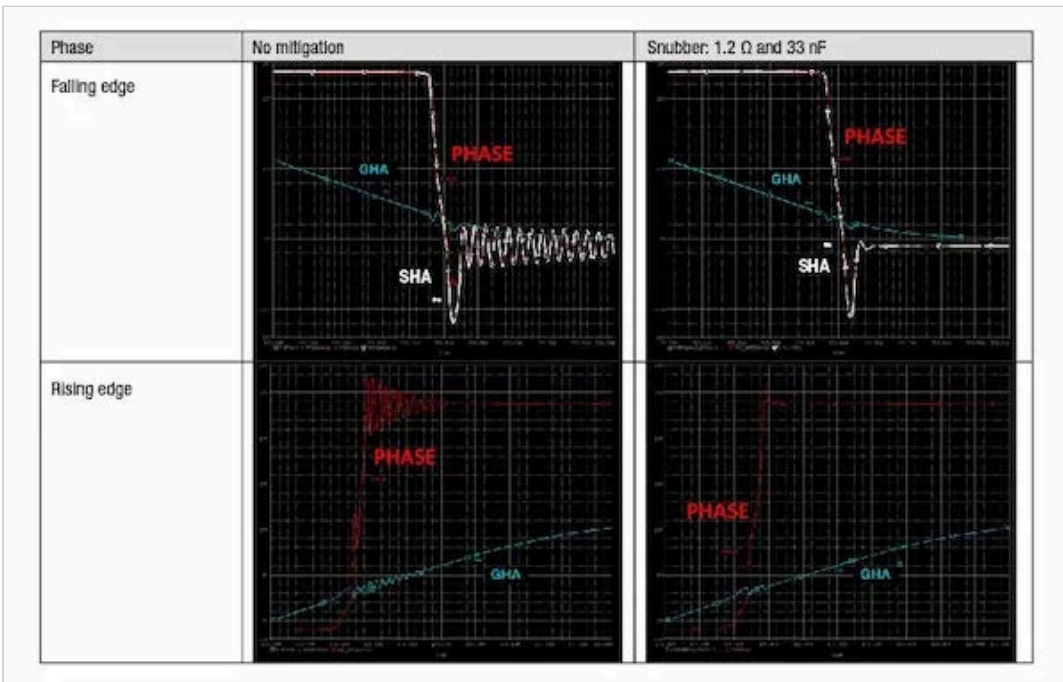
En etkili çoklu kalıp MOSFET çözümleri bile (örneğin [CSD88599Q5DC](#)'ye bakın) yüksek taraf ve düşük taraf MOSFET'leri arasında hala bazı parazitik endüktans ve kapasitanslara sahip olacaktır. MOSFET çıkış kapasitansı (COSS) ve motor kablosu kapasitansı (daha uzun kablo uzunluklarında) PCB'nin dışındaki faz düğümünde görülen kapasitansa önemli katkıda bulunabilir.

Bu durumda, parazitik endüktansı atlatmak için devreye ek bir toplu kapasitans eklemek mümkün değildir. Motora giden çıkış yüksek ve düşük anahtarlama olacaktır ve bu ağıdaki ek büyük kapasitörler tekrar tekrar şarj ve deşarj olacaktır - çok verimsiz bir sistem çözümü. Bu olduğunda, ilk strateji olarak sönümleyicilere gitmek en iyisidir (Şekil 17).

Eğer bir snubber savunucusuysanız, rahat bir nefes alabilirsiniz – hadi şimdi onları kullanalım! Devreye snubber eklemenin etkilerini Şekil 18'de görebilirsiniz.



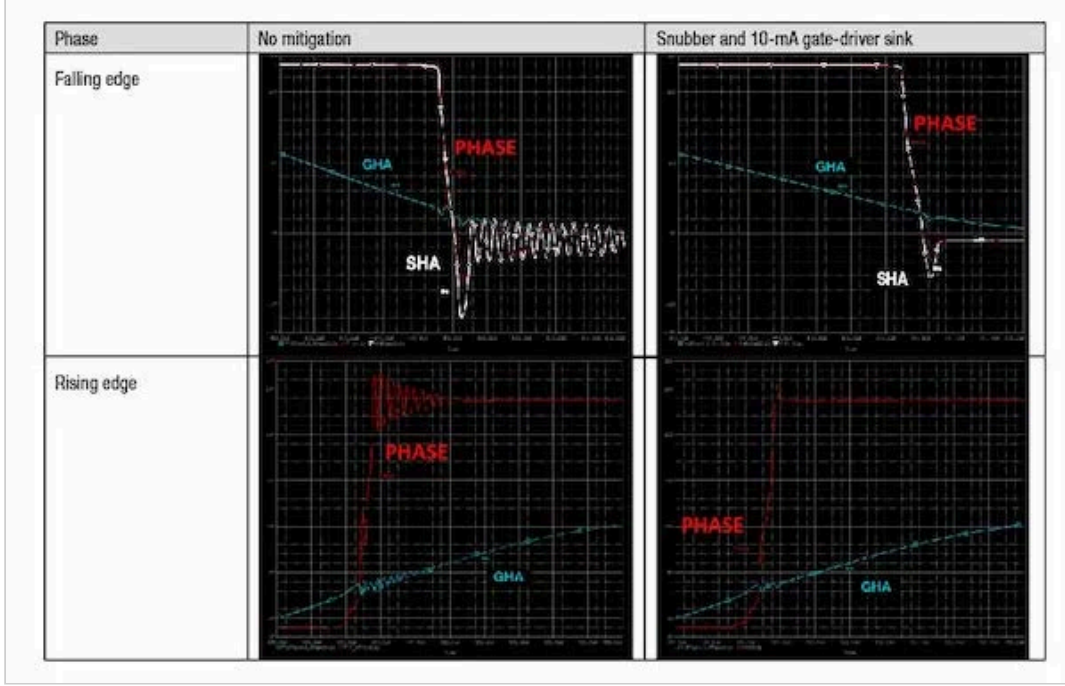
Şekil 17. Faz yoluna (PHASE) eklenen parazitler ve ek sönümleyiciler içeren şema



**Şekil 18. Sönümleyicilerle faz parazitli bileşenlerin azaltılması**

Sönümleyici, yükselen kenardaki salınımı neredeyse tamamen çözer ve düşen kenardaki durumu önemli ölçüde iyileştirir. Önceki deneylerde olduğu gibi, hem yüksek hem de düşük taraf MOSFET'te 1,2  $\Omega$  ve 33 nF'lik bir sönümleyici uyguladım. Ancak, düşük taraf MOSFET parazitik durumu gibi (Şekil 14), ilk negatif darbe kalır.

Bu aşamada, bu parazitik etkilerin tamamen üstesinden gelmek için düşme süresinin artırılması gerektiği sonucuna varabilirsiniz. Şekil 18'deki düşen kenardaki -11-V negatif voltaj yükselmesini, DRV8343 -Q1'in mutlak maksimum değerleri (200 ns için -7 V) içinde kalacak şekilde iyileştirmelisiniz. Kapı-sürücü akım düşüşünü 30 mA'den 10 mA'ye düşürdüğünüzde, bu negatif yükselmeyi maksimum değer içinde elde edersiniz (Şekil 19).

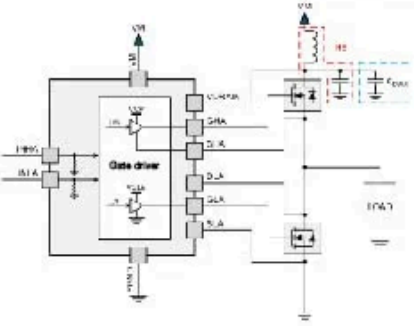
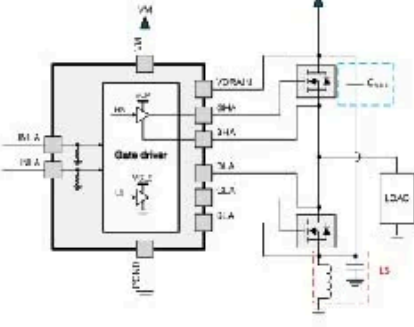
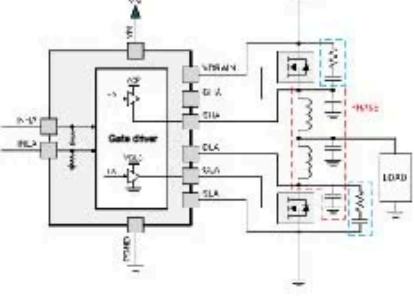


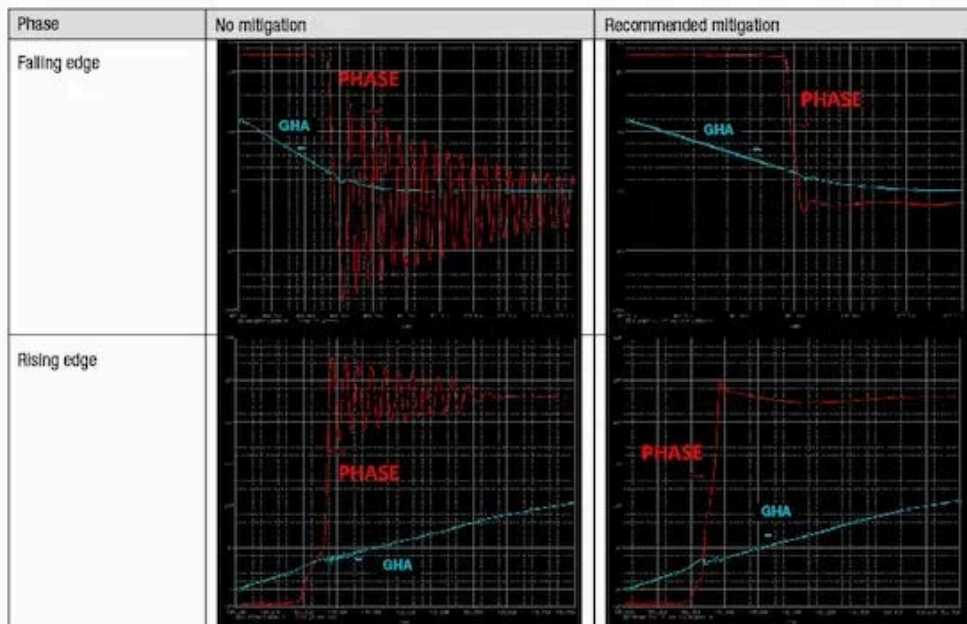
Şekil 19. Faz parazitli bileşenlerin sönümleyiciler ve azaltılmış bir kapı tahrik akımı batmasıyla hafifletilmesi

## Her Şeyi Bir Araya Getirmek

Peki bu simülasyon egzersizi boyunca ne öğrendik? Bu üç yaygın parazitik etki (yüksek taraf, düşük taraf ve faz) için üç farklı azaltma tekniği vardır. Bu makalede açıklanan tüm azaltma tekniklerini tüm parazitik bileşenler dahil devrenize uygularsanız (Tablo 1), aşırı atışı, düşük atışı ve çınlamayı önemli ölçüde azaltabilirsiniz (Şekil 20).

### Tablo 1. Parazitik Bileşen Azaltma Tekniklerinin Özeti

Schematic of parasitic component and mitigation	Mitigation technique description
	Bulk capacitor bypassing VDRain to GND (with the ceramic capacitor as close to the MOSFET as possible)
	Bulk capacitor bypassing VDRain to SLA (with the ceramic capacitor as close to the MOSFET as possible)
	Snubbers added across high-side and low-side MOSFETs; If additional mitigation is needed, reduce the gate-driver current (increasing the rise or fall time)



Şekil 20. Belirtilen yöntemleri kullanarak tüm parazit bileşenlerinin azaltılması

Bu benim için özellikle eğlenceli bir egzersizdi çünkü bana [PSpice for TI simülasyon aracının](#) şematik ve simülasyon yeteneklerini denemek için harika bir fırsat verdi . Bu simülasyonlar fiziksel kart deneylerinden çok daha kolay ve hızlıdır ve kart parazitleriyle gerçek dünya sorunlarıyla karşılaştığınızda ne yapmanız gerektiği konusunda harika içgörüler sağlayabilir.

PSpice for TI hakkında daha fazla bilgi edinmek istiyorsanız, [PSpice for TI ile Karmaşık Analog Güç ve Sinyal Zinciri Devrelerinin Nasıl Simüle Edileceği teknik makalesini okuyabilir veya PSpice for TI: Giriş](#) adlı video eğitim serisini izleyebilirsiniz . TI motor sürücüleri, eğitim ve kaynaklar hakkında daha fazla bilgi için lütfen [motor sürücüleri ürün sayfasını](#) ziyaret edin .

Endüstri Makaleleri, endüstri ortaklarının All About Circuits okuyucularıyla editoryal içeriğin pek uygun olmadığı bir şekilde faydalı haberler, mesajlar ve teknoloji paylaşımlarına olanak tanıyan bir içerik biçimidir. Tüm Endüstri Makaleleri, okuyuculara faydalı haberler, teknik uzmanlık veya hikayeler sunma amacıyla katı editoryal yönergelere tabidir. Endüstri Makalelerinde ifade edilen bakış açıları ve fikirler ortağın görüşleridir ve mutlaka All About Circuits veya yazarlarının görüşlerini yansıtmaz.

---

[Daha fazla yorum yükle](#)

---