

ΑΘΗΝΑ 4 - 5 - 2015

2^η ΟΜΑΔΑ ΑΣΚΗΣΕΩΝ
ΓΙΑ ΤΟ ΜΑΘΗΜΑ "Συστήματα Μικροϋπολογιστών"

Παράδοση 18/5/2015

Ασκήσεις προσομοίωσης (να υλοποιηθούν και να δοκιμαστούν στο πρόγραμμα προσομοίωσης του εκπαιδευτικού συστήματος μLAB)

1^η ΑΣΚΗΣΗ: Σε ένα μΥ-Σ 8085 να γραφεί σε assembly που να επιτελεί τις παρακάτω λειτουργίες:

- (α) Να αποθηκευθούν οι αριθμοί 0-255 με αύξουσα σειρά στις διαδοχικές θέσεις της μνήμης με αρχή τη διεύθυνση 0900 H (να απενεργοποιηθεί η προστασία μνήμης- εκτέλεση της εντολής IN 10H). Θα ήταν επιθυμητό οι αριθμοί να αποθηκευθούν όχι χειροκίνητα αλλά μέσω προγράμματος.
- (β) Υπολογίστε τον αριθμό των μονάδων (δυαδικών ψηφίων 1) των παραπάνω δεδομένων. Το αποτέλεσμα να καταχωρηθεί στον διπλό καταχωρητή BC.
- (γ) Υπολογίστε το πλήθος από τους παραπάνω αριθμούς που είναι μεταξύ των αριθμών 10H και 60H περιλαμβανομένων ($10H \leq x_n \leq 60H$) και φυλάξτε το αποτέλεσμα στον καταχωρητή D.
- (δ) Όταν γίνεται ON το LSB της θύρας εισόδου dip switch (θέση μνήμης 2000 Hex) να εμφανίζεται στη θύρα εξόδου των LED (που αντιστοιχεί στη θέση μνήμης 3000 Hex) η τιμή του καταχωρητή B, αν γίνει ON το επόμενο από το LSB των dip switches ο καταχωρητής C και με τον αμέσως επόμενο διακόπτη (ο 3^{ος}) ο καταχωρητής D. Στον έλεγχο των διακοπών, προτεραιότητα να έχει κάθε φορά το υψηλότερης αξίας bit (π.χ. αν είναι ενεργοποιημένοι ταυτόχρονα ο 1^{ος} και ο 3^{ος} διακόπτης στα LED να εμφανίζεται ο καταχωρητής D).

2^η ΑΣΚΗΣΗ: Δίνεται ένα μΥ-Σ 8085 που ελέγχει μέσω του MSB της πόρτας εξόδου των LED (3000 Hex) τα φώτα ενός χώρου. Να γραφεί πρόγραμμα Assembly, που όταν το MSB της θύρας εισόδου dip switch (θέση μνήμης 2000 Hex) από OFF γίνει ON και ξανά OFF τότε να ανάβει το αντίστοιχο MSB της πόρτας εξόδου των LED. Αυτό να παραμένει ανοιχτό για περίπου 20 sec και μετά να σβήνει. Αν όμως ενδιάμεσα ξαναενεργοποιηθεί το push-button (OFF - ON - OFF το MSB των dip switch) να ανανεώνεται ο χρόνος των 20 sec.

Να γίνει χρήση των ρουτινών χρονοκαυστέρησης του εκπαιδευτικού συστήματος μLAB. Θεωρήστε ότι το σύστημα παρακολουθεί με διακριτική ικανότητα $\sim 1/10$ sec.

Παρατήρηση: Τα προγράμματα να συνοδεύονται υποχρεωτικά στα κυριότερα σημεία τους από πολύ σύντομα σχόλια.

Θεωρητικές Ασκήσεις

3^η ΑΣΚΗΣΗ: Να δοθεί η εσωτερική οργάνωση μια μνήμη SRAM 256×4 bit αντίστοιχης με αυτήν που φαίνεται στο σχ. 3.2. Να εξηγηθεί μέσω ενός παραδείγματος με ποιο τρόπο γίνεται η ανάγνωση και εγγραφή στη μνήμη αυτή (ποια σήματα ενεργοποιούνται, ποιοι διακόπτες και πύλες ανοίγουν ή κλείνουν κλπ.). Θεωρήστε ότι πέραν των (CS)' και (WE)' ότι διαθέτει ξεχωριστό σήμα για την ανάγνωση (RD)'.

Αντίστοιχα να δοθούν τα ίδια στοιχεία για μια μνήμη DRAM 512K×1. Επιλέξτε ένα σχήμα που να συνδυάζει την οργάνωση κατά bit και την ανάγκη για διευθυνσιοδότηση με το σχήμα Διεύθυνση- Γραμμής και μετά Διεύθυνση-Στήλης του πίνακα μνήμης.

4^η ΑΣΚΗΣΗ: Να σχεδιασθεί ένα σύστημα μνήμης που να περιλαμβάνει χώρο μνήμης 10KBytes EPROM ακολουθούμενη χωρίς κενό διευθύνσεων από 6KBytes RAM. Η EPROM ξεκινά από τη διεύθυνση 0000H και υλοποιείται χρησιμοποιώντας 2 ολοκληρωμένα μνήμης 4K×8 bit και 1 μνήμη 2K×8. Θεωρήστε ότι οι 4K×8 bit EPROMs έχουν δύο εισόδους ελέγχου \overline{CE} (chip enable) και \overline{OE} (output enable). Η RAM να υλοποιηθεί με χρήση μιας μνήμης 2K×8 και μιας 4K×8 SRAMs (2 ICs). Να κατασκευαστεί ο χάρτης μνήμης. Οι μνήμες αυτές έχουν δύο εισόδους ελέγχου \overline{CE} (chip enable) και \overline{OE} (output enable). Οι SRAMs έχουν πρόσθετη γραμμή ελέγχου \overline{WE} . Η αποκωδικοποίηση να γίνει χρησιμοποιώντας ένα ή περισσότερα κυκλώματα επιλογής σας από τα παρακάτω: αποκωδικοποιητή 74LS138 και λογικές πύλες (φυσικά και συνδυασμό τους). Να σχεδιασθεί το λογικό διάγραμμα της μνήμης και η συνδεσμολογία με τα απαιτούμενα σήματα από το system bus του 8085.

Παράδοση 18/5/2015