

常规 buck 和同步 buck 的对比研究

□ 温嵩杰

(东华大学信息与科技学院 上海 200000)

摘要 在 DC-DC 变换器中 buck 电路是其中的一种,它主要分为常规 buck 和同步 buck,在不同的电流工作模式下,这两种类型的电路分别起到不同的作用,在 CCM(continuous conduction mode)工作条件下,更为常用的是同步 buck 电路,而在较低电流的情况下,例如进入了 DCM(discontinuous conduction mode)工作条件下,常规 buck 电路又具有独特的优势。

关键词 异步 buck 同步 buck 效率

中图分类号:O441

文献标识码:A

文章编号:1672-7894(2008)09-261-02

一、异步 buck 电路

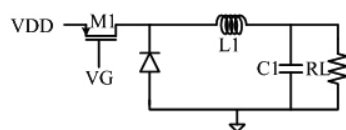


图 1 异步 buck 电路

异步 buck 电路如图 1 所示,是由功率管和一个二极管组成的上拉管和续流管。对于异步 buck 电路它可能工作在 CCM 状态下,也可能工作在 DCM 状态下,工作在什么状态下是和输出电流有关的,工作的临界状态如图 2 所示:



图 2 DCM 和 CCM 临界状态时的电感电流

当输出电流 $I_{out} > I_O$ 时,则 buck 工作在 CCM 状态,而当 $I_{out} < I_O$ 时,则 buck 电路工作在 DCM 状态下,在 CCM 状态下,因为电感上一直有电流流过,并且在二极管处于续流的阶段,即上拉功率管关闭的阶段。在此时,电流从二极管流过,对电感上的电流进行续流。但是由于二极管两端存在一定的电压 V_{diode} ,这个电压一般为 0.7V,即二极管的导通电压。所以二极管消耗的功耗为 $P_S = I_O V_{diode} (1-D)$ 。而对于 DCM 条件下,电感电流波形如图所示:

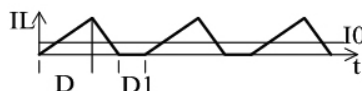


图 3 常规 buck 电路 DCM 状态下的电感电流波形

根据上面分析,DCM 状态下消耗的功耗为 $P_S = I_O V_{diode} (1-D-D_1)$ (D_1 是电感电流为 0 的时间与周期的比值),所以相对而言,DCM 消耗的功耗要比 CCM 条件下的功耗低。

二、同步 buck 电路

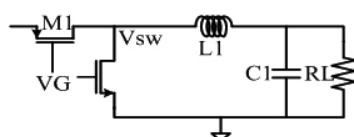


图 4 同步 buck 电路图

同步 buck 电路如图 4 所示,是由两个功率管组成,功率管 M2 起到了异步 buck 中的二极管的续流作用,在 CCM 状态下,因为电感电流都是大于 0 的,没有电感电流的断流或者反向。在这种情况下,也就是在下拉管导通时候,下拉管消耗的功率为 $P_S = I_O (1-D)$ f,但是用 NMOS 管代替二极管作为续流管会引起其他的功耗,主要是驱动功耗和由死区时间引起的功耗。驱动功耗为 $P_G = Q_G \cdot V_G \cdot f$ (其中 Q_G 为栅压所要驱动的由栅电容引起的电荷,可以表示为 $Q_G = Q_G V_G$;由死区时间引起的功耗又分为两种,死区时间较长或者死区时间较短,当死区时间较长是, MOS 管的寄生二极管导通,这样就会引起一个寄生二极管的导通功耗,功耗大小为: $P_{diode} = 2I_O V_{diode} t_{eff}$ (其中 t_{eff} 是死区时间)当死区时间较短时,则 V_{sw} 无法下降到较低的电压,就会在 V_{sw} 对该处的寄生电容进行充放电,消耗的功耗为 $P_C = \frac{1}{2} C_X V_{in}^2 f$ 为该处 (V_{sw} 处)的寄生电容。

对于同步 buck,由于是 MOS 管做续流管,对于 DCM 状态,当电感电流减小到 0 后,由于在电压方面输出电压要大于 X 点的电压,并且 MOS 管是导通状态,所以,电感电流出现了反方向的流动,而并不是在常规 buck 电路中的电感电流为 0 的情况。图形如图所示。



图 5 同步 buck 电路 DCM 状态下的电感电流

所以这时候出现的 DCM 相当于异步 buck 中的 DCM 并不是真正的 DCM,它的类型和性质与 CCM 相同,所以在计算各种值的时候也与 CCM 相同,可以当作 CCM 来处理,

三、效率分析

对于异步 buck 电路在 CCM 状态即大电流情况下 (因为主要是续流管的改变,只考虑续流管的情况)

$$\eta_{r,CCM}=\frac{V_oI_o}{V_oI_o+(1-D)I_oV_{diode}}=\frac{V_o}{V_o+(1-D)I_oV_{diode}}$$

而对于同步 buck 而言,引入了 MOS管引起的功耗,驱动功耗和死区时间引起的功耗。所以可以得到效率,考虑死区时间较长时的情况

$$\eta_{s,CCM}=\frac{V_oI_o}{V_oI_o+2I_oV_{diode}t_{enr}f+Q_GV_Gf}$$

CCM 状态下死区时间较短时的效率计算为:

$$\eta_{s,CCM}=\frac{V_oI_o}{V_oI_o+\frac{1}{2}C_XV_{in}^2f+Q_GV_Gf}$$

在 DCM 情况(小电流)下,常规 buck 转换器的效率为

$$\eta_{r,DCM}=\frac{V_oI_o}{V_oI_o+I_oV_{diode}(1-D-D1)}=\frac{V_o}{V_o+V_{diode}(1-D-D1)},$$
 同样同步

buck 的转化效率为: $\eta_{s,DCM}=\frac{V_oI_o}{V_oI_o+2I_oV_{diode}t_{enr}f+Q_GV_Gf}$ 死区时间较长

$$\eta_{s,DCM}=\frac{V_oI_o}{V_oI_o+\frac{1}{2}C_XV_{in}^2f+Q_GV_Gf}$$
 死区时间较短

各种情况下效率见表 1:

表 1 异步 buck 和同步 buck 的效率

	DCM	CCM
异步 buck	$\frac{V_o}{V_o+V_{diode}(1-D-D1)}$	$\frac{V_o}{V_o+(1-D)V_{diode}}$
同步 buck (死区时间较长)	$\frac{V_oI_o}{V_oI_o+2I_oV_{diode}t_{enr}f+Q_GV_Gf}$	$\frac{V_oI_o}{V_oI_o+2I_oV_{diode}t_{enr}f+Q_GV_Gf}$
同步 buck (死区时间较短)	$\frac{V_oI_o}{V_oI_o+\frac{1}{2}C_XV_{in}^2f+Q_GV_Gf}$	$\frac{V_oI_o}{V_oI_o+\frac{1}{2}C_XV_{in}^2f+Q_GV_Gf}$

注:常规 buck 中的 V_{diode} 指的是续流二极管的两端电压
同步 buck 中的 V_{diode} 指的是 MOS管的寄生二极管两端的电压

根据效率对 buck 结构的选择,首先在 CCM 状态下,CCM 状态下一般伴随着大电流,即 I_o 比较大,在这种状态下比较 CCM 状态下的效率图为:

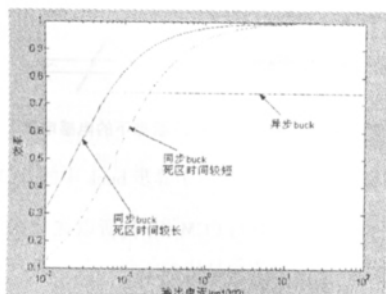


图 6: 同步 buck 和异步 buck 的效率与负载电流的关系图

选取一些特定的值, $V_o=1V$, $V_{diode}=0.7V$, $D=0.5$

从以上图形可以看出,在大的负载电流的情况下,同步 buck 整流的效率要比异步 buck 整流的效率要高,因为这时候的电流较大,导通功耗起主要的作用,同步 buck 相对导通功耗更小一些。

但是对于小的负载电流的情况下,此时也更容易进入 DCM 状态,由于这时的电流变小,相对而言导通功耗下降,但是驱动功耗和死区时间引起的功耗就会增加。导致了在这种状态下,同步 buck 电路的效率较低,但是,由于同步 buck 电路的驱动功耗和死区功耗都与频率有关,所以可以通过降低开关频率的方法来减少功耗。设频率在 DCM 状况下随输出电流的减小而降低,并且是一个线性关系,关系式为 $f_{DCM}=\frac{I_o}{I_{o,cr}}f_{CCM}$,根据这个式子可以得到效率图为:

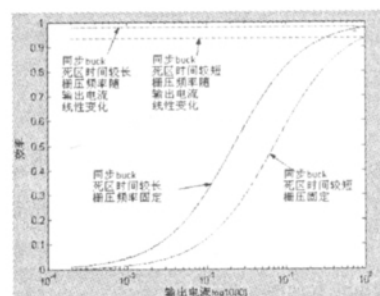


图 7: 同步 buck 小电流情况下栅压频率随负载电流线性变化时的效率变化

从图 7 可以看出,当采用了频率与负载电流成线性关系时,则效率就会得到较大的提高。这样就增加了采样电路来作为补偿。

四、总结

对于常规 buck 和同步 buck,它们各有各的优点,在 CCM 状态下,同步 buck 的效率相对而言要更好一些,但是在 DCM 状态下,如果没有任何的修正的话,常规 buck 的效率会更高一些,如果加入一些其他的技术,如频率随电感电流变化,这样就会提高效率。所以相对而样,同步 buck 电路具有较好的应用前景。

参考文献:

- [1] Erickson, Robert W. Fundamentals of Power Electronics. Second Edition. Qian-houq, J.A.A.; Abdel-Rahman, O.; Huang, L.; Batarseh, I.; "On Load Adaptive Control of Voltage Regulators for Power Managed Loads: Control Schemes to Improve Converter Efficiency and Performance". Power Electronics, IEEE Transactions Sept. 2007 Page(s):1806 – 1819.
- [2] X. Zhou, T. Wang, and F. Lee, "Optimizing design for low-voltage DC-DC Converters," in Proc. 12th Annu. Appl. Power Electron. Conf. Expo., Feb. 23–27, 1997, vol. 2, pp. 612–616.