# 1 Digital circuit $(6^{th}day)$

### 1.0.1 Purpose

Flip-flop(FF) 回路は回路状態を記憶でき、電気回路の前の入出力状態に反応する複雑な機能を実現できるため、デジタル回路において重要な要素である. FF の基礎的な動作を理解するために reset-set FF を作り、FF の応用としてのデジタルカウンターの動作を調べる.

## 1.1 Equipment

- 前回の実験と同様のもの
- CMOS NAND IC 74HC00
- CMOS counter IC 74HC4040
- printed circuit boads
- push switchs

#### 1.1.1 Procedure

図1に示すようにリセット・セット FF 回路を制作し入力 $\overline{S}$ , $\overline{R}$ の値ををそれそれ変えながら出力電圧の値を計測する。その計測結果を表にまとめる。

次に図2に示すようにデジタルカウンター回路を作り入力電圧をファンクションジェネレーターを用いて矩形波とし、その動作を確認する.入出力電圧をオシロスコープで測定したのち、そのグラフを作りデジタルカウンターの動作について考える.

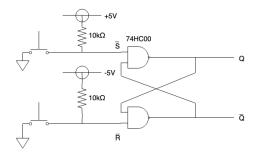


図 1: reset-set FF 回路

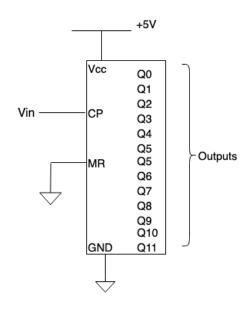


図 2: Diagram of digital counter

### 1.1.2 Result

まずリセットセット FF 回路の実験における 真理表を表1に示す.

表 1: reset-set FF 回路の真理表

| $\overline{S}$ | $\overline{R}$ | $Q_{n+1}$ | $\overline{Q}_{n+1}$ |
|----------------|----------------|-----------|----------------------|
| 1              | 1              | 1         | 1                    |
| 0              | 1              | 0         | 1                    |
| 1              | 0              | 1         | 0                    |
| 0              | 0              | $Q_n$     | $\overline{Q}_n$     |



図 5: Q3

次にデジタルカウンター回路の Q1 から Q5 まで測定した結果を以下に示す.

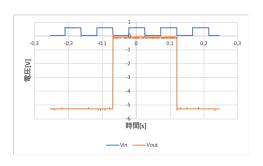
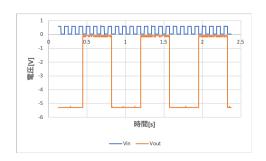


図 3: Q1

図 6: Q4



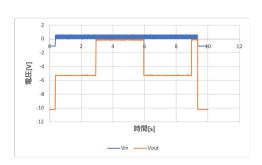


図 4: Q2

図 7: Q5

#### 1.1.3 Discussion

表1からリセットセット FF 回路は入力がなければ前の状態を保持し、(1,0)もしくは(0,1)の入力を受け取ると入力の状態へと遷移するシーソーのような特性を持つことが確かめられた。また(1,1)の入力を渡すと入力後に(1,0),(0,1)のどちらかにランダムに遷移し、状態は不定となるのでフリップフロップ回路においては(1,1)入力は使うべきでないと考えられる。

また図 3, 図 4, 図 5, 図 6, 図 7 においてデジタルカウンター回路の出力電圧は 0V と-5V の状態を繰り返すような動作を繰り返しており,この回数を"Count"とすると,出力電圧はファンクションジェネレーターの矩形波を Count 回数えるごとに状態を遷移すると考えられる.またCount と入力端子 Q の間には以下の関係が成り立つと予想できる.

$$Count = 2^{Qm} (m = 1, 2, ...)$$
 (1)

また,図 5, 図 6, 図 7 において出力電圧に乱れがあり-10V の出力が発生したのは出力結果をUSB で保存する際にオシロスコープのプローブの接触が悪くなり出力が乱れたことなどが考えられる.

次にカウンター回路がなぜ動作するのかについて参考文献を参照しながら考えてみる。まず、Dフリップフロップ回路の考え方を導入して考察してみる。そして、ファンクションジェネレーターからの矩形波入力をクロック入力と呼ぶことにする。図8のような基本的な DF/F 回路について考える。

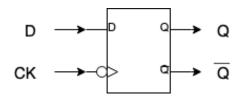


図 8: DF/F 回路

この回路において真理表は以下のようになる.

つまりこの回路は Q を出力とすれば,クロック入力の立ち下がりにおいて入力 D の状態が出力されるという動作をする.ここで図 9 のような回路について考える.

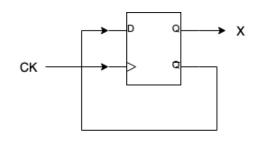


図 9: DF/F 回路  $(D=\overline{Q})$ 

この回路のクロック入力に対する出力波は以下のようになる.

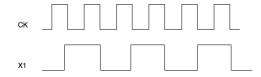


図 10: DF/F 回路の入出力波形

さらに図9の回路を2個直列につなげた場合図10のXの波の立ち下がりを数えるので結果的に出力される波形はクロック入力2個分を数えて切り替わる出力となる。またこれは実験におけるQ1の波形に他ならない。

同様に図9の回路を3個直列につなげた場合は2個直列に繋げた場合の2倍分の入力を数えて出力波を出すので結果としてはクロック入力4個分を数えて切り替わる.以下同様にこの回路を繋げていくと2の乗数分クロック入力を数えて出力が切り替わるカウンター回路を作ることができると予想される.

ここでフリップフロップ回路の応用例について考えてみる.フリップフロップは前の状態を保存しておくことができるのでコンピュータのメモリなどに使うことができると予想できる.

また、このカウンター回路の応用例としては 周期ごとにカウントをしていくので交流電源を 矩形波に変換して使えばタイマーのような時間 を図ることのできる素子を形成できることが予 想される.

# 参考文献

- [1] 松原洋平 『電気回路の基本 66』 (2011)
- [2] 『応用物理学実験』