

1 Characteristics of NOT gates (1st day)

1.1 Purpose

異なる IC による論理ゲートの挙動を実験する．また与えられた電気回路を計画的に製作し，NOT ゲートの入出力電圧を計測する．

1.2 Equipment

- NOT gate IC(74LS04,74HC04,74HC14)
- Universal printed circuit board ICB-86
- Switching power supply with a connector
- Connector for power supply
- Trimming potentiometer 1k Ω
- 14pin IC socket
- 8 pin IC socket
- Ceramic capacitor 0.1 μ
- Digital multimeters
- Clip test leads

1.3 Procedure

今回は半田付けによって論理回路を実装していく．NOT ゲート回路を図 1 のように作る．まず，スイッチング電源からの 5V,GND は 8 ピンソケットを使って基盤中央の縦のラインに給電する．可変抵抗を基盤に取り付け，ジャンパー線と半田によって回路を作っていく．今回は一つの NOT ゲートのみ使えば良いので 1,2 番ピンのゲートを使えるように 14 ピン IC ソケットを配線する．また使わないゲートの入力端子は GND または 5V に接続し，出力端子は解放

する．次に電源と接続し可変抵抗により入力電圧が 0 5V の間で変化するか確認する．確認できたら電源を外し，周辺回路への電源電圧の変動の影響や磁気ノイズを減らすために電源と GND の間にセラミックコンデンサ (0.1 μ) を接続する．回路が完成したらそれぞれの IC をソケットに取り付けテスターを接続し入力電源と出力電源を測定する．

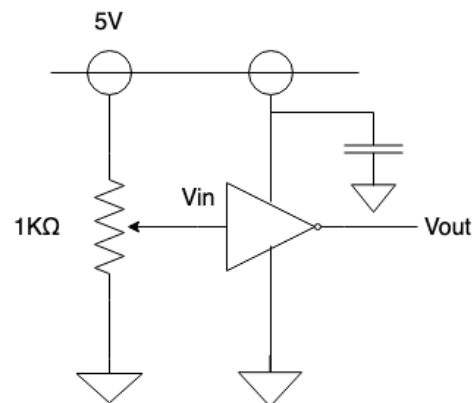


図 1: NOT ゲート回路

1.4 Result

図 2, 図 3, 図 4, 図 5 は実験より得られた V_{in}, V_{out} の関係をグラフにしたものである．全ての IC において入力電圧 (V_{in}) が 5V 付近では出力電圧 (V_{out}) は 0V を示し，入力電圧 (V_{in}) が 0V 付近では出力電圧 (V_{out}) は 5V を示した．また IC によって V_{in} を下げていった際の V_{out} の電圧の上がり方の鋭さが違っていた．74LS04,74HC04,74HC14 の順で出力電圧の上がり方は鋭くなっていった．また 74HC14 に関しては V_{in} を上げていく場合と下げていく場合で異なる動作をした． V_{in} を下げていった場合では 2V を境として V_{out} が 5V 付近を示したが， V_{in} を上げていった場合は 3V を境として V_{out} が 0V となった．

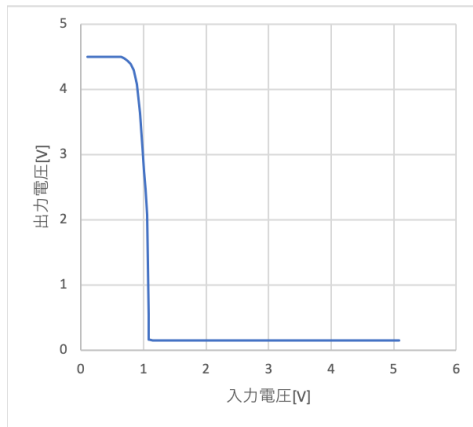


図 2: 74LS04

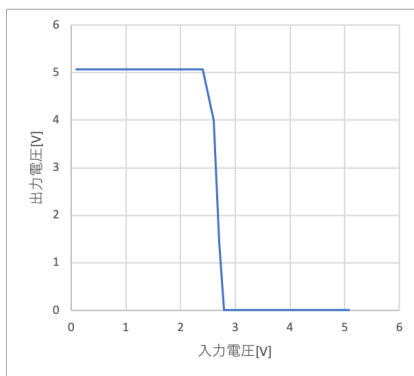


図 3: 74HC04

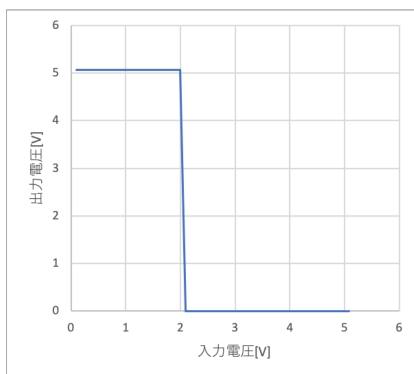


図 4: 74HC14(V_{in} 下げていく)

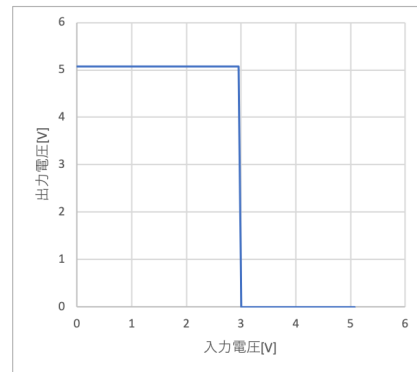


図 5: 74HC14(V_{in} 上げていく)

1.5 Discussion

今回はどの IC についても入力電圧が 5V 付近の時出力電圧は 0V 付近を示し，逆に入力電圧が 0 付近の時出力電圧は 5V 付近を示したので NOT ゲートが正しく機能したと推測できる．

また TTL における NOT ゲートの動作を考察する．

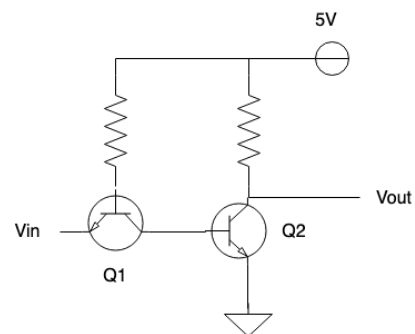


図 6: TTL NOTgate

TTL における NOT ゲートは図 6 のように表せる．この回路において入力電圧 V_{in} が 0V の時トランジスタ $Q1$ においてベースエミッタ電圧 V_{BE} はスイッチング電圧である 0.6V を超えるため $Q1$ は作動する．この時 $Q2$ において V_{BE} は 0V となるため $Q2$ は作動せず抵抗によ

る電圧降下が起こらないため出力電が 5V となると考えられる。

一方，入力電圧 V_{in} が 5V 付近の時 Q1 において V_{BE} は逆バイアスとなりベースエミッタ間には電流は流れなくなる．この時ベースコレクタ間に電流が流れることとなりトランジスタ Q2 は作動し抵抗により電圧降下を起こすこととなる．したがって V_{out} は 0V を示すと考えられる。

次に CMOS における NOT ゲートの動作を考察する。

めるためであると予想できる。

また CMOS 回路においては回路内部で入力電圧によって選択的にスイッチのように on,off のように作動するのでトランジスタを用いた TTL 回路に比べて鋭い入出力電圧のグラフが得られたと考えられる。

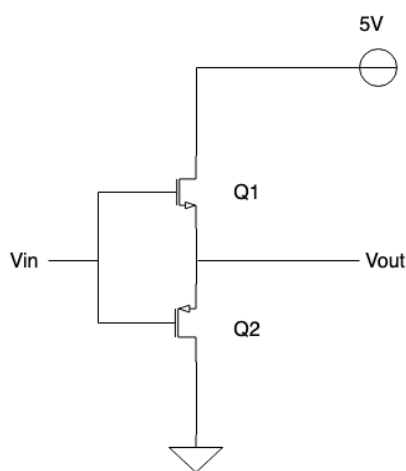


図 7: TTL NOTgate

図 7 の CMOS 回路では p チャネル型 (Q1) と n チャネル型 (Q2) の二つの MOSFET を組み合わせて作られている．それぞれ入力電圧 V_{in} が 0V 付近の時は Q1 がオンとなり出力電圧 V_{out} は 5V となり，入力電圧 V_{in} が 5V 付近の時 Q2 がオンとなり出力電圧 V_{out} は 0V 付近になることが予想される。

以上の考察から 74LS04 を用いた回路が他の三つの IC を用いた回路よりも入出力電圧のグラフが緩やかであったのはトランジスタにおいてスイッチング電圧を境目として完全に電流が流れる流れないの関係が成り立つのではなく，スイッチング電圧の付近で少しずつ電流が流れ始