Høgskulen på Vestlandet

Institutt for datateknologi, elektroteknologi og realfag

Eksamen i: DAT103 – Datamaskiner og operativsystem

Eksamensdato: 12 desember 2022
Eksamenstid: 9:00 – 13:00
Lovlege hjelpemiddel: Kalkulator
Språk: Norsk bokmål

Dette oppgavesettet har 7 sider, utenom vedlegget. Du kan svare enten på engelsk eller norsk.

> Lykke til! Dag og Violet

Oppgave 1 – Flervalgsoppgave

(24%)

For hver av flervalgsoppgavene nedenfor, velge ikke mer enn et av alernativene.

- 1.1 Hvem av de følgende er et kontroll- og statusregister?
 - (a) Minneadresseregister
 - (b) Instruksjonsregister
 - (c) Minnebufferregister
 - (d) Alle de ovennevnte
 - (e) Ingen av de ovennevnte
- 1.2 Hvem av de følgende utsagnene er **feil**?
 - (a) Multiprogrammering er mulig i et enkelt-prosessorsystem
 - (b) Multiprogrammering er mulig i ei multiprosessorsystem
 - (c) Multiprosessering er mulig i ei enkelt-prosessorsystem
 - (d) Multiprosessering er mulig i ei multiprosessorsystem
 - (e) Alle de ovennevnte
 - (f) Ingen av de ovennevnte
- 1.3 Hvem av de følgende tidsplanlegging-algoritmene er generelt optimal for minimerende gjenomsnittlig ventetid?
 - (a) "Round robin"
 - (b) Først kommet først håndtert
 - (c) Korteste jobb først
 - (d) Alle de ovennevnte
 - (e) Ingen av de ovennevntee

- 1.4 Hvem av de følgende tidsplanlegging-agoritmene er ikke-avbruddbare?
 - (a) "Round robin"
 - (b) Først kommet først håndtert
 - (c) Første frist først
 - (d) Korteste-tid-igjen-først
 - (e) Ingen av de ovennevnte
- 1.5 En *sidefeil* hender når ...
 - (a) Ei TLB miss hender
 - (b) Et avbrudd hender
 - (c) Den forespurte siden er funnet i hovedminnet og er skitten
 - (d) Den forespurte siden er funnet i hovedminnet og er rein
 - (e) Ingen av de ovennevnte
- 1.6 Ta utgangspunkt i et multiprosessorsystem som bruker symmetrisk multiprosessering (SMP). Hvem av de følgande er riktig om multiprosessor tidsplanlegging for dette systemet?
 - (a) Hver prosessor i dette systemet er selv-tidsplanleggande
 - (b) Hver prosessor i dette systemet kan ha sin egen private kø av klare prosesser, og har en tidsplanlegger til å undersøke klar-køen og velge en prosess til å utføre
 - (c) Alle prosessorene kan være i en felles klar-kø, og hver prosessor har en tidsplanlegger for å undersøke klar-køen og velge en prosess til å utføre
 - (d) Alle de ovennevnte
 - (e) Ingen av de ovennevnte
- 1.7 Ta utgangspunkt i et datasystem som støtter logisk "cache". Hvem av de følgende er riktig?
 - (a) Den logiske "cache" er lokalisert mellom minne- håndteringenhet (MMU) og hovedminne
 - (b) Den logiske "cache" lagrer data ved å bruke hovedminne fysisk adresse
 - (c) Prosessoren har direkte tilgang til den logiske "cache"
 - (d) Alle de ovennevnte
 - (e) Ingen av de ovennevnte
- 1.8 Ta utgangspunkt i to prosesser, en for en nettleser, og en for en tekstbehandler, som konkurerrer for CPU tid. Hvilken tidsplanlegger vil typisk være ansvarlig for å tidsplanlegge de to prosessene til CPUen??
 - (a) Langtids-tidsplanleggeren
 - (b) Mellomtids-tidsplanleggeren
 - (c) Korttids-tidsplanleggeren
 - (d) Avhenger av operativsystemet
- 1.9 Hva er den mest vanlige måten å bruke operativsystemfunksjoner fra et brukerprogram?
 - (a) Direkte via systemkall
 - (b) Indirekte via systembibliotek
 - (c) Implementere det fra bunnen uten å involvere operativsystemet
 - (d) Brukerprogram trenger typisk ikke operativsystemfunksjoner

- 1.10 Du har utviklet noe programvare i C for Linux datamaskin baserte på x86. Hvilke andre platformer vil det vere "enkelt" å porte denne til?
 - (a) Enhver datamaskin baserte på x86
 - (b) Ethvert operativsystem baserte på POSIX
 - (c) Enhver datamaskin baserte på x86 som bruker ethvert operativsystem baserte på POSIX
 - (d) Enhver datamaskin som bruker ethvert operativsystem
- 1.11 Hva betyr "prgrammering i maskinvare"?
 - (a) Gammelt ord for å laste programmet fra en fil
 - (b) Programmet er lagret på en harddisk
 - (c) Programmet er lagret på et hullkort
 - (d) Programmet er i form av maskinvare
- 1.12 Hva er den "moderne" måten å overføre data inni en datamaskin?
 - (a) Parallell buss punkt-til-punkt med pakker
 - (b) Seriell punkt-til-punkt forbindelse med pakker
 - (c) Parallell buss punkt-til-punkt uten pakker
 - (d) Seriell punkt-til-punkt forbindelse uten pakker
 - (e) Ingen av de ovenfor

Oppgave 2 – Diverse

(14%)

- 2.1 Du utvikler en programvare som trenger å komprimere mye data i bakgrunnen mens brukeren samhandler med et GUI. Dette kan gjøres ved å starte enten en ny tråd eller en ny prosess for å håndtere denne oppgaven. Hva er forskjellene på å la enten en tråd eller en prosess håndtere dette?
- 2.2 I problemet ovenfor virkar det som at koden for å komprimere data har et problem som gjør at den til tider krasjer. Vil dette påvirke avgjørelsen din om å bruke en tråd eller en prosess for å håndtere denne oppgaven? Forklar svaret ditt.
- 2.3 Anta at 10 multitrådede program kjører samtidig på et datasystem med 16 kjerner. Anta videre at de fleirtrådede programmene er skrevet slik at de bruker *mange-til-en* trådmodell, og totalt har 100 brukertråder. Hva er maksimum antall kjerner som vil bli brukt til å kjøre de 10 programmene?
- 2.4 Hvem av de følgende kan være del av en CPU?
 - (a) Programteller
 - (b) I/O kontroller
 - (c) Direkte minnetilgang (DMA)
 - (d) L1 "cache"
 - (e) Haug
 - (f) Stabelpeker

2.5 La ℓ_1 , ℓ_2 og ℓ_3 være låser, og x en delt int variabel initialisert til 10. Anta tre prosesser P_1 , P_2 og P_3 som samtidig kjører de følgende kodedelene:

```
1 // Kjørt av P<sub>1</sub> //
2 acquire(\ell_1);
3 x++;
4 release(\ell_1);
```

```
5 // Kjørt av P<sub>2</sub> //
6 acquire(\ell_2);
7 x++;
8 release(\ell_2);
```

```
9 // Kjørt av P_3 //
10 acquire (\ell_3);
11 x++;
12 release (\ell_3);
```

List alle mulige verdier som x kunne ha når alle tre prosessene har avsluttet.

Oppgave 3 - Sideinndeling

(11%)

3.1 Ta utganspunkt i følgende tabell:

Sidetall	Rammenummer	Ramme sin startadresse
(i)	<i>(j)</i>	(k)
0	12	49152
1	3	12288
2	7	28672
3	10	40960
4	2	8192
5	1	4096
6	0	0
7	9	36864

Hver linje i tabellen representerer en tilordning fra side i til ramme j, hvor ramme j starter fra adresse k i det fysiske minnet. For eksempel, den første linjen referer til side 0 er tilordnet til ramme 12 som starter fra adresse 49152 i det fysiske minnet.

Anta at sidestørrelse er 4 KB¹. Skriv ned, i desimal, *sidenummeret*, "offset" og den fysiske adressen for de logiske adressene:

- (a) 20515
- (b) 3812
- 3.2 Ta utgangspunkt i et datasystem med et logisk adresserom på 65536 sider, som er tilordnet et fysisk minne på 2048 sider. Anta at sidestørrelsen er 2 KB.
 - (a) Hva er størrelsen for en ramme?
 - (b) Hvor mange biter må en logisk adresse minst ha?
 - (c) Anta videre at hvar tabellinje er 32 biter lang. Hva er maksimum størrelse for det fysiske minnet systemet kan adressere?

¹1 KB er 1024 bytes

Oppgave 4 – Assembler og adresseringmoduser

(8%)

4.1 Ta utgangspunkt i kodefragmentet i assembler i listing 1.

```
1 push dword 4
2 push dword 3
3 push dword 2
4 mov eax,[esp+4]
5 mov ebx,[esp+8]
6 mov ecx,[esp]
7 add eax, ebx
```

Listing 1

Anta at alle instruksjonene i listing 1 har blitt utført, og stabelen vokser mot lavere adresser.

- (a) Hva er verdien ved adressen lagret i esp?
- (b) Hva er verdien ved adressen lagret i esp+8?
- (c) Har register eax nå en 32-biter esp+12. Om ikke, hvilken verdi har den nå?
- (d) Har register ebx nå en 32-biter esp+8? Om ikke, hvilken verdi har den nå?
- (e) Har register ecx nå en 32-biter esp? Om ikke, kvilken verdi har den nå?
- 4.2 Anta at hver instruksjon nedenfor har allerede blitt hentet fra hovedminnet og plassert i et av registerene. Hva er det *totale antall* minnetilganger som er nødvendig for å hente operandene for hver av instuksjonene?
 - (a) add eax, ebx
 - (b) mov ebx, [esp]
 - (c) mov [esp + 12], eax

Oppgave 5 – CPU tidsplanlegging

(11%)

5.1 Ta utgangspunkt i den følgende tabellen for "burst"-tid og ankomsttid for fire prosesser P_1 , P_2 , P_3 og P_4 :

Prosess	"Burst"-tid	Ankomsttid
P_1	5	3
P_2	8	0
P_3	4	5
P_4	3	2

Bruk gantt diagram for å forklare svarene dine for det følgende:

- (a) Anta at *korteste-tid-igjen-først* tidsplanlegging-algoritme blir brukt, og at tidsplanlegging blir utført bare ved ankomst eller fullførelse av prosesser. Hva blir rekkefølgen for fullførelse av de fire prosessene?
- (b) Anta at "round robin" tidsplanlegging-algoritme med tidskvantum 4 blir brukt. Hva blir rekkefølgen for fullførelse av de fire prosessene?
- (c) Hvilken tidsplanlegging-algoritme gir en lavere gjennomsnittlig ventetid av de fire prosessene, korteste-tid-igjen-først eller "round robin"? Rettferdiggjør svaret ditt ved å vise utregningene for den gjennomsnittlige ventetiden for hver tidsplanlegging-algoritme.

Oppgave 6 – Minnetilgangtid

(8%)

- 6.1 Ta utgangspunkt i et datasystem som ikke støtter sideinndeling, og anta at prossesoren i systemet trenger 5 ns for tilgang til "cache"- minne og 50 ns for tilgang til hovedminnet. Anta at treffratioen for "cahce" er 95%, og at hvert "cache"-oppslag tar ingen tid. hva er den gjennomsnittlige minnetilgangtid for prosessoren?
- 6.2 Nå ta utgangspunkt i et datasystem som støtter sideinndeling og har en sideinndelingmaskinvare med oversettelse "look-aside" buffer (TLB). Anta at sidetabellen og *alle sidene* en prosess trenger er i det fysiske minnet. Anta at prosentandelen av ganger som sidenummeret av interesse er funnet i TLB ² er 90%, hvert TLB oppslag tar ingen tid, og minnetilgangtid for hver tilgang er 100 ns.
 - (a) Hva er effektiv tilgangtid (EAT)?
 - (b) Nå anta at *to-nivå sideinndeling-*algoritme blir brukt for å stukturere sidetabellen, og det er en TLB miss når prosessen spør etter en side. Hvor mange minnetilganger er nødvendig for å hente denne siden?

Oppgave 7 – Cache

(12%)

- 7.1 Ta utgangspunkt i at B_0 , B_2 , B_4 , B_6 and B_8 er tilordna til C_0 , og B_1 , B_3 , B_5 , B_7 and B_9 er tilordnet til C_1 hvor B_i refererer til i. blokk i hovedminnet og C_j refererer til j. "cache"-linje. Anta at B_3 og B_8 er i "cache". Hva er antall "cache" miss om B_8 , B_2 , B_8 , B_9 , B_8 har tilgang i den viste rekkefølgen? Rettferdiggjør svaret ditt ved å vise hvilke tilganger som førte til "cache" miss.
- 7.2 Som programmerer kan du utnytte CPU-register ved å referere til deres navn, og du kan utnytte hovedminnet ved å referere til dres adresser. Men hvordan utnytter du "cache"? Grunngi svaret ditt.
- 7.3 En multitrådet programvare blir testet på to datmaskiner med liknende spesifikasjoner (e.g. frekvens, "cache"-størrelse, etc.), bortsett fra at en har en fysisk CPU med to kjernar, mens den andre har to fysiske CPUer med en kjerne hver. Programvaren kjører mye raskere på datamaskinen med en CPU med to kjerner. Det blir nevnt at forskjellen kan ha å gjøre med "cache". Gi en forklaring på dette. Er det sannsynlig at trådene utveksler mye data eller ikke? Grunngi svaret ditt.
- 7.4 Noen sier at "cache" størrelsen ikke har noe å si dersom datamaskinen har mye hovedminne (i.e. "cache" størrelse har bare noe å si for en datamaskin med lite hovedminne). Er du enig eller ikke? Grunngi svaret ditt.

²Det blir også kalt TLB treff-ratio.

Oppgave 8 - Prosessynkronisering

(12%)

- Noen sier at de ikke forstår hvorfor prosessynkronisering kan være et problem i det hele tatt. De sier: dersom en prosess har skrivet data til en variabel eller buffer i hovedminnet, hvordan er det mulig at en annen prosess ikke vet om dette? Gi en forklaring hvordan dette kan skje (på CPUregister–nivå). Hva er termen som blir brukt for dette?
- 8.2 Forklar de Spisende filosofers problem. I hvilket tilfelle vil det bli en vranglås? Foreslå en endring slik at vranglås ikke vil skje. Forklar svaret ditt.
- 8.3 Bruk koden nedanfor for semaforar for å implementere din løsning på de Spisende filosofers problem.

```
wait(int *semaphore){
while(*semaphore <= 0) {}; // opptatt venting //
*semaphore --;
}

signal(int *semaphore){
*semaphore++;
}</pre>
```

8.4 Ved sidan av semaforer, er låsar en annen populær konstruksjon brukt for prosessynkronisering. Samnlign semaforer og låser. Hva er forskjellene? Gi eksempel på situasjoner hvor den ene vil være bedre enn den andre.

Vedlegg – ASCII-tabell (fra <u>www.asciitable.com</u>)

Dec Hx Oct Char	Dec Hx Oct	Html Chr	Dec Hx Oct	Html Chr	Dec Hx Oct Html Chr	_
0 0 000 NUL (null)	32 20 040	Space	64 40 100	a#64; 🛭	96 60 140 `	
1 1 001 SOH (start of heading)	33 21 041	۵#33; !	65 41 101	۵#65; A	97 61 141 4#97; 8	£
2 2 002 STX (start of text)	34 22 042	a#34; "	66 42 102	a#66; B	98 62 142 b b	1
3 3 003 ETX (end of text)		a#35;#	67 43 103	⊊#67; C	99 63 143 4#99; 0	ļ
4 4 004 EOT (end of transmission)	36 24 044	. a#36; \$	68 44 104	€#68; D	100 64 144 d <mark>d</mark>	Ĺ
5 5 005 ENQ (enquiry)	37 25 045				101 65 145 e <mark>e</mark>	
6 6 006 <mark>ACK</mark> (acknowledge)		a#38; 🤬			102 66 146 f f	
7 7 007 BEL (bell)		۵#39; <mark>'</mark>			103 67 147 g <mark>g</mark>	
8 8 010 <mark>BS</mark> (backspace)		a#40; (104 68 150 @#104; <mark>h</mark>	
9 9 Oll TAB (horizontal tab)	41 29 051				105 69 151 i <mark>i</mark>	
10 A 012 LF (NL line feed, new line			74 4A 112		106 6A 152 @#106; j	
ll B 013 VT (vertical tab)	43 2B 053				107 6B 153 k k	
12 C 014 FF (NP form feed, new page					108 6C 154 l <mark>1</mark>	
13 D 015 CR (carriage return)	45 2D 055				109 6D 155 m 🍱	
14 E 016 SO (shift out)	46 2E 056				110 6E 156 n n	
15 F 017 SI (shift in)	47 2F 057				ll1 6F 157 &#lll; º	
16 10 020 DLE (data link escape)		6#48; O			112 70 160 p p	
17 11 021 DC1 (device control 1)		6#49; <u>1</u>	81 51 121		113 71 161 q <mark>q</mark>	
18 12 022 DC2 (device control 2)	50 32 062		82 52 122		114 72 162 r <mark>r</mark>	
19 13 023 DC3 (device control 3)	51 33 063		83 53 123		115 73 163 s 3	
20 14 024 DC4 (device control 4)	52 34 064		84 54 124		116 74 164 t t	
21 15 025 NAK (negative acknowledge)	53 35 065		85 55 125		117 75 165 u <mark>u</mark>	
22 16 026 SYN (synchronous idle)	54 36 066				118 76 166 v ♥	
23 17 027 ETB (end of trans. block)	55 37 067				119 77 167 w ₩	
24 18 030 CAN (cancel)	56 38 070				120 78 170 x X	
25 19 031 EM (end of medium)	57 39 071				121 79 171 y Y	
26 1A 032 SUB (substitute)		6#58; :			122 7A 172 z Z	
27 1B 033 ESC (escape)		;;			123 7B 173 { {	
28 1C 034 FS (file separator)		. < <			124 7C 174	
29 1D 035 GS (group separator)	61 3D 075		93 5D 135		125 7D 175 } }	
30 1E 036 RS (record separator)	62 3E 076		94 5E 136		126 7E 176 ~ ~	
31 1F 037 <mark>US</mark> (unit separator)	63 3F 077	&#DJ; ?</td><td>95 5F 137</td><td>@#90; _ </td><td>127 7F 177 D</td><td>ьь</td></tr></tbody></table>				

Source: www.LookupTables.com

CodeTable 1/2

TRANS	FER						F	lag	s			_
Name	Comment	Code	Operation	0	Ιр	lτ	т			Α	Р	١
MOV	Move (copy)	MOV Dest,Source	Dest:=Source	Ť	Ť	Ė	÷	Ť	_	_	÷	۲
CHG	Exchange	XCHG Op1,Op2	Op1:=Op2 , Op2:=Op1			┢	\vdash	H				H
						\vdash	⊨		_		=	⊨
TC	Set Carry	STC	CF:=1									L
LC	Clear Carry	CLC	CF:=0									L
MC	Complement Carry	CMC	CF:= ¬CF									:
TD	Set Direction	STD	DF:=1 (string op's downwards)		1							Γ
LD	Clear Direction	CLD	DF:=0 (string op's upwards)		0							Γ
TI	Set Interrupt	STI	IF:=1			1						Γ
LI	Clear Interrupt	CLI	IF:=0			0						Γ
	Duels auto atool:	DUCLI Carrea	DEC CD (CD)-Course			Ħ					=	F
USH USHF	Push onto stack	PUSH Source	DEC SP, [SP]:=Source			\vdash	-	H				⊦
	Push flags	PUSHF	O, D, I, T, S, Z, A, P, C 286+: also NT, IOPL				┢					⊦
USHA	Push all general registers	PUSHA	AX, CX, DX, BX, SP, BP, SI, DI				-					L
OP	Pop from stack	POP Dest	Dest:=[SP], INC SP				_					L
OPF	Pop flags	POPF	O, D, I, T, S, Z, A, P, C 286+: also NT, IOPL	±	±	±	±	±	±	±	±	Ŀ
OPA	Pop all general registers	POPA	DI, SI, BP, SP, BX, DX, CX, AX									L
BW	Convert byte to word	CBW	AX:=AL (signed)									Γ
WD	Convert word to double	CWD	DX:AX:=AX (signed)	±				±	±	±	±	T:
WDE	Conv word extended double	CWDE 386	EAX:=AX (signed)	Ť				Ť	Ħ	Ē	_	r
				H		H	H				=	Ħ
i i	Input	IN Dest, Port	AL/AX/EAX := byte/word/double of specified port	<u> </u>	_	\vdash	\vdash	\vdash	Ш			H
UT i	Output	OUT Port, Source	Byte/word/double of specified port := AL/AX/EAX	_	Ļ	Ļ						L
	e information see instruction sp	ecifications	Flags: ±=affected by this instruction ?=undefined af	ter th	nis in	ıstru						_
RITHN	METIC							lag				
lame	Comment	Code	Operation	0	D	1	Т	S	Ζ	Α	Р	Ľ
DD	Add	ADD Dest,Source	Dest:=Dest+Source	±				±	±	±	±	
DC	Add with Carry	ADC Dest,Source	Dest:=Dest+Source+CF	±				±	±	±	±	:
JB	Subtract	SUB Dest.Source	Dest:=Dest-Source	±				±	±	±	±	:
3B	Subtract with borrow	SBB Dest,Source	Dest:=Dest-(Source+CF)	±		t	T	±	±	+	<u>-</u>	1
V	Divide (unsigned)	DIV Op	Op=byte: AL:=AX / Op AH:=Rest	?		Т		?	?	?	?	H
IV	Divide (unsigned)	DIV Op	Op=word: AX:=DX:AX / Op DX:=Rest	?			\vdash	?	?	?	?	H
IV 386	Divide (unsigned)	DIV Op	Op=doublew.: EAX:=EDX:EAX / Op	?		\vdash	\vdash	?	?	?	7	H
				÷	\vdash	H	\vdash	_	?	?	?	H
IV.	Signed Integer Divide	IDIV Op	Op=byte: AL:=AX / Op AH:=Rest	?	\vdash	\vdash	\vdash	?	_	?	7	-
IV ann	Signed Integer Divide	IDIV Op	Op=word: AX:=DX:AX / Op DX:=Rest	?	_	\vdash	\vdash	?	?		_	Ļ
)IV 386	Signed Integer Divide	IDIV Op	Op=doublew:: EAX:=EDX:EAX / Op	?		-	\vdash	?	?	?	?	L
UL	Multiply (unsigned)	MUL Op	Op=byte: AX:=AL*Op if AH=0 ◆	±	_	\vdash	\vdash	?	?	?	?	Ļ
UL	Multiply (unsigned)	MUL Op	Op=word: DX:AX:=AX*Op if DX=0 ◆	±				?	?	?	?	L
IUL 386	Multiply (unsigned)	MUL Op	Op=double: EDX:EAX:=EAX*Op if EDX=0 ◆	±		ot		?	?	?	?	L
MUL i	Signed Integer Multiply	IMUL Op	Op=byte: AX:=AL*Op if AL sufficient ◆	Ħ				?	?	?	?	
1UL	Signed Integer Multiply	IMUL Op	Op=word: DX:AX:=AX*Op if AX sufficient ◆	±				?	?	?	?	Ī
IUL 386	Signed Integer Multiply	IMUL Op	Op=double: EDX:EAX:=EAX*Op if EAX sufficient ◆	±				?	?	?	?	t
IC	Increment	INC Op	Op:=Op+1 (Carry not affected !)	±				±	±	±	±	Γ
EC .	Decrement	DEC Op	Op:=Op-1 (Carry not affected !)	±			T	±	±	±	<u>-</u>	r
					\vdash	H	\vdash					Ħ
MP	Compare	CMP Op1,Op2	Op1-Op2	±				±	±	±	±	L
AL	Shift arithmetic left (≡ SHL)	SAL Op, Quantity		i				±	±	?	±	Γ
٩R	Shift arithmetic right	SAR Op, Quantity		i				±	±	?	±	Ī
CL	Rotate left through Carry	RCL Op, Quantity		i								İ
OR .	Rotate right through Carry	RCR Op, Quantity		i		Г		П	П		_	t
OL.	Rotate left	ROL Op, Quantity		i		H	T	Н	Н		_	İ
OR	Rotate right	ROR Op, Quantity		i	\vdash	\vdash	\vdash	\vdash	\vdash	\vdash		t
	e information see instruction sp			ı		_	_	_				L
	e information see instruction sp	ecincations	◆ then CF:=0, OF:=0 else CF:=1, OF:=1				_		_			_
OGIC	Commont	0-4-	0		l			lag		ایما	_	ı
ame	Comment	Code	Operation	_	D		Т		Z			Ļ
EG	Negate (two-complement)	NEG Op	Op:=0-Op if Op=0 then CF:=0 else CF:=1	±		$ldsymbol{ldsymbol{ldsymbol{eta}}}$	\vdash	±	±	±	±	L
TC	Invert each bit	NOT Op	Op:=_Op (invert each bit)			L						Ĺ
ND	Logical and	AND Dest,Source	Dest:=Dest_Source	0				±	±	?	±	
R	Logical or	OR Dest,Source	Dest:=DestySource	0				±	±	?	±	T
OR .	Logical exclusive or	XOR Dest,Source	Dest:=Dest (exor) Source	0			Т	±	±	?	±	t
		· ·				H				^		÷
HL	Shift logical left (≡ SAL)	SHL Op, Quantity		i		—	-	±	±	1	±	l
SHR	Shift logical right	SHR Op,Quantity	M.SIIIIIII.	i				±	±	?	_	±

 $Download\ latest\ version\ free\ of\ charge\ from\ \underline{www.jegerlehner.ch/intel}\ This\ page\ may\ be\ freely\ distributed\ without\ cost\ provided\ it\ is\ not\ changed.\ All\ rights\ reserved$

CodeTable 2/2

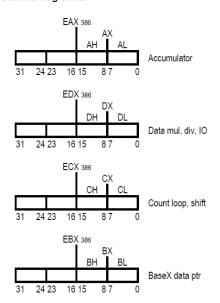
© 1996-2003 by Roger Jegerlehner, Switzerland V 2.3 English. Also available in Spanish

MISC							F	lag	s			
Name	Comment	Code	Operation	0	D	ı	Т	s	z	Α	Р	С
NOP	No operation	NOP	No operation									
LEA	Load effective address	LEA Dest,Source	Dest := address of Source									
INT	Interrupt	INT Nr	interrupts current program, runs spec. int-program			0	0					

JUMPS	(flags remain unchanged)						
Name	Comment	Code	Operation	Name	Comment	Code	Operation
CALL	Call subroutine	CALL Proc		RET	Return from subroutine	RET	
JMP	Jump	JMP Dest					
JE	Jump if Equal	JE Dest	(≡ JZ)	JNE	Jump if not Equal	JNE Dest	(≡ JNZ)
JZ	Jump if Zero	JZ Dest	(≡ JE)	JNZ	Jump if not Zero	JNZ Dest	(≡ JNE)
JCXZ	Jump if CX Zero	JCXZ Dest		JECXZ	Jump if ECX Zero	JECXZ Dest	386
JP	Jump if Parity (Parity Even)	JP Dest	(≡ JPE)	JNP	Jump if no Parity (Parity Odd)	JNP Dest	(≡ JPO)
JPE	Jump if Parity Even	JPE Dest	(≡ JP)	JPO	Jump if Parity Odd	JPO Dest	(≡ JNP)

JUMPS	S Unsigned (Cardinal)			JUMPS 9	Signed (Integer)		
JA	Jump if Above	JA Dest	(≡ JNBE)	JG	Jump if Greater	JG Dest	(≡ JNLE)
JAE	Jump if Above or Equal	JAE Dest	(≡ JNB ≡ JNC)	JGE	Jump if Greater or Equal	JGE Dest	(≡ JNL)
JB	Jump if Below	JB Dest	(= JNAE = JC)	JL	Jump if Less	JL Dest	(≡ JNGE)
JBE	Jump if Below or Equal	JBE Dest	(≡ JNA)	JLE	Jump if Less or Equal	JLE Dest	(≡ JNG)
JNA	Jump if not Above	JNA Dest	(≡ JBE)	JNG	Jump if not Greater	JNG Dest	(≡ JLE)
JNAE	Jump if not Above or Equal	JNAE Dest	(≡ JB ≡ JC)	JNGE	Jump if not Greater or Equal	JNGE Dest	(≡ JL)
JNB	Jump if not Below	JNB Dest	(≡ JAE ≡ JNC)	JNL	Jump if not Less	JNL Dest	(≡ JGE)
JNBE	Jump if not Below or Equal	JNBE Dest	(≡ JA)	JNLE	Jump if not Less or Equal	JNLE Dest	(≡ JG)
JC	Jump if Carry	JC Dest		JO	Jump if Overflow	JO Dest	
JNC	Jump if no Carry	JNC Dest		JNO	Jump if no Overflow	JNO Dest	
				JS	Jump if Sign (= negative)	JS Dest	
Gener	General Registers:				Jump if no Sign (= positive)	JNS Dest	

General Registers:



Flags: ----ODITSZ-A-P-C

Control Flags (how instructions are carried out):

D: Direction 1 = string op's process down from high to low address

I: Interrupt whether interrupts can occur. 1= enabled

single step for debugging T: Trap

Example:

.DOSSEG ; Demo program

.MODEL SMALL .STACK 1024

EQU 2 ; Const

.DATA

; define Byte, any value VarB DB? VarW DW 1010b ; define Word, binary VarW2 DW 257 ; define Word, decimal VarD DD 0AFFFFh ; define Doubleword, hex

DB "Hello !",0 ; define String S

.CODE

MOV AX, DGROUP ; resolved by linker ; init datasegment reg MOV DS,AX

MOV [VarB],42 ; init VarB MOV [VarD],-7 ; set VarD

MOV BX,Offset[S] ; addr of "H" of "Hello !" ; get value into accumulator MOV AX,[VarW] ADD AX,[VarW2] ; add VarW2 to AX

MOV [VarW2],AX store AX in VarW2 MOV AX,4C00h ; back to system INT 21h

END main

Status Flags (result of operations):

C: Carry result of unsigned op. is too large or below zero. 1 = carry/borrow result of signed op. is too large or small. 1 = overflow/underflow O: Overflow

sign of result. Reasonable for Integer only. 1 = neg. / 0 = pos. S: Sign

Z: Zero result of operation is zero. 1 = zero

A: Aux. carry similar to Carry but restricted to the low nibble only

P: Parity 1 = result has even number of set bits

Vedlegg - Linux/unix systemkall

%eax	Name	%ebx	%ecx	%edx	%esx	%edi
1	sys_exit	int	-	-	-	-
2	sys_fork	struct pt_regs	-	-	-	-
3	sys_read	unsigned int	char *	size_t	-	-
4	sys_write	unsigned int	const char *	size_t	-	-
5	sys_open	const char *	int	int	-	-
6	sys_close	unsigned int	-	-	-	-