

Hai Dang VU

7 Septembre 1993

12B rue du Brûlis, 44300 Nantes, France

Mél : hai-dang.vu@etu.univ-nantes.fr

Tél : +33 6 98 20 88 84

FORMATION

- **Université de Nantes** Nantes, France
Docteur en Electronique Depuis Oct. 2017
- **Université Paris Saclay** Paris, France
Master 2 en Système embarqué et traitement de l'information (SETI) Sep. 2016 – Sep. 2017
- **École polytechnique de Hanoi** Hanoi, Vietnam
Ingénieur en Informatique Industrielle Sep. 2011 – Sep. 2016

EXPÉRIENCE

- **Doctorant, Université de Nantes, IETR, 3 ans** Nantes, France
Efficacité des méthodes probabilistes dans l'analyse des propriétés temporelles des MPSoCs Depuis Oct. 2017
 - Modélisation d'un système MPSoCs en utilisant des méthodes probabilistes
 - Analyse des propriétés temporelles du système MPSoC en utilisant Statistical Model Checking (SMC)
- **Stage du master 2, SATIE, DIGITEO LABS, 6 mois** Paris, France
Caractérisation, modélisation et évaluation d'un système de contrôle commande d'un simulateur de deux roues motorisées Avr. 2017 – Sep. 2017
 - Conception d'un simulateur de véhicule à deux roues sur un circuit embarqué compact coeur ARM (STM32F446RE)
 - Évaluation et optimisation du fonctionnement du simulateur
- **Stage de fin d'études, IMEP-LAHC, INP Grenoble, 5 mois** Grenoble, France
Conception d'un circuit de Bluetooth imprimée sur le papier Powercoat Fév. 2016 – Juin. 2016
 - Conception d'une antenna de type PIFA (2.45 Ghz) intégrée sur un circuit embarqué coeur ARM (DA14583)
 - Transmission des données sur le portable via bluetooth basse énergie (BLE) 4.0

PUBLICATION

- **2021:** "A Fast Yet Accurate Message-level Communication Bus Model for Timing Prediction of SDFGs on MPSoC" by Hai-Dang Vu, Sébastien Le Nours, Sébastien Pillement, Ralf Stemmer, Kim Grüttner (ASP-DAC 2021).
- **2020:** "Towards Probabilistic Timing Analysis for SDFGs on Tile Based Heterogeneous MPSoCs" by Ralf Stemmer, Hai-Dang Vu, Kim Grüttner, Sébastien Le Nours, Wolfgang Nebel and Sébastien Pillement (ERTS'20).
- **2019:** "Experimental evaluation of probabilistic execution-time modeling and analysis methods for SDF applications on MPSoCs" by Ralf Stemmer, Hai-Dang Vu, Kim Grüttner, Sébastien Le Nours, Wolfgang Nebel and Sébastien Pillement (SAMOS'19).
- **2019:** "Feasibility Study of Probabilistic Timing Analysis Methods for SDF Applications on Multi-Core Processors" by Ralf Stemmer, Hai-Dang Vu, Maher Fakir, Kim Grüttner, Sébastien Le Nours and Sébastien Pillement (Rapport technique).

ACTIVITÉS D'ENSEIGNEMENT

- **Co-conception des systèmes matériels/logiciels:** Prototypage d'un système programmable sur puce avec Xilinx Vivado
- **Conception de circuits:** Conception de circuits en utilisant HDL designer
- **Systèmes temps réelles:** Conception et évaluation d'un système temps réel en utilisant Workbench
- **M1 stage co-encadrant:** Effets des caches sur le temps d'exécution d'une application sur MPSoCs (2 mois)