

# **NỘI DUNG ÔN TẬP GIỮA KỲ**

## **MÔN KIẾN TRÚC MÁY TÍNH**

### **CHƯƠNG 1: GIỚI THIỆU**

1. Sự khác nhau giữa kiến trúc và tổ chức máy tính.
2. Sự khác nhau giữa chức năng và cấu trúc máy tính.
3. Trình bày bốn chức năng chính của máy tính.
4. Liệt kê và định nghĩa tóm tắt bốn thành phần chính của máy tính.
5. Liệt kê và định nghĩa tóm tắt bốn thành phần chính của CPU.
6. Khái niệm hệ đếm, phân biệt hệ đếm có vị trí và hệ đếm không vị trí
7. Khái niệm cơ số của hệ đếm
8. Dạng tổng quát của biểu diễn một số trong hệ đếm cơ số  $r$
9. Cách tính giá trị của một số biểu diễn ở các hệ đếm khác nhau
10. Chuyển đổi giữa các hệ đếm: Hệ 2, hệ 10 và hệ 16
11. Biểu diễn số thập phân sang nhị phân
  - a. 25.125
  - b. 124.75
  - c. 100
  - d. 25.25
12. Biểu diễn số nhị phân sang thập phân
  - a. 100011111.01
  - b. 110110.1
  - c. 1101.101
13. Biểu diễn số thập phân sang thập lục phân
  - a. 142.5
  - b. 101.25
  - c. 204.125
  - d. 255.875
14. Biểu diễn số thập lục phân sang thập phân
  - a. 10D.E

- b. A98.03
  - c. ABCD
  - d. EBA.C
15. Biểu diễn số nhị phân sang thập lục phân
- a. 11110000.11
  - b. 101101100.001
  - c. 001100
  - d. 110011.10011
16. Biểu diễn số thập lục phân sang nhị phân
- a. 14D.E
  - b. A78.03
17. Sắp xếp các số theo thứ tự giá trị tăng dần:  $(1.1)_2$ ,  $(1.4)_{10}$ ,  $(1.5)_{16}$

## **CHƯƠNG 2: SỰ PHÁT TRIỂN CỦA MÁY TÍNH VÀ HIỆU NĂNG**

1. Khái niệm chương trình lưu trữ là gì?
2. Kể tên bốn thành phần chính của các máy tính IAS.
3. Nêu các đặc điểm chính của máy IAS.
4. Nêu chức năng của một số thanh ghi trong máy tính IAS: Memory buffer register (MBR), Memory address register (MAR), Instruction register (IR), Instruction buffer register (IBR), Program counter (PC), Accumulator (AC) and multiplier quotient (MQ).
5. Trình bày luật Moore.
6. Kể tên hai thành phần cơ bản cấu tạo nên máy tính số.
7. Liệt kê và giải thích các đặc điểm chính của một họ máy tính.
8. Ba yếu tố chính khi thiết kế hiệu suất (performance) của hệ thống máy tính là gì?
9. Liệt kê các thuộc tính hệ thống ảnh hưởng đến hệ số hiệu suất của máy tính.

## **CHƯƠNG 3: TỔNG QUAN VỀ MÁY TÍNH VÀ HỆ THỐNG KẾT NỐI TRONG MÁY TÍNH**

1. Liệt kê các nhóm chức năng (function) chung được xác định bởi các lệnh máy tính.
2. Liệt kê và mô tả ngắn gọn các nhóm hoạt động (action) mà bộ xử lý có thể thực hiện.
3. Liệt kê và mô tả ngắn gọn các trạng thái có thể để thực hiện một lệnh.

4. Liệt kê và định nghĩa ngắn gọn hai phương pháp xử lý nhiễu.
5. Liệt kê các loại thông tin đầu vào và đầu ra của CPU, I/O module và bộ nhớ (memory).
6. Những dạng truyền nào phải có hỗ trợ của cấu trúc kết nối?
7. Các đặc điểm chính của kết nối bus (Bus interconnection) là gì?
8. Chức năng và đặc điểm của bus dữ liệu (Data Bus).
9. Chức năng và đặc điểm của bus địa chỉ (Address Bus).
10. Chức năng và đặc điểm của bus điều khiển (Control Bus)
11. Các ưu điểm của cấu trúc đa bus so với cấu trúc đơn bus là gì?
12. Các đặc điểm của kết nối điểm – điểm là gì?

## **CHƯƠNG 4: BỘ NHỚ CACHE**

1. Liệt kê và mô tả các đặc trưng của bộ nhớ máy tính.
2. Một số khái niệm đối với bộ nhớ trong: Từ (word), đơn vị đánh địa chỉ (Addressable units), đơn vị truyền (Unit of transfer)
3. Sự khác nhau giữa truy cập tuần tự, trực tiếp và ngẫu nhiên là gì?
4. Nêu mối quan hệ giữa thời gian truy cập, giá thành và dung lượng bộ nhớ.
5. Nguyên lý hoạt động của bộ nhớ đệm.
6. Tổ chức của bộ nhớ chính và bộ nhớ đệm.
7. Các yếu tố chính trong thiết kế cache là gì?
8. Khái niệm Cache logic (Logical Cache) và Cache vật lý (Physical Cache).
9. Trình bày các phương pháp ánh xạ trong Cache: ánh xạ trực tiếp, kết hợp và tập kết hợp.
10. Đối với cache ánh xạ trực tiếp, một địa chỉ bộ nhớ chính gồm bao nhiêu trường? Là những trường gì?
11. Đối với cache ánh xạ kết hợp, một địa chỉ bộ nhớ chính gồm bao nhiêu trường? Là những trường gì?
12. Đối với cache ánh xạ tập kết hợp, một địa chỉ bộ nhớ chính gồm bao nhiêu trường? Là những trường gì?
13. Trình bày các thuật toán thay thế trong bộ nhớ Cache.
14. Ghi xuyên qua (Write through) và ghi trả sau (write back) khác nhau như thế nào? Kỹ thuật nào giảm số lần truy cập bus hệ thống nhiều hơn?
15. Kích thước của đường có ảnh hưởng như thế nào đến hiệu suất cache (Hit ratio)?
16. Khái niệm cache phân chia và cache thống nhất.

13. Hệ thống máy tính sử dụng địa chỉ 20b. Bộ nhớ của hệ thống được tổ chức với các đơn vị đánh địa chỉ là 1 byte. Xác định dung lượng tối đa của bộ nhớ mà vi xử lý có thể quản lý được.
14. Xét bộ nhớ chính dung lượng 4GB, chia thành các khối kích thước 32B. Biết rằng bộ nhớ đánh địa chỉ theo 2byte. Giả sử bộ nhớ có 512 đường.
- Xác định số khối nhớ, số bit dùng để đánh địa chỉ cho các khối và các từ trong một khối.
  - Xác định dung lượng bộ nhớ cache, số bit để đánh địa chỉ cho các đường
15. Xét bộ nhớ cache 16KB, kích thước đường là 512B. Dung lượng bộ nhớ chính là 256KB. Bộ nhớ được đánh địa chỉ theo byte.
- Xác định số bit dùng để đánh địa chỉ cho các từ của bộ nhớ chính và số bit để đánh địa chỉ cho các khối nhớ .
  - Xác định số bit để đánh địa chỉ cho các đường
16. Xét bộ nhớ cache 32KB. Dung lượng bộ nhớ chính là 256MB, kích thước khối 256B, mỗi 2byte được đánh địa chỉ trực tiếp bởi một địa chỉ.
- Xác định số bit dùng để đánh địa chỉ cho các khối và số bit để đánh địa chỉ cho các từ trong một khối
  - Xác định số bit để đánh địa chỉ cho các đường
17. Bộ nhớ Cache 128 đường. Bộ nhớ chính có 8K khối, mỗi khối có kích thước 128 từ, đánh địa chỉ theo từ.
- Xác định số bit dùng để đánh địa chỉ cho các khối và số bit để đánh địa chỉ cho các từ trong một khối.
  - Xác định số bit để đánh địa chỉ cho các đường.
18. Bộ nhớ chính có dung lượng  $2^{20}$  byte, đánh địa chỉ theo byte, kích thước khối 8 byte, ánh xạ trực tiếp vào cache 32 đường.
- Xác định kích thước của các trường Tag, Line và Word.
  - Byte có địa chỉ 0001 0001 0001 1011 1010 được lưu ở đường nào của cache?
  - Xác định dung lượng của bộ nhớ Cache.
  - Khối nhớ thứ 52 được ánh xạ vào đường nào?
19. Bộ nhớ chính gồm 32MB, mỗi 2B được đánh địa chỉ trực tiếp bởi một địa chỉ. Dung lượng Cache 64KB. Dữ liệu được truyền giữa bộ nhớ chính và cache theo từng block 8 byte. Xác định kích thước các trường Tag, Line và Word trong trường hợp ánh xạ trực tiếp.

20. Bộ nhớ chính gồm 32MB, mỗi 2B được đánh địa chỉ trực tiếp bởi một địa chỉ. Dung lượng Cache 64KB. Dữ liệu được truyền giữa bộ nhớ chính và cache theo từng block 8 byte. Xác định kích thước các trường Tag và Word trong trường hợp ánh xạ kết hợp.
21. Trong bộ nhớ cache có 512 đường, sử dụng ánh xạ tập kết hợp 8 đường, khối thứ 242 có thể được ánh xạ vào tập nào của cache?
22. Bộ nhớ chính gồm 32MB, mỗi 2B được đánh địa chỉ trực tiếp bởi một địa chỉ. Dung lượng cache 64KB. Dữ liệu được truyền giữa bộ nhớ chính và cache theo từng block 8 byte.
- Xác định kích thước các trường Tag, Set và Word trong trường hợp ánh xạ tập kết hợp 4 đường.
  - 2B có địa chỉ  $A4B76C_H$  được ánh xạ vào tập nào của cache?
23. Cho máy tính có dung lượng bộ nhớ chính 512MB, cache: 32KB, Line: 16byte, địa chỉ bộ nhớ đánh theo 2 byte. Trong trường hợp ánh xạ tập kết hợp 4 đường, từ nhớ có địa chỉ  $32E4C85_H$  có thể được lưu ở tập (set) nào trong cache?
24. Bộ nhớ Cache có 128 đường, sử dụng ánh xạ tập kết hợp 8 đường. Bộ nhớ chính có 8K khối, mỗi khối có kích thước 128 từ, bộ nhớ đánh địa chỉ theo từ. Xác định định dạng địa chỉ bộ nhớ và tính kích thước các trường tương ứng.
25. Bộ nhớ cache có kích thước 2048 đường, sử dụng ánh xạ tập kết hợp 8 đường. Mỗi đường có 32 từ nhớ. Bộ nhớ đánh địa chỉ theo từ. Hệ thống sử dụng địa chỉ 20b. Xác định kích thước các trường Tag, Set, Word của địa chỉ bộ nhớ.