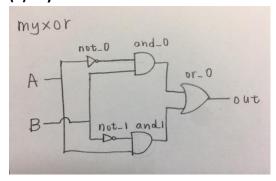
CS 2104 02 Hardware Design and Labs 2018

Lab 1

學號:105072123 姓名:黃海茵

1. 實作過程

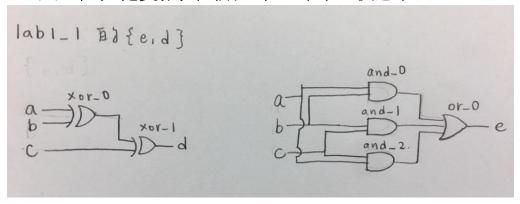
(1) myxor



(2) lab1_1~lab1_3中的{e, d} = a + b + c

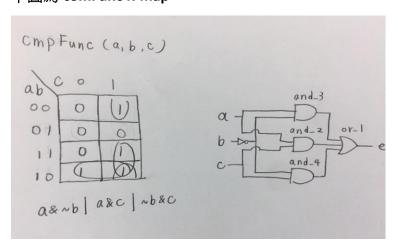
d:a,b,c中的1是奇數個時(1個或3個),d即為1,反之為0

e:a,b,c中的1是多數時(2個以上),e即為1,反之為0



(3) lab1_1 ~ lab1_3 中的 comFunc

下圖為 comFunc K-map



(4) Lab1_4 我是呼叫了 4 次 module lab1_3,然後把每一個的 output e 代入下一個 module 的 input c。

2. 學到的東西與遇到的困難

第一次用 vivado 這個軟體,摸索了一段時間才知道怎麼用。跟上學期邏設用的工作站比起來,不管是介面還是操作方式都蠻不同的。Demo 時也問了助教關於 project 的問題,一開始我以為要打一個新的 module 就要開一個新的 project,所以 lab1 我開了五個 project。問了助教後才知道,原來所有的 module 都可以放在同個 project 裡,只要更改 top module 即可。

3. 想對老師或助教說的話

老師、助教辛苦了,希望以後的 lab 不會出太難☺☺☺