

判 決

訴訟代理人弁理士 長谷川芳樹、柴田昌聰、黒川朋也、弁護士 村田哲哉

指定代理人 菅原道晴、小林信雄、茂木静代、小川謙

訴訟費用は原告の負担とする。

## 第1 原告の求めた裁判

## 第2 事案の概要

原告は、平成4年12月10日、名称を「固体撮像素子」とする発明（本願発明）についての特許出願（平成4年特許願第330482号）をしたが、平成11年6月16日に拒絶査定があったので、同年7月15日審判請求をし、平成11年審判第11627号事件として審理された結果、平成12年6月13日、「本件審判の請求は、成り立たない。」との審決があり、その謄本は7月10日に原告に送達された。

【請求項1】被写体からの光を感光素子に電流に変換する複数のフォトダイオードを前記フォトダイオードごとに設けられ、前記積分回路部のリセット状態の出力電圧と積分した出力電圧との差分を増幅して出力する信号後処理回路と、前記積分回路部の出力を順次選択し、前記信号後処理回路を備える固体撮像素子。

(1) 刊行物記載發明

原査定の拒絶の理由に引用された特開平4-4663号公報(刊行物1)には、複数のセンサチップを有する光電変換装置における信号発生装置に、増幅器のオフセット電圧のばらつきにより出力電圧に段差が生じる欠点に着目し、「信号センサチップごとの段差が生じない信号発生装置」を目的とし、

「出力のリセット期間には、コンデンサ3の共通出力線1に接続される側(以下、CIN側とする)では、センサチップCの出力リセット電圧VRES1とそのセンサチップが有するバッファ増幅器Aのオフセット電圧VOFFとの和、VRES1+VOFFが読み出され、コンデンサ3のもう一方の側(以下、COUT側とする)は、リセット電源5によるリセット電圧VRES2に設定される。ここで、VRES1は各センサチップについて共通とする。続いて、リセット期間の後の信号期間には、CIN側では、そのセンサチップの有する画素Sからの出力電圧VSIGと前記リセット期間に読み出された電圧、VRES1+VOFFとの和、V(SIG+VRES1+VOFF)が読み出される。このとき、COUT側では、容量結合により前記リセット期間にCIN側で読み出された電圧VRES1+VOFFとの差、V(SIG+VRES1+VOFF)-(VRES1+VOFF)=V(SIG)のオフセット電圧VOFF及びリセット電圧、特にセンサチップごとに異なるオフセット電圧VOFFが減算処理されて除かれた信号電圧V(SIG)のみが得られる。そして、増幅器4には、この信号電圧V(SIG)にリセット電源5によるリセット電圧VRES2が加算された電圧、V(SIG+VRES2)が入力される。」(3頁左上欄2行~右上欄4行)、「共通出力線に直列に挿入した容量手段により、センサチップの有するバッファ増幅器のオフセット電圧を減算処理し、センサチップごとに出力に現れる段差をなくすようにしたため、高階調の信号出力を得ることができ、暗時の出力のばらつきも著しく低減することができ(3頁右上欄16行~左下欄

2行)、第1図(1)に、3画素Sからの出力がシフトレジスタSRからのシフトパルスにより、それぞれ共用するバッファ増幅器Aを介して順次出力線に読み出されるように配置され、バッファ増幅器Aの入力側にリセット電源とリセットスイッチが接続され、バッファ増幅器Aの出力側に共通出力線への接続をオンオフするスイッチが接続され、両スイッチがパルス駆動されるようにされた各々のセンサチップCと、出力用のバッファ増幅器と共通出力線との間に直列コンデンサとリセット電源とスイッチの直列回路が接続されている出力部を接続する旨の信号発生装置の構成を示す、発明が記載されている。

原査定の拒絶の理由に引用した特開平3-143159号公報(刊行物2)には、「出力信号の不要な疑似信号を除去することができる密着型イメージセンサ」を目的とし、

「光電変換回路は、ホトダイオード1、ブロッキングダイオード2、積分器10、積分器10に並列に接続されたスイッチSW及び制御部20からなる。ここで、積分器10、スイッチSW及び制御部20は、図示しないが出力回路C1~C16の各々に一組ずつ設けられているものである。」(2頁右下欄18行~3頁左上欄4行)、「各積分器10は、演算増幅器11とコンデンサCとからなる。」

(3頁左上欄8行~9行)、「ホトダイオード1の出力信号を積分することにより、ホトダイオードの出力信号から不要な疑似信号を除去することができる。」

(3頁右上欄9行~11行)、とし、第1図に、1個のホトダイオード1に接続した積分器を、演算増幅器と、この演算増幅器の反転入力端子と出力端子間に接続されたコンデンサとで構成し、この積分器のコンデンサに外付けでリセット用スイッチを並設し、このリセット用スイッチを制御部により制御可能とする旨の光電変換回路を開示する、発明が示されている。

## (2) 対比・判断

本願請求項1に係る発明と刊行物1記載発明とを対比するに、機能からみて、刊行物1記載発明の「画素S」は、コンデンサ3に印可する出力電圧V<sub>SI</sub>Gを発生するものであってみれば、「被写体からの光を画素ごとに」「変換する複数の」光電変換素子と認められ、刊行物1記載発明の「センサチップCのリセット電源、画素出力リセット用のスイッチングMOSトランジスタ、バッファ増幅器A」は、本願請求項1に係る発明の「リセット状態から」「電圧として出力する複数の」「回路部」に対応し、刊行物1記載発明の「センサチップCのリセット期間の出力電圧と信号期間の出力電圧との差を増幅して出力する出力部」は、本願請求項1に係る発明の「回路部のリセット状態の出力電圧と」「出力電圧との差を増幅して出力する信号後処理回路」に対応し、刊行物1記載発明の「センサチップCの画素出力リセット用のスイッチングMOSトランジスタMRESおよびスイッチングMOSトランジスタM<sub>n</sub>(n=1, 2, ...)にパルスを供給する手段」は、本願請求項1に係る発明の「回路部の出力を順次選択し、前記信号後処理回路に出力するとともに」「回路部をリセットする制御回路部」に対応し、刊行物1記載発明の「信号発生装置」は、本願請求項1に係る発明の「固体撮像素子」に対応するので、

両者は、

「被写体からの光を画素ごとに」「変換する複数の」光電変換素子と、「リセット状態から」「電圧として出力する複数の」「回路部」と、「回路部のリセット状態の出力電圧と」「出力電圧との差を増幅して出力する信号後処理回路」と、「回路部の出力を順次選択し、前記信号後処理回路に出力するとともに前記」「回路部をリセットする制御回路部」と、を備える「固体撮像素子」で一致し、

① 本願請求項1に係る発明では、被写体からの光を画素ごとに光電変換する素子をフォトダイオードとして電流に変換し、積分回路部をフォトダイオードごとに設けリセット状態から電流を積分して電圧として出力するようにしたのに対し、刊行物1記載発明ではそのように成されていない点、

② 本願請求項1に係る発明では、信号後処理回路で用いるための出力電圧を発生する回路部を積分回路部とし、制御回路部が順次選択及びリセットする回路部を積分回路部としているのに対し、刊行物1記載発明ではそのように成されていない点、

で相違する。

上記相違点について審究する。

(相違点①について)

光電変換素子としてフォトダイオードは周知である。また、刊行物2記載発明の積分器は、コンデンサCの回路上の特性からみて、電圧出力をとれるようにするこ

と、フォトダイオードで発生した電荷をフォトダイオード自体で蓄積せずにコンデンサCに蓄積できるようにすること、1個のフォトダイオードに対し1個の積分器とできるようにすること、フォトダイオードの出力信号を積分することによりフォトダイオードの出力信号から不要な疑似信号を除去することができるようにすること、すなわち計測に適するように正確な出力を得ることができるようにすること、本願請求項1に係る発明の積分回路部と同じ固体撮像素子の技術分野に属するものとする、を意味するものであってみれば、刊行物2記載の積分器及びスイッチSWより成る電圧発生回路の構成を前記意味するところを動機として刊行物1記載のセンサチップCのリセット電源とリセットスイッチ及びバッファ増幅器よりなる電圧発生回路の構成に画素ごとに適用することは、当業者が容易になし得たものといえる。

してみれば、上記相違点①は刊行物2記載発明の適用により当業者が容易に発明をすることができたものである。

(相違点②について)

上記「(相違点①について)」で述べたとおり、刊行物2記載の積分器、スイッチSW及びフォトダイオードより成る電圧発生回路の構成を前記意味するところを動機として刊行物1記載のセンサチップCの1個の画素、リセット電源とリセットスイッチ及びバッファ増幅器よりなる電圧発生回路に適用することは当業者において容易になし得たものである。そうすると、信号後処理回路及び制御回路部が処理する出力電圧及び出力を発生する対象が刊行物2記載の前記電圧発生回路、すなわち積分回路部となることは自明である。

してみれば、相違点②は刊行物2記載発明を刊行物1記載発明に適用することにより生じる自明の事項であり、前記適用が「(相違点①について)」で述べたとおり容易になし得た以上、相違点②は前記適用を前提とすれば相違しないものとなる。

### (3) 審決のむすび

以上のとおりであるから、本願請求項1に係る発明は、刊行物1及び2記載発明に基づいて当業者が容易に発明をすることができたものであるから、特許法29条2項の規定により、特許を受けることができない。

## 第3 原告主張の審決取消事由

### 1 取消事由1(対比・判断の誤り(一致点の認定の誤り))

#### (1) 審決の基本的考え方の誤り

審決は「機能からみて」として、刊行物1記載の発明と本願請求項1に係る発明との対比・判断をすると説示するが、審決が対応するとした点は、いずれも、「結果」からみたものであり、「機能」からみたものではない。発明の特徴は、特定の結果を実現するために採用した手段に認められるところ、審決の対比は、実現する結果のみにこだわり採用した手段の相違を無視しており、誤りである。

#### (2) リセットの対象の対比の誤り

(2)-1 審決は、「刊行物1記載発明の「センサチップCのリセット電源、画素出力リセット用のスイッチングMOSトランジスタ、バッファ増幅器A」は、本願請求項1に係る発明の「リセット状態から」「電圧として出力する複数の」「回路部」に対応し、」と認定する。

しかし、刊行物1の第1図(1)及び「ここで、一画素からの出力を読み出すごとに、出力リセットパルス $\phi_{RES}$ により出力線のリセットが行われ、電圧 $V_{RES1}$ に設定される。」(2頁左上欄4行~7行)の記載によれば、刊行物1発明は、リセット電源Eとトランジスタ $M_{RES}$ とを用いて画素Sの出力電圧を強制的に $V_{RES1}$ に設定することにより、画素Sをリセットするのに対して、本願請求項1に係る発明は、積分回路部をリセットする。

刊行物1発明と本願請求項1に係る発明とでは、リセットの対象が異なり、刊行物1発明の「センサチップCのリセット電源、画素出力リセット用のスイッチングMOSトランジスタ、バッファ増幅器A」は、本願請求項1に係る発明の「リセット状態から電圧として出力する複数の回路部」に対応しない。

(2)-2 被告は、「コンデンサ(刊行物1のコンデンサ3、本願請求項1に係る発明のC $\alpha$ )の入力側にリセット期間の出力電圧と信号期間の出力電圧とを出力する」という機能からみて上記対応関係をみるべきであると主張する。

しかし、被告主張の点は結果からみたもので機能からみたものではなく、被告の主張は採用した手段の相違を無視するものである。

(3) 増幅の対象となる電圧の対比の誤り

(3)－1 審決は、「刊行物1記載発明の『センサチップCのリセット期間の出力電圧と信号期間の出力電圧との差を増幅して出力する出力部』は、本願請求項1に係る発明の『回路部のリセット状態の出力電圧と』『出力電圧との差を増幅して出力する信号後処理回路』に対応し」と認定している。

しかし、刊行物1発明の出力部は、画素Sをリセットした時の出力電圧と画素Sへの信号入力時の出力電圧との差を増幅して出力するのに対して、本願請求項1に係る発明の信号後処理回路は、積分回路部のリセット状態の出力電圧と積分した出力電圧との差を増幅して出力する。

刊行物1記載の発明と本願請求項1に係る発明とでは、増幅の対象となる電圧が異なっており、刊行物1発明の「センサチップCのリセット期間の出力電圧と信号期間の出力電圧との差を増幅して出力する出力部」は本願請求項1に係る発明の「回路部のリセット状態の出力電圧と出力電圧との差を増幅して出力する信号後処理回路」に対応しない。したがって、「回路部のリセット状態の出力電圧と出力電圧との差を増幅して出力する信号後処理回路」を一致点とした審決の認定は誤りである。

(3)－2 被告は、刊行物1発明のコンデンサ3の「C<sub>OUT</sub>側では、センサチップごとに異なるオフセット電圧V<sub>OFF</sub>が減算処理されて除かれた信号電圧V<sub>SIG</sub>のみが得られる」という機能から上記対応関係をみるべきであると主張するが、この点も結果から見たものであって機能からみたものではないから、誤りというべきである。

(4) リセットを行う手段の対比の誤り

(4)－1 審決は、「刊行物1記載発明の「センサチップCの画素出力リセット用のスイッチングMOSトランジスタMRESおよびスイッチングMOSトランジスタM<sub>n</sub>（n＝1、2、・・・）にパルスを供給する手段」は、本願請求項1に係る発明の「回路部の出力を順次選択し、前記信号後処理回路に出力するとともに」「回路部をリセットする制御回路部」に対応し」と認定している。

しかし、前記のとおり、刊行物1発明と本願請求項1に係る発明とではリセットの対象が異なっており、刊行物1発明の「センサチップCの画素出力リセット用のスイッチングMOSトランジスタMRESおよびスイッチングMOSトランジスタM<sub>n</sub>（n＝1、2、・・・）にパルスを供給する手段」は本願請求項1に係る発明の「回路部の出力を順次選択し、前記信号後処理回路に出力するとともに回路部をリセットする制御回路部」と対応するものではない。

したがって、上記審決の認定は誤りであり、「回路部の出力を順次選択し、前記信号後処理回路に出力するとともに回路部をリセットする制御回路部」を一致点とした審決の認定は誤りである。

(4)－2 被告の主張は、「各々パルス駆動されるバッファ増幅器Aの入力側のトランジスタと出力側のトランジスタにパルスを供給する」という機能から上記対応関係をみるべきであるとするものである。刊行物1発明と本願請求項1に係る発明とでは、供給先（リセットの対象）が異なり、機能からみて対応するものではないので、この主張は誤りである。

2 取消事由2（相違点の認定の誤り）

審決は、本願請求項1に係る発明と刊行物1発明との相違点につき、「（1）本願請求項1に係る発明では、被写体からの光を画素毎に光電変換する素子をフォトダイオードとして電流に変換し、積分回路部をフォトダイオードごとに設けリセット状態から電流を積分して電圧として出力するようにしたのに対し、刊行物1記載発明ではそのように成されていない点、（2）本願請求項1に係る発明では、信号後処理回路で用いるための出力電圧を発生する回路部を積分回路部とし、制御回路部が順次選択およびリセットする回路部を積分回路部としているのに対し、刊行物1記載発明ではそのように成されていない点、で相違する。」と認定する。

しかし、審決は、リセットの対象が相違すること、及び、信号後処理回路の増幅の対象となる電圧が相違することを看過しており、また、「刊行物1記載発明ではそのように成されていない点」と記載するだけで、相違点を具体的に指摘していないので、誤りである。

3 取消事由3（相違点についての判断の誤り）

(1) 相違点①についての判断の誤り

#### (1)－1 動機の欠如

本願請求項1に係る発明は積分器のオフセット誤差を除去するのに対して、刊行物2発明はフォトダイオードの出力信号中の不要な疑似信号を除去するもので、両者は課題が異なる上に、刊行物2には、フォトダイオードの出力信号を積分する積分器を設けることの記載はあるものの、刊行物2記載の「積分器およびスイッチS Wより成る電圧発生回路」の構成を刊行物1記載の「センサチップCのリセット電源とリセットスイッチおよびバッファ増幅器よりなる電圧発生回路」の構成に適用する旨の記載・示唆はないので、刊行物2には、刊行物2記載の電圧発生回路の構成を、刊行物1記載の電圧発生回路の構成に適用する動機がない。

#### (1)－2 適用の不可能性

刊行物2記載の電圧発生回路は積分器をリセットするのに対して、刊行物1記載の電圧発生回路は画素Sをリセットするもので、両者はリセットの対象を異にするから、刊行物2記載の電圧発生回路の構成を、刊行物1記載の電圧発生回路の構成に適用することはできない。

#### (2) 相違点②についての判断の誤り

この点に関する審決の判断は、刊行物2記載の電圧発生回路を刊行物1記載の電圧発生回路に適用することは当業者において容易になし得たものであることを前提とするものである一方、この前提が誤りであることは前記のとおりであるから、誤りである

### 第4 審決取消事由に対する被告の反論

#### 1 取消事由1に対して

(1) 審決は、本願請求項1に係る発明と刊行物1発明とを「機能からみて」対比をして一致点の認定をし、その機能を果たす具体的構成を相違点として認定をするとの考え方に立つものである。「機能からみて」した対比判断に誤りはなく、一致点の認定にも誤りはない。機能は、「相互に関連し合って全体を構成している各因子が有する固有な役割」（広辞苑）の意味であり、所望の結果を達成するための各手段の役割を意味し、結果が対応することは手段としての役割（機能）が一致することにほかならないから、結果を実現するために採用した手段の相違を無視して対比したわけではない。

#### (2) 「リセット対象の対比の誤り」に対して

(2)－1 刊行物1の「出力のリセット期間には、コンデンサ3の共通出力線1に接続される側（以下、C<sub>IN</sub>側とする）では、センサチップCの出力リセット電圧V<sub>RES1</sub>とそのセンサチップが有するバッファ増幅器Aのオフセット電圧V<sub>OFF</sub>との和、V<sub>RES1</sub>+V<sub>OFF</sub>が読み出され」（3頁左上欄2行～7行）、「続いて、リセット期間の後の信号期間には、C<sub>IN</sub>側では、そのセンサチップの有する画素Sからの出力電圧V<sub>SIG</sub>と前記リセット期間に読み出された電圧、V<sub>RES1</sub>+V<sub>OFF</sub>との和、V<sub>SIG</sub>+V<sub>RES1</sub>+V<sub>OFF</sub>が読み出される」（3頁左上欄10行～15行）との記載によると、「センサチップCのリセット電源E、画素出力リセット用のスイッチングMOSトランジスタ、バッファ増幅器A」からなる回路部は、リセット期間及びこれに続く信号期間においてバッファ増幅器Aの出力電圧をコンデンサ3に出力する。これにより、バッファ増幅器Aのオフセット電圧のばらつきに起因する出力電圧の段差を解消するものである。

(2)－2 リセット期間の出力電圧につき、刊行物1発明はバッファ増幅器Aの入力側をリセット電源Eにリセットしたときの電圧を出力するのに対して、本願請求項1に係る発明は積分回路部の積分電圧をリセットしたときの電圧を出力するものであり、リセットの対象においては両者は相違するものの、両者とも、コンデンサ（刊行物1のコンデンサ3、本願請求項1に係る発明のC<sub>α</sub>）の入力側にリセット期間の出力電圧と信号期間の出力電圧とを出力する点において一致している。

(2)－3 審決は、「コンデンサの入力側にリセット期間の出力電圧と信号期間の出力電圧とを出力する」という機能からみて、刊行物1発明の「センサチップCのリセット電源、画素出力リセット用のスイッチングMOSトランジスタ、バッファ増幅器A」は本願請求項1に係る発明の「リセット状態から電圧として出力する複数の回路部」に対応すると認定したものである。審決は、上記(2)－2で指摘した相違点を、相違点②として別途認定している。

#### (3) 「増幅の対象となる電圧の対比の誤り」に対して

(3)－1 刊行物1には、「出力のリセット期間には、コンデンサ3の共通出力線1に接続される側（以下、C<sub>IN</sub>側とする）では、センサチップCの出力リセット

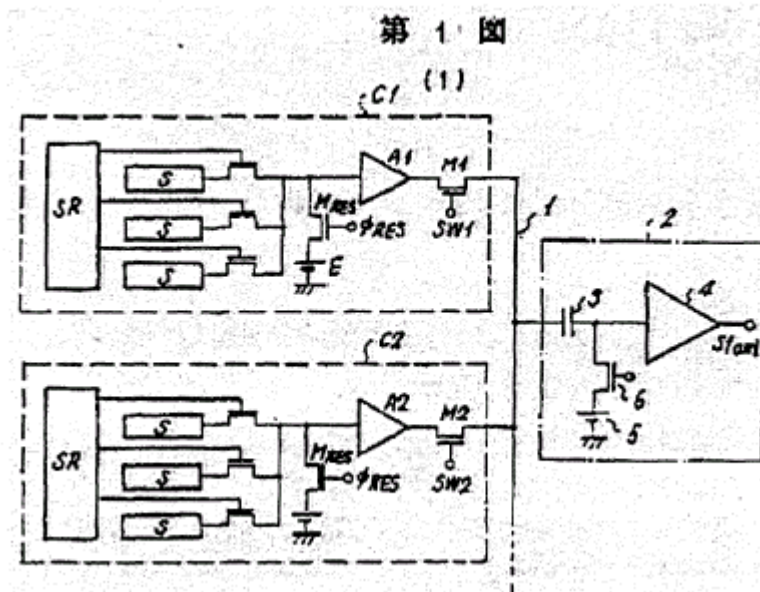
電圧 $V_{RES1}$ とそのセンサチップが有するバッファ増幅器Aのオフセット電圧 $V_{OFF}$ との和、 $V_{RES1}+V_{OFF}$ が読み出され、コンデンサ3のもう一方の側（以下、 $C_{OUT}$ 側とする）は、リセット電源5によるリセット電圧 $V_{RES2}$ に設定される。ここで、 $V_{RES1}$ は各センサチップについて共通とする。続いて、リセット期間の後の信号期間には、 $C_{IN}$ 側では、そのセンサチップの有する画素Sからの出力電圧 $V_{SIG}$ と前記リセット期間に読み出された電圧、 $V_{RES1}+V_{OFF}$ との和、 $V_{SIG}+V_{RES1}+V_{OFF}$ が読み出される。このとき、 $C_{OUT}$ 側では、容量結合により前記リセット期間に $C_{IN}$ 側で読み出された電圧 $V_{RES1}+V_{OFF}$ との差、 $V_{SIG}+V_{RES1}+V_{OFF}-(V_{RES1}+V_{OFF})=V_{SIG}$ のオフセット電圧 $V_{OFF}$ 及びリセット電圧、特にセンサチップごとに異なるオフセット電圧 $V_{OFF}$ が減算処理されて除かれた信号電圧 $V_{SIG}$ のみが得られる。そして、増幅器4には、この信号電圧 $V_{SIG}$ にリセット電源5によるリセット電圧 $V_{RES2}$ が加算された電圧、 $V_{SIG}+V_{RES2}$ が入力される」との記載がある。

(3)ー2 審決は、コンデンサ3の「 $C_{OUT}$ 側では、センサチップごとに異なるオフセット電圧 $V_{OFF}$ が減算処理されて除かれた信号電圧 $V_{SIG}$ のみが得られる」という機能からみて、刊行物1発明の「センサチップCのリセット期間の出力電圧と信号期間の出力電圧との差を増幅して出力する出力部」は、本願請求項1に係る発明の「回路部のリセット状態の出力電圧と出力電圧との差を増幅して出力する信号後処理回路」に対応すると認定したものであり、そこに誤りはない。

そして、刊行物1発明の増幅対象が光電変換素子（画素S）の出力電圧であるのに対し、本願請求項1に係る発明の増幅対象が光電変換素子（フォトダイオード）の出力を積分した出力電圧である点は、積分器の構成を採用するか否かによるものであり、審決はこれを相違点①として抽出している。

(4) 「リセットを行う手段の対比の誤り」 に対して  
審決は、刊行物1の第1図（1）（下記）に、バッファ増幅器Aの入力側にリセット電源とリセットスイッチが接続され、バッファ増幅器Aの出力側に共通出力線への接続をオンオフするスイッチが接続され、両スイッチがパルス駆動されるようにされた各々のセンサチップCが接続されている構成が示されていることから、これら両スイッチにパルスを供給する手段の存在は当然のことであると認定した上で、この両スイッチにパルスを供給する手段の機能が、本願請求項1に係る発明の「回路部の出力を順次選択し、前記信号後処理回路に出力するとともに前記回路部をリセットする制御回路部」に対応すると認定している。

刊行物1の第1図（1）



そして、「信号後処理回路で用いるための出力電圧を発生する回路部を積分回路部とし、制御回路部が順次選択およびリセットする回路部を積分回路部」とする点は、相違点②として抽出している。したがって、審決がしたリセットを行う手段の対比に関し、原告主張の誤りはない。



## 2 取消事由2に対して

「本願請求項1に係る発明では、信号処理回路で用いるための出力電圧を発生する回路を積分回路部とし、制御回路部が順次選択及びリセットする回路部を積分回路部としているのに対し、刊行物1記載発明ではそのようになされていない」との審決認定の相違点②は、「回路部」のタイプが異なることを意味する。

「回路部」のタイプが異なると、リセットの対象たる回路部及び増幅の対象となる電圧を出力する回路部もおのずと相違することは明らかである。原告主張の、リセットの対象が異なること、増幅の対象となる電圧が異なることは相違点②に含まれる。

## 3 取消事由3に対して

### (1) 「動機の欠如」に対して

本願明細書には「密着型イメージセンサを構成するには、各フォトダイオードにMOSFETによるソースフォロワ回路を設け、この回路で読み出す、という方式がある。一方、例えば、特開平3-143159にあるように、ソースフォロワ回路にかえて各フォトダイオードに積分器を設ける、というものがある。この方式では、各積分器で各フォトダイオードの光電流を積分し、得られた信号をシフトレジスタによりスキャンして一本の出力信号用の配線（ビデオライン）から画像信号（ビデオ信号）が出力される。」（【0003】）の記載がある。

すなわち、上記特開平3-143159号公報である刊行物2に、ソースフォロワ回路に代えて各フォトダイオードに積分器を設ける点、各フォトダイオードの光電流を積分し、得られた信号をシフトレジスタによりスキャンして一本の出力信号用の配線から画像信号として出力する点が記載されているとの認識が本願明細書に示されており、原告が欠如を主張するその動機が刊行物2に記載されていることを、原告自ら認めているのである。

### (2) 「適用の不可能性」に対して

相違点①に関する部分の審決の説示は、「刊行物2記載発明の積分器が意味するところを動機として刊行物2記載発明の積分器及びスイッチSWより成る電圧発生回路の構成を刊行物1記載のセンサチップCのリセット電源とリセットスイッチ及びバッファ増幅器よりなる電圧発生回路の構成に画素ごとに適用することは当業者が容易になし得たものといえる。」とするものであり、リセット対象の相違は、相違点①における審究の対象とはなっていないので、適用の不可能性に関する原告の主張は理由がない。

## 第5 当裁判所の判断

### 1 取消事由1について

#### (1) 本願請求項1に係る発明

本願請求項1に係る発明の要旨（特許請求の範囲の記載）によれば、本願請求項1に係る発明は、「被写体からの光を画素ごとに変換する複数の光電変換素子と、リセット状態から電圧として出力する複数の回路部」を「被写体からの光を画素ごとに電流に変換する複数のフォトダイオードと、前記フォトダイオードごとに設けられ、リセット状態から前記電流を積分して電圧として出力する複数の積分回路部」とした固体撮像素子であるということができる。

#### (2) 刊行物1記載の発明

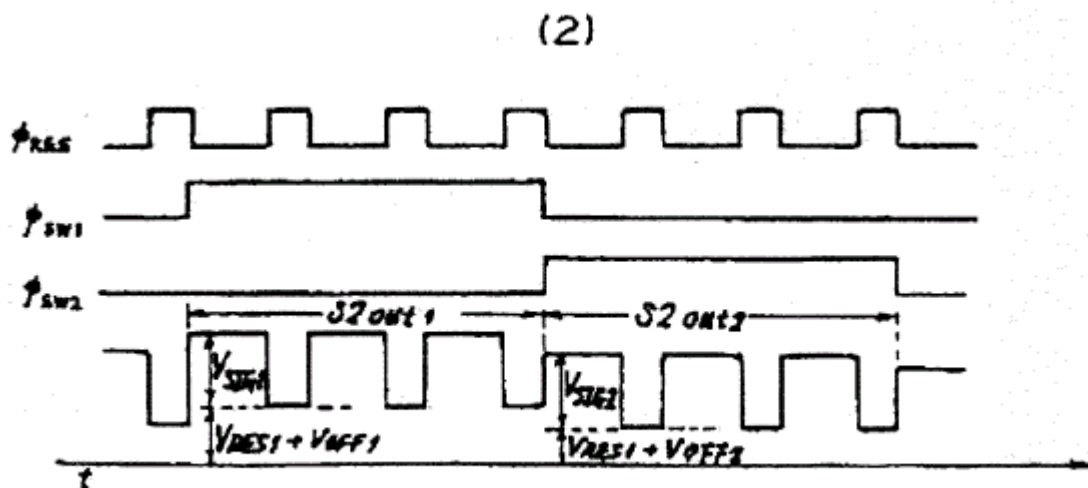
(2)-1 甲第2号証によれば、刊行物1は、「信号発生装置」を発明の名称とする公開特許公報であるが、そこに以下の記載があることが認められる。

「上記従来例では、・・・センサチップCごとにバッファ増幅器Aを設けていた。そのため、各センサチップCの出力にはリセット電圧 $V_{RES1}$ のほかバッファ増幅器Aのオフセット電圧 $V_{OFF}$ が加算されることになり、そのオフセット電圧の $V_{OFF}$ のばらつきにより、・・・センサチップCごとに出力電圧に段差が生じるという欠点があった。・・・本発明は、上記問題点を解決するためになされたもので、その目的は、信号出力にセンサチップごとの段差の生じない信号発生装置を提供することにある。」（2頁右上欄2行～左下欄1行）

「第2図（2）を参照してその動作について説明する。センサチップCにおける画素Sからの出力はシフトレジスタSRからのシフトパルスにより、それぞれ順次出力線に読み出される。ここで、一画素からの出力を読み出すごとに、出力リセットパルス $\phi_{RES}$ により出力線のリセットが行われ、電圧 $V_{RES1}$ に設定される。次

に、この読み出された出力は、バッファ増幅器A及びスイッチングMOSトランジスタMを介して全センサチップ共通の出力線に読み出されてゆく。例えばパルスφ<sub>SW1</sub>によりスイッチングMOSトランジスタM1が導通している期間にはセンサチップC1の出力がバッファ増幅器A1を介して共通出力線に読み出される。」(2頁左上欄1行~14行)

刊行物1の第2図(2)



「まず、出力のリセット期間には、コンデンサ3の共通出力線1に接続される側(以下、 $C_{IN}$ 側とする)では、センサチップCの出力リセット電圧 $V_{RES1}$ とそのセンサチップが有するバッファ増幅器Aのオフセット電圧 $V_{OFF}$ との和、 $V_{RES1} + V_{OFF}$ が読み出され、コンデンサ3のもう一方の側(以下、 $C_{OUT}$ 側とする)は、リセット電源5によるリセット電圧 $V_{RES2}$ に設定される。」(3頁左上欄2行~9行)

「続いて、リセット期間の後の信号期間には、 $C_{IN}$ 側では、そのセンサチップの有する画素Sからの出力電圧 $V_{SIG}$ と前記リセット期間に読み出された電圧、 $V_{RES1} + V_{OFF}$ との和、 $V_{SIG} + V_{RES1} + V_{OFF}$ が読み出される。このとき、 $C_{OUT}$ 側では、容量結合により前記リセット期間に $C_{IN}$ 側で読み出された電圧 $V_{RES1} + V_{OFF}$ との差、・・・オフセット電圧 $V_{OFF}$ が減算処理されて除かれた信号電圧 $V_{SIG}$ のみが得られる。そして、増幅器4には、この信号電圧 $V_{SIG}$ にリセット電源5によるリセット電圧 $V_{RES2}$ が加算された電圧、 $V_{SIG} + V_{RES2}$ が入力される」(3頁左上欄10行~右上欄4行)

(2)-2 これらの記載によれば、刊行物1記載の発明は「オフセット電圧による成分が抑えられた良好な出力信号を各画素について得る」ことを目的・効果として、以下①から⑦までの動作をするものであることを認めることができる。

(回路部)

① バッファ増幅器Aの入力側(画素Sの出力線)は、リセット期間においてトランジスタ $M_{RES}$ によりリセット電圧 $V_{RES1}$ にリセットされ、信号期間においてシフトレジスタSRからのシフトパルスにより画素Sからの出力電圧 $V_{SIG}$ が読み出される。

② バッファ増幅器Aの出力側には、その入力側の電圧を増幅した電圧が出力されるが、バッファ増幅器Aにオフセット電圧 $V_{OFF}$ があるときは、前記増幅した電圧にオフセット電圧 $V_{OFF}$ を加算した出力電圧(増幅電圧)が出力されること、すなわち、リセット期間においては $V_{RES1} + V_{OFF}$ が、信号期間においては $V_{SIG} + V_{RES1} + V_{OFF}$ がそれぞれ出力される。

③ リセット期間及び信号期間のバッファ増幅器Aの出力電圧(増幅電圧)を、トランジスタMにより順次選択し、共通出力線1を介してコンデンサ3の入力側( $C_{IN}$ )に読み出す。



(信号後処理回路)

④ コンデンサ3の入力側 ( $C_{IN}$ ) には、リセット期間において  $V_{RES1} + V_{OFF}$  が、信号期間において  $V_{SIG} + V_{RES1} + V_{OFF}$  がそれぞれ読み出されるが、コンデンサ3の出力側 ( $C_{OUT}$ ) には、信号期間においては入力側 ( $C_{IN}$ ) のリセット期間の電圧  $V_{RES1} + V_{OFF}$  と信号期間の電圧  $V_{SIG} + V_{RES1} + V_{OFF}$  との差に相当する電圧  $V_{SIG}$  が現れること、すなわち、コンデンサ3の出力側 ( $C_{OUT}$ ) には、オフセット電圧を減殺した信号電圧のみが得られる。

⑤ 増幅器4により、このオフセット電圧を減殺した信号電圧をリセット電圧  $V_{RES2}$  に加算して増幅すること、すなわち、最終的な信号  $S_{OUT}$  としてオフセット電圧を減殺した信号電圧を増幅した信号が得られる。

(制御回路部)

⑥ トランジスタMにより、バッファ増幅器Aの出力側に現れる出力 (増幅電圧) を順次選択して共通出力線1に出力する。

⑦ バッファ増幅器Aの入力側をリセットする。

(3) 上記①、②、③によれば、画素Sは、被写体からの光を画素ごとに電圧に変換するから、「被写体からの光を画素ごとに変換する」という機能を実現する光電変換素子であるということができ、リセット電源E、トランジスタ  $M_{RES}$  及びバッファ増幅器Aは、リセット状態から画素の出力電圧を増幅して電圧として出力するものであるから、「リセット状態から電圧として出力する」という機能を実現する画素ごとに設けられた回路であるということができる。

上記④、⑤によれば、共通出力線1、コンデンサ3、増幅器4、トランジスタ6及びリセット電源5は、バッファ増幅器Aの出力電圧を入力としそのリセット期間の出力電圧と信号期間の出力電圧 (増幅電圧) との差を増幅して出力するものであるから、「回路部のリセット状態の出力電圧と出力電圧との差を増幅して出力する」という機能を実現する回路であるということができる。

上記⑥、⑦によれば、トランジスタM及びこれにパルスを供給する手段、並びにトランジスタ  $M_{RES}$  及びこれにパルスを供給する手段は、合わせて、「回路部の出力を順次選択し、前記信号後処理回路に出力するとともに、前記回路部をリセットする」という機能を実現する回路であるということができる。

(4) 以上の各機能を実現する回路を、それぞれ、回路部、信号後処理回路部及び制御回路部と呼称することにとすると (この呼称を付することにより各回路に新たな機能を付加するものではない。)、刊行物1発明は、「被写体からの光を画素ごとに変換する複数の光電変換素子と、リセット状態から電圧として出力する複数の回路部と、回路部のリセット状態の出力電圧と出力電圧との差を増幅して出力する信号後処理回路と、回路部の出力を順次選択し、前記信号後処理回路に出力するとともに、前記回路部をリセットする制御回路部と、を備える固体撮像素子」であって、「被写体からの光を画素ごとに変換する複数の光電変換素子と、リセット状態から電圧として出力する複数の回路部」を「被写体からの光を画素ごとに電圧に変換する複数の画素Sと、前記画素ごとに設けられ、リセット状態から前記電圧を増幅して電圧として出力する複数の回路部」とした固体撮像素子であることが認められる。

(5) そうすると、本願請求項1に係る発明と刊行物1発明とは、「被写体からの光を画素ごとに変換する複数の光電変換素子と、リセット状態から電圧として出力する複数の回路部と、回路部のリセット状態の出力電圧と出力電圧との差を増幅して出力する信号後処理回路と、回路部の出力を順次選択し、前記信号後処理回路に出力するとともに、前記回路部をリセットする制御回路部と、を備える固体撮像素子」の点で一致し、一致点の一部である「被写体からの光を画素ごとに変換する複数の光電変換素子と、リセット状態から電圧として出力する複数の回路部」が、本願請求項1に係る発明では、「被写体からの光を画素ごとに電流に変換する複数のフォトダイオードと、前記フォトダイオードごとに設けられ、リセット状態から前記電流を積分して電圧として出力する複数の積分回路部」であり、刊行物1発明では、「被写体からの光を画素ごとに電圧に変換する複数の画素Sと、前記画素ごとに設けられ、リセット状態から前記電圧を増幅して電圧として出力する複数の回路部」である点で相違することが認められる。

そして、一致点の他の一部である「信号後処理回路」の増幅の対象が、本願請求項1に係る発明では「積分回路部の出力信号」 (積分信号) であるのに対して、刊行物1発明では「回路部の出力信号」 (増幅信号) である点の相違、及び、同じく「制御回路部」のリセットの対象が、本願請求項1に係る発明では「積分回路」で

あるのに対して刊行物1発明では「回路部」である点の相違は、いずれも、上記相違点に付随するもので実質上上記相違点に含まれるものであり、これと別個に独立の相違点として評価すべきものではない。

(6) 審決は、本願請求項1に係る発明と刊行物1発明とはいずれも「オフセット電圧による成分が抑えられた良好な出力信号を各画素について得る」点で目的・効果を同じくし、この目的を達成するための手段のうち「信号後処理」及び「制御回路」が同じ構成を有することを指摘した上で、「オフセット電圧による成分を抑える」対象となる部分につき、上記発明の把握の手法に従い、両者は「被写体からの光を画素ごとに変換する複数の光電変換素子と、リセット状態から電圧として出力する複数の回路部」との上位の概念において一致すると認定したものであり、その認定に誤りがあるということとはできない。

(7) 原告は、刊行物1発明は画素Sをリセットするのに対して、本願請求項1に係る発明は積分回路部をリセットするから、刊行物1発明と本願請求項1に係る発明とはリセットの対象が異なるとし、刊行物1発明のパルスを供給する手段と本願請求項1に係る発明の制御回路部とでもリセットの対象が異なり、両発明におけるリセットを行う手段（パルスを供給する手段）は対応するものではないと主張する。

確かに、刊行物1発明のリセットはバッファ増幅器Aの入力側をリセット電源Eに設定するのに対して、本願請求項1に係る発明のリセットは積分容量を短絡するものであり、リセットの対象が異なるということができる。ところで、リセットとは回路装置を初期の状態に戻すことを意味することは明らかである。そして、刊行物1発明及び本願請求項1に係る発明は、いずれも、被写体からの光を電圧に変換した当該電圧を増幅器（刊行物1発明のバッファ増幅器A、本願請求項1に係る発明のアンプA）の出力側に出力するものであるところ、いずれの発明のリセットも、増幅器の出力側を初期の状態に戻すものであり、したがって「被写体からの光を画素ごとに変換する複数の光電変換素子と、リセット状態から電圧として出力する複数の回路部」の出力電圧を基準電圧（信号が無い初期の電圧）に設定するという機能において異なるところはなく、「回路部のリセット」という点で一致する。

また、本願請求項1に係る発明の「リセット状態から前記電流を積分して電圧として出力する複数の積分回路部」は積分回路部がリセットされることを特定するにとどまり、積分回路部の細部のどこがリセットされるかまでを特定するものではない。したがって、発明の対比においても、リセットの対象は「回路部のリセット」の限度で対応すればよく、回路部の細部においてリセットの対象が異なるとしても、両者は対応するものとした審決の判断を誤りとすべきではない。

(8) 原告は、刊行物1発明は画素Sのリセット時の出力電圧と信号入力時の出力電圧との差を増幅するのに対して、本願請求項1に係る発明はリセット状態の出力電圧と積分出力電圧との差を増幅するから、増幅の対象となる電圧が異なると主張する。

確かに、本願請求項1に係る発明の増幅の対象は積分電圧であるのに対して刊行物1発明は積分電圧ではない点において、増幅の対象が異なるものである。しかし、刊行物1発明及び本願請求項1に係る発明の増幅の対象は、いずれも、「被写体からの光を画素ごとに変換する複数の光電変換素子と、リセット状態から電圧として出力する複数の回路部」の出力電圧である点において、異なるところはない。

増幅の対象が異なることは、前記のとおり、一致点の一部である「被写体からの光を画素ごとに変換する複数の光電変換素子と、リセット状態から電圧として出力する複数の回路部」の具体例が異なることに付随するものである。本願請求項1に係る発明と刊行物1発明における増幅の対象が「回路部の出力電圧」という点で一致する以上、増幅の対象が異なることは一致点の認定に影響を及ぼすものではなく、原告の主張は理由がない。

また、刊行物1発明の「画素Sのリセット時の出力電圧との信号入力時の出力電圧との差を増幅する」の「差」及び本願請求項1に係る発明の「リセット状態の出力電圧と積分出力電圧との差を増幅する」の「差」は、いずれもオフセット電圧が減殺された信号電圧であり、また、いずれもその「差」をコンデンサ（コンデンサ3、Cα）の出力側に得る点において異なるところはなく、「COUT側では、センサチップごとに異なるオフセット電圧VOFFが減算処理されて除かれた信号電圧VSI Gのみが得られる」という機能からみて対応するものであり、審決の判断に誤りはない。

(9) 原告は、「コンデンサCの入力側にリセット期間の電圧と信号期間の電圧

とを印加する」、「C<sub>OUT</sub>側では、センサチップごとに異なるオフセット電圧 $V_{OFF}$ が減算処理されて除かれた信号電圧 $V_{SIG}$ のみが得られる」及び「各々パルス駆動されるバッファ増幅器Aの入力側のトランジスタと出力側のトランジスタにパルスを提供する」との事項は結果であり機能ではないから、機能からみて発明の構成を対比したことにはならないと主張する。

刊行物1に記載の回路要素は、上記(2)－2に記載のとおり機能を実現している。コンデンサの入力側及び出力側に所定の電圧が現れること又は得られることが「結果」であるとしても、それはかかる結果を得るために本願請求項1に係る発明が採用した回路要素の「機能」によるものであるから、機能からみた対比であり、かかる機能を実現する手段からみた対比であるといえることができるから、原告の主張は理由がない。

## 2 取消事由2について

(1) 原告は、審決は、リセットの対象が相違すること、及び、信号後処理回路の増幅の対象となる電圧が相違することを看過していると主張する。

前記のとおり、リセットの対象が、本願請求項1に係る発明では「積分回路」であるのに対して刊行物1発明では「回路部」である点で相違すること、及び、「信号後処理回路」の増幅の対象が、本願請求項1に係る発明では「積分回路部の出力信号」（積分信号）であるのに対して刊行物1発明では「回路部の出力信号」（増幅信号）である点で相違することは、一致点とされた上位概念の「被写体からの光を画素ごとに変換する複数の光電変換素子と、リセット状態から電圧として出力する複数の回路部」の具体的構成の相違に付随するもので、実質上この具体的な相違に含まれるものであって、これと独立した相違点ではないといえるべきものである。

したがって、上記相違点の看過に関する原告の主張は理由がない。

(2) 原告は、審決は、「刊行物1記載発明ではそのように成されていない点」と記載するだけで、本願請求項1に係る発明と刊行物1発明との相違点を具体的に明確に指摘していないとも主張するが、本願請求項1に係る発明の構成のうち相違する部分を具体的に指摘しており、刊行物1発明ではそのように成されていないと認定している以上、その説示に関して原告主張の誤りはない。

## 3 取消事由3について

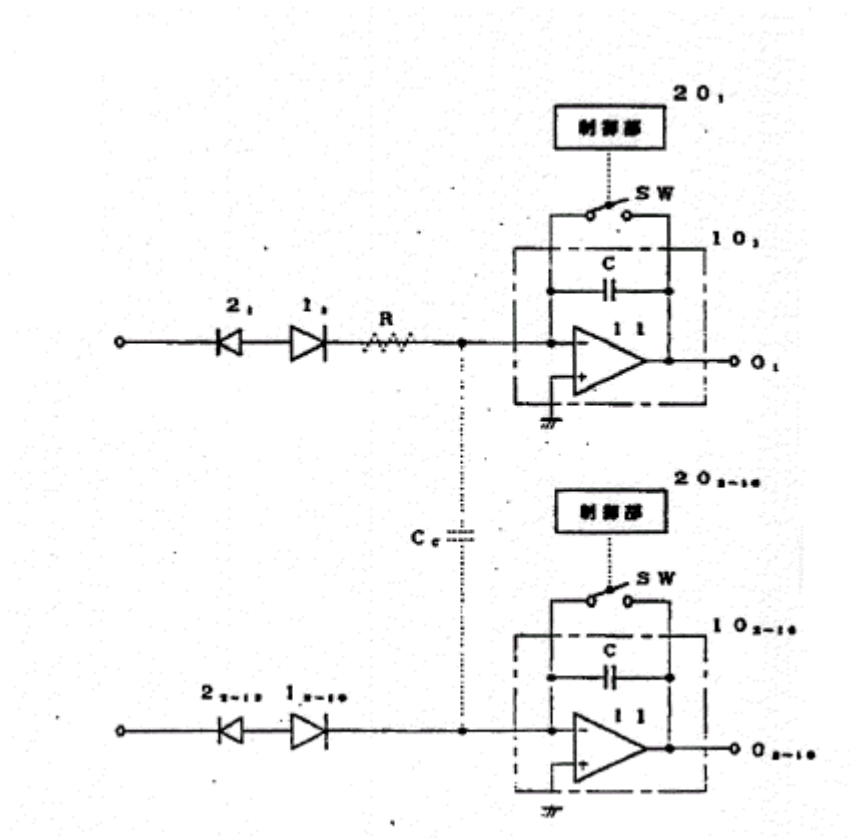
(1) 審決は、相違点を、相違点①及び相違点②に区分しているが、これらの相違点は、実質上、「被写体からの光を画素ごとに変換する複数の光電変換素子と、リセット状態から電圧として出力する複数の回路部」の構成の相違に関するものである。

(2) 甲第3号証によれば、刊行物2は、「密着型イメージセンサ」を発明の名称とする公開特許公報であるが、そこには、下記の第5図（従来の光電変換回路を示す図）及び「従来はホトダイオード1の出力信号のピーク時をとらえて出力信号をサンプルホールドしていた」との記載（3頁右下欄14行～16行）があることが認められ、これによれば、従来の「ホトダイオード1及び演算増幅器3からなる電圧発生回路」が記載されているものと認めることができる。

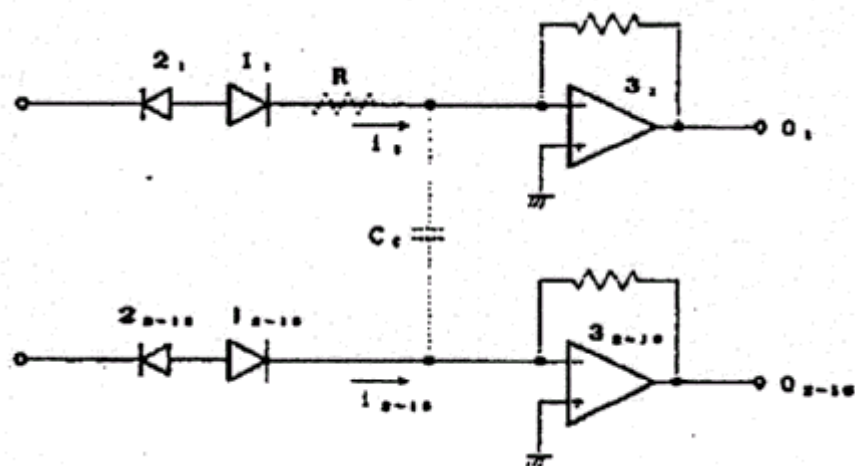
同じく甲第3号証によれば、刊行物2には、下記の第1図及び「ホトダイオードからの出力信号を積分する積分手段と、該積分手段を前記駆動パルスの開始タイミングに動作させ少なくとも前記駆動パルスの終了タイミングまでに該動作を終了するように制御する」（2頁左下欄3行～7行）、「ホトダイオードの出力信号を積分手段によって積分することにより、該出力信号から不要な疑似信号を除去する」（2頁左下欄12行～15行）、「スイッチSWをONするタイミングを駆動パルスの終了タイミングよりも若干早くするのは、次の駆動パルス11が送られてくる前に、積分器10内のコンデンサCに蓄えられている電荷を放電させ、回路をリセットするためである」（3頁左下欄9行～14行）、「本実施例では、積分値をサンプルホールドすればよい」（3頁右下欄17行～19行）との記載があることが認められる。これによれば、刊行物2には、「ホトダイオード及び積分器（演算増幅器11、スイッチSW及びコンデンサC）からなる電圧発生回路」が記載されているものといえることができる。

刊行物2の第1図及び第5図

第1図



第5図



そして、刊行物2記載の発明は、従来「ホトダイオード1及び演算増幅器3からなる電圧発生回路」（第5図）の構成で第4図（c）のような出力電圧を得ていたのに対して、「ホトダイオード及び積分器（演算増幅器11、スイッチSW及びコンデンサC）からなる電圧発生回路」（第1図）の構成で、第4図（d）のような不要な疑似信号が除去された出力電圧を得るものであるから（刊行物2の3頁左下欄15～19行の記載参照）、刊行物2には、第5図に示される電圧発生回路を第1図に示される電圧発生回路に変更することが記載されているといえることができる。

(3) 一方、刊行物1及び刊行物2はいずれも「固体撮像装置」という分野で技術分野を共通にし、かついずれも固体撮像素子の光電変換を行う回路部を開示するものであるから、当業者が刊行物2を刊行物1に適用することに格別の困難はない

ものと認めることができる。

そして、刊行物2の第5図に示される電圧発生回路が、刊行物1発明の「被写体からの光を画素ごとに電圧に変換する複数の画素Sと、前記画素ごとに設けられ、リセット状態から前記電圧を増幅して電圧として出力する複数の回路部」に相当し、刊行物2の第1図に示される電圧発生回路が、本願請求項1に係る発明の「被写体からの光を画素ごとに電流に変換する複数のフォトダイオードと、前記フォトダイオードごとに設けられ、リセット状態から前記電流を積分して電圧として出力する複数の積分回路部」に相当するものと認められる。

そうすると、本願請求項1に係る発明は、刊行物1記載の電圧発生回路に刊行物2記載の電圧発生回路を適用することにより当業者が容易に想到し得たものであると認めることができる。

(4) 原告主張の動機の欠如に関してみるに、審決は、刊行物1記載の発明が「オフセット誤差を除去する」という本願請求項1に係る発明と同じ課題を解決するものであることから、本願請求項1に係る発明と刊行物1記載の発明とを対比して一致点、相違点を認定し相違点の判断をしている。ここにおいて、刊行物2は、本願請求項1に係る発明と同じ課題を解決する刊行物1発明においてその電圧発生回路に代えて刊行物2の電圧発生回路を適用することが容易であるとの趣旨で引用されたものであり、その適用可能性は刊行物1との関連において考慮すべきものであり、刊行物2の課題と本願請求項1に係る発明の課題との異同は、刊行物2記載の構成を刊行物1発明に適用することのできる可能性とは直接の関係がない。したがって、刊行物2の課題が本願請求項1に係る発明の課題と異なることをもって刊行物1と刊行物2を組み合わせる動機がないということとはできず、原告の上記主張は理由がない。

刊行物1は、「信号発生装置、特に複数のセンサチップを有する光電変換装置における信号発生装置に関する」（甲第2号証1頁右下欄1行～3行）もので、画素Sからの出力信号をバッファ増幅器で増幅するものに関する。刊行物2は、「原稿を縮小せずに読み取る小型ファクシミリ等に用いる密着型イメージセンサに関する」（甲第3号証1頁左下欄17行～19行）もので、フォトダイオードからの出力信号を演算増幅器で増幅するもの（第5図）において演算増幅器の入出力間に積分用コンデンサを接続したものである。いずれも「画素（フォトダイオード）と増幅器」という構成を同じくするものであり、刊行物1と刊行物2とを組み合わせる動機があるということが出来る。

(5) 原告主張の適用の不可能性に関して判断するに、刊行物1の電圧発生回路及び刊行物2の電圧発生回路が、いずれも、リセットを伴う回路部であることは、刊行物1及び刊行物2の記載から明らかである。

本願請求項1に係る発明の「リセット状態から前記電流を積分して電圧として出力する複数の積分回路部」は積分回路部がリセットされることを特定するにとどまり積分回路部の細部のどこがリセットされるかを特定するものではない。したがって、刊行物2記載の電圧発生回路の構成を、刊行物1記載の電圧発生回路の構成に適用することの可能性においても、リセットの対象は「回路部のリセット」の限度で考慮すれば足り、回路部の細部においてリセットの対象が異なることは、上記適用の可能性を阻害するものではない。原告の上記主張は理由がない。

## 第6 結論

以上のとおり、原告主張の審決取消事由は理由がないので、原告の請求は棄却されるべきである。

（平成13年9月11日口頭弁論終結）

東京高等裁判所第18民事部

裁判長裁判官	永	井	紀	昭
裁判官	塩	月	秀	平
裁判官	橋	本	英	史