

平成12年（行ケ）第249号 特許取消決定取消請求事件（平成13年9月17日口頭弁論終結）

| | 判 | 決 |
|------|--------------------|---|
| 原告 | 被告 | ラムトロン インターナショナル コーポレーション |
| イシヨウ | 訴訟代理人 弁護士 同 弁理士 | 村長 田哲 哉 谷川 芳樹 山田 行一 近藤 伊知良 特許庁長官 川 耕 造 斉藤 隆 大橋 信 小宮 久 宮 文 |
| | 被告 | |
| | 指定代理人 | |
| | 同 | |
| | 同 | |
| | 主 | |

特許庁が平成10年異議第72310号事件について平成12年2月15日にした決定を取り消す。

訴訟費用は被告の負担とする。

事実及び理由

第1 当事者の求めた裁判

1 原告
主文と同旨

2 被告
原告の請求を棄却する。
訴訟費用は原告の負担とする。

第2 当事者間に争いのない事実

1 特許庁における手続の経緯

(1) 原告は、名称を「強誘電性メモリ及びその動作方法」（後記訂正審決によって「強誘電性メモリ及びメモリセルにデータを再生する方法」と訂正）とする特許第2674775号発明（昭和63年2月12日出願（優先権主張 1987年2月12日・米国）、平成9年7月18日設定登録、以下、この特許を「本件特許」といい、本件特許に係る発明を「本件発明」という。）の特許権者である。

本件特許につき特許異議の申立てがされ、平成10年異議第72310号事件として特許庁に係属したところ、原告は、平成11年2月18日、願書に添付した明細書（以下、単に「明細書」という。）の記載を訂正する旨の訂正請求をし、さらに、同年12月20日に訂正請求書の補正をした。

特許庁は、同特許異議の申立てにつき審理した上、平成12年2月15日、補正後の訂正請求を認めず、「特許第2674775号の請求項1ないし20に係る特許を取り消す。」との決定（以下「本件決定」という。）をし、その謄本は、同年3月21日、原告に送達された。

(2) 原告は、平成12年7月17日、本件決定の取消しを求める本件訴えを提起した後、平成13年7月13日、明細書の記載を訂正する旨の訂正審判の請求をしたところ、特許庁は、同請求を訂正2001-39112号事件として審理した上、同年8月28日、上記訂正を認める旨の審決（以下「訂正審決」という。）をし、その謄本は、同年9月10日、原告に送達された。

2 設定登録時の明細書の特許請求の範囲（以下「登録時の特許請求の範囲」という。）の記載

【請求項1】ビットラインと、

このビットラインに結合されているセンス増幅器と、
分極方向に応じてメモリ状態を形成する強誘電性材料を含むコンデンサと、
このコンデンサの一方の電極を前記ビットラインに結合するスイッチと、
このスイッチの動作を制御するように結合されている第1のラインと、
前記コンデンサの他方の電極に結合されている第2のラインとを具え、
前記第2のラインのパルスにより、前記ビットラインに前記強誘電性材料の分極方向に対応した大きさの電圧変化を生じさせるように構成した強誘電性メモリ。

【請求項2】前記センス増幅器に結合されているダミーセルをさらに具える特許請求の範囲第1項記載の強誘電性メモリ。

【請求項3】前記センス増幅器に結合されている強誘電性コンデンサが一对の強誘電性コンデンサで構成され、前記ビットラインが一对のビットラインで構成され、前記一对の強誘電性コンデンサの一方の電極がスイッチを介して一对のビットライン結合され、他方の電極が第2のラインに結合されている特許請求の範囲第1項記載の強誘電性メモリ。

【請求項4】各々が強誘電性コンデンサを有する複数のメモリセルを具える特許請求の範囲第1項記載の強誘電性メモリ。

【請求項5】前記スイッチをトランジスタとした特許請求の範囲第1項記載の強誘電性メモリ。

【請求項6】前記スイッチを電界効果トランジスタとした特許請求の範囲第5項記載の強誘電性メモリ。

【請求項7】前記スイッチをn形エンハンスメント型の電界効果トランジスタとした特許請求の範囲第6項記載の強誘電性メモリ。

【請求項8】列及び行を構成するように配置されている複数の強誘電性メモリセルを具え、各行がそれぞれのセンス増幅器に結合されている1対のビットラインを有し、各メモリセルが1対の強誘電性コンデンサを有し、一方のコンデンサの一方の電極が前記ビットライン対の一方のラインに選択的に結合され、他方のコンデンサの一方の電極がビットライン対の他方のラインに選択的に結合され、

前記センス増幅器が、ビットライン対のライン間の電圧差に応答して一方のビットラインを第1の電圧に駆動すると共に他方のビットラインを第2の電圧に駆動し、

前記メモリセルの一对の強誘電性コンデンサの他方の電極が、共にプレートラインを介して選択的に作動可能な電圧源に結合されている1対のプレートを有することを特徴とする強誘電性メモリ。

【請求項9】前記各メモリ毎に、前記メモリセル内の各強誘電性コンデンサにそれぞれ対応する1対のアクセストランジスタを接続し、これらトランジスタが選択的に作動可能にされて前記強誘電性コンデンサをメモリセルと協働する各ビットラインに結合するように構成したことを特徴とする特許請求の範囲第8項記載の強誘電性メモリ。

【請求項10】前記メモリセルの強誘電性コンデンサの他方の電極に電圧を印加すると共に、前記トランジスタ対を導通させて前記コンデンサをビットラインにそれぞれ結合する手段を含むことを特徴とする特許請求の範囲第9項記載の強誘電性メモリ。

【請求項11】前記手段が、メモリセルの両方の強誘電性コンデンサのプレートに結合されているプレートラインを含むことを特徴とする特許請求の範囲第10項記載の強誘電性メモリ。

【請求項12】前記手段が、メモリセル内のトランジスタのゲート電極に結合されているワードラインをさらに含むことを特徴とする特許請求の範囲第10項記載の強誘電性メモリ。

【請求項13】前記ワードラインが、前記プレートラインに対して平行にされていることを特徴とする特許請求の範囲第12項記載の強誘電性メモリ。

【請求項14】前記ワードラインが、前記プレートラインと直交することを特徴とする特許請求の範囲第12項記載の強誘電性メモリ。

【請求項15】半導体メモリを動作させるに際し、
一对の強誘電性コンデンサを有するメモリセルに、これらコンデンサの強誘電性材料を互いに反対向きに分極させることにより相補的なデータを記憶する工程と、

前記強誘電性コンデンサ対の各コンデンサの一方のプレートの対をそれぞれスイッチを介して出力導体の対に結合する工程と、

前記強誘電性コンデンサ対の他方のプレートの対に電圧パルスを印加する工程と、

前記電圧パルスに応じて出力導電対に生ずる前記分極方向に対応した電圧変化を検知することにより、前記メモリに記憶されている相補的なデータを検知する工程とを具える半導体メモリの動作方法。

【請求項16】さらに、前記検知工程の後、前記一对の導体を前記メモリセルで検知されたデータに応じて駆動し、前記メモリセルのメモリ内容をメモリセルの出力として指示する工程を含む特許請求の範囲第15項記載の半導体メモリの動作方法。

【請求項17】さらに、前記導体にリストア信号を供給し、前記メモリセルを元の状態に復帰させる工程を含む特許請求の範囲第15項記載の半導体メモリの動作方法。

【請求項18】半導体メモリを動作させるに際し、強誘電性コンデンサに、その強誘電性材料の分極方向を設定することによりデータを記憶する工程と、
前記強誘電性コンデンサの一方の側を出力導体に結合する工程と、
前記強誘電性コンデンサの他方の側に電圧パルスを供給して、前記強誘電性材料の分極方向に応じた大きさの電荷流を前記コンデンサを経て出力導体に流す工程と、

前記電圧パルスに応じて出力導体に生ずる電圧変化を検知することにより、前記強誘電性コンデンサに記憶されているデータを検知する工程とを具える半導体メモリの動作方法。

【請求項19】前記検知したデータをメモリセル出力として指示すると共に、前記検知工程の後、検知したデータに応じて前記出力導体を駆動する工程をさらに有する特許請求の範囲第18項記載の半導体メモリの動作方法。

【請求項20】前記出力導体にリストア信号を供給して強誘電性コンデンサをそのもとの分極方向に戻す工程をさらに具える特許請求の範囲第18項に記載の半導体メモリの動作方法。

3 訂正審決によって訂正された明細書の特許請求の範囲（以下「訂正後の特許請求の範囲」という。）の記載

【請求項1】行および列に配置された複数のメモリセルを有する強誘電性メモリであって、

それぞれの列に含まれるビットラインと、
参照信号を受けるように設けられた端子を有し、前記ビットラインに結合され、前記ビットライン上の電圧と前記参照信号とに応答してデータを検知してこの検知データに対応する状態に前記ビットラインを駆動するセンス増幅器と、

分極方向に応じてメモリ状態を形成する強誘電性材料を含み、前記複数のメモリセルの各々の内に配置された強誘電性コンデンサと、
前記複数のメモリセルの各々の内に配置され、この強誘電性コンデンサの電極の一方を前記ビットラインに結合するスイッチと、

前記スイッチの動作を制御するように結合されている第1のラインと、
前記強誘電性コンデンサの電極の他方に結合されている第2のラインと、
前記第1のラインおよび前記第2のラインに結合され、前記第1のラインに第1のパルスと前記第2のラインに第2のパルスとを供給するデコーダと、
を備え、

前記第1のライン上の前記第1のパルスは、前記第2のライン上の前記第2のパルスに重なる第1の部分と、前記第1の部分の後ろにある第2の部分とを有し、

前記第1のパルスの前記第1の部分及び前記第2のパルスは、前記強誘電性材料の分極方向に対応した大きさで電圧変化を前記ビットラインに生じさせ、

前記強誘電性コンデンサの強誘電性材料は、必要とされる場合に前記ビットラインと前記第2のラインとの電位差に応じて前記第1のパルスの前記第2の部分において前記分極方向に再生される、強誘電性メモリ。

【請求項2】前記センス増幅器の前記端子に結合されているダミーセルを更に備え、

前記センス増幅器は、前記ビットライン上の電圧と、前記ダミーセルからの電圧との差を検知する、請求項1に記載の強誘電性メモリ。

【請求項3】行および列に配置された複数のメモリセルを有する強誘電性メモリであって、

それぞれの列に含まれるビットラインと、
前記ビットラインと対をなす追加のビットラインと、
前記ビットラインおよび前記追加のビットラインに結合され、前記ビットラインおよび前記追加のビットラインとの間の電圧差を検知してこの検知データに対応する状態に両ビットラインを駆動するセンス増幅器と、

分極方向に応じてメモリ状態を形成する強誘電性材料を含み、前記複数のメモリセルの各々の内に配置された強誘電性コンデンサと、

分極方向に応じてメモリ状態を形成する強誘電性材料を含み、前記コンデンサと対をなす追加の強誘電性コンデンサと、

前記複数のメモリセルの各々の内に配置され、この強誘電性コンデンサの電極の一方を前記ビットラインに結合するスイッチと、
前記スイッチと対をなし、前記追加の強誘電性コンデンサの電極の一方を前記追加のビットラインに結合する追加のスイッチと、
前記スイッチおよび前記追加のスイッチの動作を制御するように結合されている第1のラインと、
前記強誘電性コンデンサの電極の他方および前記追加の強誘電性コンデンサの電極の他方に結合されている第2のラインと、
前記第1のラインおよび前記第2のラインに結合され、前記第1のラインに第1のパルスと前記第2のラインに第2のパルスとを供給するデコーダと、
を備え、
前記強誘電性コンデンサおよび前記追加の強誘電性コンデンサは、相補的データを表すように分極されており、
前記第1のライン上の前記第1のパルスは、前記第2のライン上の前記第2のパルスに重なる第1の部分と、前記第1の部分の後ろにある第2の部分とを有し、
前記第1のパルスの前記第1の部分及び前記第2のパルスは、前記強誘電性コンデンサおよび前記追加の強誘電性コンデンサの強誘電性材料の分極方向に対応した大きさで前記電位差を生じさせ、これによって、前記強誘電性コンデンサおよび前記追加の強誘電性コンデンサのいずれかの分極方向が変更され、
前記変更された分極方向は、対応するビットラインと前記第2のラインとの電位差に応じて前記第1のパルスの前記第2の部分において再生される、強誘電性メモリ。
【請求項4】前記スイッチはトランジスタである、請求項3に記載の強誘電性メモリ。
【請求項5】前記スイッチはトランジスタである、請求項1に記載の強誘電性メモリ。
【請求項6】前記スイッチは電界効果トランジスタである、請求項5に記載の強誘電性メモリ。
【請求項7】前記スイッチはn型エンハンスメントの電界効果トランジスタである、請求項6に記載の強誘電性メモリ。
【請求項8】列及び行を構成するように配置されている複数の強誘電性メモリセルを備え、各列は、それぞれのセンス増幅器に結合されている一対のビットラインを備え、
各メモリセルは一対のスイッチを有し、前記一対のスイッチの各々は、デコーダに結合されているワードラインによって制御され、
各メモリセルは分極方向に応じてメモリ状態を形成する一対の強誘電性コンデンサを有し、一方の強誘電性コンデンサの電極の一方は、前記一対のスイッチの一方を介して前記ビットライン対の一方のラインに結合され、他方の強誘電性コンデンサの電極の一方は前記一対のスイッチの他方を介して前記ビットライン対の他方のラインに結合され、前記一対の強誘電性コンデンサの電極の他方は共に、プレートラインに結合されている電極板を有し、
前記デコーダは前記プレートラインに結合された選択的に作動可能な電圧源を含み、前記デコーダは前記ワードラインにワード信号を供給し、前記選択的に作動可能な電圧源は前記プレートラインにプレート信号を供給し、
前記一対の強誘電性コンデンサは、相補的データを表すように分極されており、
前記センス増幅器は、前記ビットライン対のライン間の電圧差に応答を示して、前記一対のビットラインの一方を第1の電圧に駆動すると共に、前記一対のビットラインの他方を第2の電圧に駆動し、
前記ワードライン上の前記ワード信号は、前記プレートライン上の前記プレート信号に重なる第1の部分と、前記第1部分の後ろにある第2の部分とを有し、
前記電位差は、前記一対の強誘電性コンデンサの前記分極方向それぞれに対応した大きさで、前記ワード信号の前記第1の部分と前記プレート信号とに依存して発生され、これによって、前記一対の強誘電性コンデンサのいずれかにおける分極方向が変更され、
前記変更された分極方向は、対応するビットラインと前記プレートラインとの間の電位差に従って前記ワード信号の前記第2の部分において再生される、強誘電性メモリ。

電性メモリ。

【請求項9】各スイッチは、前記メモリセル内に、それぞれの強誘電性コンデンサに対応するアクセストランジスタを含み、

前記アクセストランジスタは、前記メモリセルに関連するビットラインに前記強誘電性コンデンサを結合するように選択的に作動可能である、請求項8に記載の強誘電性メモリ。

【請求項10】列及び行を構成するように配置されている複数の強誘電性メモリセルと、各列に含まれる一対のビットラインと、前記一対のビットラインに結合されたセンス増幅器とを備え、各メモリセルは分極方向に応じてメモリ状態を形成する一対の強誘電性コンデンサを有し、各メモリセルは第1および第2のトランジスタを有し、各トランジスタは前記強誘電性コンデンサの各々に対応しており、前記第1および第2のトランジスタは、前記メモリセルに関連する一対のビットラインに前記一対の強誘電性コンデンサをそれぞれ結合し、一方の強誘電性コンデンサの電極の一方は前記第1のトランジスタを介して前記ビットライン対の一方のラインに結合され、他方の強誘電性コンデンサの電極の一方は前記第2のトランジスタを介して前記ビットライン対の他方のラインに結合され、前記一対の強誘電性コンデンサの電極の他方の各々は電極板を有し、前記センス増幅器は、前記ビットライン対のライン間の電圧差に応答を示して、前記一対のビットラインの一方を第1の電圧に駆動すると共に前記一対のビットラインの他方を第2の電圧に駆動し、

前記メモリセルの両強誘電性コンデンサの前記電極板に結合されたプレートラインと、前記メモリセルの前記第1および第2のトランジスタのゲート電極に結合されたワードラインとを備え、

前記ワードライン上のワード電圧信号により前記トランジスタを活性化することによって前記一対の強誘電性コンデンサを前記一対のビットラインに結合するためのデコーダを備え、前記デコーダは、前記メモリセルの両強誘電性コンデンサの前記電極板に前記プレートラインを介して結合された選択的に作動可能な電圧源を含み、前記選択的に作動可能な電圧源は、前記メモリセルの前記一対の強誘電性コンデンサの電極の他方に前記プレートライン上のプレート電圧信号を印加するように設けられており、

前記ワードライン上の該ワード電圧信号は、前記プレートライン上の前記プレート電圧信号に重なる第1の部分と、前記第1の部分の後ろにある第2の部分とを有し、

前記電位差は、前記一対の強誘電性コンデンサの前記強誘電性材料の分極方向それぞれに対応した大きさで、前記ワード電圧信号の前記第1の部分と前記プレート電圧信号とに応答して発生され、これによって、前記一対の強誘電性コンデンサのいずれかにおける分極方向が変更され、

前記変更された分極方向は、対応するビットラインと前記プレートラインとの間の電位差に従って前記ワード電圧信号の前記第2の部分において再生される、強誘電性メモリ。

【請求項11】前記ワードラインは前記プレートラインに平行である、請求項10に記載の強誘電性メモリ。

【請求項12】前記ワードラインは前記プレートラインに直交している、請求項10に記載の強誘電性メモリ。

【請求項13】前記ワードラインは前記プレートラインに平行である、請求項9に記載の強誘電性メモリ。

【請求項14】前記ワードラインは前記プレートラインに直交している、請求項9に記載の強誘電性メモリ。

【請求項15】行および列に配置されたメモリセルのレイより選択されたメモリセルからデータを検知し、また前記選択されたメモリセルにデータを再生する、メモリセルにデータを再生する方法であって、各メモリセルは、一対の強誘電性コンデンサおよび一対のスイッチを含み、各強誘電性コンデンサは強誘電性材料を有し、

前記選択されたメモリセルの各強誘電性コンデンサの強誘電性材料を互いに反対向きに分極させることによって、相補的なデータを前記選択されたメモリセルに記憶する工程と、

第1の電圧パルスを用いて、前記選択されたメモリセル内の前記一対のスイッチを介して一対の出力導体に一対の電極板をそれぞれ結合する工程であって、前記一対の電極板の各々は、前記選択されたメモリセル内の前記一対の強誘電性コン

デンサそれぞれに含まれ、

前記一対の強誘電性コンデンサそれぞれの他方の電極板の対に第2の電圧パルス印加する工程と、

前記第2の電圧パルスにตอบสนองして前記一対の出力導体上に生じる前記分極方向に応じた電圧変化を検知することにより、前記選択された強誘電性メモリセルに記憶されている相補的データを検知する工程であって、これによって、前記一対の強誘電性コンデンサのいずれかにおける分極方向が変更され、

前記第2の電圧パルスの印加が完了した後に、前記第1の電圧パルスを用いて、対応するスイッチを介して、前記一対の出力導体のうちの対応する出力導体と、対応する電極板との間の電位差に対応する分極方向に、前記変更された分極を再生する工程と、

を備える方法。

【請求項16】行および列に配置されたメモリセルのアレイより選択されたメモリセルからデータを検知し、また前記選択されたメモリセルにデータを再生する、メモリセルにデータを再生する方法であって、各メモリセルは、強誘電性材料を有する強誘電性コンデンサおよびスイッチを含み、

前記選択されたメモリセルの強誘電性コンデンサの強誘電性材料の分極方向を設定することによって、前記選択されたメモリセルにデータを記憶する工程と、

第1の電圧パルスを用いて、前記選択された強誘電性メモリセル内の前記スイッチを介して、前記強誘電性コンデンサの一端を出力導体に結合する工程と、

前記選択されたメモリセル内の前記強誘電性コンデンサの他端に第2の電圧パルスを供給して、前記強誘電性コンデンサの前記強誘電性材料の分極方向に応じた大きさの電荷流を前記強誘電性コンデンサから前記出力導体に流す工程と、

前記第2の電圧パルスにตอบสนองして前記出力導体に生ずる電圧変化と参照信号とにตอบสนองして、前記選択されたメモリセル内の前記強誘電性コンデンサに記憶されているデータを検知する工程と、

前記検知工程において前記分極方向が変更されたとき、前記第2の電圧パルスの印加が完了した後に、前記第1の電圧パルスを用いて、前記スイッチを介して、前記強誘電性コンデンサの他端と前記出力導体との間の電位差に対応する分極方向に前記強誘電性コンデンサを再生する工程とを備える方法。

(注、本件訂正により、登録時の特許請求の範囲の請求項15、同16、同18及び同19はいずれも削除され、上記訂正後の特許請求の範囲の請求項15及び同16は、それぞれ登録時の特許請求の範囲の請求項17及び同20を訂正したものである。)

4 本件決定の理由

本件決定は、①補正後の訂正請求につき、その訂正事項1が、特許請求の範囲の請求項1を、特許請求の範囲の減縮を目的として訂正するものであるにもかかわらず、訂正に係る特許請求の範囲の請求項1について特許請求の範囲が減縮されたものとは認められないから、訂正事項1は、特許法120条の4第2項1号又は3号の規定に違反するものであって、他の訂正事項につき検討するまでもなく、上記訂正は認められないとし、②特許異議の申立てにつき、本件発明の要旨を登録時の特許請求の範囲の請求項1～20の記載に基づいて認定した上、その請求項1～20に記載された各発明は、特許出願前に頒布された刊行物である米国特許第4,491,936号明細書、米国特許第2,876,436号明細書、株式会社オーム社発行の太田邦一著「超LSI入門」135～143頁、「IEEE TRANSACTIONS ON ELECTRONIC DEVICES」(VOL. ED-26, NO. 6)所収のV. Leo Rideout著「One-Device Cells for Dynamic Random-Access Memories: A Tutorial」843～845頁、特開昭52-71140号公報、特開昭61-229350号公報にそれぞれ記載された発明に基づいて、当業者が容易に発明をすることができたものであるから、本件特許は特許法29条2項の規定に違反してされたものであり、同法113条1項2号に該当し、取り消すべきものであるとした。

第3 当事者の主張

1 原告

本件決定が、本件発明の要旨を登録時の特許請求の範囲の請求項1～20の記載に基づいて認定した点は、訂正審決の確定により特許請求の範囲の記載が訂正後の特許請求の範囲のとおり訂正されたため、誤りに帰したことになるので否認する。

本件決定が本件発明の要旨の認定を誤った瑕疵は、その結論に影響を及ぼす

ものであるから、本件決定は、違法として取り消されるべきである。

2 被告

訂正審決の確定により特許請求の範囲の記載が訂正後の特許請求の範囲のとおり訂正されたことは認める。

第4 当裁判所の判断

訂正審決の確定により特許請求の範囲の記載が訂正後の特許請求の範囲のとおり訂正されたことは当事者間に争いがないところ、訂正後の特許請求の範囲と登録時の特許請求の範囲とを対比すると、訂正後の特許請求の範囲の各請求項は、それぞれ登録時の特許請求の範囲の各請求項（請求項15、16、18及び19を除く。）の構成に限定を加えて直接特許請求の範囲を減縮し、又は引用する請求項が減縮されたものであることにより間接的に特許請求の範囲を減縮するものであることが認められる。また、訂正後の特許請求の範囲において、登録時の特許請求の範囲の請求項15、16、18及び19は削除されたから、当該部分においても特許請求の範囲が減縮されているといえる。

そうすると、本件決定が、本件発明の要旨を登録時の特許請求の範囲のとおり認定した点は、結果的に誤りであったことに帰し、この要旨認定を前提として、本件発明が、米国特許第4,491,936号明細書、米国特許第2,876,436号明細書、株式会社オーム社発行の太田邦一著「超LSI入門」135～143頁、「IEEE TRANSACTIONS ON ELECTRON DEVICES」(VOL. ED-26, NO. 6)所収のV. Leo Rideout著「One-Device Cells for Dynamic Random-Access Memories: A Tutorial」843～845頁、特開昭52-71140号公報、特開昭61-229350号公報にそれぞれ記載された発明に基づいて当業者が容易に発明をすることができたものと判断したことも誤りであったといわざるを得ない。そして、この誤りが、本件決定の結論に影響を及ぼすことは明らかであるから、本件決定は、瑕疵があるものとして、取消しを免れない。

よって、原告の請求は理由があるから認容し、訴訟費用の負担につき行政事件訴訟法7条、民事訴訟法61条を適用して、主文のとおり判決する。

東京高等裁判所第13民事部

| | | | | |
|--------|---|---|---|---|
| 裁判長裁判官 | 篠 | 原 | 勝 | 美 |
| 裁判官 | 石 | 原 | 直 | 樹 |
| 裁判官 | 宮 | 坂 | 昌 | 利 |