

平成25年6月12日判決言渡

平成24年（行ケ）第10330号 審決取消請求事件

口頭弁論終結日 平成25年5月27日

判

決

原 告

インテル コーポレーション

訴訟代理人弁理士

伊 東 忠 彦

同

伊 東 忠 重

同

大 貫 進 介

同

山 口 昭 則

同

鶴 谷 裕 二

被 告

特 許 庁 長 官

指 定 代 理 人

山 田 正 文

同

稲 葉 和 生

同

田 部 元 史

同

大 橋 信 彦

主

文

- 1 原告の請求を棄却する。
- 2 訴訟費用は原告の負担とする。
- 3 この判決に対する上告及び上告受理申立てのための付加期間を30日と定める。

事 実 及 び 理 由

第1 請求

特許庁が不服2010-16469号拒絶査定不服審判請求事件について平成24年5月8日にした審決を取り消す。

第2 前提事実

1 特許庁における手続の経緯

原告は、発明の名称を「プロセッシング・コアの独立電力制御」とする発明につき、平成19年10月30日（パリ条約による優先権主張日平成18年（2006年）11月1日）に特許出願をし（特願2007-281947号。請求項の数30。以下「本願」といい、その明細書を「本願明細書」という。）、平成21年12月11日付けの拒絶理由通知に対し、平成22年3月15日付けで意見書及び手続補正書を提出したが、同年4月9日付けで拒絶の査定がされた。

原告は、平成22年7月22日に拒絶査定に対する不服の審判（不服2010-16469号）を請求するとともに、手続補正書を提出して特許請求の範囲を補正した（以下「本件補正」という。）。

特許庁は、平成24年5月8日、「本件審判の請求は、成り立たない。」との審決をし、その謄本は同月22日に原告に送達された。

2 特許請求の範囲の記載

本件補正後の特許請求の範囲の請求項1の記載は、次のとおりである（甲12。以下、この発明を「本願補正発明」という。）。

「【請求項1】

第一のプロセッシング・コアと；

第一のプロセッシング・コアに結合された第二のプロセッシング・コアと；

第二のプロセッシング・コアの活動レベルや熱的な変化とは独立に第一のプロセッシング・コアの熱的な変化に応じて第一のプロセッシング・コアの電力消費を制御する電力制御論理とを有する装置。」

3 審決の理由

- (1) 審決の理由は、別紙審決書写し記載のとおりであり、その要点は次のとおりである。

本願補正発明は、本願の優先日前に公開された特開 2 0 0 6 - 2 9 3 7 6 8 号公報（甲 1。以下「引用例 1」という。）に記載された発明（以下「引用例 1 発明」という。）及び周知技術に基づいて当業者が容易に発明をすることができたものであるから、特許法 2 9 条 2 項の規定により特許出願の際独立して特許を受けることができないものである。したがって、本件補正は、特許法 1 7 条の 2 第 6 項で準用する同法 1 2 6 条 5 項の規定に違反するものであり、同法 1 5 9 条 1 項で準用する同法 5 3 条 1 項の規定により却下されるべきものである。

本件補正は却下されたので、本願の請求項 1 に係る発明（以下「本願発明」という。）は、平成 2 2 年 3 月 1 5 日付け手続補正書の特許請求の範囲の請求項 1 に記載された事項により特定されるものである。本願発明の構成要件をすべて含み、更に他の構成要件を付加したものに相当する本願補正発明が引用例 1 発明及び周知技術に基づいて当業者が容易に発明をすることができたものである以上、本願発明も、同様の理由により、引用例 1 発明及び周知技術に基づいて当業者が容易に発明をすることができたものである。よって、本願発明は、特許法 2 9 条 2 項の規定により特許を受けることができない。

- (2) 審決が認定した引用例 1 発明の内容、同発明と本願補正発明との一致点及び相違点、並びに相違点についての判断の概要は、次のとおりである。

ア 引用例 1 発明

複数のマクロタスクがそれぞれ異なるプロセッサユニットにより実行されるマルチプロセッサシステムにおいて、

あるプロセッサユニットが実行するマクロタスクの実行条件が他のマク

ロタスクに依存する場合の他であるリアルタイム処理タスクを対象とした F V 制御方法を行う場合に、コンパイラは処理期限までにマクロタスクの処理を完了可能な動作周波数を見積もり、前記あるプロセッサユニットの F V 制御モードを「LOW」モードに決定する、もしくは、マクロタスクの処理が終了した時点で前記あるプロセッサユニットの電源及び動作クロックを遮断することで無駄な電力消費を回避する F V 制御方法を行うシステム制御レジスタを有するマルチプロセッサシステム。

イ 一致点

第一のプロセッシング・コアと；

第一のプロセッシング・コアに結合された第二のプロセッシング・コアと；

第二のプロセッシング・コアの活動レベルや熱的な変化とは独立に第一のプロセッシング・コアの電力消費を制御する電力制御論理とを有する装置である点。

ウ 相違点

本願補正発明のものは、第一のプロセッシング・コアの熱的な変化に応じて第一のプロセッシング・コアの電力消費を制御するのに対して、引用例 1 発明では、タスクの処理期限により電力消費を制御する点。

エ 相違点についての判断

引用例 1 発明は、第二のプロセッシング・コアの活動レベルや熱的な変化とは独立に第一のプロセッシング・コアの電力消費をタスクの処理時間に応じて制御する電力制御論理を有しているが、特開昭 6 4－4 8 1 1 9 号公報（以下「周知例 1」という。）、特開 2 0 0 6－1 4 6 6 0 5 号公報（以下「周知例 2」という。）、特開平 8－3 1 4 5 7 8 号公報（以下「周知例 3」という。）及び James Donald and Margaret Martonosi, "Techniques for Multicore Thermal Management: Classification and New Exploration", Proceedings of the 33rd International Symposium

on Computer Architecture (ISCA' 06), 米国, IEEE Computer Society, June 17-21 2006, p78-88 (以下「周知例 4」という。)に記載されているように、温度検出値、すなわち熱的な変化に応じてプロセッサの電力消費を制御することは周知のことである。

したがって、引用例 1 発明において、タスクの処理期限により電力消費を制御することに代え、熱的な変化に応じてプロセッシング・コアの電力消費を制御するものとし本願補正発明の構成を得ることは、当業者が容易に想到し得たものというべきである。

そして、本願補正発明の作用効果も、引用例 1 及び周知技術から当業者が予測できる範囲のものである。

第 3 原告主張の取消事由

審決には、以下に述べる相違点についての判断の誤り 1, 2 (取消事由 1, 2) があり、これらの誤りは審決の結論に影響を及ぼすものであるから、審決は違法であり、取り消されるべきである。

1 取消事由 1 (相違点についての判断の誤り 1)

(1) 引用例 1 発明における電力消費制御は、プロセッサユニットの動作前、すなわち事前の制御であるのに対して、本願補正発明の電力消費制御は、プロセッシング・コアの動作前ではなく、プロセッシング・コアの動作中における制御である。審決は、このような相違点を看過し、その結果、引用例 1 発明における事前の電力消費制御に代えて、周知例 1～4 に記載された動作中の制御を採用することが容易であると誤って判断した。

(2) 引用例 1 には、プロセッシング・コアの熱的な変化に応じてプロセッシング・コアの電力消費を制御するという構成を採用することについては、何らこれを動機付け又は示唆する記載がない。むしろ、引用例 1 発明は、審決も認定しているように、「処理期限までにマクロタスクの処理を完了」させるということを前提とした電力消費制御であり、「時間制約を遵守しつつ、電力を

低減する」（甲１の【要約】【課題】，【００１４】）という課題を達成する発明であるから，引用例１発明に接した当業者は，引用例１発明の課題に反して，処理期限を考慮せずに，動作中の熱的な変化に応じて電力消費を制御するという構成を採用することには想到し得ない。仮に，審決のいうように，引用例１発明において，タスクの処理期限により電力消費を制御することに代えて，熱的な変化に応じてプロセッシング・コアの電力消費を制御する構成を採用するものとする，動作中の熱的な変化に応じてプロセッシング・コアのクロック周波数を減少させ動作速度を緩慢にするという制御が起こり処理期限を遵守できないという事態が生じ得ることになり，その場合には引用例１発明の課題を達成できなくなる。したがって，引用例１発明の構成に代えて，本願補正発明の構成に置換・変更することについては，積極的な阻害要因があるというべきである。

- (3) 引用例１発明は，「コンパイラ」が「処理期限までにマクロタスクの処理を完了可能な動作周波数を見積も」るものであり，このような引用例１発明において，熱的な変化に応じてプロセッシング・コアの電力消費を制御する構成を採用するためには，処理の実行時の「熱的な変化」をコンパイラが事前に見積もることが必要になる。しかしながら，処理の実行時の熱的な変化は，環境温度や通気性その他外的な要因によっても影響されるものであり，そのような要因に左右される処理の実行時の「熱的な変化」をコンパイラが事前に見積もることは困難ないし不可能である。したがって，引用例１発明の構成に代えて本願補正発明の構成に置換・変更することについては，積極的な阻害要因があるというべきである。

2 取消事由２（周知技術認定の誤りによる相違点についての判断の誤り２）

審決は，周知例１～４を引用して，「熱的な変化に応じてプロセッサの電力消費を制御すること」は周知技術であると認定している。

しかし，以下のとおり，周知例１～４から審決のいう周知技術を認定するこ

とはできない。審決の容易想到性判断は、このような周知技術についての誤った認定を前提とするものであるから、その判断もまた誤りである。

- (1) 周知例 1 記載の技術における制御対象は、動作速度であり、電力消費ではない（甲 2 の 2 頁左上欄 6 行以降）。また、周知例 1 記載の技術では、他のプロセッサの熱的な変化と独立な制御が行われていない（同 4 頁右上欄）。
- (2) 周知例 2 記載の技術における制御対象は、過熱防止であり、電力消費でない（甲 3 の【0002】，【0003】）。また、周知例 2 記載の技術では、他のプロセッサの熱的な変化と独立な制御が行われていない（同【0024】）。
- (3) 周知例 3 記載の技術における制御対象は、過熱による運転停止防止であり、電力消費ではない（甲 4 の【0005】，【0016】）。
- (4) 周知例 4 記載の技術における制御対象は、発熱防止であり、電力消費ではない（甲 5 の 1 頁の 1. Introduction の項， 9. Conclusion の項）。

第 4 被告の反論

1 取消事由 1（相違点についての判断の誤り 1）に対し

- (1) 原告は、引用例 1 には、熱的な変化に応じてプロセッサの電力消費を制御するという構成を採用することについて、動機付け又は示唆する記載がなく、引用例 1 発明に審決認定の周知技術を適用することについては阻害要因があると主張する。

しかし、そもそも一般に、CPU、MPU等のプロセッシング・コアの発熱は、プロセッシング・コアの消費電力とともに増加するものであること、当該消費電力がプロセッシング・コアの動作周波数（クロック周波数）や動作電圧とともに増大するものであること、プロセッシング・コアの動作電圧やクロック周波数を低減することは、その消費電力を抑制することになることは、当業者にとって明らかである（乙 1 の 77 頁下から 5～2 行， 78 頁 7～11 行， 80 頁の「COLUMN」欄）。

そして、審決で周知例を挙げて述べているように、プロセッシング・コアの熱的な変化に応じてプロセッシング・コアの消費電力を制御することは周知技術である。

また、引用例 1 には、リアルタイム処理制約内でプロセッサの周波数・電圧を動的に制御し低電力化することは、「排熱の低減」、すなわち、「熱的な変化」を制御することを意味することが記載されている（甲 1 の【背景技術】【0007】）。

したがって、引用例 1 発明の電力消費を制御することと審決認定の周知技術は、電力消費を制御することにより熱的な変化を制御するという同様の目的を有するものであり、引用例 1 には、引用例 1 発明に上記周知技術を採用する動機付けとなる記載があるから、引用例 1 発明に周知技術である熱的な変化に応じてプロセッサの電力消費を制御する技術を適用することは、当業者が容易に想到し得たものである。

さらに、処理期限が設けられたタスク、すなわち、例えばテレビやゲームにおける一定フレームレートの動画像処理など、リアルタイムでの処理（乙 3、データ処理を実行した結果を返すまでの遅延時間に許容範囲を設定し、それを超えないように処理を実行して結果を返す方式）が求められるタスクを実行するプロセッシング・コアにおいても、温度検出値、すなわち、熱的な変化に応じて電力消費の制御を行うことは、普通に行われていることにすぎない（乙 4 の【0004】、【0015】～【0018】、【0026】、【0038】、乙 5 の【0002】、【0030】、【0032】、【0035】、乙 6 の【0063】～【0065】、乙 7 の【0019】～【0025】、図 2）。

したがって、処理期限が設けられたタスク、すなわち、リアルタイム処理タスクを行う引用例 1 発明において、熱的な変化に応じてプロセッシング・コアの電力消費を制御する周知技術を適用することは、必要に応じ当業者が容

易に想到し得たものである。また、引用例 1 発明は、第二のプロセッシング・コアとは独立に第一のプロセッシング・コアの電力消費を制御するものが記載されているのであって、熱変化に応じた制御の態様として任意のものが適用できることは明らかである。

そして、例えば、特開 2 0 0 5－3 4 6 3 0 1 号公報（乙 7。以下「乙 7 公報」という。）の【0 0 2 1】には、リアルタイム処理を保証できるようにクロック周波数に下限を設けることが記載されており、動作中の熱的な変化に応じてプロセッシング・コアのクロック周波数を減少させつつリアルタイム処理期限を遵守する制御の態様も当業者が必要に応じて容易に設定できるから、引用例 1 発明に周知技術を適用することについて原告のこのような阻害要因があるとはいえない。

- (2) 原告は、「熱的な変化」をコンパイラが見積もることは困難ないし不可能であるので、引用例 1 発明に周知技術を適用した構成は引用例 1 発明としての機能を果たし得なくなると主張する。

しかし、引用例 1 発明に周知技術を適用した構成は、そもそも「熱的な変化」を「見積もる」ことにより制御するものではなく、「温度検出値，すなわち熱的な変化」を検出して「熱的な変化に応じて」制御するものになるから、原告の主張は当を得ないものである。

- 2 取消事由 2（周知技術認定の誤りによる相違点についての判断の誤り 2）に対し

周知例 1～4 にはいずれにも、マルチプロセッサシステムにおいて熱的な変化に応じて電力消費を制御することが記載されているといえるから、審決の周知技術の認定に誤りはない。したがって、周知技術の認定に誤りがあることを前提として、相違点についての判断が誤りであるとする原告の主張は理由がない。

第 5 当裁判所の判断

事案の内容にかんがみ，取消事由 2 から先に判断し，次いで取消事由 1 について判断する。

1 取消事由 2（周知技術認定の誤りによる相違点についての判断の誤り 2）について

(1) 周知例 1～4 の記載事項

ア 周知例 1 について

周知例 1 には，「温度検出器 1 1 0 の出力 1 3 0 は，第 2 図（b）に示すように温度変化に対して負の勾配を持った電圧として V C O 1 1 2 に供給される。…つまり，V C O の出力 1 3 1 は，温度によって負の勾配を持った周波数となる。第 5 図（b）は，マクロ的に見た温度変化と周波数の変化を示したものである。つまり温度が上がってくると周期（1／周波数）が長くなり，温度が下がってくると周期は短くなる。…温度によって，V C O 1 1 2 の周波数が変化すると，第 6 図に示すように演算の速度が変化する。」（甲 2 の 3 頁右上欄 1 8 行～左下欄 1 6 行）との記載，「第 7 図は，本発明による半導体装置の他の実施例を示すブロック構成図である。同図において，7 1 0，7 2 0 は夫々第 1，第 2 の C P U であり，7 1 1，7 2 1 は夫々第 1，第 2 の C P U 7 1 0，7 2 0 の近傍に配置された，第 1，第 2 の温度検出器である。第 1，第 2 の温度検出器の出力 7 1 2，7 2 2 は監視制御装置 7 3 0 に供給されるとともに第 1，第 2 の電圧制御発振器 7 1 3，7 2 3 と第 1，第 2 の量子化回路 7 1 5，7 2 5 に供給される。第 1，第 2 の温度検出器の出力は第 2 図（b）に示すように温度変化に対して負の勾配を持っている。第 1，第 2 の電圧制御発振器 7 1 3，7 2 3 の出力 7 1 4，7 2 4 は夫々第 1，第 2 の C P U 7 1 0，7 2 0 のクロックとなり，C P U 7 1 0，7 2 0 の動作速度を規定する。第 1，第 2 の電圧制御発振器は夫々第 3 図（b）に示すように入力電圧の変化に対して正の勾配を持っている。したがって，夫々の発振周波数

は温度変化に対して負の勾配を持っており，温度が上昇すると発振周波数が低くなり，温度が下降すると発振周波数が高くなる。」（同４頁左上欄４行～同頁右上欄４行）との記載，「このように，複数のＣＰＵにジョブを分配する場合・・・二個のＣＰＵ ７１０， ７２０はそれぞれ，自身の動作環境に応じて動作速度が変化するようになっており…」（同４頁右上欄１７行～同頁左下欄５行）との記載がある。

これらの記載によれば，周知例１には，ＣＰＵを複数有する半導体装置において，各ＣＰＵの近傍に配置された各温度検出器の出力をそれぞれの電圧制御発振器に供給し，各電圧制御発振器は各ＣＰＵのクロックとなり，各ＣＰＵの動作速度を規定すること，すなわち，複数のＣＰＵに供給されるクロックを各ＣＰＵの温度検出器の出力によりそれぞれ変更することが記載されており，ＣＰＵの電力消費を制御することについて，直接的な記載はないが，プロセッサユニットの熱的变化に応じて，各ＣＰＵの動作速度を制御すること（結果的に電力消費を制御すること）が記載されていると認められる。

なお，周知例１には「監視制御装置 ７３０は，温度センサ ７１１， ７２１の出力 ７１２， ７２２とＣＰＵ ７１０， ７２０の状態出力 ７１７， ７２７と記憶装置 ７４０の実行待ちジョブの状態出力 ７３３とから，ＣＰＵ ７１０， ７２０のどちらにジョブを実行させるかを制御する。」との記載があり（甲２の４頁右上欄），これによれば，周知例１におけるＣＰＵは他のＣＰＵと連携しており，「独立に制御」しているものとはいえない。

しかし，周知例１においては，複数のＣＰＵに供給されるクロックを各ＣＰＵの温度検出器の出力によりそれぞれ変更することが記載されているのであり，このことと，各ＣＰＵを独立に制御するか否かは，別個の技術的選択の問題であるから，周知例１をプロセッサユニットの熱的变化に応じて電力消費を制御するとの周知技術の認定材料とすることに差し支えは

ない。

イ 周知例 2 について

周知例 2 には、「本発明は、情報処理装置、制御方法、及びプログラムに関する。特に、本発明は、複数の中央処理装置を備え、これら複数の中央処理装置の電力消費を制御する情報処理装置、制御方法、及びプログラムに関する。」（甲 3 の【0001】）、「中央処理装置 1005-1 は、中央処理装置 1005-2～N の各々と略同一であり、各中央処理装置から RAM 1020 に対するアクセス速度は略同一である。即ち例えば、情報処理装置 10 は、対象型マルチプロセッサ（SMP：Symmetric Multiprocessor）を搭載した構成を採る。」（同【0017】）、「中央処理装置ユニット 1000 は、中央処理装置 1005-1～N を有する。そして、中央処理装置 1005-1～N の何れかは、温度監視スレッド 200 を実行する。温度監視スレッド 200 は、温度測定部 200 と、休止割合算出部 210 として機能する。温度測定部 200 は、中央処理装置 1005-1～N の各々の温度を測定する。」（同【0023】）、「ここで、温度測定部 200 は、例えば、中央処理装置 1005-1～N の各々に予め設けられた温度センサーを用いて温度を測定する。…休止割合算出部 210 は、中央処理装置 1005-1～N の各々について、当該中央処理装置について測定された温度に基づいて、当該中央処理装置の少なくとも一部に電源が供給される時間のうち当該中央処理装置の演算処理を休止させる時間の割合である休止割合を算出する。」（同【0024】）、「休止割合算出部 210 は、中央処理装置 1005-1 の温度が基準温度以上に上昇した場合に、中央処理装置 1005-1 の休止割合を 0 より大きい値に設定する。そして、休止割合算出部 210 は、既に算出した休止割合により中央処理装置を休止させた場合において、その中央処理装置の温度が上昇している場合には、既に算出した当該休止割合と比較してより高い休止

割合を算出する。これにより、中央処理装置 1 0 0 5 - 1 における演算処理を適度に休止させ、中央処理装置 1 0 0 5 - 1 の温度を低下させることができる。」（同【0 0 3 4】）との記載がある。

これらの記載によれば、周知例 2 には、中央処理装置を複数有する情報処理装置において、中央処理装置の各々に設けられた温度センサーで測定された温度に基づいて、当該中央処理装置の演算処理を休止させる場合である休止割合を算出して、結果として当該中央処理装置の電力消費を制御することが記載されているといえる。

そして、中央処理装置はプロセッシング・コアに相当するものであり、温度センサーで測定された温度に応じて制御することは熱的な変化に応じて制御することである。そうすると、周知例 2 には、複数のプロセッシング・コアを有するものにおいて、各々のプロセッシング・コアの熱的な変化に応じて各々のプロセッシング・コアの電力消費を制御することが記載されているといえる。

原告は、周知例 2 の【0 0 2 4】の記載を根拠として、周知例 2 に記載の技術では、他のプロセッサの熱的な変化と独立な制御が行われていないと主張する。しかし、周知例 2 の【0 0 2 4】には、「休止割合算出部 2 1 0 は、中央処理装置 1 0 0 5 - 1 ~ N の各々について、当該中央処理装置について測定された温度に基づいて、当該中央処理装置の少なくとも一部に電源が供給される時間のうち当該中央処理装置の演算処理を休止させる時間の割合である休止割合を算出する。」と記載されており、他のプロセッサの熱的な変化と独立な制御が行われていると認められる。

ウ 周知例 3 について

周知例 3 には、「従来のマルチプロセッサ型の電子装置を図 5 に示す。このマルチプロセッサ型の電子装置 2 9 は、複数のプロセッサ部 2 2 とシステム制御部 2 6 から成る。」（甲 4 の【0 0 0 2】）、「各プ

ロセッサ一部 22 は、論理部 23 と電源部 24 とファン 30 と温度センサー 25 を有する。温度センサー 25 は電源部 24 に信号線 27 により接続されている。電源部 24 は、システム制御部 26 に信号線 28 により接続されている。論理部 23 はファン 30 により床下からの冷風にて強制空冷されている。」（同【0003】）、「電子装置 29 は、空調機 21 の異常により床下からの冷風が得られない場合にプロセッサ一部 22 ごとに論理部 23 の風下の温度を温度センサー 25 にて検出し高温となったプロセッサ一部 22 の論理部 23 の電源部 24 は OFF する。」（同【0004】）との記載がある。

これらの記載によれば、プロセッサ部を複数有するマルチプロセッサ型の電子装置において、プロセッサ部ごとの温度センサーの検出信号により、高温が検出されたプロセッサ部の論理部の電源部を OFF にすることが記載されているといえる。

そして、プロセッサ部はプロセッシング・コアに相当するものであり、温度センサーの検出信号に応じてその電源部を OFF にすることは熱的な変化に応じて電源部を OFF にすることであり、プロセッサ部の論理部の電源を OFF にすることは、結果としてプロセッサ部の過熱を防ぎ、その電力消費を制御することになるから、周知例 3 には、複数のプロセッシング・コアを有するものにおいて、熱的な変化に応じてその電源部を OFF にし、各々のプロセッシング・コアの電力消費を制御することが記載されているといえる。

エ 周知例 4 について

周知例 4 には、「2. 3 ストップゴー対 D V F S 動的熱管理の最も基本的な形式の 1 つは、グローバルクロックゲーティング[5]又は「ストップゴー」として知られている。これは、すべての動的作用をフリーズさせ、クロック信号を止めて、熱緊急事態が終わるまで進捗をフリーズさせ

ることである

… 我々のストップゴー機構は、プロセッサによって信号を送られる粗い粒度の動作であり、オペレーティングシステムによって実行される。熱センサが指定された閾値に達すると、熱トラップの信号が送られ、プロセスは30ミリ秒間フリーズされる。停止中に温度を2，3度下げた後、プロセッサは復旧できる。」，「2．4分散型ポリシー対グローバル制御 … 表2で分類されている『分散DVFS』や『分散ストップゴー』等の分散型ポリシーを使用すると、その代わり、各コアは独立して自身の熱管理を良好な程度で処理できるようになる。」，「5．1 ストップ・ゴー・ポリシーの実行 前のセクションに述べられているような DVFS 管理に使用されたフォーマル・コントロール・アプローチと比較して、私たちのストップ・ゴー・メカニズムは全く単純です。特別な熱的トリップ・ポイントを超えない限り、各コアはフル回転で実行されます。各コア上の2つのレジスタ・ファイル・ユニットの熱センサーは、ホット・スポット温度を検出します。1つが84．2℃の熱しきい値のすぐ下であると分かる場合、熱割り込みが出されます。その後、この割り込みを引き起こしたコアは30ミリ秒停止されます。この時点では、ホット・スポットはしきい値以下に冷え、また、コアは実行を継続することができます。」，「5．2 分散系対グローバルポリシーの実行 分散系ポリシーでは、ストップ・ゴーと DVFS の技術は個々のコアに適用されます。2つのホット・スポットを監視するので、DVFS コントローラーはそれぞれ少なくとも2つの入力を取り入れます。しかし、数学的な実行は、より高温の出力があるセンサーの方によって行われます。分散系の場合では、コアはそれぞれ、他のコアとの如何なる調整もなしで、独立して作動します。」との記載がある（甲5，翻訳文乙8）。

これらの記載によれば、周知例4には、マルチコア熱管理の技術に関し

て、複数のコアの各コアの熱センサーでホット・スポット温度を検出し、コアは他のコアと如何なる調整もなしで動作し、前記温度が熱しきい値のすぐ下であると熱割り込みが出され、当該コアを所定時間停止する技術が記載されているといえる。

そして、上記コアはプロセッシング・コアに相当するものであり、温度が熱しきい値のすぐ下であるとコアを停止することは、熱的な変化に応じてコアを停止することになるから、周知例4には、複数のプロセッシング・コアを有するものにおいて、他のプロセッシング・コアとの如何なる調整もなしに、熱的な変化に応じてプロセッシング・コアを停止し、その過熱を防ぎ、結果として、その電力消費を制御することが記載されているといえる。

(2) 審決の認定・判断について

上記のとおり、周知例1～4にはいずれにも、マルチプロセッサシステムにおいて、熱的な変化に応じてプロセッサの電力消費を制御することが記載されており、更に周知例2～4には、他のプロセッサと独立して上記制御を行うことも記載されていると認められる。

したがって、マルチプロセッサシステムにおいて、熱的な変化に応じてプロセッサの電力消費を制御することは周知の技術であると認められるから、審決の周知技術の認定に誤りはない（ちなみに、周知例2ないし4に記載されている周知技術は、いずれも本願補正発明の【請求項1】の「第一のプロセッシング・コアと、第一のプロセッシング・コアに結合された第二のプロセッシング・コアと、第二のプロセッシング・コアの活動レベルや熱的な変化とは独立に第一のプロセッシング・コアの熱的な変化に応じて第一のプロセッシング・コアの電力消費を制御する電力制御論理とを有する装置。」との構成すべてを備えるものでもあると認められる。）。

したがって、審決の周知技術の認定に誤りはなく、原告主張の取消事由2

は理由がない。

2 取消事由 1（相違点についての判断の誤り 1）について

- (1) 原告は、引用例 1 発明における電力消費制御が事前の制御であるのに対して、本願補正発明の電力消費制御は動作中の制御であるという相違点があるにもかかわらず、審決はこのような相違点を看過し、その結果、容易想到性判断を誤ったと主張する。

確かに、引用例 1 発明における電力消費の制御は、引用例 1（甲 1）の特許請求の範囲の請求項 3 における「最適化した動作電圧を予め設定し」との記載、発明の詳細な説明の【0015】の「さらに当該PUの処理量を見積もることで動作周波数や電源電圧を最適化するコードを生成し」、【0022】の「事前に処理手順を決定した後に処理時間を見積もり」、【0100】の「PUの構成に基づきコンパイラが予め事前の処理時間を見積もり」との各記載から明らかなように、プロセッサユニットの動作前に、あらかじめ処理時間を見積もり、あるいは最適化した動作電圧をあらかじめ設定した上で、プロセッサユニットの動作中にそれぞれの制御を行うものである。これに対し、本願補正発明における電力消費の制御は、本願明細書（甲 6）の段落【0003】の「電力状態変化を…調整しなければならない」との記載、段落【0014】の「仕事負荷または活動の変化を検出する」、「コア内の熱的な変化またはコアから引き出される電流の量の変化に反応して変更しうる」との記載から明らかなように、第一のプロセッシング・コアの動作中に、その熱的变化に応じて行われるものである。このように、引用例 1 発明も本願補正発明も、電力消費の制御自体は、プロセッシング・コアの動作中に行うものではあるものの、前者は、その動作前にあらかじめ処理時間や最適な動作電圧を見積もるものであるのに対し、後者はその動作中の熱的变化に応じて制御をする点で異なるものである。もともと、この点は、審決が相違点として認定している構成に係るところであるので、相違点に係る構成の容

易想到性の問題として、次項において判断する。

- (2) ア 原告は、引用例 1 には、プロセシング・コアの熱的な変化に応じてプロセシング・コアの電力消費を制御するという構成を採用することについては、これを動機付け又は示唆する記載がないと主張する。

しかし、以下の記載によれば、プロセシング・コアの高集積化・高速化による、その動作中における電力消費の増加に伴う発熱によって生じる問題については、本願の優先権主張日の当業者であれば当然に認識していた技術的な課題であることが認められる。

すなわち、周知例 2（甲 3）の【0002】には「近年、プロセッサの高集積化・高速化に伴い、プロセッサの消費電力は著しく増加し、発熱による様々な問題が生じている。特に、複数のプロセッサを同一筐体内に密集して搭載する高性能サーバでは、発生する熱をいかに効率的に排出するかが、システム設計の大きな決定要因になっている。…」との記載があり、周知例 4（甲 5，乙 8）の「1. 序文」の第 1 段落には「電力密度がムーアの法則に従って指数関数的に増大すると共に、熱冷却の課題がコンピュータシステム設計における顕著で悩ましい側面になってきた…」との記載があり、特開 2006-277637 号公報（乙 9）の【0002】には「従来、電子計算機のプロセッサには半導体素子が使われるのが一般的である。半導体素子に電流が流れると、内部損失によって熱が発生する。半導体素子の接合部温度（ジャンクション温度）が許容値を超えると機能劣化や故障の原因となり、著しい場合は半導体素子が破壊される。」との記載がある。

このように、プロセシング・コアの高集積化・高速化による、その動作中における電力消費の増加に伴う発熱によって生じる問題については、本願の優先権主張日の当業者であれば当然に認識していた技術的な課題であることが認められる。

また、引用例 1 においても、このような一般的な課題が開示されているものと認められる。すなわち、引用例 1 には、【背景技術】として【0007】に「電力消費の低減及び排熱の低減のため、マルチプロセッサシステムにおいて各 P U の低電力化が必須となるが、個別のプロセッサに関して低電力化する手法に関し、様々な提案が行われている。例えば、リアルタイム処理制約内でプロセッサの動作クロックを低減させ、そのクロック周波数に応じた電圧プロセッサに供給する、という周波数・電圧を動的に制御することにより低電力化を達成する手法が特許文献 3、4 で開示されている。」との記載があり（甲 1）、これによれば、引用例 1 には、マルチプロセッサシステムのプロセッサユニットの動作中における電力消費の低減及び排熱の低減のための低電力化という一般的な課題があることが開示されているものと認められる。したがって、引用例 1 には、プロセッシング・コアにおいてその熱的な変化に応じてプロセッシング・コアの電力消費を制御するという構成を採用することについては、これを動機付け又は示唆する記載がないとの原告の主張は採用し得ない。

イ 原告は、引用例 1 発明は、「処理期限までにマクロタスクの処理を完了」させるということを前提とした電力消費制御であり、「時間制約を遵守しつつ、電力を低減する」という課題を達成する発明であるところ、仮に、審決のいうように、引用例 1 発明において、タスクの処理期限により電力消費を制御することに代えて、熱的な変化に応じてプロセッシング・コアの電力消費を制御する構成を採用するものとする、動作中の熱的な変化に応じてプロセッシング・コアのクロック周波数を減少させ動作速度を緩慢にするという制御が起こり処理期限を遵守できないという事態が生じ得ることになり、引用例 1 発明の課題を達成できなくなるから、引用例 1 発明の構成に代えてそのような構成に置換・変更することについては、積極的な阻害要因があると主張する。

しかし、前記1において判示したとおり、プロセッサの動作中における熱的な変化に応じてプロセッサの電力消費を制御することは周知の技術である。

そして、処理期限が設けられたタスク（リアルタイムでの処理が求められるタスク）を実行するプロセッシング・コアにおいても、熱的な変化に応じて電力消費の制御を行うことは、次の各文献の記載から明らかなように、普通に行われていることである。

すなわち、特開2005-316764号公報には「テレビジョン放送の再生のための映像処理等、リアルタイム実行性が要求されるアプリケーションプログラムを実行する装置において、プロセッサの発熱による内部温度を測定する温度センサで測定された温度情報に基づいて検知された温度異常が収束しない場合、プロセッサの発熱を抑えるために、リアルタイム実行性を要求されるアプリケーションプログラムを停止させる。」旨の記載があり（乙4の【0004】，【0015】～【0018】，【0026】，【0038】），特開2001-147730号公報には「ビデオゲーム装置等での画像処理を行う電子機器において、温度センサからの検出信号に基づいて、CPUおよび画像処理ユニットへの電力の供給を制御する。」旨の記載があり（乙5の【0002】，【0030】，【0032】，【0035】），特開2006-133995号公報には「ある特定の周期にて処理が繰り返されるリアルタイムアプリケーションを動作させている場合、その周期間隔で温度を監視し、プロセッサの現在温度が危険温度に達する場合、プロセッサの動作を停止させる。」旨の記載があり（乙6の【0063】～【0065】），乙7公報には「プロセッサの熱制御のために動作周波数を低くする場合、動作周波数の制御は、動作周波数の制御にともなう実行サイクル数の変動が非保護帯域に収まる範囲で行うことにより、プロセッサの熱制御のための動作周波数の制御を行いな

がらタスクのリアルタイム性を保証する。」旨の記載がある（乙7の【0019】～【0025】，図2）。

したがって，処理期限が設けられたタスク（リアルタイム処理タスク）を行う引用例1発明において，熱的な変化に応じてプロセッシング・コアの電力消費を制御する周知技術を適用することは，必要に応じ当業者が容易に想到し得たものである。また，引用例1発明は，第二のプロセッシング・コアとは独立に第一のプロセッシング・コアの電力消費を制御するものが記載されているのであって，熱的な変化に応じた制御の態様として任意のものが適用できることは明らかであるところ，例えば，乙7公報の【0021】がリアルタイム処理を保証できるようにクロック周波数に下限を設けているように，動作中の熱的な変化に応じてプロセッシング・コアのクロック周波数を減少させつつリアルタイム処理期限を遵守する制御の態様も当業者が必要に応じて容易に設定できるものである。

引用例1発明において，タスクの処理期限により電力消費を制御するとともに，上記周知技術を適用して，熱的な変化に応じてプロセッシング・コアの電力消費を制御する構成を採用するものとするについて阻害要因があるとはいえない。

以上によれば，引用例1発明において，各プロセッサユニットの動作中における熱的な変化に応じてプロセッサユニットの動作クロックを低減させるなどして低電圧とし，電力消費の制御を行うような構成を加えることは，当業者であれば容易に想到し得たものというべきであり（本願補正発明は，引用例1発明にこのような構成を加えたものも包含するものである（本願補正発明の請求項1の記載参照）。），また，同様の理由により，引用例1発明において，タスクの処理期限により電力消費を制御することに代え，各プロセッシング・コアの熱的な変化に応じてプロセッシング・コアの電力消費を制御するものとすることも，当業者が容易に想到し得たもの

というべきである。

ウ 原告は、引用例 1 発明は「コンパイラ」が「処理期限までにマクロタスクの処理を完了可能な動作周波数を見積も」るものであるところ、このような引用例 1 発明において、処理の実行時の「熱的な変化」をコンパイラが見積もることは困難ないし不可能であり、審決のいうような構成を採用することは困難ないし不可能であって、そのような構成を採用すると引用例 1 発明としての機能を果たし得なくなるから、引用例 1 発明の構成に代えてそのような構成に置換・変更することについては、積極的な阻害要因があると主張する。

しかし、引用例 1 発明に周知技術を適用した構成は、「熱的な変化」を検出して「熱的な変化に応じて」制御するものであり、コンパイラが「熱的な変化」を「見積もる」ことにより制御するものではない。

したがって、原告の上記主張は、その前提に誤りがあり、採用することができない。

(3) 小括

よって、原告主張の取消事由 1 は理由がない。

3 まとめ

以上のとおり、原告主張の取消事由はいずれも理由がなく、審決に取り消すべき違法はない。

第 6 結論

よって、原告の請求は理由がないから、これを棄却することとし、主文のとおり判決する。

知的財産高等裁判所第 3 部

裁判長裁判官 設 樂 隆 一

裁判官 西 理 香

裁判官 田 中 正 哉