

判 決

原告	被告	A	特許庁長官	中	嶋茂	誠
被指定代理人	濱	特野佐野小宮	友藤元曳下	秀久満正	一道昭之	
同		文				
同						
同						

主  
原告の請求を棄却する。  
訴訟費用は原告の負担とする。  
事実及び理由

第1 請求

特許庁が不服2002-19069号事件について平成16年4月5日にした審決を取り消す。

第2 当事者間に争いのない事実及び証拠上明白な事実

1 特許庁における手続の経緯

原告は、平成4年7月11日、発明の名称を「論理回路による記憶回路」として特許出願(特願平4-255297号)をし、その一部につき、平成10年1月16日、発明の名称を「記憶回路」として新たな特許出願(特願平10-40919号、以下「本件出願」という。)をしたが、平成14年7月23日(発送日)、拒絶査定を受けたので、同年8月26日、これに対する不服の審判の請求をした。特許庁は、これを不服2002-19069号事件として審理した結果、平成16年4月5日、「本件審判の請求は、成り立たない。」との審決をし、同月24日、その謄本を原告に送達した(審決謄本の送達日につき甲13)。

2 特許請求の範囲の記載

本件出願の願書に添付した明細書(以下「本件明細書」という。)の特許請求の範囲の記載は、次のとおりである。

【請求項1】記憶しようとする情報を送る導線がその入力端子に接続されたORの出力端子を、記憶しようとする情報を送る導線が接続されてない、このORの入力端子に接続し、Hによりセットし、Hを循環させることによりセットした状態(記憶した状態)を維持することを特徴とする記憶回路。その例を「図9」に示した。

【請求項2】H、Lを循環させることによって、それぞれ、セットした状態、セットする前の状態を維持している記憶回路において、セットした状態で、H、セットする前の状態でLが循環している導線を切断し、その切断された導線の切断する前において信号を出力していた方にNOTの入力端子を接続し、そのNOTの出力端子をNORの一つの入力端子に繋げ、そのNORの出力端子を切断されたまだ接続されていない、もう片方の導線に接続し、循環しているHを一時的にLにすることによりそのNOTに接続されたNORによってリセットすることを可能にしたことを特徴としたリセット機能を果たす回路(「図11」にその例を示した)、この回路を「請求項1」の回路に接続したものを「図10」に示した。

(以下、【請求項1】の発明を「本願発明1」、【請求項2】の発明を「本願発明2」という。なお、別紙(1)図9～11参照)

3 審決の理由

審決は、別添審決謄本写し記載のとおり、①分割出願である本件出願については、適法な分割出願とは認められないから、出願日は遡及せず、本件出願日は平成10年1月16日であるとした上、②本願発明1については、「初步のデジタル回路2 デジタル情報回路の基礎」(宮本義博著、昭和60年7月株式会社技術評論社発行、以下「引用例1」という。)に記載された発明(以下「引用発明1」という。)に基づいて、当業者が容易に発明をすることができたものと認められ、③本願発明2については、特開昭63-197113号公報(以下「引用例2」という。)に記載された発明(以下「引用発明3」という。)及び引用例1に記載された他の発明(以下「引用発明2」という。)に基づいて、当業者が容易に発明をすることができたものと認められるから、いずれも特許法29条2項の規定

により特許を受けることができないとした。

### 第3 原告主張の審決取消事由

審決は、(1)審決手続に違法があり(取消事由1)、(2)分割出願の適法性についての判断を誤り(取消事由2)、(3)本願発明2の要旨認定を誤り(取消事由3)、(4)引用例1及び2の頒布時期の認定を誤り(取消事由4)、(5)引用発明3の認定を誤り(取消事由5)、(6)本願発明2と引用発明3の相違点についての判断を誤り(取消事由6)、その結果、分割出願の遡及効を認めず、かつ、引用発明2及び3に基づいて当業者が容易に本願発明2に想到し得たとの誤った結論を導いたものであって、違法であるから、取り消されるべきである。

なお、本願発明1の容易想到性についての審決の認定判断は争う。

#### 1 取消事由1(審決手続の違法)

(1) 原告が本件拒絶査定不服審判に関し特許庁から送達を受けた審決書には、審決をした審判官の押印がないから、「審決書には、審決をした審判官が記名押印しなければならない。」と定める特許法施行規則50条の10の規定に違反している。

(2) また、上記審決書には、審決の日の記載がないから、特許法157条2項に違反している。特許庁の書類は、例えば、拒絶理由通知には「発送日」、「起案日」と複数の意味の異なる日付が記載されているのに、審決には、単に「平成16年4月5日」と記載されているのみであって、これが審決日であるとはいえない。

(3) 被告は、本件明細書の特許請求の範囲の請求項2の記載が誤っていると考えるのであれば、原告に対し、これを正しい表現に書き替えるように求めるのが被告の義務である。被告が上記義務を果たさずに、特許を与えない審決をするのは違法である。

(4) 以上のとおり、審決手続に違法があるから、審決は、取り消されるべきである。

#### 2 取消事由2(分割出願の適法性についての判断の誤り)

(1) 審決は、分割出願に係る本件出願について、「本願(注、本件出願)は、平成4年7月11日に提出した特願平4-255297号・・・の一部を平成10年1月16日に新たな特許出願としたものであるが、本願請求項1に係る発明及び図9の回路に関し、OR回路の出力をOR回路の一方の入力に直接帰還させる構成は原出願の出願当初の明細書又は図面・・・に記載されておらず、また、原出願当初明細書等の記載から自明の構成であるとも認められない。・・・よって、本願は適法な分割出願とは認められないから、出願日は遡及されず、本願出願日は平成10年1月16日である。」(審決謄本1頁下から第2段落～最終段落)と判断した。

(2) しかし、本件出願が適法な分割出願であり、それを審査官が認めていたことは、審査の拒絶理由通知にも拒絶査定にもこの点についての記載がないことから明らかである。特許法158条は、「審査においてした手続は、拒絶査定不服審判においても、その効力を有する。」と規定しているから、審判官が、審査段階における上記判断を覆すことはできない。

(3) また、審判長は、拒絶理由通知(甲9)において、「NOR回路(注、「OR回路」の誤記と認める。)の出力をNOR回路(注、「OR回路」の誤記と認める。)の一方の入力に直接帰還させる回路(請求項1に係る発明及び図9の回路)は原出願の出願当初の明細書に記載されていたとも、前記明細書の記載から自明の構成であるとも認められない。」(2頁第1段落)と記載していたのに、審決では、上記(1)のとおり、「本願請求項1に係る発明及び図9の回路に関し、OR回路の出力をOR回路の一方の入力に直接帰還させる構成は原出願の出願当初の明細書又は図面・・・に記載されておらず、」として、拒絶理由通知と相反する説示をしている。審判長は、拒絶査定不服審判において審査段階における判断を変えるのであれば、特許法159条2項によって新たな拒絶理由通知をしなければならなかったのに、それをしないままに審決をし、その結果、原告から意見書を提出する機会を奪ったのである。

(4) 以上のとおり、分割出願の適法性についての上記判断は誤っているから、審決は取り消されるべきである。

#### 3 取消事由3(本願発明2の要旨認定の誤り)

(1) 審決は、「本願発明2の『この回路を「請求項1」の回路に接続したものを「図10」に示した。』という構成はセット機能を果たす回路と組み合わせるという意味と解されるから、本願発明2と引用発明3は、セット機能とリセット機能

を有する回路である点でも一致している。」（審決謄本6頁第2段落）、「本願発明2は『Hをセットした状態、Lをセットする前の状態とし、ORによりセットし、NOTに接続されたNORによりリセットする』ものである」（同頁第4段落）などと説示して、本願発明2がセット機能とリセット機能を有する回路である旨認定しているが、誤りである。

(2) 本願発明2は、その構成に必然的に記憶回路を含むものではないのであって、セット機能を有しておらず、リセット機能のみを有する回路に係る発明である。確かに、本件明細書の特許請求の範囲の請求項2には、「H、Lを循環させることによって、それぞれ、セットした状態、セットする前の状態を維持している記憶回路において、」との前置きがあるが、ORの出力をORの片方の入力に接続し、HやLを循環させている本願発明1の記憶回路のみを前提にしているわけではなく、したがって、本願発明1のセットした状態を維持する記憶回路と本願発明2のリセット機能を果たす回路とが必然的に組み合わせられるというものではない。

以上のとおり、本願発明2は、セット機能を有しておらず、リセット機能のみを有する回路であるから、審決は、本願発明2につき発明の要旨認定を誤っている。

#### 4 取消事由4（引用例1及び2の頒布時期の認定の誤り）

(1) 引用例1（甲14）には、確かに、フリップフロップの記憶の原理が記載されている。被告の主張によると、引用例1が出版されたのは昭和60年ということであるが、それから約20年を経過した現在、この分野に関する初心者向けの出版物の大半に、フリップフロップの記憶の原理のことが記載されておらず、フリップフロップの性質についての記載しかないことからすると、引用例1は、本願発明1が公開された後に出版されたと考えるほかないのである。

(2) 引用例2（甲15）は、本件出願の原出願がされた平成4年以降に特許庁で不正に作成されたものである。本件の審査段階では、審査官は、拒絶理由の根拠として引用例1のみを挙げていたのに、審判段階では、拒絶査定を支持する根拠として引用例2を付け加えているのは、審査官がこれを引用例として用いるのを拒んだものと推定することができるのであり、ひいては、審判官が拒絶理由通知に虚偽の記載をしたともいえるのである。

#### 5 取消事由5（引用発明3の認定の誤り）

審決は、引用例2（甲15）について、「L、Hを循環させることによって、それぞれ、セットした状態、セットする前の状態を維持している記憶回路において、OR回路の出力をNOT回路を介してNOR回路の一方の入力に接続し、NOR回路の出力を前記OR回路の一方の入力に接続し、OR回路の他方の入力をリセット信号端子とし、NOT回路に接続されたNOR回路の他方の入力をセット信号端子とする記憶回路。」（審決謄本4頁下から第2段落）との発明が記載されており、これが引用発明3であると認定するが、引用例2には、「L、Hを循環させることによって、それぞれ、セットした状態、セットする前の状態を維持している記憶回路」の記載はないから、上記認定は誤りである。

そもそも、「L、Hを循環させることによって、それぞれ、セットした状態、セットする前の状態を維持している記憶回路」とは、NAND回路の出力を同回路の入力に戻す回路をいうのであって、引用例2の回路は、「H、Lを循環させることによって、それぞれ、セットした状態、セットする前の状態を維持している記憶回路」である。

被告は、引用例2の第8図の回路について、補助フィードバックループのOR回路82に着目すれば、これはセット状態において、Lが循環させられ、リセット状態においてHが循環させられる記憶回路であると理解できる旨主張する。確かに、引用例2の第8図の補助フィードバックループのOR回路82は、セットした状態においてLを出力している。しかし、被告の着目するこのOR回路82には、セット端子が接続されておらず、リセットの反転信号の入力するバーR端子が接続しているのみであるから、OR回路82はリセットするためのOR回路というべきであり、リセット回路のOR回路82がLを出力している以上、Lをセットした状態とすることはできない。要するに、リセット端子の接続するOR回路82において、セット状態はあり得ない。

本願発明1及び2における「セット」という語句は、原告が定義するものであるから、被告は、この定義に従って主張を展開すべきである。そして、原告の定義によれば、「セットする」とは、記憶回路の「セット端子」にセット信号を入力することを必須の条件とするものである。「セット端子」の接続していないOR回路でLが循環しても、それによって記憶が維持されるものではない。

6 取消事由6（本願発明2と引用発明3の相違点についての判断）

(1) 審決は、本願発明2の要旨認定を誤り、引用発明3の認定を誤っているから、本願発明2と引用発明3との対比が誤りであることは明らかであり、この誤った対比に基づく相違点についての判断が誤っていることもまた明らかである。

(2) 原告は、従来、解明されていなかったフリップフロップの記憶の原理、記憶を消す原理を解明し、従来の禁止状態を設ける必要がないものとし、それを本願発明1及び2として出願しているのである。

(3) 審決は、「上記相違点について検討するに、記憶回路においてHとLのいずれをセット状態またはリセット状態とするかは、使用する論理により、いかようにも指定できる単なる設計的事項であり、当該指定に基づいてセット端子とリセット端子が決まるのであるから、引用発明3においてセット状態をH側と定義すれば、引用発明3は本願発明と同じ『Hをセットした状態、Lをセットする前の状態とし、ORによりセットし、NOTに接続されたNORによりリセットする』回路となることは当業者であれば自明のことである。」（審決謄本6頁下から第3段落）と判断しているが、誤りである。

Hでセット状態を実現するには、OR回路の出力をそのORの入力に戻さなければならないし、Lでセット状態を実現するには、AND回路の出力をそのAND回路の入力に戻さなければならないのであって、OR回路を用いた場合、原理的に、Lを循環させてセット状態を維持することはできない。

したがって、「使用する論理により、いかようにも指定できる単なる設計的事項」とはいえない。また、「当該指定に基づいてセット端子とリセット端子が決まる」との意味は不明であり、審決に理由の記載を義務付けている特許法157条2項に違反する。

第4 被告の反論

審決の認定判断は正当であって、原告主張の取消事由はいずれも理由がない。

1 取消事由1（審決手続の違法）について

(1) 原告は、審決書に審決をした審判官の押印がないと主張するが、原告に送達されたものは、特許法157条3項に送達すべきことが規定されている審決の「謄本」であり、特許法施行規則50条の10で「審決をした審判官が記名押印しなければならない」とされている「審決書」ではないから、審判官の押印がないのは当然である。

(2) 原告は、審決書に審決の日の記載がないと主張するが、審決の結論及び理由（本文）末尾と審決をした合議体の審判官名の間に記載されている「平成16年4月5日」の日付が本件の「審決の日」である。日付を本文末尾と署名の間に挿入し、当該文書の日付とすることは一般的に行われていることであり、本件の審決書においてもこのような書式により「審決の日」が記載されている。

(3) また、原告は、被告が、本件明細書の特許請求の範囲の請求項2の記載が誤っていると考えるのであれば、これを正しい表現に書き換えるように、原告に求めるのが被告の義務であるから、被告が上記義務を果たさずに、特許を与えない審決をするのは違法である旨主張する。

しかし、審判合議体には、原告の主張するような義務はない。本件において、審判合議体は、原告に対し、拒絶理由通知（甲9）により、拒絶の理由を明確に通知しているところ、明細書等の書換え（補正）は特許法17条の2の規定に従って出願人の責任において行うべきことであるから、原告は、自らの責任により、本件明細書の補正を行うべきである。

以上のとおり、原告の審決手続の違法の主張は、いずれも失当である。

2 取消事由2（分割出願の適法性についての判断の誤り）について

(1) 特許法158条は、単に、審査においてした手続が拒絶査定不服審判においても有効であることを規定しているだけであり、審判官の判断をなんら拘束するものではない。

(2) 原告の主張は、拒絶理由通知（甲9）の「NOR回路（注、「OR回路」の誤記と認める。）の出力をNOR回路（注、「OR回路」の誤記と認める。）の一方の入力に直接帰還させる回路（請求項1に係る発明及び図9の回路）は原出願の出願当初の明細書に記載されていたとも、前記明細書の記載から自明の構成であるとも認められない。」（2頁第1段落）との説示中の「記載されていたとも」を、「記載されていたとしても」の意に誤解したことによるものである。上記の「記載されていたとも」は、その前後の文脈から明らかなように「自明の構成であ

るとも」と併せて「認められない」につながるものであり、ここでの説示は「記載されていたとも認められないし、自明の構成であるとも認められない。」の意味である。したがって、本件において、審判長が新たな拒絶理由通知をすべき理由はない。

3 取消事由3（本願発明2の要旨認定の誤り）について

本願発明2が「H、Lを循環させることによって、それぞれ、セットした状態、セットする前の状態を維持している記憶回路」を前提としていることは、特許請求の範囲請求項2の記載自体から明らかである。このことは、原告自身も、本件明細書の特許請求の範囲の請求項2に「H、Lを循環させることによって、それぞれ、セットした状態、セットする前の状態を維持している記憶回路において、」との前置きがあるとして、本願発明2の前提であることを認めている。したがって、本願発明2が記憶回路であることを否定する原告の主張は、本件特許請求の範囲に記載された事項に基づかない主張であり、失当である。

4 取消事由4（引用例1及び2の頒布時期の認定の誤り）について

引用例1と引用例2が本件出願時以前に公になっていたという拒絶理由通知の認定に誤りがないことは、審決で説示したとおりである。引用例1が本件出願時以前に公になっていたことは、特許庁資料館受入印の付された引用例1（乙1）からも明らかである。

5 取消事由5（引用発明3の認定の誤り）について

原告は、引用例2には、「L、Hを循環させることによって、それぞれ、セットした状態、セットする前の状態を維持している記憶回路」の記載はない旨主張する。

しかし、引用例2（甲15）の第8図の回路において、補助フィードバックループのOR回路82に着目すれば、これはセット状態において、Lが循環させられ、リセット状態において、Hが循環させられる記憶回路であると理解できるものである。

審決において、「上記引用例2の記載及び第8図ならびにこの分野における技術常識を考慮すると、上記『補助フィードバックループ81』は『ゲート84のNOR出力からORゲート82、インバータ83を経てゲート84へフィードバックされる』ものであり、上記『インバータ』は論理回路としては『NOT回路』であり、上記『フリップフロップ』は『記憶回路』であるから、上記引用例2には・・・『引用発明3』・・・が記載されている。」（審決謄本4頁下から第3段落）と説示しているとおり、上記補助フィードバックループ81が「フリップフロップ」であり、記憶回路といえるのである。

したがって、引用例2（甲15）に引用発明3が記載されているとした審決の認定に誤りはない。

6 取消事由6（本願発明2と引用発明3の相違点についての判断）について

記憶回路においてHとLのいずれをセット状態又はリセット状態とするかは、使用する論理により、いかようにも指定できる単なる設計的事項である。

「Hをセット状態、Lをリセット状態」とするか「Lをセット状態、Hをリセット状態」とするかは、OR回路とNOR回路のいずれをセット信号の入力部とするかの二者択一である上、そのいずれをも採用できない理由はない。したがって、審決の容易想到性の判断に誤りはない。

第5 当裁判所の判断

1 取消事由1（審決手続の違法）について

(1) 原告は、本件拒絶査定不服審判に関し特許庁から送達を受けた審決書に、審決をした審判官の印がないから、特許法施行規則50条の10の規定に違反する旨主張する。

特許法157条3項は、「特許庁長官は、審決があつたときは、審決の謄本を当事者、参加人及び審判に参加を申請してその申請を拒否された者に送達しなければならない。」と規定し、また、特許法施行規則50条の10は、「審決書には、審決をした審判官が記名押印しなければならない。」と、同規則18条は、「特許庁において作成すべき書類の謄本又は抄本には、原本と相違がないことを認証する旨を記載し、特許庁長官が指定する職員又は審判書記官が記名押印しなければならない。」と規定する。さらに、平成14年法律第152号による改正後、工業所有権に関する手続等の特例に関する法律4条の施行（平成15年10月1日）後においては、審決をした審判官の記名押印に代えて、同法施行規則23条の3所定の措置（審判官等を明らかにする措置）を講じなければならないとされている。

上記各規定によれば、原告が送達を受けたのは審決謄本であるところ、審決謄本に審決をした審判官の印がないのは当然であり、上記審決謄本の末尾に「上記はファイルに記録されている事項と相違ないことを認証する。」と記載され、審判書記官が記名押印していることは、審決謄本（甲１１）の記載上明らかであって、原告の主張は失当というほかない。

(2) 原告は、審決書に審決の日の記載がないから、特許法１５７条２項違反である旨主張する。

特許法１５７条２項５号は、審決書に「審決の年月日」を記載することを義務づけているところ、本件において、審決書には、審決の理由の記載の後、審判官の記名の前に、審決の年月日として「平成１６年４月５日」との記載があるから、同規定に違反すると解することはできない。この種文書の書式の通例に従えば、この日付が、審決の日を示すことは明らかであり、審決の日とはいえないとの疑いをさしはさむ余地はない。

上記年月日が審決の日とはいえない旨の原告の主張は、独自の見解にすぎず、採用の限りでない。

(3) 原告は、被告が、本件明細書の特許請求の範囲の請求項２の記載が誤っていると考えるのであれば、これを正しい表現に書き換えるように、原告に求めるのが被告の義務であるから、被告が上記義務を果たさずに、特許を与えない審決をするのは違法である旨主張する。

しかし、特許法を含む我が国の法令が、被告に対して、原告の主張するような義務を課しているものでないことは、当裁判所に顕著であり、上記主張は失当というほかない。

(4) 以上のとおり、本件出願に係る審決手続に原告主張の違法があるとは認められないから、取消事由１は理由がない。

## ２ 取消事由２（分割出願の適法性についての判断の誤り）について

(1) 原告は、拒絶理由通知（甲９）において、「NOR回路（注、「OR回路」の誤記と認める。）の出力をNOR回路（注、「OR回路」の誤記と認める。）の一方の入力に直接帰還させる回路（請求項１に係る発明及び図９の回路）は原出願の出願当初の明細書に記載されていたとも、前記明細書の記載から自明の構成であるとも認められない。」（２頁第１段落）と記載していたところ、審決では、「本願請求項１に係る発明及び図９の回路に関し、OR回路の出力をOR回路の一方の入力に直接帰還させる構成は原出願の出願当初の明細書又は図画・・・に記載されておらず」（審決謄本１頁下から第２段落）と説示しているが、これは、拒絶理由通知と相反する拒絶内容となっているから、新たな拒絶理由として原告に通知し、原告に意見書を提出する機会を与えなければならなかったのに、これをせずに審判請求不成立の審決をしたことは、特許法１５９条２項違反である旨主張する。

原告の主張は、拒絶理由通知の「記載されていたとも」の語句を、「記載されていたとしても」の意に解釈することを前提とするものである。しかし、拒絶理由通知には、「原出願の出願当初の明細書に記載されていたとも、」と「前記明細書の記載から自明の構成であるとも」とを併記し、これが「認められない。」に係っていることは、これに続く「よって、本願は適法な分割出願とは認められないから、出願日は遡及されず、平成１０年１月１６日が本願の出願日となる。」（２頁第１段落）との記載に照らして明らかであって、原告主張の「記載されていたとしても」の意に解釈する余地はない。

(2) 原告は、本件出願が適法な分割出願であり、それを審査官が認めていたことは、審査の拒絶理由通知にも拒絶査定にもこの点についての記載がないことから明らかであり、特許法１５８条は、「審査においてした手続は、拒絶査定不服審判においても、その効力を有する。」と規定しているから、審判官が、審査段階における上記判断を覆すことはできない旨主張する。

しかし、特許法４９条は、「審査官は、特許出願が次の各号のいずれかに該当するときは、その特許出願について拒絶をすべき旨の査定をしなければならない。・・・二 その特許出願に係る発明が・・・第２９条・・・の規定により特許をすることができないものであるとき。・・・」と、同法１２１条１項は、「拒絶をすべき旨の査定を受けた者は、その査定に不服があるときは、その査定の謄本の送達があつた日から３０日以内に拒絶査定不服審判を請求することができる。」と、同法１５９条２項本文は、「第５０条の規定は、拒絶査定不服審判において査定の理由と異なる拒絶の理由を発見した場合に準用する。」と、同法１８１条は、

「裁判所は、第178条第1項の訴えの提起があつた場合において、当該請求を理由があると認めるときは、当該審決又は決定を取り消さなければならない。」と規定しており、拒絶査定は、それが取り消される可能性がなくなったときに初めて確定するのである。特許出願についての審査手続と審判手続とは、出願から特許査定又は拒絶査定の確定に至るまでの手続として継続性を有するものであり、拒絶査定不服審判の審決に関する審決取消訴訟がまだ係属中で、審決の当否が確定していない段階において、拒絶査定において分割出願に関する説示がなかった点のみをとらえて、この部分が確定したということができないことは明白である。

特許法158条は、審査と拒絶査定不服審判とが上記のとおり継続性を有し、いわゆる続審の関係にあることを明らかにしたものであって、審査段階においてされた判断を審判段階で覆うことができないことを定めた規定ではない。したがって、原告の主張は採用することができない。

(3) その他、「本願は適法な分割出願とは認められないから、出願日は遡及されず、本願出願日は平成10年1月16日である。」(審決謄本1頁最終段落)とした審決の判断を誤りと認めるに足る証拠を見いだすことはできないから、原告主張の取消事由2は理由がない。

### 3 取消事由3(本願発明2の要旨認定の誤り)について

(1) 特許出願に係る発明の進歩性等について審理するに当たっては、特許出願に係る発明の要旨の認定は、特許請求の範囲の記載の技術的意義を一義的に明確に理解することができないなどといった特段の事情のない限り、願書に添付した明細書の特許請求の範囲の記載に従ってされるべきである(最高裁平成3年3月8日第二小法廷判決・民集45巻3号123頁)。

本願発明2が「H、Lを循環させることによって、それぞれ、セットした状態、セットする前の状態を維持している記憶回路において、セットした状態で、H、セットする前の状態でLが循環している導線を切断し、その切断された導線の切断する前において信号を出力していた方にNOTの入力端子を接続し、そのNOTの出力端子をNORの一つの入力端子に繋げ、そのNORの出力端子を切断されたまだ接続されていない、もう片方の導線に接続し、循環しているHを一時的にLにすることによりそのNOTに接続されたNORによってリセットすることを可能にしたことを特徴としたりリセット機能を果たす回路(『図11』にその例を示した)、この回路を「請求項1」の回路に接続したものを『図10』に示した。」との構成を有する、いわゆる物の発明であることは、上記第2の2(特許請求の範囲の記載)のとおりである。

上記特許請求の範囲のうち、回路の構成を表現している部分は、「H、Lを循環させることによって、それぞれ、セットした状態、セットする前の状態を維持している記憶回路において、セットした状態で、H、セットする前の状態でLが循環している導線を切断し、その切断された導線の切断する前において信号を出力していた方にNOTの入力端子を接続し、そのNOTの出力端子をNORの一つの入力端子に繋げ、そのNORの出力端子を切断されたまだ接続されていない、もう片方の導線に接続し、」、「リセット機能を果たす回路(『図11』にその例を示した)」及び「この回路を『請求項1』の回路に接続したものを『図10』に示した。」である。

ところで、「H、Lを循環させることによって、それぞれ、セットした状態、セットする前の状態を維持している記憶回路において、セットした状態で、H、セットする前の状態でLが循環している導線を切断し、その切断された導線の切断する前において信号を出力していた方にNOTの入力端子を接続し、そのNOTの出力端子をNORの一つの入力端子に繋げ、そのNORの出力端子を切断されたまだ接続されていない、もう片方の導線に接続し、」というとき、「H、Lを循環させることによって、それぞれ、セットした状態、セットする前の状態を維持している記憶回路」の具体的な回路の構成が明らかにならないと、導線を切断したり接続したりすることはできない。しかし、一方、「この回路を『請求項1』の回路に接続したものを『図10』に示した。」との記載があり、この記載と上記記載とを比べてみると、「この回路」は、「セットした状態で、H、セットする前の状態でLが循環している導線を切断し、その切断された導線の切断する前において信号を出力していた方にNOTの入力端子を接続し、そのNOTの出力端子をNORの一つの入力端子に繋げ、そのNORの出力端子を切断されたまだ接続されていない、もう片方の導線に接続」することによって形成される回路に対応し、「『請求項1』の回路」は、「H、Lを循環させることによって、それぞれ、セットした状態、セット



する前の状態を維持している記憶回路」に対応することが明らかであり、このように接続して構成される回路が「図10」に示される回路と認められる。

そうすると、本願発明2の特許請求の範囲にいう「H、Lを循環させることによって、それぞれ、セットした状態、セットする前の状態を維持している記憶回路」とは、本件明細書の特許請求の範囲の請求項1に示される「記憶回路」をいうものである。

なお、「循環しているHを一時的にLにすることによりそのNOTに接続されたNORによってリセットすることを可能にした」との記載部分は、本願発明2の上記構成から導き出される作用効果の特許請求の範囲中に記載したものと理解するほかない。

付言すると、本願発明2におけるOR回路にNOT回路を接続したものは、これを論理的に一つにまとめるとNOR回路となり、本願発明2は、二つのNOR回路をたすきがけに配線した、NOR形のRSフリップフロップ回路そのものとなる。

(2) 原告は、確かに、本件明細書の特許請求の範囲の請求項2には、「H、Lを循環させることによって、それぞれ、セットした状態、セットする前の状態を維持している記憶回路において、」との前置きがあるが、ORの出力をORの片方の入力に接続し、HやLを循環させている本願発明1の記憶回路のみを前提にしているわけではなく、本願発明2が、その構成に必然的に記憶回路を含むものではないのであって、セット機能を有しておらず、リセット機能のみを有する回路に係る発明である旨主張する。

しかし、平成10年法律第51号による改正前の特許法36条5項は、「第3項第4号の特許請求の範囲には、請求項に区分して、各請求項ごとに特許出願人が特許を受けようとする発明を特定するために必要と認める事項のすべてを記載しなければならない。」と規定しているから、特許請求の範囲に記載されている事項は、すべて当該発明を特定するために必要なものであって、あってもなくてもよい構成が存在してもよいというものではない。

本願発明2の特許請求の範囲にいう「H、Lを循環させることによって、それぞれ、セットした状態、セットする前の状態を維持している記憶回路において、」は、正に、その後の構成の前提となるものであるから、本願発明2の必須の構成要素であることは明らかであって、これを必須ではないとする原告の上記主張は失当というほかない。

(3) 以上のとおり、審決のした本願発明2の要旨認定に誤りがあるとはいえないから、取消事由3は理由がない。

#### 4 取消事由4（引用例1及び2の頒布時期の認定の誤り）について

(1) 原告は、引用例1（甲14）が出版されていることは認めつつ、その出版日が昭和60年であることを争い、本願発明1が公開された後に出版された旨主張する。

証拠（甲14及び乙1〔特許庁資料館作成部分はその方式及び趣旨により公務員が職務上作成したものと認められるから真正な公文書と推定される。〕）によれば、引用例1は、宮本義博著「初歩のデジタル回路2 デジタル情報回路の基礎」初版であり、その奥付には、第1刷が昭和60年7月20日に、第4刷が昭和61年11月20日にそれぞれ発行されたとの記載があることが認められる。一般に、発行日付けのある書籍は、発行日とは異なった年月日に頒布されたものと認めるに足る特別の事情がない限り、その発行日又はこれに近接した日に頒布されたものと推認することができる。ところ、本件全証拠を検討しても、上記書籍の初版第1刷が昭和60年7月20日又はこれに近接した日とは異なった年月日に頒布されたものと認めるに足る特別の事情を見いだすことができない。

(2) 原告は、引用例2（甲15）が、本件出願の原出願がされた平成4年以降に特許庁で不正に作成されたものである旨主張する。引用例2は公開特許公報で、その作成権限は特許庁長官にあるから、原告の主張は、その記載内容が事実と異なるというものと解される。

ところで、公開特許公報は、特許法64条に基づき、特許庁長官が特許出願の内容について出願公開をするために発行するものであって、特許庁が適宜作成したり公開したりできるものではないのであるから、何らかの特殊な事情でもない限り、その出願公開の年月日（同条2項7号）に公開されたものと認めるのが相当である。そして、本件全証拠を検討しても、そのような特殊な事情があったことがうかがわせる証拠を見いだすことができない。

したがって、原告の上記主張も、採用することができない。



なお、原告は、上記主張に関連して、審判官が拒絶理由通知に虚偽の記載をした旨主張するが、上記判示に照らし、失当であることが明らかである。

(3) 以上のとおり、原告の上記主張は、いずれも失当であるから、取消事由4は理由がない。

5 取消事由5（引用発明3の認定の誤り）について

(1) 引用例2（甲15）には、「従来、 $\alpha$ 線などによるソフトエラーを防止するためのフリップフロップ回路として、本発明者らの出願による特開昭61-169015がある。これに記載されている技術は、たとえば第8図に示すように、補助フィードバックループ81によって、もとのフリップフロップのフィードバックループを二重化したものである。本来のフィードバックループが、OR/NORゲート84のOR出力からANDゲート85を経てゲート84へフィードバックされる一方、二重化の考え方により構成された補助フィードバックループ81は、ゲート84のNOR出力からORゲート82、インバータ83を経てゲート84へフィードバックされる。」（1頁右下欄5行目～17行目）との記載があり、第8図には、上記の「補助フィードバックループ81によって、もとのフリップフロップのフィードバックループを二重化したもの」が図示されている（別紙(2)第8図参照）。

上記回路は、フリップフロップのフィードバックループを二重化したものであるが、そのうちのOR/NORゲート84のOR出力からANDゲート85を経てゲート84へフィードバックされる本来のフィードバックループを除いて、補助フィードバックループ81に係るフィードバックループに着目すると、「S」の端子は、ゲート84の入力部に接続し、ゲート84の出力部は、ORゲート82の入力部に接続している。また、「バーR」の端子は、インバータ86を経てORゲート82の入力部に接続しているの、ORゲート82に入力する信号は「R」であり（インバータ86によって反転する）、ORゲート82の出力部は、インバータ83を経てOR/NORゲート84の入力部と接続し、他方、OR/NORゲート84の出力部は、ORゲート82の入力部と接続している。

そして、ORゲート82とインバータ83とがNORゲートに置き換えることができることは、上記3(1)のとおりであるから、結局、補助フィードバックループ81に係るフィードバックループは、OR/NORゲート84とあいまって、NOR形のRSフリップフロップ回路を構成することとなる。

したがって、上記「補助フィードバックループ81」は、「ゲート84のNOR出力からORゲート82、インバータ83を経てゲート84へフィードバックされる」との構成であり、上記「インバータ」は論理回路としては「NOT回路」であり、上記「フリップフロップ」は「記憶回路」であるとした上で、引用例2には、「L、Hを循環させることによって、それぞれ、セットした状態、セットする前の状態を維持している記憶回路において、OR回路の出力をNOT回路を介してNOR回路の一方の入力に接続し、NOR回路の出力を前記OR回路の一方の入力に接続し、OR回路の他方の入力をリセット信号端子とし、NOT回路に接続されたNOR回路の他方の入力をセット信号端子とする記憶回路。」（審決謄本4頁下から第2段落）の発明（引用発明3）が記載されているとした審決の認定に誤りはない。

(2) 原告は、「L、Hを循環させることによって、それぞれ、セットした状態、セットする前の状態を維持している記憶回路」とは、NAND回路の出力を同回路の入力に戻す回路をいうのであって、引用例2の回路は、「H、Lを循環させることによって、それぞれ、セットした状態、セットする前の状態を維持している記憶回路」であると主張する。

しかし、引用例2の第8図の回路において、補助フィードバックループのOR回路82に着目すると、これはセット状態において、OR回路82からの出力がLとなっていることが認められ、このことは原告も認めるとおりである。

そして、審決は、OR回路82に着目し、セット状態においてOR回路82からの出力がLとなることから、引用発明3の「フリップフロップ」が、技術的思想として本願発明2の「L、Hを循環させることによって、それぞれ、セットした状態、セットする前の状態を維持している記憶回路」に相当するものととらえて、上記(1)のとおり引用発明3の認定をした上で、本願発明2と引用発明3との対比において、「本願発明2は『Hをセットした状態、Lをセットする前の状態とし、ORによりセットし、NOTに接続されたNORによりリセットする』ものであるのに対し、引用発明3は『Lをセットした状態、Hをセットする前の状態とし、NOT

に接続されたNOR回路によりセットし、OR回路によりリセットする』ものである点。」（審決謄本6頁第4段落）で相違すると説示しているのである。

したがって、引用例2には、「L、Hを循環させることによって、それぞれ、セットした状態、セットする前の状態を維持している記憶回路」の記載がないとする原告の上記主張は、独自の見解に基づくものというほかなく、採用の限りでない。

(3) また、原告は、本願発明1及び2における「セット」という語句は、原告が定義するものであるから、被告は、この定義に従って主張を展開すべきであり、そして、原告の定義によれば、「セットする」とは、記憶回路の「セット端子」にセット信号を入力することを必須の条件とするものであるから、「セット端子」の接続していないOR回路でLが循環しても、それによって記憶が維持されるものではないとし、これを理由として、リセット端子の接続する引用例2の第8図のOR回路82において、セット状態はあり得ず、したがって、引用例2に、「L、Hを循環させることによって、それぞれ、セットした状態、セットする前の状態を維持している記憶回路」の記載はない旨主張する。

しかしながら、ここで問題となるのは、特許法29条1項3号の「刊行物に記載された発明」、すなわち、引用例2に記載された公知の技術（引用発明3）に基づいて、当業者（その発明の属する技術の分野における通常の知識を有する者）が容易に本願発明2を発明することができたかどうかであるから（同条2項）、当業者の観点から引用例2を考察すべきであって、その際、原告が本願発明2において当該語句にどのような意味づけを与えていたかは、当該発明の要旨認定それ自体においては格別、対比の対象である引用発明3の認定においては関係がない。したがって、上記のとおり、「セットする」の語句について、記憶回路の「セット端子」にセット信号を入力することを必須の条件とするものであるとの意味づけを与え、これを前提としてする原告の主張は、その前提において誤っており、その余の点について判断するまでもなく採用することができない。

(4) 以上のとおり、審決のした引用発明3の認定に誤りがあるとはいえないから、取消事由5は理由がない。

6 取消事由6（本願発明2と引用発明3の相違点についての判断）について

(1) 本願発明2と引用発明3との対比

本願発明2と引用発明3とは、最終的な構成からみると、いずれもNOR形のRSフリップフロップ回路であるが、特許請求の範囲に記載された構成を基準にして本願発明2と引用発明3とを対比すると、両者は、「H、Lを循環させることによって、セットした状態またはセットする前の状態を維持している記憶回路において、導線を切断し、その切断された導線の切断する前において信号を出力していた方にNOTの入力端子を接続し、そのNOTの出力端子をNORの一つの入力端子に繋げ、そのNORの出力端子を切断されたまだ接続されていない、もう片方の導線に接続し、セット機能とリセット機能を有する回路」である点で一致し、他方、NOR回路及びOR回路にそれぞれ接続している端子が、本願発明2においては、R端子、S端子であるのに対して、引用発明3においては、S端子、バーR端子である点で相違することが認められる。

審決は、この相違を「本願発明2は『Hをセットした状態、Lをセットする前の状態とし、ORによりセットし、NOTに接続されたNORによりリセットする』ものであるのに対し、引用発明3は『Lをセットした状態、Hをセットする前の状態とし、NOTに接続されたNOR回路によりセットし、OR回路によりリセットする』ものである点」（審決謄本6頁第4段落）で相違すると表現しており、本件明細書の特許請求の範囲の記載に沿った表現にしているために、やや分かりにくくなっているけれども、この認定に誤りはない。

(2) 相違点についての判断

上記のとおり、本願発明2と引用発明3とは、最終的な構成からみると、いずれもNOR形のRSフリップフロップ回路であるから、NOR回路及びOR回路にそれぞれ入力する端子を、引用発明3におけるS端子、R端子から、順序を入れ替えて、R端子、S端子とし、本願発明2の構成とすることについては、何の困難もなく、単なる設計事項にすぎないというべきである。

原告は、従来、解明されていなかったフリップフロップ回路の記憶の原理、記憶を消す原理を解明し、従来、最小単位の回路であったフリップフロップ回路から、より基本的な回路として記憶回路、記憶を消す回路を取り出し、それを本願発明1及び2として出願している旨主張する。

しかしながら、既に述べてきたとおり、本願発明２は、周知のフリップフロップ回路そのものであるから、前提において誤っている上、周知のフリップフロップ回路の一部に注目して、記憶の原理、記憶を消す原理に係る発明であるといっても、周知のフリップフロップ回路に何らかの新規な構成を付加しているわけではないから、進歩性を認める余地がないことが明らかである。

(3) したがって、「引用発明３において、Hをセットした状態と定義することにより、本願発明２と同様な、ORによりセットし、NOTに接続されたNORによりリセットを行う構成とする程度のことは当業者であれば容易なことである。」(審決謄本６頁最終段落)とした審決の判断に誤りはなく、取消事由６は理由がない。

７ 以上のとおり、原告主張の取消事由はいずれも理由がなく、他に審決を取り消すべき瑕疵は見当たらない。

なお、審決は、前記第２の３のとおり、本願発明１についても、引用発明１に基づいて、当業者が容易に発明をすることができたとの判断をし、これに対して、原告は、本願発明１の容易想到性についての審決の認定判断は争うというにとどまっているものである。ところで、特許法４９条は、「審査官は、特許出願が次の各号のいずれかに該当するときは、その特許出願について拒絶をすべき旨の査定をしなければならない。」と規定しており、複数の請求項があっても、その一つに拒絶すべき理由があれば拒絶査定を受けるべきことになる。既に１ないし７に判示したとおり、本願発明２に拒絶すべき理由があるから、本願発明１についての審決の認定判断の当否を検討するまでもなく、本件出願は拒絶査定を免れず、したがって、本件拒絶査定不服審判請求が成り立たないとした審決の結論に誤りはないこととなる。

よって、原告の請求は理由がないから棄却することとし、主文のとおり判決する。

#### 知的財産高等裁判所第１部

裁判長裁判官	篠	原	勝	美
裁判官	青	柳		馨
裁判官	穴	戸		充

(別紙)  
別紙(１) 別紙(２)