

平成9年(行ケ)第243号 審決取消請求事件
平成13年3月22日口頭弁論終結
判 決

原 告	エスジェーエーストムソン	マイクロエレ
クトロニクス エス.アー.		
訴訟代理人弁理士	越 場	隆
同 被 告	岡 部	行
指定代理人	特 許 庁 長 官	及
同	小 林 信 良	川 耕 造
	大 橋	三

主 文

原告の請求を棄却する。

訴訟費用は原告の負担とする。

この判決に対する上告及び上告受理の申立てのための付加期間を30日と定める。

事実及び理由

第1 当事者の求めた裁判

1 原告
特許庁が平成6年審判第18032号事件について平成9年6月6日にした審決を取り消す。

訴訟費用は被告の負担とする。

2 被告
原告の請求を棄却する。
訴訟費用は原告の負担とする。

第2 当事者間に争いのない事実

1 特許庁における手続の経緯

原告は、1989年(平成元年)7月7日にフランス国においてした特許出願に基づく優先権を主張して、平成2年7月7日、発明の名称を「マイクロプロセッサ及びプログラム可能な内部クロックを備える集積回路」とする発明について特許出願をしたが(以下、これを「本願出願」といい、その発明を「本願発明」という。)、平成6年6月30日付けで拒絶査定を受けたので、同年10月24日に拒絶査定不服の審判を請求した。特許庁は、これを平成6年審判第18032号事件として審理した結果、平成9年6月6日に「本件審判の請求は、成り立たない。」との審決をし、同月16日にその謄本を原告に送達した。

2 特許請求の範囲

「同一基板内にプロセッサ(CPU)と発振器(OSC)とが集積化された集積回路であって、上記プロセッサによってロードすることができるデータレジスタ(R1)を備え、上記発振器は、上記プロセッサのためのクロックとして機能し、上記発振器は、コンデンサ(C)と、該コンデンサの充放電のための電流源とを備えるし張発振器であり、上記データレジスタは、上記コンデンサの充放電用電流の値を制御することにより、上記し張発振器の周波数の調節を制御し、上記データレジスタは、上記同一集積回路基板に設けられ且つ周波数訂正データを記憶している電氣的にプログラム可能な不揮発性メモリ(M1)から上記プロセッサによってロードされることを特徴とする集積回路」

3 審決の理由

審決の理由は、別紙審決書の理由の写しのとおりである。要するに、本願発明は、特開昭54-117649号公報(昭和54年9月12日特許庁発行。本訴の甲第4号証。以下「引用刊行物」という。)に記載された技術(以下「引用発明」という。)に基づいて当業者が容易に発明をすることができたものであるので、特許法29条2項に該当し特許を受けることができない、とするものである。

第3 原告主張の審決取消事由の要点

審決の理由中、I(本願発明)のうち、本願発明の目的及び効果の認定(2頁8行~12行)は争い、その余は認める。II(刊行物記載の発明)は争う(ただし、一部認めるところがある。)。III(本願発明の創作可能性)のうち、本願発明と引用発明との相違点の認定は認め(ただし、他にも相違点はある。)、その余は争う。IV(本願発明の創作容易性)は争う(ただし、一部認めるところがある。))。

審決は、引用発明及びこれと本願発明との一致点の認定を誤り(取消事由

1)、また、審決が認定した相違点についての推考困難性の判断を誤り(取消事由2)、その結果、当業者が引用発明に基づいて容易に本願発明に想到し得たとの誤った結論を導いたものであるから、違法として取り消されるべきである。

1 取消事由1(引用発明及びこれと本願発明との一致点の認定の誤り)

(1) 審決は、本願発明と引用発明とが、「同一基板内にプロセッサ(CPU)と発振器(OSC)とが集積化された」集積回路である点で一致していると認定した。しかし、引用発明には、同一基板内にプロセッサ(CPU)が集積化された集積回路(「1チップCPU」あるいは「ワンチップマイクロコンピュータ」ともいう。)に、「発振器(OSC)」も集積化されるという技術が開示されているということはできない。

本願発明にいう、ワンチップマイクロコンピュータに「発振器(OSC)とが集積化された」とは、ワンチップマイクロコンピュータが発振器を構成するすべての回路素子を含んでいることを意味するものである。

甲第5号証(昭和54年1月30日丸善株式会社発行「ワンチップマイクロコンピュータ」16頁20行~22行)の記載からも明らかなとおり、ワンチップマイクロコンピュータに、クロック発生器を内蔵したものが多くは事実である。しかし、引用刊行物をみると、そこには「クロック発振器1は、水晶発振器、CR発振器等、通常のものを使用して」(同刊行物2頁左上欄17行~18行)と記載されているから、引用発明のクロック発振器が、上記記載により例示された水晶発振器又はCR発振器のいずれかで構成される場合には、水晶発振器の水晶発振子又はCR発振器のコンデンサと抵抗は、必然的に、チップに外付けされることになる。なぜならば、信号処理回路においては、マイクロプロセッサによって実施される作業を逐次実行するに当たってクロックの周波数を適切に決定しなければならないため、クロックを外付けにするか、内蔵されている場合でも外部の精密な部品(水晶素子、抵抗器、コンデンサ等)によって調節されなければならないからである。しかも、水晶発振子をクロック発生器に使用する場合、水晶発振子を集積回路内に作り込むことはできないのである。その他、引用刊行物の記載をみても、内蔵されるべき「クロック発振器」(クロック発生器)の範囲が全く示されておらず、「クロック発振器」の全体がワンチップマイクロコンピュータに搭載されているとは明記されておらず、これを示唆する記載もない。

引用刊行物に、「1チップ上に、クロック発生器・・・が搭載されてなる」(特許請求の範囲)、「近年、例えばROM、RAM、I/O等を1チップに搭載した所謂1チップCPUに関して多くの開発がなされ、実用に供されている」(1頁左下欄18行~20行)との記載があることは事実である。しかし、いずれも、単に1チップに「搭載」されるとされているだけであり、1チップ上にクロック発生器を構成するすべての回路素子が「集積化」されているとは記載されていない。

したがって、引用発明は、本願発明の「発振器(OSC)とが集積化された」との構成を具備しているとはいえない。

(2) 審決は、本願発明と引用発明とが、「データレジスタ(R1)」を備えている点で一致していると認定した。しかし、引用発明を構成する「レジスタ」は、「命令レジスタ」である。

この点について、被告は、引用発明の「命令レジスタ」と本願発明の「データレジスタ」は等価ということができるという。

命令レジスタもデータレジスタも、ともにレジスタであることは事実である。しかし、命令レジスタは、命令バス(bus)からの命令を命令デコーダ(decoder)に供給するために命令を一時的に保持するレジスタであり、命令が実行されるたびに更新されて新たな命令を保持するものである。一方、データレジスタは、データバスからのデータやCPU(中央処理装置)から出力されたデータを保持して、命令デコーダによって実行内容が制御されるCPU(中央処理装置)にデータを供給したりするものである。このように、コンピュータや中央処理装置において、命令レジスタとデータレジスタとは、全く異なる機能を有するものであり、当業者の常識からしても、機能を離れて等価であるといえるものではない。

(3) 審決は、本願発明と引用発明とが、「上記データレジスタは、上記「N可変1/N分周回路2」を制御することにより、上記発振器の周波数の調節を制御し、」との構成を具備している点で一致していると認定した。

しかし、引用発明には、そもそも「データレジスタ」が存在しないことは、前記のとおりである。引用発明に存在する「レジスタ」は、「N可変1/N分周回路

2」の「分周レートN」を変更していないし、「N可変1/N分周回路2」を制御してもしない。

すなわち、引用発明においては、命令レジスタ4は、命令デコーダ5に接続され、その命令デコーダ5がN可変1/N分周回路2の分周レートを変更するものであるから、命令レジスタ4自体は、「N可変1/N分周回路2」の「分周レートN」を変更していない。

「制御」という語は、「ある目的に適合するように対象となっているものに所要の操作を加えること」（甲第17号証。1987年11月10日発行「JIS工業用語大辞典（第2版）」779頁右欄）と定義されている。ところが、引用発明においては、「N可変1/N分周回路2」の分周レートNを変更することにより、発振器の周波数を変更するというのであり、「変更」とは、「ある目的に適合しているかどうか」を問わない概念であるから、これを「制御」とすることはできない。

(4) 審決は、本願発明と引用発明とが、「上記データレジスタは、同一集積回路基板に設けられ且つ周波数訂正データを記憶しているメモリから上記プロセッサによってロードされる」との構成を具備している点で一致していると認定した。しかし、引用発明には、前記のとおり「データレジスタ」が存在しないほか、「周波数訂正データ」も存在しない。

すなわち、引用発明においては、クロック周波数を変更するために「分周レートN」を変更するものであるのに対して、本願発明においては、製造上のばらつきを克服して所望のクロック周波数を得るために「周波数訂正データ」を必要としているのであるから、引用発明の「分周レートN」と本願発明の「周波数訂正データ」とでは目的が異なっており、引用発明の「分周レートN」が本願発明の「周波数訂正データ」に当たるということはできない。

(5) 審決は、本願発明と引用発明とが、「それ自体の動作のクロックを備え、このクロックの周波数がプロセッサ（CPU）自体によって容易に決定できる信号処理プロセッサ（CPU）を製造すること」という目的・効果において一致していると認定したが、この認定は誤っている。

本願発明は、集積回路に内部クロックを完全に内蔵した場合、製造上のばらつきによって集積回路ごとに内部クロックの発振周波数が異なることになるのを避けられない、という問題を解決するために、理論上では同一となるはずの回路の間の製造上のばらつきによって生じる不同一という欠点を持たない内部クロックを備える集積回路を目指すものであり、周波数が（所望の周波数に）容易にかつ正確に決定されるクロックを備えることにより、集積回路ごとに生じる内部クロックの発振周波数のばらつきを克服し、それとともに、外部調節部品を内部の発振器に接続するための特殊なコネクタピンを備える必要のない集積回路を実現するために、内部クロックを完全に内蔵しようとするものであり、さらに、クロックの周波数がプロセッサ自体によって容易に決定できる信号処理プロセッサをも実現しようとするものである。審決が認定する「それ自体の動作のクロックを備え、このクロックの周波数がプロセッサ（CPU）自体によって容易に決定できる信号処理プロセッサ（CPU）を製造すること」という目的・効果は、本願発明の目的・効果の1つにすぎない。

一方、引用発明の目的・効果は、引用刊行物の特許請求の範囲に係る発明の目的・効果に限られるのであって、それ以外の「発明の目的・効果」を同刊行物から読み取ることができない。なぜならば、同刊行物には、「出願に係る発明」が問題とした問題以外の問題意識が存在しないからである。そうすると、引用発明は、「1チップCPUに特別の端子を形成しなくても、ジョブの要求に応じ、プログラムの実行中に任意にCPUクロック周波数を変化させることができるように」（2頁左上欄7行～10行）することを目的としているにすぎないことが明らかである。

2 取消事由2（相違点についての推考困難性の判断の誤り）

(1) 審決は、「クロック発振器1」と「N可変1/N分周回路2」から成る発振器に代えて、コンデンサ（C）と、該コンデンサの充放電のための電流源とを備えるし張発振器を採用して本願発明のようにすることは、当業者が容易になし得たことである（審決書9頁9行～14行参照）と判断したが、この判断は誤りである。

引用発明の集積回路内に、し張発振器を作り込む場合、発振周波数のばらつきは、簡単に100%かそれ以上になり、このように発振周波数のばらつきが極

めて大きいし張発振器を、当業者が引用発明の「クロック発振器 1」と「N可変 1/N分周回路 2」とを備える発振器に代えて採用すると考えることは、技術常識に反する。したがって、引用発明において、「クロック発振器 1」と「N可変 1/N分周回路 2」とを備えるクロック回路に代えて、そのようなし張発振器を採用することを、当業者が容易になし得たとはできない。

(2) 審決は、「コンデンサ (C)」と、該コンデンサの充放電のための電流源とを備えるし張発振器であって、コンデンサの充放電用電流の値を制御して発振器の発振周波数を制御することは、例えば、特開昭 50-129162 号公報 (甲第 8 号証) に記載されて周知である」と認定し、この認定を前提として、引用発明において、し張発振器を採用する際、発振器を制御するために、コンデンサの充放電用電流の値を制御して本願発明のようにすることは、当業者が容易になし得たことである旨判断した。しかし、一つの刊行物 (特開昭 50-129162 号公報) しか掲げず、しかも、理由も示さずに、上記事項の周知性を認定したのは、違法である。

(3) 審決は、「上記メモリとして、電氣的にプログラム可能な不揮発性メモリ (M1) を採用して本願発明のようにすることは、当業者が容易になし得たことである」 (審決書 10 頁 14 行～18 行) と判断しているが、この判断も誤りである。

本願発明では、製造上のばらつきのために一つ一つの集積回路ごとに内部クロックの発振周波数が異なるので、一つ一つの集積回路ごとに周波数訂正データを設定する必要が生じる。それゆえに、集積回路の完成後に、集積回路ごとに異なる周波数訂正データを集積回路ごとにプログラムできるプログラム可能な不揮発性メモリを使用するものである。ところが、引用発明には、このような必要性が全くないから、プログラムの記憶された ROM (読み取り専用メモリ) を使用しているのであり、ROM を、あえて、電氣的にプログラム可能な不揮発性メモリに置換する理由はない。

第 4 被告の反論の要点

審決の認定判断は、いずれも正当であり、審決を取り消すべき理由はない。

1 取消事由 1 (引用発明及びこれと本願発明との一致点の認定の誤り) について

(1) 引用刊行物をみると、構成要素である「クロック発振器 1」、「N可変 1/N分周回路 2」、「多相クロック発生器 3」、「命令レジスタ 4」、「命令デコーダ 5」のすべてが、刊行物 1 にいう 1 チップ CPU に搭載されていることが記載され、しかも、「クロック発振器 1」が 1 チップ上に搭載されていることが明記されている。このように、引用刊行物には、「クロック発振器 1」が 1 チップ上に搭載されているとしか明記されておらず、「クロック発振器 1」が複数個に分割されることもその一部がチップ外に設けられることも何も記載されていない。

したがって、引用発明におけるクロック発生器は、クロック発生器 (発振器) を構成するすべての回路素子が集積回路に集積されているとはいえない、とする原告の主張は、失当である。

(2) 引用発明の「命令レジスタ 4」と本願発明の「データレジスタ (R1)」とは、ともに、データを記憶する「レジスタ」であり、この記憶されたデータが、出力されるクロックの周波数を決定し、言い換えれば、発振器の周波数の調節を制御している、という点で技術的に共通している。したがって、引用発明の「命令レジスタ」と本願発明の「データレジスタ」は、等価といえることができるのである。

(3) 引用発明においては、「分周レート N に対応する命令文のデータ」によって、「N可変 1/N分周回路 2」の「分周レート N」を変更し、「N可変 1/N分周回路 2」から出力されるクロックの周波数を変えているのである。「命令デコーダ 5」が「N可変 1/N分周回路 2」の「分周レート N」を変更するのは、「命令レジスタ 4」が「命令デコーダ 5」の出力信号を変えるからであり、結果として「命令レジスタ 4」が「N可変 1/N分周回路 2」の「分周レート N」を変更するのである。「命令レジスタ 4」と「命令デコーダ 5」は一体としてとらえるべきである。

引用発明において、分周レート N あるいは CPU クロック周波数を「変更する」、あるいは、「変える」のは、ジョブの種類に適した処理速度を得るためであるから (1 頁右下欄 1 行～5 行参照)、同発明が、「変更する」、あるいは、「変える」ことの結果が「ある目的に適合しているかどうか」を問うものであることは明らかである。すなわち、引用発明の「変更する」ことあるいは「変える」こ

と本願発明の「制御する」ことは、同じ意味で使用されているのである。

(4) 引用発明にいう「分周レートN」とは、正確には「分周レートNに対応する命令文のデータ」であり、原告も認めるように、同発明はワンチップマイクロコンピュータに係る技術であるから、メモリが存在し、そのメモリはプログラムメモリとして使用されるので、そこには、「分周レートNに対応する命令文のデータ」（分周レート変更の命令）が記憶されている。引用発明においては、上記「分周レートNに対応する命令文のデータ」によって、「N可変1/N分周回路2」の「分周レートN」を変更し、「N可変1/N分周回路2」から出力されるクロックの周波数を変えているのである。これと同様に、本願発明においては、「周波数訂正データ」によって、コンデンサの充放電用電流の値を変更し、し張発振器から出力されるクロックの周波数を変えている。したがって、引用発明の「分周レートN」すなわち「分周レートNに対応する命令文のデータ」は、本願発明の「周波数訂正データ」と目的・作用を同じくし、等価であるといえるものである。

(5) 審決は、本願発明と引用発明に共通する目的・効果を明記しただけであって、両発明の目的・効果に全く違いがないとはいっていない。

そもそも、本願発明と引用発明とを対比するとき、実質的に同じである構成によって達成される目的及び得られる効果は、実質的に同じでなければならぬ。構成上に差があればその差の構成に基づいて目的・効果も相違することは当然である。審決は、本願発明と、引用発明との間には構成上の相違点があると認定しているのであるから、審決において両者の目的・効果に違いがあるとされていることは明らかである。

審決が認定した「それ自体の動作のクロックを備え、このクロックの周波数がプロセッサ自体によって容易に決定できる信号処理プロセッサを製造すること」は、本願発明の目的・効果の主要部として認定されたものであり、そのすべてとして認定されたものではない。

2 取消事由2（相違点についての推考困難性の判断の誤り）について

(1) し張発振器（弛張発振器）は、コンデンサに電流を充放電して、コンデンサの両端から振動電圧（略三角波形）を得る発振器である。コンデンサに電流を充電すると電圧は上昇し、コンデンサから電流を放電すると電圧は下降し、この充放電を繰り返して振動電圧を得る。充放電電流を大きくすると充放電が速くなるので、電圧の上昇下降は速くなり、充放電時間は短く充放電周期は短くなり、充放電周波数は高くなる（周波数 f と周期 T の関係は、 $f = 1/T$ ）。他方、充放電電流を小さくすると、電圧の上昇下降は遅くなり、充放電時間は長く充放電周期は長くなり、したがって、充放電周波数は低くなる。このように、充放電電流の値を変えると、その変化に応じて充放電周波数も変化するもので、し張発振器の充放電周波数は、充放電電流の値により制御できる。このように、し張発振器の原理は、コンデンサの特性から容易に理解できることであり、電気工学、電子工学の分野で古くから知られ、広い分野で使用されていた技術である。

原告自身も、コンデンサと、このコンデンサの充放電のための電流源とを備えるし張発振器が周知であること自体は認めているのである。

審決に掲げた文献をみれば、し張発振器を用いれば、コンデンサの充放電用電流の値を制御して発振器の発振周波数を制御することが可能であることは、当業者に明らかであり、例えば、特開昭50-129162号公報に記載されて本願出願より14、5年も前に公知となっていたことからみても、本願出願時には周知であったというべきである。

(2) 引用刊行物には、プログラムを記憶する内部メモリがROMであるとの記載はなく、その内部メモリがROMに限られるという必然性もない。確かに、基本的命令のプログラムをROMに記憶させることは常套手段である。しかし、プログラムすべてがROMに記憶されるわけではない。

メモリに同時には用いられないデータを複数個記憶する場合に、メモリの記憶容量を節約するためにメモリの記憶容量を1データ分とし書換え可能にして、必要に応じて所望のデータを書き換えて使用するようになることは、周知の技術事項である。そして、書換え可能なメモリとして電氣的にプログラム可能な不揮発性メモリ（M1）も周知である。したがって、引用発明のメモリにおいて、「分周レートNに対応する命令文のデータ」を記憶するメモリとして、電氣的にプログラム可能な不揮発性メモリ（M1）を採用して本願発明のようにすることは、当業者が容易になし得たことである。

第5 当裁判所の判断

1 取消事由1（引用発明及びこれと本願発明との一致点の認定の誤り）について

(1) 原告は、引用刊行物に、1チップ上にクロック発生器を構成するすべての回路素子が「集積化」されているとは記載されていないなどとし、これを根拠に、引用刊行物に開示されている発明（引用発明）は、同一基板内にプロセッサ（CPU）が集積化された集積回路に、「発振器（OSC）」も集積化されるという技術ではない旨主張する。

(イ) 甲第5号証（昭和54年1月30日丸善株式会社発行「ワンチップマイクロコンピュータ」）によれば、同刊行物には、「『ワンチップマイクロコンピュータとは、マイクロコンピュータの基本構成要素をひとつのLSI上に集積化したもの』と定義することができる。ところで、マイクロコンピュータの基本構成要素は、(1)データの出し入れを行う入出力部 (2)演算およびデータ処理を行う中央処理部 (3)プログラム保持用及びデータ保持用メモリ部の3つである。(3)のメモリとして、プログラムの保持にはROMが、データの保持にはRAMが使用される。マイクロコンピュータの基本構成要素として、上記の3つをあげたが、これ以外に、クロック発生器も重要な構成要素のひとつであり、実際のワンチップマイクロコンピュータの製品にはクロック発生器を内蔵したものが多い。」（16頁11行～22行）との記載があることが認められる。このように、ワンチップマイクロコンピュータにクロック発生器を内蔵するという技術は、本願出願の優先権主張日である1989年（平成元年）7月7日の10年以上前に、既に、この分野における一般的な書籍に記載されていることからすれば、上記優先権主張日当時には、当業者の間において周知となっていたものと認められる。

(ロ) 甲第4号証によれば、引用刊行物（特開昭54-117649号公報）には、特許請求の範囲の欄に、「1チップ上に、クロック発振器と、該クロック発振器からのクロックを分局するN可変1/N分周回路と、該分周回路からのクロックを多相クロックにする多相クロック発生器と、プログラムからの命令を受け前記分周回路に信号を送りクロックの分周レートを変更する命令レジスタ及び命令デコーダとが搭載されてなることを特徴とする速度可変型中央処理装置。」（1頁左下欄5行～12行）、発明の詳細な説明の欄に、「近年、例えばROM、RAM、I/O等を1チップに搭載した所謂1チップCPUに関して多くの開発がなされ、実用に供されている。」（1頁左下欄18行～末行）、「本実施例に於いて、クロック発振器1は、水晶発振器、CR発振器等、通常のものを使用して良い。N可変1/N分周回路2は信号が入力されることに依りNが変るようにしたもので、Nに応じてクロックを取出すカウンタの桁を選択できるようにしてあれば良い。・・・命令レジスタ4、命令デコーダ5はCPUを構成するものを利用してても良いし、別設しても良い・・・要は、プログラムの実行中にCPUクロック周波数変更の命令を受けて分周回路2に対しN変更、即ち、分周レート変更の信号を送出するものであれば良い。さて、本実施例に於いて、分周レートを変更するには、或るジョブの処理を例えば低速で行ないたい場合、プログラムにその旨の命令を組んでおけば、その命令がインストラクション用端子から命令レジスタ4に入り、命令デコーダ5を介して分周回路2に送られ分周レートは変更される。」（2頁左上欄17行～右上欄15行）との記載があることが認められる。

上記認定の記載によれば、引用発明においては、同発明に係るワンチップマイクロコンピュータの構成要素である「クロック発振器」、「N可変1/N分周回路」、「多相クロック発生器」、「命令レジスタ」及び「命令デコーダ」のすべてが、それぞれ、その全部にせよ一部にせよ、1チップ上に搭載されていることになるのであり、しかも、引用刊行物（甲第4号証）の記載全体を検討しても、1チップ上に「クロック発振器」を構成する回路素子の全部が搭載されている場合を除外しているものと限定して解すべきことを根拠付ける格別の記載を見いだすことはできない。

(ハ) たとい、引用刊行物に、1チップ上に「クロック発振器」を構成する回路素子の全部が搭載されている場合が明記されていないとしても、当業者であれば、1チップ上に「クロック発振器」を構成する回路素子の全部が搭載されてはならないとしか読み取ることができない特別の事情が認められない限り、通常、1チップ上に「クロック発振器」を構成する回路素子の全部が搭載されている場合をも含んでいるものと認識し、把握し得るものというべきである。

(ニ) 原告は、引用刊行物の記載をみると、「クロック発振器1は、水晶発振器、CR発振器等、通常のものを使用して」と記載されているから、引用発明の

クロック発振器が、上記記載により例示された水晶発振器又はＣＲ発振器のいずれかで構成される場合には、水晶発振器の水晶発振子又はＣＲ発振器のコンデンサと抵抗は、必然的に、チップに外付けされることになる旨主張する。

しかしながら、前記のとおり、引用刊行物には、「クロック発振器 1 は、水晶発振器、ＣＲ発振器等通常のものを使用して」と記載されているのであるから、水晶発振器、ＣＲ発振器に限定されるものではないことは自明である。水晶発振器又はＣＲ発振器に限定されることを前提とする原告の主張は、採用できない。

この点について、原告は、信号処理回路においては、マイクロプロセッサによって実施される作業を逐次実行するに当たってクロックの周波数を適切に決定しなければならないため、クロックを外付けにするか、内蔵されている場合でも外部の精密な部品（水晶素子、抵抗器、コンデンサ等）によって調節するかしなければならないとして、これを前提に、それゆえ、ＣＲ発振器のコンデンサと抵抗は必然的にチップに外付けされることになるという。

しかし、原告は、上記のとおり、クロックが内蔵され得ることを認めているのであり、その調節は、後記のとおり、周知技術であるコンデンサの充放電用電流の値を制御することによってなし得るのである。原告の上記主張は、採用できないことが明らかである。

(2) 原告は、コンピュータや中央処理装置において、命令レジスタとデータレジスタとは、全く異なる機能を有するものであり、当業者の常識からしても、等価であるといえるものではない旨主張する。

(イ) 本願発明の特許請求の範囲には、「上記データレジスタは、上記同一集積回路基板に設けられ且つ周波数訂正データを記憶している電氣的にプログラム可能な不揮発性メモリ（M1）から上記プロセッサによってロードされる」との記載とともに、「上記データレジスタは、上記コンデンサの充放電用電流の値を制御することにより、上記し張発振器の周波数の調節を制御し」と記載されている（当事者間に争いのない事実）。

上記記載によると、本願発明においては、周波数訂正データが、プロセッサによって、これが記憶されている不揮発性メモリ（M1）からデータレジスタにロードされ、データレジスタは、し張発振器のコンデンサの充放電用電流の値を制御し、その結果、し張発振器の周波数の調節を制御するものであることが認められるのであり、本願発明の「周波数訂正データ」は、コンデンサの充放電用電流の値を変更し、し張発振器から出力されるクロックの周波数を変えるという機能を有し、最終的に、し張発振器の周波数の調節を制御するというものである。そして、「周波数訂正データ」をロードする「データレジスタ」も、単に、データを保持したり、データを供給したりするだけのものではなく、コンデンサの充放電用電流の値を制御し、その結果、し張発振器の周波数の調節を制御するという機能を有することが明らかである。

(ロ) 前記(1)(ロ)記載によれば、引用発明においては、プログラムに組み込まれた命令が、インストラクション用端子から命令レジスタにロードされ、その命令は、命令レジスタから命令デコーダに送られ、更にN可変1/N分周回路2に送られて、ここで分周レートNが変更され、クロックの周波数を変えるというものであり、特に、「命令レジスタ4、命令デコーダ5はCPUを構成するものを利用して」も良いし、別設しても良い・・・要は、プログラムの実行中にCPUクロック周波数変更の命令を受けて分周回路2に対しN変更、即ち、分周レート変更の信号を送出するものであれば良い。」との記載によれば、上記「CPUクロック周波数変更の命令」とは、少なくとも「分周レート変更の信号」を伴っているから、引用発明にいう命令は、「命令」という語を使用しているからといって、分周レートNに対応するデータを伴うことを排除していないことが明らかである。

(ハ) 以上によれば、引用発明の「命令レジスタ」は、本願発明の「データレジスタ」と比べ、その構成においても機能においても格別の差異があるといえないことは、明らかというべきである。

(3) 原告は、命令レジスタ4は、命令デコーダ5に接続され、その命令デコーダ5がN可変1/N分周回路2の分周レートを変更するものであるから、命令レジスタ4自体は、「N可変1/N分周回路2」の「分周レートN」を変更していない旨主張する。

上記認定のとおり、引用発明においては、インストラクション用端子から命令レジスタにロードされた命令は、命令レジスタから、いったん、命令デコーダ

に送られ、ここからN可変1/N分周回路2に送られて、ここで分周レートNを変更し、クロックの周波数を変えるものとされている。したがって、直接的には、命令デコーダがN可変1/N分周回路2の分周レートNを変更していることになるものの、その変更の命令は、命令レジスタから命令デコーダに送られてきているのである。このようなとき、命令レジスタが、N可変1/N分周回路2の分周レートNを変更していると表現することはごく自然であり、審決の表現もそのような意味であることは、審決の説示全体に照らして明らかである。

また、原告は、一般的な用語法に従えば、「変更」というのは、「ある目的に適合しているかどうか」を問わないので、「制御」とはいえない旨主張する。

しかしながら、前記のとおり、引用発明においてクロックの周波数が変更される過程をみれば、これが「制御」に当たらないとする余地がないことは、当業者において、ごく容易に理解できるところである。

(4) 原告は、引用発明においては、クロック周波数を変更するために「分周レートN」を変更するものであるのに対して、本願発明においては、製造上のばらつきを克服して所望なクロック周波数を得るために「周波数訂正データ」を必要としているのであるから、引用発明の「分周レートN」と本願発明の「周波数訂正データ」とでは目的が異なっており、引用発明の「分周レートN」が本願発明の「周波数訂正データ」に当たるとはいえない旨主張する。

しかしながら、前記(2)(イ)及び(ロ)に認定したところに照らせば、両発明の目的に相違があるか否かにかかわらず、引用発明の「分周レートN」の構成が本願発明の「周波数訂正データ」の構成に当たるといえることは明らかである。

(5) 原告は、審決が、本願発明と引用発明とが、「それ自体の動作用のクロックを備え、このクロックの周波数がプロセッサ(CPU)自体によって容易に決定できる信号処理プロセッサ(CPU)を製造すること」という目的・効果において一致していると認定したことを論難している。

しかし、審決が、本願発明と引用発明に共通する目的・効果として「それ自体の動作用のクロックを備え、このクロックの周波数がプロセッサ自体によって容易に決定できる信号処理プロセッサを製造すること」を掲げただけであることは、審決の記載自体から明らかである。

なお、審決は、本願発明と引用発明との構成を対比して一致点と相違点とを認定しているのであり、本願発明と引用発明とで構成に相違点がある以上、効果が異なっていることは明らかであり、目的に異なる場所があっても、何の不思議もない。

原告の主張は、主張自体失当というほかない。

2 取消事由2(相違点についての推考困難性の判断の誤り)について

(1) 原告は、引用発明の集積回路内に、し張発振器を作り込む場合、発振周波数のばらつきは、簡単に100%かそれ以上になり、このように発振周波数のばらつきが極めて大きいし張発振器を、当業者が引用発明の「クロック発振器1」と「N可変1/N分周回路2」とを備える発振器に代えて採用すると考えることは、技術常識に反するとし、それを理由に、引用発明において、「クロック発振器1」と「N可変1/N分周回路2」とを備えるクロック回路に代えて、当業者がそのようなし張発振器を採用する理由がない旨主張する。

(イ) コンデンサ(C)と、そのコンデンサの充放電のための電流源とを備えるし張発振器が周知であることは、当事者間に争いがない。

甲第8号証によれば、特開昭50-129162号公報には、「ポテンショメータ(23)は電流源の大きさを調節することで比較的狭い周波数範囲内で所望周波数を選択するように調節される」(3頁右上欄8行~10行)との記載があることが認められる。

乙第1号証によれば、特開昭51-86952号公報には、「本発明の発振回路によれば、コンデンサの充放電時間が・・・定電流によって決まるので、これによって生ずるクロック発振周波数と・・・MOSLSIのスイッチングスピードとを1対1の対応をさせることができる。」(3頁左上欄14行~19行)、「以上のようにクロックの発振周期はコンデンサーCの充電時間及び放電時間の和であるのでクロック発振周波数はデプレッション形MOSLSIのスレッシュホールド電圧・・・によって決まる電流・・・に比例し、」(同頁右下欄10行~14行)との記載があることが認められる。

乙第2号証によれば、特開昭56-111315号公報には、「次にこの発振回路の動作について説明する。」(3頁左上欄6頁)、「以上の動作が繰り返

返され・・・フリップフロップ19のQ出力端子には定電流源11からの電流、容量素子18の容量値、インバータ22、インバータ23の各論理しきい値電圧で決まる周波数の発振出力が得られる」(同頁右上欄7行～12行)、「定電流源を電圧制御電流源とすれば、電圧制御型発振回路となることは言うまでもない。」(同欄17行～19行)との記載があることが認められる。

以上によれば、上記ポテンショメータ(甲第8号証)、発振回路(乙第1号証)、クロック(乙第2号証)には、コンデンサの充放電用電流の値を制御して発振器の発振周波数を制御する技術が開示されていることが認められ、この技術は、上記各刊行物の公開時期を考えれば、本願出願前に周知となっていたことは明らかであり、コンデンサと該コンデンサの充放電のための電流源とを備えるし張発振器において、コンデンサの充放電用電流の値を制御して発振器の発振周波数を制御することは、本願出願の優先権主張日当時、当業者の間において周知の技術事項であったものというべきである。

(ロ) そうすると、当業者において、引用発明につき、クロック発振器1とN可変1/N分周回路2とを備える発振器に代えて、コンデンサとそのコンデンサの充放電のための電流源とを備えるし張発振器を採用してみようと思えることは、ごく自然なことであるというべきである。

(ハ) 原告は、引用発明の集積回路内に、し張発振器を作り込む場合、発振周波数のばらつきは、簡単に100%かそれ以上になり、このように発振周波数のばらつきが極めて大きいし張発振器を、当業者が引用発明の「クロック発振器1」と「N可変1/N分周回路2」とを備える発振器に代えて採用すると考えることは、技術常識に反する旨主張する。

しかしながら、前述したとおり、本願出願の優先権主張日に、既に、ポテンショメータ(甲第8号証)、発振回路(乙第1号証)、クロック(乙第2号証)には、コンデンサの充放電用電流の値を制御して発振器の発振周波数を制御する技術が周知となっていたものであり、この周知の技術を利用すれば、し張発振器における発振周波数のばらつきを調節することが容易であることは明らかである。し張発振器自体の発振周波数のばらつきが大きいことは、引用発明に、し張発振器を組み合わせることの妨げになるものとはいえない。

原告の主張は、し張発振器が周知技術によって容易に発振周波数のばらつきを調整し得ることを考慮に入れない議論であり、採用できない。

(2) 原告は、審決が、一つの刊行物(特開昭50-129162号公報)しか掲げず、しかも、理由も示さずに、「コンデンサ(C)と、該コンデンサの充放電のための電流源とを備えるし張発振器であって、コンデンサの充放電用電流の値を制御して発振器の発振周波数を制御することは、例えば、特開昭50-129162号公報(甲第8号証)に記載されて周知である」と認定したのは違法である旨主張する。

しかしながら、上記技術が当業者に周知であることは、前述したとおりである。そして、審決が、特開昭50-129162号公報(甲第8号証)を挙げたのは、当該技術の周知性を認定する証拠とするためではなく、当該技術が知られていることの例を示すためであることは、審決書の記載自体から明らかである。審決の上記判断には、何らの違法も見いだすことができない。

(3) 原告は、本願発明では、製造上のばらつきのために1つの集積回路ごとに周波数訂正データが異なり、そのように1つの集積回路ごとに異なる周波数訂正データを集積回路ごとに設定する必要がある、それゆえに、集積回路の完成後に、集積回路ごとに異なる周波数訂正データを集積回路ごとにプログラムできるプログラム可能な不揮発性メモリを使用するものであるとし、引用発明には、このような必要性が全くないから、プログラムの記憶されたROMを電氣的にプログラム可能な不揮発性メモリに置換する理由がない旨主張する。

情報処理装置において、電氣的にプログラム可能な不揮発性メモリ(EEPROM)が周知であることは、当事者間に争いがない。

そもそも、引用刊行物には、プログラムを記憶する内部メモリがROMでなければならないとする記載はない。引用発明において、分周レート変更のプログラムを記憶させるためにメモリが必要であることは、原告も争わないところであり、このメモリとして、具体的にどのようなものを採用するかは、単なる設計的事項にすぎず、用途に応じて、例えば、書き換え可能か否か揮発性か否かに応じて、周知のメモリから適宜採用することになるのである。

当業者において、引用発明のメモリとして、不揮発性メモリを採用してみ

原告は、本願発明における不揮発性メモリ（EEPROM）を使用することと、周波数訂正データが異なるため、集積回路ごとに周波数訂正データを要する周波数訂正データがあるという事情は、完成品の信頼性、精度、歩留まり等に関する点で、到底、引用発明に揮発性メモリ（EEPROM）を採用してみようとする必要がなく、これを妨げる事情と認め得るものではない。

よって、原告の本訴請求を棄却することとし、訴訟費用の負担、上告及び上告受理の申立てのための付加期間について行政事件訴訟法7条、民事訴訟法61条、96条2項を適用して、主文のとおり判決する。

裁判官 矢 戸 充

裁判長裁判官 山下 和 明