

[illegible]

原告の請求を棄却する。
訴訟費用は原告の負担とする。
事実及び理由

特許庁が不服2001-22388号事件について平成14年7月15日にした審決を取り消す。

1 特許庁における手続の経緯

特許庁は、同事件について審理した結果、平成14年7月15日、「本件審判の請求は、成り立たない。」との審決をし、その謄本は、同月30日、原告に送達された。

CPUと、前記CPUの実行する実行プログラムを格納するEEPROMと、を備えた電子機器において、前記EEPROMは、第1及び第2の領域を有し、前記第2の領域には、前記実行プログラムが格納されており、前記第1の領域には、前記第2の領域に格納されている前記実行プログラムを書き換えるための書き換えプログラムが格納されており、前記EEPROMの前記実行プログラムを書き換える時、前記CPUが前記EEPROMの前記第1の領域に対して書き込みを行わないよう、制御する手段を備えたことを特徴とする電子機器。

3 審決の理由

第3 原告主張の審決取消事由

審決は、先願発明は本願発明の構成A及び構成Bを具備すると誤って認
定した（取消事由1、2）結果、本願発明が先願発明と実質的に同一であると誤つ

て判断したものであるから、違法として取り消されるべきである。

1 取消事由1（先願発明の構成Aに係る認定の誤り）

審決は、「先願明細書等には、EEPROMのある領域にマイクロプログラムを格納し、該EEPROMのマイクロプログラムを格納した領域とは別の領域にあるEEPROMにプログラム更新ロードプログラムを格納することが記載されている」（審決謄本3頁第3段落）と認定した上、先願発明が、本願発明の構成A、すなわち、「前記EEPROMは、第1及び第2の領域を含み、前記第2の領域には、前記マイクロプログラムが格納されており、前記第1の領域には、前記第2の領域に格納されている前記マイクロプログラムを書き換えるためのロードプログラムが格納されており」（同4頁第2段落）を具備する旨認定したが、誤りである。

(1) 先願明細書等（甲9）には、特許請求の範囲の欄に、「ロードプログラムを、書替更新対象EEPROM領域と分離して設け」（1頁左欄〔特許請求の範囲〕）と、発明の詳細な説明の欄に、「本ロードプログラム自身は、書替え対象領域とは別の領域に存在し」（同2頁左上欄第1段落）、「該ロードプログラムは、更新の対象であるEEPROM6と別の領域にあるEEPROMまたはリードオンリーメモリ（ROM）等に記憶されている」（同頁左下欄第1段落）と記載されているのであるから、「書替更新対象EEPROM領域」、「書替え対象領域」及び「更新対象であるEEPROM6」は同一対象物を指し示す用語であると理解される。そうすると、先願明細書等には、単に、「EEPROMにマイクロプログラムを格納し」ていることのみが記載されているのであって、「先願明細書等には、EEPROMのある領域にマイクロプログラムを格納し」た点が記載されているとした審決の認定は、誤りである。

次に、先願明細書等では「該ロードプログラムは、更新の対象であるEEPROM6と別の領域にあるEEPROMまたはリードオンリーメモリ（ROM）等に記憶されている」（2頁左下欄第1段落）とあるから、プログラム更新ロードプログラムが格納されているEEPROM、ROM等はマイクロプログラムを格納したEEPROM6とは別の部材であることが記載されていることは明らかである。すなわち、先願明細書等には、「該EEPROMのマイクロプログラムを格納した領域とは別の領域にあるEEPROMにプログラム更新ロードプログラムを格納すること」は記載されていない。

したがって、「先願明細書等には、EEPROMのある領域にマイクロプログラムを格納し、該EEPROMのマイクロプログラムを格納した領域とは別の領域にあるEEPROMにプログラム更新ロードプログラムを格納することが記載されている」とした審決の認定は誤りであり、先願発明は、本願発明の構成Aに係る「前記EEPROMは、第1及び第2の領域を含み」という構成を備えているとはいえない。

(2) 先願明細書等の第1図においては、符号6は、EEPROMを表す矩形枠の全体を指し示しており、ロードプログラムを指し示している符号7は、これとは分離して別個に描かれた矩形枠を指し示している。当該第1図は、「本発明の一実施例の制御装置構成図」であり、先願発明の一形態を示すものではあるが、書替え対象領域であるEEPROMとは別個の領域にロードプログラムが分離して格納されていることは明らかである。また、EEPROM、ROM、RAM等の記憶媒体は基板上にメモリチップの形態で搭載されることが一般的である。先願明細書等に、「該ロードプログラムは、更新の対象であるEEPROM6と別の領域にあるEEPROMまたはリードオンリーメモリ（ROM）等に記憶されている」（2頁左下欄第1段落）と記載されているのは、一つのメモリチップであるEEPROM6とは別個のメモリチップであるEEPROM又はROM等にロードプログラムが記憶されていると理解するのが自然である。したがって、先願明細書等には、書替え対象であるマイクロプログラムが格納されているEEPROMに第1及び第2の領域を形成した点は開示も示唆もされておらず、EEPROMの第1の領域にロードプログラムを格納し、第2の領域にマイクロプログラムを格納した点も同様に開示、示唆がされていないことは明らかである。

(3) 被告は、乙1～4の特許公報に開示されている先行技術を引用し、本願発明の要旨にいう「前記EEPROMは、第1の領域と第2の領域を含み」という表現は、二つに分けた領域を異なる二つのEEPROMに割り当てる例と、二つに分けた領域を同じEEPROMに割り当てる例の双方を含み得ると主張し、上記特許公報の開示内容によれば、本件出願時において、記憶領域とメモリ部材の対応

関係が1対1に固定されるものでないことがメモリの技術分野における技術常識といえることはできる。しかしながら、メモリ部材と記憶領域の特定の対応関係は、特定の技術的課題、動機付けなどに基づき個々に決定されるべきものであるから、個々の対応関係のすべてをメモリの技術分野における技術常識とみなすことはできない。被告の主張は、技術常識に照らし先願発明の内容に基づいて導き出したものではなく、先願発明と上記特許公報記載の発明とを組み合わせることにより導き出したものであって、先願発明と本願発明の構成Aに係る同一性を基礎付けることはできない。

2 取消事由2（先願発明の構成Bに係る認定の誤り）

審決は、「書替え対象領域とは別の領域に存在するローダプログラム自身が書替え処理によって書替わることがなく、万一、更新に失敗しても、ローダプログラム自身が破壊されないようになっている」ということは、当然、書替え処理時に、ローダプログラム自身が存在する領域に対して書き込みを行わないように制御しているものと認められる」（審決謄本3頁最終段落）とした上、先願発明が、本願発明の構成B、すなわち、「前記EEPROMの前記マイクロプログラムを書き換える時、前記マイクロプロセッサが前記EEPROMの前記第1の領域に対して書き込みを行わないよう、制御する手段を備え」（同4頁第2段落）と認定したが、誤りである。

(1) 先願明細書等（甲9）には、EEPROMに格納されているマイクロプログラムコードの更新時に、どのようにしてローダプログラム自身が存在する領域に対する書き込みを禁止しているのかについては、何ら具体的な記載も図示もなく、単に、「本ローダプログラム自身は、書替え対象領域とは別の領域に存在し、本処理で書替わることがないため、プログラム更新動作は正常に完遂できる。万一、更新に失敗しても、ローダプログラム自身は破壊されないため、再度更新の実行が可能である」（2頁左上欄第1段落）との記載があるにとどまる。また、上記1のとおり、ローダプログラム自身は、書替え対象領域とは別の領域にあるEEPROM、ROM等に存在している。そうすると、先願明細書等においては、書替え処理時に、ローダプログラム自身が存在する領域に対して書き込みを行わないようにするために特別な制御を行っているのではなく、「ローダプログラムを書替え対象EEPROM領域と分離して設けた」ことにより、書替え対象領域のアドレス指定が誤ってローダプログラムの格納領域のアドレスを指定するという誤動作が起きないように構成したものである。

(2) 本願発明における「制御する手段」の「前記CPUが前記EEPROMの前記第1の領域に対して書き込みを行わないように」とは、CPUによって誤ったアドレスが指定されることを内容とするCPUの誤動作を防止することを意味しているのであり、先願明細書からは、プロセッサの誤動作により書き込み位置を誤った場合を想定して、このような場合に、ローダプログラムが記憶されている領域に書き込みが行われることを防止する構成を読み取ることはできない。

(3) 被告は、乙5～7の特許公報を引用し、本願発明の特許請求の範囲の記載における「制御する手段」が「CPUとは別のもの」と限定的に解釈されるものではないと主張するが、仮に、被告の主張するように、本願発明の「制御する手段」が「CPU」を含み得るものであると解釈したとしても、本願発明の「制御する手段」はCPUを制御対象とし、CPUによる書き込みの誤動作を防止することを制御内容とするものであることに変わりはなく、このような「制御する手段」が先願明細書等に記載されていないことにも変わりはない。したがって、本願発明の「制御する手段」が「CPU」を含み得るか否かにかかわらず、「制御する手段」が先願明細書等に開示されていない以上、先願明細書等には本願発明の構成Bが開示されているとする被告の主張は失当である。

第4 被告の反論

審決の認定に誤りはなく、原告主張の取消事由はいずれも理由がない。

1 取消事由1（先願発明の構成Aに係る認定の誤り）について

(1) メモリの技術分野において、領域とはアドレスによって管理された記憶領域をいい、この記憶領域を複数に分割する場合は、その分割はアドレスに基づいて行われ、その記憶領域を構成するメモリの種類や個数に左右されない。①特開昭63-108444号公報（乙1）の第2図は、記憶領域を二つに分けて、それぞれEEPROMとRAMに割り当てた例である。また、分割した領域をどのようなメモリあるいは何個のメモリに割り当てるかは、自在に行い得るところであり、このことは当業者に自明の事項である。すなわち、②特開昭63-266698号

公報（乙2）の第8図は、記憶領域を二つに分割して二つのEEPROMに割り当てた例、③特開昭64-38803号公報（乙3）の2頁左下欄第1段落及び同頁右下欄下から第2段落～3頁左上欄第1段落並びに第2図は、記憶領域を三つに分割してそれぞれを異なるメモリ、あるいは一部を同じメモリに割り当てた例、④特開昭63-223901号公報（乙4）の3頁左上欄最終段落～左下欄第1段落及び第2図は、二つに分割した記憶領域を単一のEEPROMに割り当てた例である。そうすると、上記②～④に照らせば、単に「EEPROMは第1の領域および第2の領域を含み」と表現しただけでは、二つに分けた領域を異なる二つのEEPROMに割り当てる場合（②）と、二つに分けた領域を同じEEPROMに割り当てる場合（③、④）の両方を含み得ることは明らかである。本件明細書には、構成Aに係るEEPROMが単一のメモリチップであることは、何ら記載されておらず、本願発明の目的及び効果を参酌しても自明の事項であるとはいえない。したがって、構成Aに係る「前記EEPROMは、第1及び第2の領域を含み」から、単一のEEPROM内に二つの領域を形成したものであることが一義的に導き出されるものではない。

(2) 先願明細書等の記載からは、先願発明における「記憶領域」は、「マイクロプログラムコード」を記憶する「領域」と、前記「マイクロプログラムコード」を書き替えるための「ローダプログラム」が記憶された、前記「マイクロプログラムコード」の記憶された「領域」とは「別の領域」に分けられていることは明らかであり、「ローダプログラム」を記憶するメモリとして「EEPROM」を採用した場合、「領域」さえ異なればよいのであるから、「ローダプログラム」を記憶する「EEPROM」と「マイクロプログラムコード」が記憶された「EEPROM6」とが同じ「EEPROM」であることを妨げるものではない。したがって、先願発明においても、「EEPROMは、第1及び第2の領域を含み、前記第2の領域には、前記マイクロプログラムが格納されており、前記第1の領域には、前記第2の領域に格納されている前記マイクロプログラムを書き換えるためのローダプログラムが格納されており」という構成Aを有することは明らかであるから、審決の認定に誤りはない。

2 取消事由2（先願発明の構成Bに係る認定の誤り）について

(1) 本願発明の構成Bは、「前記EEPROMの前記実行プログラムを書き換える時、前記CPUが前記EEPROMの前記第1の領域に対して書き込みを行わないよう、制御する手段」と規定するのみであり、他に何らの限定も付していないから、「前記CPUが前記EEPROMの前記第1の領域に対して書き込みを行わないよう、制御する手段」は、そのすべての構成を含んでいるというべきである。このように「書き込みを行わないよう、制御する手段」として、CPUとは別の構成を持たない例としては、①特開平1-147686号公報（乙5）のように、制御素子が与えられた条件に基づいてメモリへの書き込みの制御を行っているもの、②特開平2-1090号公報（乙6）の第1図のように、CPUがメモリへの書き込み制御の機能を内包しているもの、③特開平2-19990号公報（乙7）のように、マイクロプロセッサとプログラムとから成る構成を「手段」と表現するものがある。このように、メモリへの書き込み制御を行うような技術を扱う技術分野においては、単に、「書き込みを行わないよう、制御する手段」と表現しただけでは、それが必ずCPU以外の構成を指し示していることにはならないことは明らかである。

(2) 一方、先願明細書等における「本ローダプログラム自身は、書替え対象領域とは別の領域に存在し、本処理で書替わることがないため」という記載内容から、先願発明におけるマイクロプロセッサは、マイクロプログラムコードを書き換え更新する際、更新マイクロプログラムコードを、書き込み位置を誤ってローダプログラムが記憶されている領域に書き込まないようにプログラム更新動作を行っていることは明らかである。したがって、先願発明においても、「EEPROMの前記マイクロプログラムを書き換える時、前記マイクロプロセッサが前記EEPROMの前記領域に対して書き込みを行わないよう、制御する手段」という構成Bを備えているといえるから、審決の認定に誤りはない。

第5 当裁判所の判断

1 取消事由1（先願発明の構成Aに係る認定の誤り）について

(1) 原告は、本願発明の構成Aに係るEEPROMが同一部材であるのに対し、先願明細書等においては、マイクロプログラムを格納したEEPROM6と、プログラム更新ローダプログラムが格納されているEEPROM、ROM等

は、別の部材であることは明らかであるとした上、先願明細書等に「EEPROMのある領域にマイクロプログラムを格納し、該EEPROMのマイクロプログラムを格納した領域とは別の領域にあるEEPROMにプログラム更新ロードプログラムを格納することが記載されている」とした審決の認定は誤りであると主張する。

しかしながら、原告の取消事由1の要点は、先願発明は本願発明の構成Aを具備しているとした審決の認定の当否であって、物理的配置や信号の振り分け等が問題にならない本件においては、同一部材であるか、別部材であるかは、直ちに構成Aの充足性を左右するものではない。先願明細書等（甲9）には、ロードプログラムとEEPROMに関して、特許請求の範囲の欄に、「ロードプログラムを、書替更新対象EEPROM領域と分離して設け」（1頁左欄「特許請求の範囲」）と、発明の詳細な説明の欄に、「本ロードプログラム自身は、書替え対象領域とは別の領域に存在し」（同2頁左上欄第1段落）、「該ロードプログラムは、更新の対象であるEEPROM6とは別の領域にあるEEPROMまたはリードオンリーメモリ（ROM）等に記憶されている」（同頁左下欄第1段落）と記載されており、これらの記載によれば、先願明細書等には、「更新の対象であるEEPROM6」と「ロードプログラムを記憶するEEPROMまたはROM等」とを別の領域に備える構成が開示されているものと認められる。また、被告が引用する乙2～4によれば、メモリの技術分野においては、二つに分けた領域をそれぞれEEPROMに割り当てる場合に、異なる二つのEEPROMに割り当てること（乙2）も、同じEEPROMに割り当てること（乙3、4）も、いずれも行われていることが認められ、記憶領域とメモリ部材の対応関係が1対1に固定されるものでないことがメモリの技術分野における技術常識であることは、原告の自認するところである。そうすると、ロードプログラムを記憶する領域にROMを割り当てた場合は、一般的には、このROMとEEPROM6とは別部材になるとしても、ロードプログラムを記憶する領域にEEPROMを割り当てる場合、「マイクロプログラムコード」を記憶する「領域」を割り当てられた「EEPROM」とは別の「EEPROM」に割り当てる場合と、「マイクロプログラムコード」を記憶する「領域」を割り当てた「EEPROM」の別の「領域」に割り当てる場合を認定できるというべきであり、マイクロプログラムを格納したEEPROM6とプログラム更新ロードプログラムを格納したEEPROMとが別の部材であるものに限定することはできない。

したがって、先願明細書等に、「EEPROMのある領域にマイクロプログラムを格納し、該EEPROMのマイクロプログラムを格納した領域とは別の領域にあるEEPROMにプログラム更新ロードプログラムを格納することが記載されている」とした審決の認定に誤りはない。

(2) なお、原告は、先願明細書等には、単に、「EEPROMにマイクロプログラムを格納し」ていることが記載されているのであって、「EEPROMのある領域にマイクロプログラムを格納し」た点が記載されているのではないと主張するが、審決は、先願発明において、EEPROM6は制御装置1の制御メモリとして使用されており、EEPROM6には、その制御データがマイクロプログラムコードとは別の領域に格納されると解することができるから、「EEPROMのある領域にマイクロプログラムを格納し」たと認定できるとの趣旨を説示しているものと解される。また、このような解釈は、先願明細書等（甲9）に、「また、マイクロプロセッサの制御メモリとして本実施例の如きEEPROMを直接使用せず、ランダムアクセスメモリ（RAM）を使用し、EEPROMをプログラムセーブ領域とした場合にも本発明が適用できることも容易に想像できる」（3頁左上欄第3段落）と記載されていることから、裏付けられるところである。原告の主張は、審決を正解しないで論難するものにすぎず、採用の限りではない。

(3) また、原告は、先願明細書等の第1図においては、符号6はEEPROMを表す矩形枠の全体を指し示しており、ロードプログラムを指し示している符号7はこれとは分離して別個に描かれた矩形枠を指し示しているから、書替え対象領域であるEEPROMとは別個の領域にロードプログラムが分離して格納されていることは明らかであるとし、さらに、EEPROM、ROM、RAMなどの記憶媒体は基板上にメモリチップの形態で搭載されることが一般的であるから、一つのメモリチップであるEEPROM6とは別個のメモリチップであるEEPROMまたはROM等にロードプログラムが記憶されていると理解するのが自然であると主張する。

確かに、先願明細書等の第1図には、制御装置1内にマイクロプロセ

ッサ5, EEPROM6, ロードプログラム7, データバッファ8, 各種制御回路等を備えた構成が図示されている。しかしながら, 第1図は, その記載から, 制御装置1の物理的な構成を表したものであるというよりも, 制御装置1を構成する各機能ブロックの相互関係を図式的に表したものであるというべきであるから, 先願明細書等の第1図に, EEPROM6とロードプログラムが別のブロックとして記載されているからといって, 必ずしも両者が別部材から構成されるものに限られると解すべきものではない。また, 記憶媒体が基板上にメモリチップの形態で搭載されることが一般的であるとしても, そのことから直ちに, 先願発明が, EEPROM6とロードプログラムを格納したEEPROM又はROMとが別のメモリチップとして基板上に搭載されたものに限られるということとはできない。したがって, 原告の主張は失当といわざるを得ない。

(4) さらに, 原告は, メモリと記憶領域の特定の対応関係は, 特定の技術的課題, 動機付けなどに基づき個々に決定されるべきものであり, 個々の対応関係すべてをメモリの技術分野における技術常識とみなすことはできず, 被告による先願明細書の解釈は, 技術常識に照らし先願発明の内容に基づくものではなく, 先願発明と乙1~4に記載の発明とを組み合わせることにより導き出したものであると主張する。しかしながら, 記憶領域とメモリ部材の対応関係が1対1に固定されるものでないことがメモリの技術分野における技術常識であることは原告の自認するところであり, 他に, 先願明細書等の記載からは, マイクロプログラムとロードプログラムとが同一のEEPROMの別の領域に格納されることを認定できないとする要因も見いだせないから, 原告の主張は採用の限りではない。

(5) 以上によれば, 先願発明の構成Aに係る審決の認定に誤りがあるということはできないから, 原告の取消事由1の主張は採用することができない。

2 取消事由2(先願発明の構成Bに係る認定の誤り)について

(1) 原告は, 先願明細書等においては, 書替え処理時に, ロードプログラム自身が存在する領域に対して書き込みを行わないようにするために特別な制御を行っているのではないから, 「ロードプログラムを書替え対象EEPROM領域と分離して設けた」ことにより, 書替え対象領域のアドレス指定が誤ってロードプログラムの格納領域のアドレスを指定するという誤動作が起きないように構成したものにすぎないとした上, 先願発明が「書替え処理時に, ロードプログラム自身が存在する領域に対して書き込みを行わないように制御しているものと認められる」として, 本願発明の構成Bを具備するとした審決の認定は, 誤りであると主張する。

そこで, まず, 先願明細書等(甲9)の記載について検討すると, ロードプログラムに関し, 特許請求の範囲の欄に, 「EEPROM内のマイクロプログラムコードを自己更新するロードプログラムを, 書替更新対象EEPROM領域と分離して設けた」(1頁左下欄「特許請求の範囲」)と, 発明の詳細な説明の欄に, 「本ロードプログラム自身は, 書替え対象領域とは別の領域に存在し, 本処理で書替わることがないため, プログラム更新動作は正常に完遂できる。万一, 更新に失敗しても, ロードプログラム自身は破壊されない」(2頁左上欄第1段落), 「該ロードプログラムは, 更新の対象であるEEPROM6と別の領域にあるEEPROMまたはリードオンリーメモリ(ROM)等に記憶されている」(同頁左下欄第1段落)と記載されている。これらの記載によれば, 先願発明のロードプログラムは, EEPROM又はROM等に記憶され, それ自身の書替えを意図していない構成であることが明らかであり, 誤動作による書替えを防止すべきことは自明の技術事項である。ロードプログラムを記憶するためにROMを用いた場合は, ROMは読出し専用メモリであるから, CPUが誤動作を起こしてもロードプログラムが破壊されることはないが, EEPROMを用いた場合は, 単に, アドレスが異なるだけでは, 誤動作によって破壊される可能性がある。先願明細書等には, 「本ロードプログラム自身は, 書替え対象領域とは別の領域に存在し, 本処理で書替わることがない」と記載されているから, 先願発明は, 領域を異ならせることによって書替えを防止していることは認定できるが, 具体的にどのような手段を用いるのかは明確ではない。

(2) 本願発明の構成Bは, 「前記EEPROMの前記実行プログラムを書き換える時, 前記CPUが前記EEPROMの前記第1の領域に対して書き込みを行わないよう, 制御する手段を備えた」と規定するものであって, 他に何らの限定も付していないところ, 被告は, この「前記CPUが前記EEPROMの前記第1の領域に書き込みを行わないよう」の技術的意義について, CPUの通常書き込み動作そのものも含み得るものであると主張し, CPUとは別の構成を持たない例

として、本願発明に係る本件出願前ではあっても、先願発明の出願後に公開された乙5～7の特許公報を引用している。

特開平1-147686号公報(乙5)には、「第1図のメモリマップを持つICカード1に対して、応用コード『CDCARD』を指定して領域定義群指定コマンドを実行した場合にアクセス可能になるエリアについて第6図に示す。オープンする領域定義群は、コモン領域定義群24と第1領域定義群25で、これらの中で定義されているエリア番号『01, 02, 10, 12』のエリアがアクセス可能となる。クローズする領域定義群は第2領域定義群26で、この中で定義されているエリア番号『10, 20』のエリアがアクセス不可能となる」(4頁左下欄第2段落)、「もし、コモン領域定義群24にも、第1領域定義群25にも定義されていないエリア番号情報がコマンド電文中に付加されているときには、制御素子11はエリア番号未定義を意味するレスポンスを端末装置の制御部3に対して送出する。また、もし領域定義群の指定が行われていない、あるいは領域定義群指定コマンドが正常に終了せず、オープンされた領域定義群が無い場合には、制御素子11はオープン領域定義群無しを意味するレスポンスを端末装置の制御部3に対して送出する」(5頁左下欄第2段落)と記載されており、これらの記載によれば、CPUの書き込み制御について、上記のとおり応用コードを定義することにより、アクセス可能な領域を指定する制御を行うことが開示されている。

また、特開平2-1090号公報(乙6)には、特許請求の範囲として、「その内部に動作プログラムとこの動作プログラムに応じて所定の処理を実行するプロセッサとを有し、前記動作プログラムの書換えが可能なICカードにおいて、前記動作プログラムの書換えが可能な可及性を示す書換え可否情報とこの書換え可否情報を書換え可及及び書換え不可のいずれかの状態に書換える許可を与えるための照合情報とを記憶するメモリを備え、外部からの入力情報と前記照合情報との一致をもって前記書換え可否情報の状態を可及及び否のいずれか一方の情報に書換え、この書換え可否情報が書換え可となっているときに前記動作プログラムの書換え処理を実行することを特徴とするICカード」(1頁左下欄「特許請求の範囲」)と記載されており、これらの記載によれば、「CPU」に保持された「動作プログラム書き込み制御プログラム」が「動作プログラム格納部」への「動作プログラム」の書き換えに際して、当該書き換え要求が所定の条件を満たしていなければ、「動作プログラム」書き換え不可の判定を行い、その結果、「CPU」は「動作プログラム」の書き換えを行わないよう動作することが開示されている。

本願発明の構成Bに係る「制御する手段」は、「前記マイクロプロセッサが前記EEPROMの前記第1の領域に対して書き込みを行わないように」制御するものであり、その構成について何らの限定も付されていないことは上記のとおりであるから、乙5, 6に記載されるようなCPUを制御対象とし、CPUの書き込みを行わないよう制御する手段も含むものと解するのが相当である。

(3) 原告は、本願発明の「制御する手段」がCPUの通常書き込み動作そのものも含み得るものであるとしても、本願発明の「制御する手段」はCPUを制御対象とし、CPUによる書き込みの誤動作を防止することを制御内容とするものであることに変わりはなく、このような「制御する手段」が先願明細書等に記載されていないことも変わりはないと主張する。

「領域を異ならせることによってローダプログラムが更新されることがない」という先願発明は、「第1の領域に対して書き込みを行わないよう」にされるものの、具体的な「制御する手段」は明確ではないことは上記(1)のとおりである。しかしながら、本願発明の構成Bに係る「前記CPUが前記EEPROMの前記第1の領域に対して書き込みを行わないよう、制御する手段」は、CPUが前記EEPROMの前記第1の領域に対して書き込みを行わないよう制御する構成のすべてを含むものであり、また、乙5, 6に記載される手段は、CPUを制御対象とし、CPUの書き込みを行わないよう制御する手段である点で本願発明の手段に含まれるものであって、このような手段を設けることは、本件出願時において、当業者の技術常識であったということができ、上記の認定及び判断に照らして明らかである。そうすると、先願発明の構成として「制御する手段」を明確に認定できないとしても、構成Bにおいて、本願発明と先願発明の実質的な同一性を失うものということとはできない。

(4) また、原告は、本願発明の構成Bに係る「制御する手段」の「前記CPUが前記EEPROMの前記第1の領域に対して書き込みを行わないよう」とは、CPUによって誤ったアドレスが指定されることを内容とするCPUの誤動作

を防止することを意味していると主張する。

しかしながら、乙5、6に記載されるものも、CPUの誤動作を防止することができるものであるから、本願発明の「制御する手段」に含まれるものであり、メモリの記憶領域に対して書き換えを防止するためにこのような手段を設けることが本件出願当時の当業者の技術常識である以上、書き込みを行わないように制御する手段を設けることは、目的達成ための微差にすぎないというべきである。そうすると、原告の上記主張も、構成Bに係る実質的な同一性についての審決の認定を左右するものとはいえない。

(5) したがって、原告の取消事由2の主張は採用することができない。

3 以上のとおり、原告の取消事由の主張はいずれも理由がなく、他に審決を取り消すべき瑕疵は見当たらない。

よって、原告の請求は理由がないから棄却することとし、主文のとおり判決する。

東京高等裁判所第13民事部

裁判長裁判官	篠	原	勝	美
裁判官	岡	本		岳
裁判官	長	沢	幸	男