

平成10年（行ケ）第240号特許取消決定取消請求事件
判 決

原告	被告	松下電器産業株式会社
代表者代表取締役	取締役	【A】
訴訟代理人	弁理士	【B】
同	弁理士	【C】
同		【D】
同		【E】
同		【F】
同	被告	特許庁長官 【G】
指定代理人		【H】
同		【I】
同		【J】
同		【K】

主 文
原告の請求を棄却する。
訴訟費用は原告の負担とする。
事 実

第1 請求

特許庁が平成9年異議第71, 073号事件について平成10年6月30日にした決定を取り消す。

第2 前提事実（当事者間に争いのない事実）

1 特許庁における手続の経緯

原告は、名称を「半導体装置の製造方法」とする特許第2, 532, 478号発明（昭和62年6月26日出願（特願昭62-160, 028号）、平成8年6月27日設定登録。以下「本件特許」という。）の特許権者である。

【L】は、平成9年3月5日、本件特許につき特許異議の申立てをし、同申立ては、平成9年異議第71, 073号事件として審理され、原告は、平成9年7月29日訂正請求（以下「本件訂正請求」という。）を行ったが、特許庁は、平成10年6月30日、本件特許を取り消す旨の決定をし、その謄本は、同年7月13日原告に送達された。

2

1 本件訂正請求前の発明（以下「訂正前発明」という。）の要旨

第1導電型の半導体基板に選択的に形成され、直交するゲートパターンを有する複数のMOSトランジスタの形成領域となる部分に第2導電型のチャネル領域を形成する工程と、前記チャネル領域の前記半導体基板表面に形成されたゲート絶縁膜及びゲート電極をマスクとして、前記半導体基板表面をイオンビームの入射方向に対して傾けて第1のイオン注入を行ない第1導電型の高濃度不純物層を前記チャネル領域の下部の一部を含む如く形成する工程と、ゲート電極側面を覆う如く絶縁膜を形成する工程と、側面を前記絶縁膜で覆われたゲート電極をマスクとして第2のイオン注入を行ない第2導電型のソース及びドレインを形成する工程と、その後の熱処理工程とを有する半導体装置の製造方法であって、前記第1のイオン注入を行なう工程において、前記半導体基板表面をイオンビームの入射方向に対して角度を傾け全部で2または4回のイオン注入を行ない、1回ごとの前記半導体基板の回転角度を各々約180度または90度としてなることを特徴とする半導体装置の製造方法。

2 本件訂正請求後の発明（以下「本件発明」という。）の要旨

第1導電型の半導体基板に選択的に形成され、直交するゲートパターンを有する複数のMOSトランジスタの形成領域となる部分に第2導電型のチャネル領域を形成する工程と、前記チャネル領域の前記半導体基板表面に形成されたゲート絶縁膜及びゲート電極をマスクとして、前記半導体基板表面をイオンビームの入射方向に対して傾けて第1のイオン注入を行ない第1導電型の高濃度不純物層を前記チャネル領域の下部の一部を含む如く形成する工程と、ゲート電極側面を覆う如く絶縁膜を形成する工程と、側面を前記絶縁膜で覆われたゲート電極をマスクとして第2のイオン注入を行ない第2導電型のソース及びドレインを形成する工程と、その後の熱処理工程とを有する半導体装置の製造方法であって、前記第1のイオン注入を行なう工程において、前記半導体基板表面をイオンビームの入射方向に対して角度を傾け全部で2または4回のイオン注入を行ない、1回ごとの前記半導体基板の回転

角度を各々約180度または90度とし、前記ゲート電極に対して対称形状の前記高濃度不純物層を形成する、半導体装置の製造方法。（下線部分が本件訂正請求に係る部分である。）

3 決定の理由の要点

1 本件訂正請求の適否についての判断

① 訂正の目的等について

a 訂正事項1について

本件明細書に記載された特許請求の範囲請求項1において、「前記ゲート電極に対して対称形状の前記高濃度不純物層を形成する」という構成を付加する訂正は、特許請求の範囲の減縮に相当し、本件明細書又は図面に記載した事項の範囲内のものであり、また、実質上特許請求の範囲を拡張又は変更するものでもない。

b 訂正事項2について

本件明細書3頁8行（甲第2号証では3欄10行）において「特公昭」を「特開昭」とする訂正は、誤記の訂正に該当する。

c 訂正事項3について

本件明細書5頁1行（同3欄38行）において「5s」を「8s」とする訂正は、誤記の訂正に該当する。

d 訂正事項4について

本件明細書5頁4行（同3欄42行）における「75d」を「8d」とする訂正は、誤記の訂正に該当する。

② 独立特許要件について

a 本件発明

本件発明の要旨は、前項2(2)記載のとおりである。

本件発明は、上記構成を採用することにより、半導体装置、特に埋込みチャネルMOS形トランジスタにおいて、サブスレシヨルド域電気特性を維持しつつ、デバイスの微細化が可能となり、かつソース、ドレインの向きによらず対称な電気特性を得ることができるという効果を奏するものである。

b 刊行物1記載の発明

平成9年5月13日付け取消理由通知書において引用した刊行物1（特開昭62-76,617号公報。甲第4号証）には、その2頁右下欄18行ないし3頁左上欄16行において、「第1図に本発明方法の一実施例を示す。本実施例では半導体基板1の表面にレジスト膜2を形成した後、該レジスト膜2に互いに直角（決定の「垂直」は誤記と認める。）に配置された2個の同一面積のレジスト開口2aを形成し、このレジスト開口2a内に該基板1の法線に対して8°傾いた方向からイオンビーム3を照射しつつ該イオンビーム3を半導体基板1の表面に沿って全面スキャンした。この時のドーズ量は $0.25 \times 10^{13} \text{ cm}^{-2}$ となるようにイオン電流を設定した。次に、半導体基板1をその中心軸線のまわりに90°平面的に回転させた後、再び同じドーズ量になるようにイオン電流を設定してイオンビーム3を半導体基板1の表面に沿って全面スキャンした。そして90°回転における以上の操作を、最初の半導体基板の位置から180°と270°回転させたところでも行って、第1図（b）に示すように互いに向きの異なる二つのイオン注入領域8と9を半導体基板1内に形成した。」と記載され、その効果として、「イオン注入予定領域内にイオン不注入領域を生じさせることがないため、電気的特性のすぐれた素子を高密度に集積した高密度半導体装置を製造することができる。また、・・・すべての方向において同じ不純物分布となるので半導体基板上の素子の向きにかかわらず、同一の素子は同一の特性を持つこととなり、この結果、回路設計や素子形成における困難性や煩雑性が除かれる」（3頁右上欄7行ないし16行）と記載されている。

c 刊行物2記載の発明

i 刊行物2（特開昭62-113,474号公報。甲第5号証）には、特許請求の範囲第1項において、「MOSFET素子の製造工程で、イオン注入角度を変化させてLDD構造を作成する半導体集積回路の製造方法」と記載され、2頁左上欄16行ないし左下欄5行において、「例えば、第1図（注 別紙刊行物2（甲第5号証）第1図参照）に示すようにMOSFET素子のLDD構造を形成する場合を考える。MOSFETのゲート電極の側壁部に、例えばSiO₂の層（9）を形成させておき、先ず高ドーズ量（ $10^{14} \sim 10^{15} \text{ cm}^{-2}$ ）のイオン注入（8）を半導体基板に対してほぼ垂直に行なう。そして次に低ドーズ量（ $10^{13} \sim 10^{14} \text{ cm}^{-2}$ ）のイオン注入（7）を半導体基板に対して垂直な線と角度θだけ、ゲート電

極のゲート長方向についてドレインのある側に傾けて行なう（但し $7^{\circ} < \theta < 90^{\circ}$ ）。すると不純物濃度が $1.018 \sim 1.020 \text{ cm}^{-3}$ と高い領域（６）の更に内側に不純物濃度が $1.016 \sim 1.018 \text{ cm}^{-3}$ と低い領域（５）が形成される。・・・また、従来の方法では、ソース側とドレイン側の両方の拡散領域の内側に、不純物濃度の低い領域が形成されるが、ＬＤＤ構造の目的は、ホットキャリアの生成を抑制することであり、低濃度領域はドレイン側に必要とされるのであって、ソース側には必要ではない。そこで、本発明によるイオン注入方法を用いれば、基板内で全てのゲート電極が同じ方向に形成してあり、その同じ側にドレイン領域がある場合には、ゲート電極からみて、ドレインのある側へ傾けた方向から一定の勾配をもたせて低ドーズ量のイオン注入を行えばドレイン側にのみ、不純物濃度が低い拡散領域を高濃度の領域の内側に形成することもできる。」と記載されており、２頁左下欄１９行ないし右下欄７行において、「次に、低ドーズ量（ $1.013 \sim 1.014 \text{ cm}^{-3}$ ）の As^{+} イオン注入（７）をゲート電極（４）のゲート長方向についてドレインのある側に基板（１）表面に対して垂直な線から角度 θ だけ傾けて行なう。所望であればソース側からもイオン注入してよい。このようにイオン注入を行なうことにより不純物濃度の高い（ $1.018 \sim 1.020 \text{ cm}^{-3}$ ）拡散領域（６）の内側の部分に不純物濃度の低い（ $1.016 \sim 1.019 \text{ cm}^{-3}$ ）領域を（５）を形成できる。」と記載されている。

ii すなわち、刊行物２には、ＭＯＳＦＥＴの作成において、ゲートの端部下部近傍に拡散領域を形成するためにはゲート電極等をマスクとして斜め上からイオンを注入すること、及び、ＬＤＤの形成においては、ソース及びドレインが基板内ですべて同じ方向に並んでいる場合は一定方向からイオンを注入すればよいが、所望であれば他の方向からからもイオン注入すればよいことが記載されている。

d 刊行物３記載の発明

刊行物３（特開昭６１－１６０，９７５号公報。甲第６号証）には、２頁右下欄１行ないし１８行において、「第２図～第４図は、第１図に示された $0.5 \mu\text{m}$ のゲート長をもつＰ型埋込みチャネルＭＯＳＦＥＴの製造工程を説明するものである。第２図に示すごとく、通常工程にしたがって n^{-} ウエル７を形成した後、スレッシュホールド電圧 V_T 制御用の BF_2 を 40 keV 、ドーズ量 $3.2 \times 10^{12}/\text{cm}^2$ で 200 \AA の酸化膜を通してイオン注入して、 p 型チャネル領域５を形成し、 100 \AA のゲート酸化膜３とゲート電極２を選択的に形成する。次に第３図のように、燐を 130 keV 、ドーズ量 $1.0 \times 10^{12}/\text{cm}^2$ で注入し、 p 型チャネル領域５の直下の n^{+} 層６を形成する。次に第４図のごとく化学蒸着法いわゆるＣＶＤ法で SiO_2 を堆積した後、エッチング除去を行なって SiO_2 側壁４を形成した後、自己整合的にソース、ドレイン領域１を BF_2 を 40 keV 、ドーズ量 $3 \times 10^{15}/\text{cm}^2$ で注入して形成する。この後、図示していないが周知の方法でＭＯＳＦＥＴを完成させる。」と記載され、その効果として、「本発明は埋込みチャネル形のＭＯＳ型電界効果トランジスタであって、チャネル領域の直下の一部でソース、ドレイン領域の側部にチャネル領域と反対導電型の高濃度不純物層を形成しているため、サブスレッシュホールド電流係数が小さく、ドレイン電圧による V_T 変動をおさえることができる。」（３頁左上欄１３行ないし１９行）と記載されている。ここで、「 n^{-} ウエル７を形成し」とは、半導体基板の一部にＭＯＳＦＥＴを作成する領域を形成することであるので、「半導体基板に選択的に形成され」ることを意味しており、かつＭＯＳＦＥＴ集積回路であるので、「複数ＭＯＳトランジスタ形成領域」を意味している。

したがって、上記刊行物３には、第１導電型（ n^{-} 型）半導体基板に選択的に形成され、ゲートパターンを有する複数のＭＯＳトランジスタの形成領域となる部分に第２導電型（ p 型）のチャネル領域を形成する工程と、前記チャネル領域の前記半導体基板表面に形成されたゲート絶縁膜及びゲート電極をマスクとして第１のイオン注入を行い第１導電型の高濃度不純物層を前記チャネル領域の下部の一部を含む如く形成する工程と、ゲート電極側面を覆う如く絶縁膜を形成する工程と、側面を前記絶縁膜で覆われたゲート電極をマスクとして第２のイオン注入を行い第２導電型のソース及びドレインを形成する工程とを有する半導体装置の製造方法が記載されていると認められる。

e 刊行物４記載の発明

刊行物４（特開昭５４－１５８，１７７号公報。甲第７号証）には、第１導電型の半導体基板に選択的に形成され、直交するゲートパターンを有する複数のＭＯＳトランジスタの形成領域となる部分にイオンビームの入射方向に対して傾けて４方

向からイオンビームを照射する半導体装置の製造方法が記載されている。

f 対比

本件発明（以下「前者」という。）と上記刊行物3記載の発明（以下「後者」という。）とを比較すると、両者は、第1導電型の半導体基板に選択的に形成され、ゲートパターンを有する複数のMOSトランジスタの形成領域となる部分に第2導電型のチャネル領域を形成する工程と、前記チャネル領域の前記半導体基板表面に形成されたゲート絶縁膜及びゲート電極をマスクとして第1のイオン注入を行い第1導電型の高濃度不純物層を前記チャネル領域の下部の一部を含む如く形成する工程と、ゲート電極側面を覆う如く絶縁膜を形成する工程と、側面を前記絶縁膜で覆われたゲート電極をマスクとして第2のイオン注入を行い第2導電型のソース及びドレインを形成する工程とを有する半導体装置の製造方法である点において一致し、以下の点において相違している。

i （相違点①）前者においては、直交するゲートパターンを有しているのに対し、後者には、直交するものを有しているか否か不明である点。

ii （相違点②）前者においては、熱処理工程を有しているが、後者には、熱処理に関する記載がない点。

iii （相違点③）前者においては、前記第1のイオン注入を行う工程において、前記半導体基板表面をイオンビームの入射方向に対して角度を傾け、全部で2又は4回のイオン注入を行い、1回ごとの前記半導体基板の回転角度を各々約180度又は90度とし、前記ゲート電極に対して対称形状の前記高濃度不純物層を形成しているのに対し、後者においては、イオンを注入することは記載されているが、イオンの注入方向等については記載されていない点。

g 相違点についての判断

i 相違点①について

半導体基板上に直交するゲートパターンを有するものは、上記刊行物4において知られているので、一定方向のみならず直交するゲートパターンを有するものに、埋込みチャネルMOSFETを形成することは、当業者が容易になし得たことと認める。

ii 相違点②について

半導体製造方法においては、一般に、イオン注入を行った後には熱処理することが普通であるので、本件のMOSFETの場合においてもイオン注入の後に熱処理することは、当業者が容易になし得たことと認める。

iii 相違点③について

上記刊行物2には、MOSFETの作成において、ゲートの端部下部近傍に拡散層を形成するためにゲート電極等をマスクとして斜めからイオンを注入すること、並びにLDD形成においてソース及びドレインが基板内ですべて同じ方向に並んでいる場合は一定方向からイオンを注入すればよく、所望であれば他の方向からからもイオン注入すればよいことが記載されている。すなわち、ソース及びドレインが必ずしも一定方向に並んでいない場合には、イオンビームと半導体基板とを相対的に180°回転して2回イオン注入すればよいことが示唆されており、その状況が刊行物2の第1図（別紙刊行物2（甲第5号証）第1図参照）に示されている。そして、その場合、イオン注入は、どちらがソース及びドレインになるか設計前には決定できない場合もあることから、ゲート電極に対して対称形状に行われるのは当然のことと認められる。したがって、埋込みMOSFETのゲート電極の端部下部に高濃度不純物層を形成するに当たっては、半導体基板とイオンビームとを相対的に180°回転して2回、基板に傾けてイオン注入を行い、ゲート電極に対して対称形状の不純物層を形成することは、当業者が容易になし得たことと認められる。

そして、本件発明の奏する効果、すなわち、半導体装置、特に埋込みチャネルMOS形トランジスタにおいて、サブスレシールド域電気特性を維持するという効果については、上記刊行物3に記載されており、デバイスの微細化が可能となり、かつソース、ドレインの向きによらず対称な電気特性を得ることができるという効果は、上記刊行物2及び3記載の発明に基づいて当業者が容易に想到し得る程度のものであり格別のものではない。

h 特許権者の主張について

i 上記当審の判断に対し、特許権者（原告）は、以下のとおり主張する。

（主張①）刊行物3には、本件発明を想起する動機付けがない。

（主張②）EPS領域と刊行物2のLDD構造とが同一視されている。

（主張③）刊行物2の解釈（相違点③）に飛躍がある。

ii しかしながら、上記主張①に関しては、刊行物3には、ゲート電極端部の下部近傍に斜め上から不純物をイオン注入することは示唆されていないが、刊行物3には、本件発明の製造法の対象とするゲート電極端部の直下に不純物が導入された半導体装置が記載されており、また、刊行物2には、ゲート電極端部の下部近傍に斜め上から不純物をイオン注入する方法が記載されているので、刊行物3に記載されている上記半導体装置に刊行物2記載の方法を応用することは当業者が容易になし得たことと認められる。

iii 次に、上記主張②に関しては、E P S領域とL D D領域は、共にゲート電極端部の下部近傍に不純物が導入されている点において共通しているので、L D D領域を形成するために、ゲート電極端部の下部近傍に斜め上方よりイオン注入する方法が知られていれば、E P S領域を形成するためにゲート電極端部の下部近傍に不純物を導入する方法として、上記L D D領域を形成する方法を応用することは、当業者が容易になし得たことと認められる。

iv 最後に、上記主張③に関しては、刊行物2において、その従来例が示されている第2図(a)及び(b)並びにその説明を参照すると、L D D部分は、ドレイン側及びソース側が対称的に形成されているので、斜め上方からイオン注入する場合においても対称的にすることは当然の対処であると認められるので、刊行物2の解釈に飛躍があるとは考えられない。

i この項のむすび

したがって、本件発明は、上記刊行物1ないし4に記載された発明に基づいて当業者が容易になし得たものであり、特許法29条2項の規定により特許出願の際独立して特許を受けることができないものであるから、本件訂正請求は、特許法120条の4第3項において準用する特許法126条4項の規定により認めることができない。

2 特許異議の申立てについての判断

① 訂正前発明の要旨は、前記21に記載のとおりである。

② 訂正前発明の請求項1は、本件発明の請求項1に比べて、「ゲート電極に対して対称形状の前記高濃度不純物層を形成する」という構成要件を欠くものであるから、上記1②の「独立特許要件について」の記載において、上記構成要件を省いた理由により、訂正前発明の請求項1記載の発明は、上記刊行物1ないし4に記載された発明に基づいて当業者が容易になし得たものであり、特許法29条2項の規定により特許を受けることができないものである。

3 むすび

以上のとおりであるので、本件特許は、特許法113条1項2号に該当するので、取り消すべきものである。

第3 決定の取消事由

1 決定の認否及び取消事由の概要

1 決定の理由の要点1①(訂正の目的等について)は認める。

2 同1②(独立特許要件について)のうち、a(本件発明)は認める。

b(刊行物1記載の発明)は認める。c(刊行物2記載の発明)のうち、iは認め、iiは争う。d(刊行物3記載の発明)、e(刊行物4記載の発明)は認める。

f(対比)は認める。

g(相違点についての判断)のうち、i、ii(相違点①、②)は認め、iii(相違点③)は争う。

h(特許権者の主張について)のうち、iは認め、iiないしivは争う。

i(この項のむすび)は争う。

3 同2(特許異議の申立てについての判断)は争う。

4 同3(むすび)は争う。

決定は、次の取消事由1、2のとおり、本件発明の独立特許要件についての判断を誤ったため、本件訂正請求を認めることができないと誤って判断し、訂正前発明を対象として特許異議の申立てについての判断を行ったものであるから、違法なものとして取り消されるべきものである。

2 取消事由1(独立特許要件についての判断の誤りー課題認識の困難性)

本件発明は、従来の技術常識では、E P Sはその目的からして所定の濃度、幅があれば足り、E P S領域の形状の非対称性が問題になるとは考えられていなかった状況下で、高度に集積化が進むと製造工程上のばらつきが積算されて装置の設計値もばらつくとの知見に基づき、M O Sトランジスタのソース、ドレインの方向によって電気的特性に変化が生じる原因がソース側とドレイン側に形成されるE P S層

の幾何学的形状の非対称性にあることを解明したものである。

したがって、本件発明は刊行物1ないし4に記載された発明に基づいて当業者が容易になし得たものである旨の決定の判断は、誤りである。

1 本件発明の背景

① MOS型トランジスタとしては、表面チャネル型トランジスタと、埋込みチャネル型トランジスタとがあるが、一般に、埋込みチャネル型トランジスタを微細化すると、ドレインをとりまく空乏層が基板を通してソースに達することにより、キャリア電流がソース、ドレイン間を突抜けるという現象（パンチスルー）が発生しやすくなる。パンチスルーが発生することにより、しきい値電圧（ドレイン電流が流れ始めるゲート・ソース間電圧）付近でのリーク電流が増大し、またしきい値電圧のドレイン電圧依存性が強くなるという問題が生ずる。

そこで、埋込みチャネル型トランジスタにおいて、ソースの内側に高濃度の不純物層を設け、ドレインからの空乏層の伸びによるパンチスルーを抑える構造（Effective Punchthrough Stop, EPS）が提案された（刊行物3－甲第6号証）。

② このような目的及び構造を有するEPS領域を形成するに当たり、従来、ゲート電極とその下の酸化膜をマスクとしてEPS層となる第1の導電型の不純物イオンを注入し、次に、ゲート電極とその下の酸化膜の側壁を覆うように酸化膜を形成し、ゲート電極、その下の酸化膜及び側壁酸化膜をマスクとして、第1導電型の不純物イオン注入の方向とほぼ同じ方向に、ソース及びドレイン層となる第2の導電型の不純物イオンを注入するという、第1の不純物イオン注入と第2の導電型の不純物イオン注入とでイオン注入の方向をほぼ同一とし、マスクの形状及び大きさを変える2段階マスク法が採用されていた。この場合、イオン注入はマスクに対して「ほぼ垂直」に行われ、第1導電型の不純物イオンと第2導電型の不純物イオンはほぼ同一の方向から注入されるのであるが、マスクの形状及び大きさが異なるので、第2回目のイオン注入でマスクの両側に形成されるソース領域とドレイン領域のそれぞれの内端部下側に隣接して、第1回目のイオン注入で形成された第1の導電型の不純物イオン注入層がEPS層として残されることになる。ドレインからの空乏層の伸びによるパンチスルーを抑えるというEPSの目的からすれば、EPS層はソースの内側のみに形成すれば足りるのであるが、2段階マスク法によれば、EPS層は必然的にソース、ドレイン層のいずれの側にも形成されていた。このように、ソース、ドレイン層のいずれの側にもEPS層が形成されている構造では、ゲート電極に対し一方の側にあるソース、ドレイン層をソースとして使用し、他方の側にあるソース、ドレイン層をドレインとして使用する接続方法と、それとは全く逆の接続方法のいずれをも採用し得るという便利な面がある。

イオン注入についても、従来、通常のイオン注入法において経験される、不純物イオンの半導体基板への突抜け現象（チャネリング効果）を防止するため、半導体基板表面をイオンビーム入射方向に対して完全に垂直ではなく、わずかな傾斜角 θ （通常は 7° ）だけ傾けることにより行う方法が普通に採用されていた。

2 本件発明者による原因の解明

① 本件発明の発明者らは、上述した2段階マスク法によりゲート電極の両側にEPS領域が形成された埋込みチャネル型トランジスタにおいて、ソース、ドレイン層の一方をソースとした場合の半導体装置の動作（フォワード動作）と、逆にそれをドレインとした場合の半導体装置の動作（リバース動作）に違いが生じることを認識し、かつ、その原因が、イオン注入時にイオン注入方向のわずかな傾斜のためにゲート電極の陰となる側とその反対側とでは、形成されるEPS層にわずかながら形状及び大きさの違いを生じることにあることを初めて見出した結果、本件発明の構成に想到したものである。

② 本件発明は、その要旨とする構成を採用することにより、埋込みチャネル型トランジスタの特徴であるサブスレシヨルド域（しきい値電圧付近）の電気特性を維持しつつデバイス（半導体装置）を微細化することを可能とし、かつ、ソース、ドレインの向きによらず対称な電気特性を得ることのできる半導体装置を製造することを可能としたものである。

3 従来技術

① 前記のような従来の方法を採用して形成されるEPS層について、本件出願当時の技術水準では、EPS領域が、

a ゲート界面から離れた埋込みチャネル領域の下に形成されるものであること、

b ソース、ドレインとは反対の導電型を有し、基板の一部を形成するものであ

り、ソース、ドレインの一部を形成するものではないこと等その構造及び性質からみて、半導体装置の特性に影響を及ぼす可能性が低いものと考えられていた。

したがって、デバイスの電気的特性に問題が生じて、その原因がE P S層に由来するものではないかと考えることは、一般的ではなかった。

② また、E P S領域の形成方法と形成されたE P S領域の構造との関係については、

c E P S領域は、2段階マスク法を採用する結果、必然的にソース側とドレイン側の両側に設けられ、またE P S領域は、それぞれの側に存在すればそれで足りると考えられること、

d E P S領域を形成する際、イオン注入を傾斜角を設けて行うといっても、7°程度の小さい傾斜角では、ソース側とドレイン側のそれぞれの側に設けられたE P S領域の間に目立った形状の非対称性を生じるとは考えられないこと、さらに、イオン注入の後に行われる熱処理工程による不純物の拡散により、そのようなわずかな非対称性は無視し得る程度となると考えられること、

e 仮に傾斜角を設けたイオン注入により形成されたE P S領域が幾何学的な非対称性を有していても、そのようなわずかな非対称性が電気的特性に著しい変化を与えんとは考えにくいこと

等の理由から、E P S領域は、2段階マスク法とわずかな傾斜角 θ を持つイオン注入を併用する方法により所定の濃度、幅を有するものが形成されれば足り、E P S領域の形状の非対称性が何らかの問題を生じるとは考えられていなかった。

③ 刊行物1ないし刊行物4（甲第4ないし第7号証）にも、E P S領域がデバイスの電気的特性に何らかの悪影響を及ぼす可能性についての開示も示唆も全くなく、形成されたE P S領域の幾何学的対称性に注目することをうかがわせる記載はなかった。

④ 以上のとおりであるから、本件出願当時の当業者の認識からすると、E P S領域が形成された埋込みチャネル型トランジスタにおける電気的特性の非対称性がE P S層に由来するものであるということは、予測し得なかったものであり、まして、その原因が、E P S領域の形状の幾何学的非対称性にあるなどとは考えもつかなかったのである。

4 被告の主張に対する反論

被告は、乙第1ないし第3号証に基づく主張をするが、乙第1ないし第3号証はいずれもMOS型電界効果トランジスタの電気的特性の非対称性のみを解決すべき技術的課題として開示するものであるにすぎず、結局、これら乙号証は本件発明が対象とするE P S領域とは全く無関係である。

そして、前記のとおり、当業者の技術常識では、E P S領域は動作電流の流路ではないから、その形状の差が電気的特性に大きく影響するとは考え難かったものであり、ソース、ドレイン領域又はL D D領域についての考え方をE P S領域に類推適用することはできないと考えられていたものであり、E P S領域の幾何学的な非対称性が認識されたとしても、これを改良する必要性に直ちには想到できなかったものである。

さらに、ソース・ドレイン領域あるいはL D D領域について非対称性が問題とされる「電気的特性」は、ゲートに「しきい値電圧」以上の電圧が加わった時のトランジスタが「動作中」の状態におけるドレイン電流である。これに対して、E P S領域について本件発明が非対称性を問題としている「電気的特性」は、ゲートに「しきい値電圧」以下の電圧が加わった時のトランジスタが「動作前」の状態におけるドレインリーク電流である。そして、L D D領域について非対称性が問題とされるのは、数mA程度の大きさの線形が目盛で表わされるドレイン電流の挙動であるのに対し、本件発明が非対称性を問題としているのは、 1×10^{-7} ないし 1×10^{-3} mAという極めて微小なドレインリーク電流の挙動であり、両者は桁が全く異なる。

したがって、乙第1ないし第3号証から、2段階マスク法によりゲート電極の両側にE P S領域が形成された埋込みチャネル型トランジスタにおける電気的特性の非対称の原因が容易に解明できたものとするとはできない。

3 取消事由2（独立特許要件についての判断の誤りー構成の困難性）

仮に、前記2の課題の認識に困難性がなかったとしても、決定は、刊行物2と刊行物3の開示内容を組み合わせるために、刊行物2の開示内容を歪曲して認定し、本件発明と刊行物3記載の発明との相違点③について誤った判断をしたものであ

る。

1① 決定は、刊行物2に「ゲート電極等をマスクとして」斜め上からイオンを注入することが記載されていると認定しているが、刊行物2は、最初のイオン注入(8)及び後のイオン注入(7)において同一構造のマスクを使用して、イオン注入の角度を変えることを教示するものである。

決定のように、刊行物2に「ゲート電極等をマスクとして」イオン注入することが記載されていると表現するのは、同一構造のマスクを使用する場合とマスク構造を変える場合の両方を含むように表現している点で、極めて不正確であって、刊行物2に開示された技術を本件発明に無理に関連づけるため歪曲して理解するものである。

② 決定では、刊行物2に記載の角度を傾けて行う後のイオン注入(7)を、本件発明における角度を傾けて行う第1のイオン注入と対比づけているが、誤りである。本件発明における角度を傾けて行う第1のイオン注入は、刊行物2に記載のイオン注入のうち、むしろ半導体基板に対して「ほぼ垂直」に行われる最初のイオン注入(8)に対応すると理解すべきである。

2 次いで、決定は、「すなわち、ソース及びドレインが必ずしも一定方向に並んでいない場合にはイオンビームと半導体基板とを相対的に180°回転して2回イオン注入すればよいことが示唆されており、その状況が刊行物2の第1図に示されている。」と認定するが、刊行物2が提唱する技術では、マスクとして、ゲート電極、その下の酸化膜及び側壁酸化膜の全体を使用し、第1回目の「ほぼ垂直」方向の不純物イオン注入でソース領域とドレイン領域を形成し、次に、同じ形状と大きさのマスクを使用して、第2回目の不純物イオン注入を行うものであるから、同じ方向の注入ではドレイン領域の内側にLDD層を形成することはできない。したがって、刊行物2は、第2回目の不純物イオン注入を傾斜させた方向から行うようにする。LDD層は、ドレイン領域の内側に形成されるものであるから、第1回目の不純物イオン注入と第2回目の不純物イオン注入を同じマスクを使用して行う限り、第2回目の不純物イオン注入の方向を大きく傾斜させることは不可避である。そして、このような第2回目の不純物イオン注入によっては、必然的に注入方向、すなわちドレイン側にしかLDD層は形成できない。刊行物2は、LDD層の目的からみてこれで十分であると述べているものである。そして、「所望であれば」、すなわち、ドレイン側とソース側の両方にLDD層を形成することを望む場合には、ソース側からもイオン注入をしてもよいというだけであって、ドレイン側とソース側に幾何学的に対称な形でLDD層を形成するとまで述べているものではない。

3 さらに、決定は、「そして、その場合、イオン注入は、どちらがソース及びドレインになるか設計前には決定できない場合もあることから、ゲート電極に対して対称形状に行なわれるのは当然のことと認められる。」と認定している。

しかしながら、前記2のとおり、刊行物2に教示されている技術は、同じ形状と大きさのマスクを用い、角度を変えてイオン注入を行い、ドレイン側にのみLDD層を形成することを意図するもので、ソース側にもLDD層を形成することについては、単に所望であれば行なってもよいとされているのみであって、ゲート電極に対して対称形状にLDD層を形成するという技術思想は何ら開示も示唆もされていないものであるから、どちらがソース及びドレインになるか設計前には決定できない場合があることは、イオン注入がゲート電極に対して対称形状に行われることの根拠とはならないものである。

4 そして、決定は、「したがって、埋込みMOSFETのゲート電極の端部下部に高濃度不純物層を形成するに当たっては、半導体基板とイオンビームとを相対的に180°回転して2回、基板に傾けてイオン注入を行い、ゲート電極に対して対称形状の不純物層を形成することは、当業者が容易になし得たことと認められる。」と認定している。しかしながら、前記3に記載したように、決定の認定は到底認められないものであり、また、前記2に詳述したように、刊行物2は、ドレイン側とソース側の両方にLDD層を形成することを望む場合には、ソース側からもイオン注入をしてもよいと述べているにすぎないのであるから、EPS層の幾何学的非対称性がどのように電気的特性に影響を持つかについて全く認識のない状況のもとで、対称形状の不純物層を形成するという思想は、当業者であっても容易に想到し得るものではない。

第4 決定の取消事由に対する被告の反論

1 取消事由1（独立特許要件についての判断の誤り－課題認識の困難性）につい

て

1 本件出願当時のMOS型電界効果トランジスタの製造に関する当業者の認識について

① ソース、ドレイン領域の形成における技術的課題について

本件発明は埋込みチャネルMOS型電界効果トランジスタに関するものであるが、MOS型電界効果トランジスタは、半導体基板表面に順次形成されたゲート絶縁膜及びゲート電極からなるゲートと、ゲートの両側に形成された同一の導電型の2つの不純物拡散領域（ソース、ドレイン領域）とから構成される。このMOS型電界効果トランジスタの動作時には、ソース、ドレイン領域に電圧が印加され、ソース、ドレイン領域の一方がソース、他方がドレインとして機能するとともに、ゲート電極に印加される電圧により、ゲート直下に位置しソース、ドレイン領域に隣接するチャネル領域を流れるソース、ドレイン間の電流が制御される。

そして、MOS型電界効果トランジスタの製造方法について、乙第1号証（特開昭59-121, 199号公報）には、「一般に絶縁ゲート型電界効果トランジスタをメモリ素子としている所謂メモリMOSにあつては、しきい値電界（ V_{th} ）が重要な要因となるが、フローティングゲートをもつEPROMのメモリ素子では半導体基板上に形成されたソース領域とドレイン領域を交換して V_{th} を測定するとその値が0.1～0.3V異なるという現象が生じている。・・・この原因は次のように考えられる。即ち、通常のイオン打込みでは半導体基板に対して垂直にイオンを打込むと半導体基板の結晶方向との関係から所謂チャネルリングが発生し、良好な素子特性が得られない。このため、イオン打込み方向は半導体基板の垂直方向に対して若干角度（約7°）傾けるようにしており、この結果第1図に示すようにソース領域2とドレイン領域3をゲート1をマスクとした所謂セルフアライン法によって形成する場合には、一方の領域（本例ではソース領域）側にゲート1による陰影部Sが生じ、この部分にはイオン打込みが行なわれなくなる。これにより両領域2, 3は非対称形となり、フローティングゲート4のソース容量とドレイン容量に違いが生じ、測定方向を変えると V_{th} が相違することになる。図中、5は半導体基板、6, 7は絶縁膜、8はコントロールゲートである。本発明の目的は前記したチャネルリングを防止するのは勿論のこと、ソース領域とドレイン領域を対称に形成でき、これにより測定方向を変えても V_{th} を一定にして半導体集積回路装置の特性の向上を実現することができるイオン打込み方法及びその装置に関するものである。この目的を達成するために本発明方法は、半導体基板の垂直方向に若干傾けてイオン打込みを行ないながら半導体基板の平面方向を変化させるようにしている。また、本発明装置は半導体基板の支持部をイオン打込み部に対して傾斜できかつこれを平面方向に方向変化できるように構成しているものである。」（1頁右下欄2行ないし2頁右上欄5行）、及び「なお、前記実施例は所謂EPROMと称するメモリ素子に本発明を適用した例であるが、これはゲート15の全高が大きくて影が無視できないためである。

したがって、通常のMOS（MIS）型トランジスタのように影を無視できる場合には特に必要ではない。しかしながら、素子の小型化に伴なってゲート幅寸法やソース、ドレイン寸法が微小化される場合には影も無視できないものとなり、本発明を適用すれば優れた効果を得ることができる。」（2頁右下欄17行ないし3頁左上欄6行）と記載されている。

また、MOS型電界効果トランジスタの製造方法について、乙第2号証（特開昭61-105, 874号公報）には、「一方、第1図に示す電界効果トランジスタと原理的に同様な電界効果トランジスタの製法として、従来、第2図を伴って次に述べる原理的な方法が提案されている。・・・次に、半導体能動層2に対するゲート電極3をマスクとする S_i 、 S 、 S_e などのn型の不純物イオンの打込処理を、半絶縁性半導体基板1の主面側の表面から行って、半導体能動層2内に、第1図で上述したと同様のソース領域5及びドレイン領域6を形成する（第2図E）。この場合、不純物イオンの打込処理を、不純物イオンの打込方向が、半導体基板能動層2の表面の方線に対して、ソース領域5及びドレイン領域6を結ぶ方向に、僅か（例えば7°程度）に傾斜している状態で行う。・・・以上のようにして、第1図で上述したと同様の電界効果トランジスタを製造する。」（9頁左下欄1行ないし右下欄16行）、及び「しかしながら、第2図及び第3図で上述した従来の電界効果トランジスタの製法のいずれの場合も、ソース領域5及びドレイン領域6を形成する工程において、不純物イオンの打込処理を、その不純物イオンの打込方向が、半導体能動層2の表面の方線に対して、僅かに傾斜している状態で行っている

ときの、その不純物イオンの打込方向の傾斜が、ソース領域5及びドレイン領域6を結ぶ方向であるため、ソース領域5及びドレイン領域6が、ゲート電極3からみて、非対称な内側面を有する（ただし、第2図及び第3図の場合は、簡単のため、対称な内側面を有するものとして示されている）ものとして形成される。このため、電界効果トランジスタが、ソース領域5及びドレイン領域6を、それぞれ本来のソース領域及びドレイン領域として用いたときの電界効果トランジスタの特性と、それとは逆にそれぞれドレイン領域及びソース領域として用いたときの電界効果トランジスタの特性との間に差を有するものとして製造される。」（11頁左上欄13行ないし右上欄13行）と記載されている。

したがって、MOS型電界効果トランジスタにおけるソース、ドレイン領域は、チャンネリングを防止するために、ゲートをマスクとして半導体基板の垂直方向に対して約 7° 傾けた方向からイオン注入を行うことにより形成されるが、イオン注入を1方向からのみ行くと、ゲートによる陰影部の影響を受けてソース、ドレイン領域がゲートに対して非対称に形成されやすいこと、及びソース、ドレイン領域がゲートに対して非対称に形成されると、ソース、ドレイン領域の一方をソース、他方をドレインに設定した場合と反対に設定した場合とにおいてMOS型電界効果トランジスタの電気的特性に変化が生じることは、本件出願当時に当業者に認識されていた周知の技術的課題である。

本件発明の実施例においても、MOS型電界効果トランジスタのソース、ドレイン領域の形成において上記の技術的課題が周知であるので、ゲートをマスクとして半導体基板の垂直方向に対して約 7° 傾けて4方向からイオンを注入することによりソース、ドレイン領域を形成しているのである（甲第2号証4欄47行ないし5欄1行）。

② LDD領域の形成における技術的課題について

MOS型電界効果トランジスタにおけるLDD（Lightly Doped Drain）構造は、ドレイン近傍での電界集中を緩和し、ホットエレクトロン効果の発生を抑制することを目的とし、ドレインと同じ導電型を有する低不純物濃度拡散領域（以下「LDD領域」という。）をゲートの端部下部近傍にドレインと隣接させて設けた構成を備えたものである（刊行物2（甲第5号証）1頁左下欄18行ないし右下欄9行）。

上記のとおり、LDD構造は、ドレイン側に必要とされる構成であるが、MOS型電界効果トランジスタのソース及びドレインは動作時に決定されるので、ゲートをマスクとしてイオン注入を行うことにより、ゲートの端部下部近傍でかつソース・ドレイン領域の側部にLDD領域を形成する（甲第5号証1頁右下欄13行ないし2頁左上欄4行）。

そして、上記イオン注入によるLDD領域の形成方法とLDD領域の形状の対称性及びMOS型電界効果トランジスタの電気特性との関係について、乙第3号証（1987年春季第34回応用物理学関係連合講演会（昭和62年3月28日から31日まで開催）講演予稿集—第2分冊）497頁「28p-D-1」には、「はじめに デバイスの微細化に伴い、LDD構造Tr.における非対称性が問題となっている。LDD形成時に、回転イオン注入を導入することにより、非対称性のないTr.を作製したので報告する。

実験 LDD形成時に、ゲート電極に対して4方向からイオン注入を行なった。比較のため、1方向 7° イオン注入により非対称デバイスも試作した。デバイスは $W/L=10/0.8\mu m$ 、ゲート酸化膜厚は $10nm$ である。

結果及び考察 図1に 7° 注入対称及び非対称デバイスの I_D-V_D 特性を示す。非対称性は改善されている。・・・以上のことから 7° 回転イオン注入はLDD構造Tr.の非対称性の改善法として有効であることが分かった。」と記載され、同じ乙第3号証497頁「28p-D-3」には、「1. 序 最近、非対称構造におけるNMOSLDDTr.の電気特性及び信頼性への影響が報告されている。

今回、我々はLDDn-注入を 7° ・ 15° 回転及び 0° 注入で行なうことで基板電流特性の非対称性を改善し、更に従来のLDDTr.に比べ β 劣化を抑制した高信頼性LDDTr.を得たので、これを報告する。

2. 実験及び結果 実験に用いたNMOSLDDTr.は、ポリサイドゲート構造で、 $L/W=1.0/10(\mu m)$ [$V_{TH}=0.6V$, $V_B=-3V$]である。

（図1参）そして、LDDn-注入（ $P:1.5\times 10^{13}cm^{-2}$ ）を基板に対し、 7° ・ 15° 回転及び 0° 注入で行なった。図2に従来法との差をしめす。基板電流特性においては、従来法（ 7° 固定）ではReverse特性で $V_G\sim 10V$ 付近

でもテールを引きForward特性とのアンバランスを示すが、7°・15°回転及び0°注入では双方向特性が一致し、LDDn-ソース・ドレインの非対称性が改善されることが判った。」と記載されている。

したがって、LDD領域は、チャンネリングを防止するために、ゲートをマスクとして半導体基板の垂直方向に対して約7°傾けた方向からイオン注入を行うことにより形成されるが、イオン注入を1方向からのみ行うと、ゲートによる陰影部の影響を受けてLDD領域がゲートについて非対称に形成されやすいこと、及びLDD領域がゲートに対して非対称に形成されると、ソース、ドレイン領域の一方をソース、他方をドレインに設定した場合と反対に設定した場合とにおいてLDD構造の奏する効果の程度に差が生じ、LDD構造を有するMOS型電界効果トランジスタの電気的特性に変化が生じることは、本件出願当時に当業者に認識されていた周知の技術的課題である。

2 本件発明の技術的課題の予測容易性について

埋込みチャンネルMOS型電界効果トランジスタにおけるEPS構造は、刊行物3に記載されているとおり、埋込みチャンネル型のMOS型電界効果トランジスタにおいて、ソース、ドレイン間電圧によるドレインからの空乏層の延びを抑え、パンチスルーの発生を防止することを目的として採用される構成であり、本件出願前に周知のものである。

EPS構造は、ドレインからの空乏層の延びを抑えるという目的からすれば、ソースの内側のみに形成すればよいが、MOS型電界効果トランジスタのソース及びドレインは動作時に決定されるので、刊行物3にみられるように、ゲートをマスクとしたイオン注入により上記基板と同じ導電型の高濃度不純物層(EPS領域)がチャンネル領域の直下の一部でかつソース、ドレイン領域の側部に形成される。そして、MOS型電界効果トランジスタの製造において、半導体基板にイオン注入を行う際に、チャンネリングを防止するために、半導体基板の垂直方向に対して約7°傾けた方向からイオン注入を行うことは、本件出願前に周知慣用の技術手段であるから、ゲートをマスクとしたイオン注入によりEPS領域を形成する際に、チャンネリング防止のために、半導体基板の垂直方向に対して約7°傾けた方向からイオン注入を行うことは、本件出願前に当業者が当然に行うことである。

してみれば、EPS領域は、チャンネリングを防止するために、ゲートをマスクとして半導体基板の垂直方向に対して約7°傾けた方向からイオン注入を行うことにより形成されるものであるから、MOS型電界効果トランジスタのソース、ドレイン領域の形成及びLDD領域の形成と同様に、刊行物3記載のEPS領域の形成においても、イオン注入を半導体基板の垂直方向に対して約7°傾けた1方向からのみ行うと、ゲートによる陰影部の影響を受けてEPS領域がゲートについて非対称に形成されやすいという技術的課題が存在することは当然である。

さらに、刊行物3記載の埋込みチャンネルMOS型電界効果トランジスタにおいて、EPS領域が非対称に形成されることにより、ソース、ドレイン領域の一方をソース、他方をドレインに設定した場合と反対に設定した場合とにおいてEPS構造の奏する効果の程度に差が生じ、EPS構造を有する埋込みチャンネルMOS型電界効果トランジスタの電気的特性に変化が生じることは、本件出願当時に当業者に認識されていたMOS型電界効果トランジスタのソース、ドレイン領域の形成及びLDD領域の形成における技術的課題から容易に予測可能なことである。

したがって、本件発明の技術的課題は、本件出願当時の当業者の認識から容易に予測可能な課題である。

3 むすび

したがって、本件発明の技術的課題は、本件出願当時に当業者に認識されていたMOS型電界効果トランジスタのソース、ドレイン領域の形成及びLDD領域の形成における技術的課題から容易に予測可能なことであるから、取消理由1における原告の主張は失当である。

2 取消事由2(独立特許要件についての判断の誤りー構成の困難性)について

1 刊行物2記載の発明について

① 刊行物2の特許請求の範囲第1項、2頁左上欄16行ないし左下欄5行及び2頁左下欄19行ないし右下欄7行には、MOS型電界効果トランジスタの製造工程で、ゲート電極のゲート長方向について半導体基板表面に対して垂直な線からドレイン側に所定角度傾けた方向と、上記半導体基板表面に対して垂直な線からソース側に所定角度傾けた方向の2方向からイオン注入を行うことにより、LDD領域を形成することが記載されており、さらに、刊行物2には、上記2方向からのイオン

注入を行うことによりゲートの端部下部近傍でかつソース、ドレイン領域の側部にLDD領域が形成される様子を示した断面図が、第1図（別紙刊行物2（甲第5号証）第1図参照）として添付されている。

そして、刊行物2記載の実施例では、ゲート電極、その下の酸化膜及びそれらの側壁を形成した酸化膜の全体をマスクとしているが、これに限らず、ゲート電極とその下の酸化膜のみをマスクとしてイオン注入を行っても、同様の方法によりLDD領域を形成し得ることは明らかであり、また、刊行物2第1図にはイオン注入を行う上記2方向が互いに180°回転させた位置関係にあることが示されている。

してみれば、決定での刊行物2の記載内容の認定における「ゲート電極等をマスクとして斜め上からイオンを注入する」との記載は不正確なものではなく、また、上記認定における「一定方向」は、ゲート電極に対して所定角度傾けた方向を意味し、上記認定における「他の方向」は、ゲート電極に対して上記「一定方向」とは反対側に所定角度傾けた方向で、かつ上記「一定方向」を180°回転させた位置にある方向を意味することは、刊行物2の記載から明確である。

したがって、刊行物2には、MOSFETの作成において、ゲートの端部下部近傍に拡散領域を形成するためにはゲート電極等をマスクとして斜め上からイオンを注入すること、及びLDDの形成においてはソース及びドレインが基板内で全て同じ方向に並んでいる場合は一定方向からイオンを注入すればよいが、所望であれば他の方向からもイオン注入すればよいことが記載されている。

② MOS型電界効果トランジスタの製造において、ゲートをマスクとして半導体基板の垂直方向に対して傾けた方向からイオン注入を行うことによりLDD領域を形成する際に、イオン注入を1方向からのみ行くと、ゲートによる陰影部の影響を受けてLDD領域がゲートに対して非対称に形成されやすいということは、前記のとおり、本件出願当時に当業者に認識されていた周知の技術的課題である。一方、刊行物2記載の発明ではLDD領域の形成を、上記2方向からのイオン注入により行っているため、ゲートによる陰影部の影響が少なくなるという効果を奏することは、刊行物2の第1図（別紙刊行物2（甲第5号証）第1図参照）から明らかである。

したがって、刊行物2記載の発明における上記2方向からのイオン注入によって、上記周知の技術的課題が解決可能であることは明らかである。

2 本件発明の構成の予測容易性について

刊行物3記載の発明では、前記のとおり、イオン注入を1方向からのみ行くと、ゲートによる陰影部の影響を受けてEPS領域がゲートに対して非対称に形成されやすく、その結果、ソース、ドレイン領域の一方をソース、他方をドレインに設定した場合と反対に設定した場合とにおいてEPS構造の奏する効果の程度に差が生じ、MOS型電界効果トランジスタの電気的特性に変化が生じるという技術的課題が存在する。

そして、刊行物2記載の発明における2方向からのイオン注入によって、LDD領域の非対称性及びMOS型電界効果トランジスタの電気的特性の非対称性を解決できることは明らかであるから、刊行物3記載の発明において、上記技術的課題を解決するために、半導体基板表面をイオンビームの入射方向に対して角度を傾け、半導体基板を180度回転させて2回のイオン注入を行うことにより第1導電型の高濃度不純物層を形成することは、刊行物2記載の発明に基づいて当業者が容易に予測し得ることである。

したがって、前記第1の3（決定の理由の要点）1②f iii記載の相違点③については、刊行物3記載の発明において、刊行物2記載の発明に基づき当業者が容易になし得たことである。

理由

1 争いのない事実

1 決定の理由の要点1①（訂正の目的等について）は、当事者間に争いがない。

2 同1②（独立特許要件について）のうち、

a（本件発明）、

b（刊行物1記載の発明）、

c（刊行物2記載の発明）のうち i、

d（刊行物3記載の発明）、

e（刊行物4記載の発明）

f（対比）、

g（相違点についての判断）のうち i、ii（相違点①、②についての判断）、

h（特許権者の主張について）のうち i

はいずれも当事者間に争いがない。

2 取消事由 1（独立特許要件についての判断の誤り－課題認識の困難性）について

原告は、本件発明は、2段階マスク法によりゲート電極の両側にE P S領域が形成された埋込みチャネル型トランジスタにおいて、ソース、ドレイン層の一方をソースとした場合の半導体装置の動作と、他方をソースとした場合の半導体装置の動作に違いが生じることを認識し、かつ、その原因がイオン注入時にイオン注入方向のわずかな傾斜のためにゲート電極の陰となる側とその反対側とでは、形成されるE P S層にわずかながら形状及び大きさの違いを生じることにあることを初めて見出しことにより発明されたものである旨主張するので、この点について検討する。

1①a 甲第4号証によれば、刊行物1（特開昭62-76, 617号公報）には、次のとおり記載されていることが認められる（一部は当事者間に争いがない。）。

「従来、半導体装置の製造工程で半導体基板にイオン注入を行う時には、イオン注入方向を基板面の法線方向より8°程度傾いた入射角でイオン注入を行っている。」（1頁右欄下から3行ないし2頁左上欄1行）、「従来のイオンビーム照射方法によると・・・レジストの開口縁のために陰となる部分が生じ、このため、イオン注入工程終了後、レジスト開口2a内には・・・イオン注入領域4に隣接してイオン不注入領域5が生じる結果となっていた。」（2頁右上欄1行ないし7行）、「最近では集積回路の微細化が進展したため、イオン注入用開口（レジスト開口2a）の一辺の幅Wも、1μm程度にまで縮小されているので、前記の如きイオン不注入領域5の存在は素子のしきい値電圧等の素子電気的特性に悪影響を及ぼすものとして無視できなくなってきた。」（2頁右上欄13行ないし18行）、「特に、・・・全く同一の素子6及び7が互いに直角をなす向きで基板上に配列されるとともに相互の間隔dが10μm程度に近接している場合には、両者のイオン不注入領域6a及び7aの形状も異なってくるため、両者の電気的特性には大きな差異が生じる」（2頁左下欄6行ないし11行）。

b 乙1号証によれば、特開昭59-121, 199号公報には、次のとおり記載されていることが認められる。

「通常のイオン打込みでは半導体基板に対して垂直にイオンを打込むと半導体基板の結晶方向との関係から所謂チャネリングが発生し、良好な素子特性が得られない。このため、イオン打込み方向は半導体基板の垂直方向に対して若干角度（約7°）傾けるようにしており、この結果第1図に示すようにソース領域2とドレイン領域3をゲート1をマスクとした所謂セルフアライン法によって形成する場合には、一方の領域（本例ではソース領域）側にゲート1による陰影部Sが生じ、この部分にはイオン打込みが行なわれなくなる。これにより両領域2, 3は非対称形（「非対象形」は誤記と認める。）となり、フローティングゲート4のソース容量とドレイン容量に違いが生じ、測定方向を変えるとV_{th}が相違することになる。・・・本発明の目的は前記したチャネリングを防止するのは勿論のこと、ソース領域とドレイン領域を対称に形成でき、これにより測定方向を変えてもV_{th}を一定にして半導体集積回路装置の特性の向上を実現することができるイオン打込み方法及びその装置に関するものである。この目的を達成するために本発明方法は、半導体基板の垂直方向に若干傾けてイオン打込みを行ないながら半導体基板の平面方向を変化させるようにしている。また、本発明装置は半導体基板の支持部をイオン打込み部に対して傾斜できかつこれを平面方向に方向変化できるように構成しているものである。」（1頁右下欄16行ないし2頁右上欄5行）、「素子の小型化に伴ってゲート幅寸法やソース、ドレイン寸法が微小化される場合には影も無視できないものとなり、本発明を適用すれば優れた効果を得ることができる。」（3頁左上欄2行ないし6行）。

c さらに、乙2号証によれば、特開昭61-105, 874号公報には、MOS型電界効果トランジスタの製造方法について、次のとおり記載されていることが認められる。

「不純物イオンの打込処理を、不純物イオンの打込方向が、半導体基板能動層2の表面の法線（「方線」は誤記と認める。以下、同じ。）に対して、ソース領域5及びドレイン領域6を結ぶ方向に、僅か（例えば7°程度）に傾斜している状態で行う。」（9頁右下欄6行ないし10行）、「不純物イオンの打込処理を、その不純物イオンの打込方向が、半導体能動層2の表面の法線に対して、僅かに傾斜してい

る状態で行っているときの、その不純物イオンの打込方向の傾斜が、ソース領域5及びドレイン領域6を結ぶ方向であるため、ソース領域5及びドレイン領域6が、ゲート電極3からみて、非対称な内側面を有する・・・ものとして形成される。このため、電界効果トランジスタが、ソース領域5及びドレイン領域6を、それぞれ本来のソース領域及びドレイン領域として用いたときの電界効果トランジスタの特性と、それとは逆にそれぞれドレイン領域及びソース領域として用いたときの電界効果トランジスタの特性との間に差を有するものとして製造される。」(11頁左上欄16行ないし右上欄13行)

② これらの記載によれば、半導体装置の製造方法において、例えば、MOS型電界効果トランジスタにおけるソース、ドレイン領域は、チャンネリングを防止するために、ゲートをマスクとして半導体基板の垂直方向に対して約7°傾けた方向からイオン注入を行うことにより形成されること、イオン注入を一方向からのみ行うと、ゲートによる陰影部の影響を受けてソース、ドレイン領域がゲートに対して非対称に形成されやすいこと、ソース、ドレイン領域がゲートに対して非対称に形成されると、ソース、ドレイン領域の一方をソース、他方をドレインに設定した場合と反対に設定した場合とにおいてMOS型電界効果トランジスタの電気的特性(スレッシュホールド電圧 V_{th} 等)に変化が生じること、特に、集積回路の微細化が進展したため、その電気的特性に与える影響は大きくなってきたこと、ソース領域とドレイン領域を対称に形成することにより、MOS型電界効果トランジスタにおける電気特性の対称性が得られることは、本件出願当時、半導体装置の製造分野の当業者にとって、周知の事項であったと認められる。

2 そして、前記当事者間に争いのない刊行物3の記載事項によれば、EPS領域の形成につき、刊行物3に、「100Åのゲート酸化膜3とゲート電極2を選択的に形成する。次に第3図のように、燐を130keV、ドーズ量 $1.0 \times 10^{12}/\text{cm}^2$ で注入し、pチャネル領域5の真下にn+層6を形成する。・・・ソース、ドレイン領域1をBF₂を40keV、ドーズ量 $3 \times 10^{15}/\text{cm}^2$ で注入して形成する。」(甲6号証2頁右下欄8行ないし16行)の記載と共に、第2図ないし第4図に埋込みチャネルMOSFETの製造工程が示されているところ、これによれば、EPS領域6は、ゲート酸化膜3とゲート電極2をマスクとして、傾けたイオン注入によりソース側とドレイン側に形成されるものであるため、EPS領域は非対称の形状に形成されることは、当業者に自明のことであると認められる。

そうすると、2段階マスク法によりゲート電極の両側にEPS領域が形成された埋込みチャネル型トランジスタにおいて、ソース、ドレイン層の一方をソースとした場合の半導体装置の動作と、他方をソースとした場合の半導体装置の動作に違いが生じることを知った当業者が、その原因がイオン注入方向のわずかな傾斜によっても形成されるEPS層にわずかながら形状及び大きさの違いを生じることによるものであり、EPS層の形状を対称に形成すれば、電気的特性の非対称性の問題を解決し得ることに想到することは、前記の当業者に周知の事項から容易なことであったと認められる。

3 原告は、本件出願当時の技術水準では、a EPS領域は、ゲート界面から離れた埋込みチャネル領域の下に形成されるものであること、b ソース、ドレインとは反対の導電型を有し、基板の一部を形成するものであり、ソース、ドレインの一部を形成するものではないこと、c EPS領域は、2段階マスク法を採用する結果、必然的にソース側とドレイン側の両側に設けられ、またEPS領域は、それぞれの側に存在すればそれで足りると考えられること、d EPS領域を形成する際、イオン注入を傾斜角を設けて行うといっても、7°程度の小さい傾斜角では、ソース側とドレイン側のそれぞれの側に設けられたEPS領域の間に目立った形状の非対称性を生じるとは考えられないこと、さらに、イオン注入の後に行われる熱処理工程による不純物の拡散により、そのようなわずかな非対称性は無視しうる程度となると考えられること、e 仮に傾斜角を設けたイオン注入により形成されたEPS領域が幾何学的な非対称性を有していても、そのようなわずかな非対称性が電気的特性に著しい変化を与えるとは考えにくいこと等の理由により、EPS領域の形状の非対称性から何らかの問題を生じるとは考えられていなかった旨主張する。しかしながら、MOS型電界効果トランジスタにおいて、不純物領域の非対称性が電気的特性の非対称性を生じさせることが当業者に周知の事項であったことは、前記説示のとおりであるところ、集積回路の微細化の進展により、従来さほど影響すると考えられていなかったEPS領域のようなものが電気的特性に大きく影響するようになることも当業者が容易に認識し得る程度のことというべきであるから、原告の上記

主張は、採用することができない。

4 よって、原告主張の取消事由1は理由がない。

3 取消事由2（独立特許要件についての判断の誤りー構成の困難性）について

1 原告は、決定の刊行物2の記載事項の認定に誤りがあり、かつ、刊行物2記載の発明と刊行物3記載の発明を組み合わせることは困難である旨主張する。

前記第2の3（決定の理由の要点）1②c刊行物2記載の発明の記載事項iは、前記のとおり当事者間に争いがない。この記載及びLDD構造の形成方法を示す断面図である第1図（別紙刊行物2（甲第5号証）第1図参照）によれば、刊行物2には、MOSFET素子の製造工程でLDD構造を作成する方法として、ゲート電極4を中心にして左方向からと右方向からの二方向から基板に傾けてイオン注入をすること、すなわち、半導体基板とイオンビームとを相対的に180°回転して2回、基板に傾けてイオン注入する方法が記載されているものであり、この方法によれば、ゲート電極に対して対称形状の不純物層であるLDD構造が作成されることは、当業者にとって自明のことであると認められる。

したがって、刊行物3記載の発明における埋込みMOSFETのゲート電極の端部下部に高濃度不純物層を形成するに当たって、刊行物2記載の発明のように半導体基板とイオンビームとを相対的に180°回転して2回、基板に傾けてイオン注入を行い、ゲート電極に対して対称形状の不純物層を形成することは、当業者が容易になし得たことと認められる。

そして、本件発明の奏する効果も、刊行物2及び刊行物3記載の発明に基づいて当業者が容易に想到し得る程度のものであり、格別のものではないと認められる。

2 原告は、刊行物2には、所望であれば、すなわち、ドレイン側とソース側の両方にLDD層を形成することを望む場合には、ソース側からもイオン注入をしてもよいというだけであって、ドレイン側とソース側に幾何学的に対称な形のLDD層を形成するとまで述べているものではないなど種々主張するが、ここでの問題は、刊行物2がゲート電極の両側に対称形のEPS領域を形成する必要があることを開示しているかではなく（この点の解明が容易であったことは、前記2に説示のとおりである。）、刊行物2が対称形のEPS領域を形成する方法を開示しているか否かであるところ、刊行物2がこの点を開示していることは、前記のとおりであるから、原告の上記主張は、採用することができない。

3 よって、原告主張の取消事由2も理由がない。

4 結論

以上によれば、決定の独立特許要件についての判断に誤りはないから、本件訂正請求を認めることができないとの判断にも誤りはなく、決定が訂正前発明を対象として特許異議の申立てについての判断を行ったことにも誤りはない。

よって、原告の本訴請求を棄却することとし、主文のとおり判決する。

（口頭弁論終結の日 平成11年8月24日）

東京高等裁判所第18民事部

裁判長裁判官 永 井 紀 昭

裁判官 塩 月 秀 平

裁判官 市 川 正 巳