

平成 21 年 3 月 6 日判決言渡 同日原本領収 裁判所書記官

平成 20 年(ワ)第 14858 号 特許権侵害差止請求事件

口頭弁論終結日 平成 21 年 1 月 23 日

判 決

コリア 以下略

原	告	三 星 電 子 株 式 会 社
訴 訟 代 理 人 弁 護 士		大 野 聖 二
同		井 上 義 隆
訴 訟 代 理 人 弁 理 士		片 山 健 一
同		津 田 理

大阪市 以下略

被	告	シ ャ ー プ 株 式 会 社
訴 訟 代 理 人 弁 護 士		永 島 孝 明
同		安 國 忠 彦
同		明 石 幸 二 郎
訴 訟 代 理 人 弁 理 士		深 見 久 郎
同		森 田 俊 雄
同		吉 田 昌 司
同		荒 川 伸 夫
補 佐 人 弁 理 士		磯 田 志 郎
同		和 田 吉 樹

主 文

- 1 被告は、別紙イ号物件目録記載の製品を生産し、譲渡し、貸し渡し、輸出若しくは輸入し、又はその譲渡若しくは貸渡しの申出（譲渡若しくは貸渡しのための展示を含む。）をしてはならない。
- 2 被告は、被告の占有にかかる前項の製品を廃棄せよ。

3 訴訟費用は被告の負担とする。

4 この判決の第1項は、仮に執行することができる。

## 事 実 及 び 理 由

### 第1 請求

主文第1, 2項と同旨

### 第2 事案の概要

#### 1 事案の要旨

本件は、発明の名称を「液晶表示装置の製造方法」とする特許番号第3625598号の特許（以下、この特許を「本件特許」、この特許権を「本件特許権」という。）の特許権者である原告が、被告が別紙イ号物件目録記載の製品の製造、販売又はその販売の申出等をする行為が、本件特許権の侵害に当たる旨主張して、被告に対し、特許法100条1項、2項に基づき、上記製品の生産、譲渡、輸出等の差止め及び廃棄を求めた事案である。

#### 2 争いのない事実

##### (1) 当事者

ア 原告は、半導体、携帯電話、液晶モニター等の製造、販売を業とする韓国法人である。

イ 被告は、液晶テレビ等電気機械器具の製造、販売等を業とする株式会社である。

##### (2) 原告の特許権

ア 原告は、平成8年12月27日、発明の名称を「液晶表示装置の製造方法」とする発明につき特許出願（優先権主張平成7年12月30日・平成8年10月5日、特願平8-351456号。以下「本件出願」という。）をし、平成16年12月10日、本件特許権の設定登録（請求項の数4）を受けた。

イ 本件特許に係る願書に添付した明細書（以下、図面を含めて「本件明

細書」という。)の特許請求の範囲の請求項 1 ないし 4 の記載は、次のとおりである(以下、請求項 1 に係る発明を「本件発明 1」、請求項 2 に係る発明を「本件発明 2」、請求項 3 に係る発明を「本件発明 3」、請求項 4 に係る発明を「本件発明 4」という。))。

「【請求項 1】 薄膜トランジスタ部及びパッド部を有する液晶表示装置の製造方法において、基板上に第 1 金属膜及び第 2 金属膜を順番に積層した後、1 次写真蝕刻して前記薄膜トランジスタ部及びパッド部にゲート電極及びゲートパッドをそれぞれ形成する段階と、前記ゲート電極及びゲートパッドの形成された基板の全面に絶縁膜及び半導体膜を順番に形成する段階と、前記半導体膜を 2 次写真蝕刻して前記薄膜トランジスタ部に半導体膜パターンを形成する段階と、前記半導体膜パターンの形成された基板の全面に第 3 金属膜を形成する段階と、前記第 3 金属膜を 3 次写真蝕刻して前記薄膜トランジスタ部にソース電極及びドレイン電極を形成する段階と、前記ソース電極及びドレイン電極の形成された基板の全面に保護膜を形成する段階と、前記保護膜及び絶縁膜を 4 次写真蝕刻して前記ドレイン電極の表面と、前記ゲートパッドの表面を露出させるコンタクトホールを形成し、前記ゲートパッドより内側にオープンされるように前記保護膜及び絶縁膜を蝕刻する段階と、前記コンタクトホールの形成された基板の全面に透明導電膜を形成する段階と、前記透明導電膜を 5 次写真蝕刻して、前記ドレイン電極と接続される第 1 画素電極パターンと、ゲートパッドと接続される第 2 画素電極パターンとを形成する段階と、を含み、前記半導体膜パターンを形成する段階及びソース電極及びドレイン電極を形成する段階のうち、少なくとも何れか一段階は、前記パッド部に形成されるコンタクトホールの縁の前記第 2 金属膜の上に、前記半導体膜あるいは第 3 金属膜のうち少なくとも何れか一つが残る段階からな

ることを特徴とする液晶表示装置の製造方法。」

「【請求項 2】 前記第 1 金属膜はアルミニウムあるいはアルミニウム合金から形成されることを特徴とする請求項 1 に記載の液晶表示装置の製造方法。」

「【請求項 3】 前記第 2 金属膜は耐火金属から形成されることを特徴とする請求項 1 に記載の液晶表示装置の製造方法。」

「【請求項 4】 前記画素電極パターンを形成する段階は、前記画素電極パターンは前記パッド部の保護膜及び絶縁膜のオープンされた部分より大きく形成する段階からなることを特徴とする請求項 1 に記載の液晶表示装置の製造方法。」

ウ(ア) 本件発明 1 を構成要件に分説すると、次のとおりである。

- A 薄膜トランジスタ部及びパッド部を有する液晶表示装置の製造方法において、
- B 基板上に第 1 金属膜及び第 2 金属膜を順番に積層した後、1 次写真蝕刻して前記薄膜トランジスタ部及びパッド部にゲート電極及びゲートパッドをそれぞれ形成する段階と、
- C 前記ゲート電極及びゲートパッドの形成された基板の全面に絶縁膜及び半導体膜を順番に形成する段階と、
- D 前記半導体膜を 2 次写真蝕刻して前記薄膜トランジスタ部に半導体膜パターンを形成する段階と、
- E 前記半導体膜パターンの形成された基板の全面に第 3 金属膜を形成する段階と、
- F 前記第 3 金属膜を 3 次写真蝕刻して前記薄膜トランジスタ部にソース電極及びドレイン電極を形成する段階と、
- G 前記ソース電極及びドレイン電極の形成された基板の全面に保護膜を形成する段階と、

H 前記保護膜及び絶縁膜を4次写真蝕刻して前記ドレイン電極の表面と、前記ゲートパッドの表面を露出させるコンタクトホールを形成し、前記ゲートパッドより内側にオープンされるように前記保護膜及び絶縁膜を蝕刻する段階と、

I 前記コンタクトホールの形成された基板の全面に透明導電膜を形成する段階と、

J 前記透明導電膜を5次写真蝕刻して、前記ドレイン電極と接続される第1画素電極パターンと、ゲートパッドと接続される第2画素電極パターンとを形成する段階と、を含み、

K 前記半導体膜パターンを形成する段階及びソース電極及びドレイン電極を形成する段階のうち、少なくとも何れか一段階は、前記パッド部に形成されるコンタクトホールの縁の前記第2金属膜の上に、前記半導体膜あるいは第3金属膜のうち少なくとも何れか一つが残る段階からなることを特徴とする液晶表示装置の製造方法。

(イ) 本件発明2を構成要件に分説すると、次のとおりである。

A～K（前記(ア)のとおり）

L 前記第1金属膜はアルミニウムあるいはアルミニウム合金から形成されることを特徴とする液晶表示装置の製造方法。

(ウ) 本件発明3を構成要件に分説すると、次のとおりである。

A～K（前記(ア)のとおり）

M 前記第2金属膜は耐火金属から形成されることを特徴とする液晶表示装置の製造方法。

(エ) 本件発明4を構成要件に分説すると、次のとおりである。

A～K（前記(ア)のとおり）

N 前記画素電極パターンを形成する段階は、前記画素電極パターンは前記パッド部の保護膜及び絶縁膜のオープンされた部分より大きい

く形成する段階からなることを特徴とする液晶表示装置の製造方法。

(3) 被告の行為

被告は、別紙イ号物件目録記載の製品（以下、同製品を「イ号液晶テレビ」といい、同製品に搭載された液晶モジュールを「イ号液晶モジュール」という。）を製造し、販売し、販売の申出をしている。

3 争点

本件の争点は、イ号液晶モジュールの製造方法が本件発明 1 ないし 4 の構成要件を充足し、その技術的範囲に属するか否か（争点 1）、本件特許に無効理由があり、原告の本件特許権の行使が特許法 104 条の 3 第 1 項により制限されるかどうか（争点 2）である。

第 3 争点に関する当事者の主張

1 争点 1（イ号液晶モジュールの製造方法の本件発明 1 ないし 4 の技術的範囲の属否）

(1) 原告の主張

ア 本件発明 1 の「薄膜トランジスタ部」、「パッド部」及び「ゲートパッド」の意義

(ア) 本件発明 1 の「薄膜トランジスタ部」とは、本件明細書（甲 3）の図 9，11 に図示されているように（図中の左側部分の「TF T 部」），画素領域に設けられ、ソース、ドレイン、ゲートにより構成される薄膜トランジスタ（TF T）及びドレイン電極の表面を露出させる「コンタクトホール」が形成された領域をいう。

(イ) 本件発明 1 の「ゲートパッド」とは、液晶表示装置の画素領域外（基板の周辺）の領域において、ゲートラインの一端（末端）に形成される電極をいい（本件明細書の段落【0037】，図 6），ゲート電極を構成する「第 1 金属膜」，「第 2 金属膜」により形成され

る。

そして、本件発明１の「パッド部」は、本件明細書の図９，１１に図示されているように（図中の右側部分の「パッド部」），上記「ゲートパッド」と「第２画素電極パターン」との接続が行われる領域をいう。この「パッド部」において行われる「ゲートパッド」と「第２画素電極パターン」の接続は、「ゲートパッドの表面を露出させるコンタクトホール」（請求項１）を介して行われる。

#### イ イ号液晶モジュールの構造

イ号液晶モジュールは、次のように、「薄膜トランジスタ部」と「パッド部」を有している。

##### （ア） 薄膜トランジスタ部

a イ号液晶モジュールの「薄膜トランジスタ部」（ＴＦＴ部）においては、薄膜トランジスタのドレイン電極は、ゲート電極・ソース電極の交点付近から右斜上方に向かって伸びるように形成されており、その端部にはコンタクトホールが形成されている。

b イ号液晶モジュールの薄膜トランジスタ部の構造の概要は、別紙１(１)のとおりである（甲５の写真５－６，甲６の写真５－６，５－１２等）。

すなわち、基板（a）上に、「チタン」を含む金属膜（b），「アルミニウム合金膜」ないし「アルミニウム膜」（c）及び「チタン」を含む金属膜（d）が基板側から順番に積層されて、その側壁が基板（a）に対して傾くようにゲート電極が形成され、このゲート電極上に絶縁膜（e）が設けられている。

絶縁膜（e）の上には、第１の非晶質シリコン（a-Si）膜（f）及び第２の非晶質シリコン（a-Si）膜（g）が順次積層されてパターニングされ、第２の非晶質シリコン膜（g）の上に、「

チタン」を含む金属膜（h）と「アルミニウム合金膜」ないし「アルミニウム膜」（i）を積層してなるソース電極及びドレイン電極が形成されている。

上記パターニングされた第2の非晶質シリコン膜（g）全体の下部表面は第1の非晶質シリコン膜（f）の表面と当接しており、第2の非晶質シリコン膜（g）パターンの一部が第1の非晶質シリコン膜パターン（f）と接触している。

そして、ソース電極、ドレイン電極及びソース - ドレイン電極間に形成されるチャネル領域（第2の非晶質シリコン膜（g）が除去されることで露出する第1の非晶質シリコン膜（f）の表面）は、保護膜（j）より被覆されている。

c イ号液晶モジュールの薄膜トランジスタ部のコンタクトホール部の構造の概要は、別紙1(2)のとおりである（甲5の写真7 - 5等）。

すなわち、基板（a）上に絶縁膜（e）が設けられており、この絶縁膜（e）の上には、第1の非晶質シリコン膜（f）及び第2の非晶質シリコン膜（g）が順次積層されてパターニングされている。

第2の非晶質シリコン膜（g）の上には、「チタン」を含む金属膜（h）と「アルミニウム合金膜」ないし「アルミニウム膜」（i）を積層してなるドレイン電極（の端部）が形成されており、当該ドレイン電極の一部を露出するように保護膜（j）が形成され、ドレイン電極のうちの「チタン」を含む金属膜（h）の一部が、透明導電膜（k）に電氣的に接続している。

なお、「アルミニウム合金膜」ないし「アルミニウム膜」（i）の上には保護膜（j）が形成されており、透明導電膜（k）とは接



していない。

(イ) パッド部

- a イ号液晶モジュールには、画素領域外の基板周辺部に、「ゲート - パッド連結部 1」及び「ゲート - パッド連結部 2」が形成され、それぞれにおいて「ゲートパッド」と「第 2 画素電極パターン」との接続部である「パッド部」が形成されている。

すなわち、イ号液晶モジュールにおいて、画素領域外の基板周辺部に形成されたゲートラインは、「ゲート電極」の末端部分であり、「ゲートパッド」に相当する。そして、「ゲート - パッド連結部 1」及び「ゲート - パッド連結部 2」において、それぞれ上記「ゲートパッド」と「画素電極」である透明導電膜 (k) との接続が行われていることから、「ゲート - パッド連結部 1」及び「ゲート - パッド連結部 2」は、いずれも「パッド部」に該当する。

- b 「ゲート - パッド連結部 1」の概要は、別紙 1 (3) のとおりである (甲 5 の写真 8 - 14 等)。

すなわち、基板 (a) 上に、「チタン」を含む金属膜 (b)、「アルミニウム合金膜」ないし「アルミニウム膜」(c) 及び「チタン」を含む金属膜 (d) が基板側から順番に積層されて「ゲートパッド」が形成されている。

このゲートパッド上には、コンタクトホールにより、ゲートパッドの一部が開口されるように絶縁膜 (e) が設けられ、当該絶縁膜 (e) の上には、第 1 の非晶質シリコン膜 (f) 及び第 2 の非晶質シリコン膜 (g) が順次積層されており、第 2 の非晶質シリコン膜 (g) の上には、「チタン」を含む金属膜 (h)、「アルミニウム合金膜」ないし「アルミニウム膜」(i) 及び保護膜 (j) が設けられている。

なお，保護膜（j）は，「チタン」を含む金属膜（h）及び「アルミニウム合金膜」ないし「アルミニウム膜」の一部を露出するように形成されている。また，コンタクトホール縁の「チタン」を含む金属膜（d）の上には，第1及び第2の非晶質シリコン膜（f，g）及び「チタン」を含む金属膜（h）が残存している。

そして，当該領域の全面に透明導電膜（k）が形成され，保護膜（j）及び絶縁膜（e）が一部除去されることにより形成されたコンタクトホールを介して，ゲートパッドを構成する第2金属膜としての「チタン」を含む金属膜（d）と透明導電膜（k）とが電気的に接続し，「パッド部」を形成している。

- c 「ゲート - パッド連結部2」の概要は，別紙1(4)のとおりである（甲5の写真8 - 17等）。

すなわち，基板（a）上に，「チタン」を含む金属膜（b），「アルミニウム合金膜」ないし「アルミニウム膜」（c）及び「チタン」を含む金属膜（d）が順番に積層されてゲートパッドが形成されている。

このゲートパッド上には，その一部が開口されるように絶縁膜（e）が設けられ，当該絶縁膜（e）の上には，第1の非晶質シリコン膜（f）及び第2の非晶質シリコン膜（g）が順次積層されており，第2の非晶質シリコン膜（g）の上には，「チタン」を含む金属膜（h）が設けられている。

なお，コンタクトホール縁の「チタン」を含む金属膜（d）の上には，第1及び第2の非晶質シリコン膜（f，g）及び「チタン」を含む金属膜（h）が残存している。

そして，当該領域の全面に透明導電膜（k）が形成され，絶縁膜（e）の開口部のコンタクトホールを介して，ゲートパッドを構

成する第2金属膜としての「チタン」を含む金属膜(d)と透明導電膜(k)とが電氣的に接続し、「パッド部」を形成している。

#### ウ イ号液晶モジュールの製造方法

前記イのイ号液晶モジュールの構造によれば、イ号液晶モジュールは、次のような工程1ないし12を経て製造されたものである。

##### (ア) 工程1

別紙2のとおり、基板(a)上に、「チタン」を含む金属膜(b)、「アルミニウム合金膜」ないし「アルミニウム膜」(c)及び「チタン」を含む金属膜(d)を順番に積層した後、フォトリソグラフィ工程(1次写真蝕刻)により、薄膜トランジスタ部及びパッド部にゲート電極及びゲートパッドをそれぞれ形成する工程。

##### (イ) 工程2

別紙2のとおり、ゲート電極及びゲートパッドの形成された基板の全面に絶縁膜(e)を形成する工程。

##### (ウ) 工程3

別紙2のとおり、絶縁膜(e)の上に、第1の非晶質シリコン膜(f)及びドーピングされた第2の非晶質シリコン膜(g)を形成する工程。

##### (エ) 工程4

別紙2のとおり、半導体膜(第1の非晶質シリコン膜(f)及び第2の非晶質シリコン膜(g))を、フォトリソグラフィ工程(2次写真蝕刻)により、薄膜トランジスタ部に半導体膜パターンを形成する工程。

なお、当該工程において、パッド部にも半導体膜パターンが形成される。パッド部に形成されるコンタクトホール縁の「チタン」を含む金属膜(d)の上に、図中に矢印で示したように第1及び第2の非

晶質シリコン膜（ f , g ）が残っている。

（オ） 工程 5

別紙 2 のとおり，半導体膜パターンの形成された基板（ a ）の全面に，「チタン」を含む金属膜（ h ）及び「アルミニウム合金膜」ないし「アルミニウム膜」（ i ）を形成する工程。

（カ） 工程 6

別紙 2 のとおり，「チタン」を含む金属膜（ h ）及び「アルミニウム合金膜」ないし「アルミニウム膜」（ i ）を，フォトリソグラフィ工程（ 3 次写真蝕刻 ）により，薄膜トランジスタ部にソース電極及びドレイン電極を形成する工程の前段。

なお，パッド部に形成されるコンタクトホール縁の「チタン」を含む金属膜（ d ）の上に，図中に矢印で示したように第 1 及び第 2 の非晶質シリコン膜（ f , g ）及びパッド電極を構成する金属膜（ h , i ）が残っている。

（キ） 工程 7

別紙 2 のとおり，「チタン」を含む金属膜（ h ）及び「アルミニウム合金膜」ないし「アルミニウム膜」（ i ）をマスクとして，ソース電極とドレイン電極間に位置する第 2 の非晶質シリコン膜（ g ）を除去する工程（ソース電極及びドレイン電極を形成する工程の後段）。

なお，当該工程において，パッド部にも半導体膜パターンが形成される。パッド部に形成されるコンタクトホール縁の「チタン」を含む金属膜（ d ）の上に，図中に矢印で示したように第 1 及び第 2 の非晶質シリコン膜（ f , g ）が残っている。

（ク） 工程 8

別紙 2 のとおり，ソース電極及びドレイン電極の形成された基

板（ a ）の全面に保護膜（ j ）を形成する工程。

（ケ） 工程 9

別紙 2 のとおり，保護膜（ j ）及び絶縁膜（ e ）をフォトリソグラフィ工程（ 4 次写真蝕刻）により，ドレイン電極（の端部）の表面と，ゲートパッドの表面を露出させるコンタクトホールを形成し，ゲートパッドより内側にオープンされるように保護膜（ j ）及び絶縁膜（ e ）を蝕刻する工程。

（コ） 工程 10

別紙 2 のとおり，「チタン」を含む金属膜（ h ）及び「アルミニウム合金膜」ないし「アルミニウム膜」（ i ）のうち，コンタクトホールにより露出されている部分の「アルミニウム合金膜」ないし「アルミニウム膜」（ i ）を除去する工程。

（サ） 工程 11

別紙 2 のとおり，コンタクトホールの形成された基板（ a ）の全面に透明導電膜（ k ）を形成する工程。

（シ） 工程 12

別紙 2 のとおり，フォトリソグラフィ工程（ 5 次写真蝕刻）により透明導電膜（ k ）を蝕刻して，ドレイン電極と接続される第 1 画素電極パターンと，ゲートパッドと接続される第 2 画素電極パターンとを形成する工程。

エ 本件発明 1 の構成要件充足性

イ号液晶モジュールは，前記イのとおり，「薄膜トランジスタ部及びパッド部を有する液晶表示装置」（構成要件 A）であり，かつ，イ号液晶モジュールの製造方法は，以下のとおり，本件発明 1 の構成要件 B ないし K をすべて充足するから，イ号液晶モジュールの製造方法は，本件発明 1 の技術的範囲に属する。

(ア) 構成要件 B

a 本件発明 1 の「ゲート電極」は、「第 1 金属膜及び第 2 金属膜を順番に積層した後、1 次写真蝕刻して」形成されるものであるから、「薄膜トランジスタ部」の基板には、(少なくとも)二つの金属膜が形成され、これら金属膜のうち、基板側の金属膜が「第 1 金属膜」であり、当該「第 1 金属膜」の上に積層される金属膜が「第 2 金属膜」である。

b そして、工程 1 において、基板 ( a ) 上に「第 1 金属膜」に相当する「アルミニウム合金膜」ないし「アルミニウム膜」( c ) 及び「第 2 金属膜」に相当する「チタン」を含む金属膜 ( d ) を順番に積層した後、フォトリソグラフィ工程 ( 1 次写真蝕刻 ) により、薄膜トランジスタ部及びパッド部にゲート電極及びゲートパッドをそれぞれ形成するから、イ号液晶モジュールの製造方法は、構成要件 B を充足する。

この 1 次写真蝕刻工程時に用いられるマスクパターンは、別紙 3 ( 1 ) の「第 1 マスクパターン」のとおりである。

(イ) 構成要件 C

工程 2 において、ゲート電極及びゲートパッドの形成された基板 ( a ) の全面に絶縁膜 ( e ) を形成し、工程 3 において、絶縁膜 ( e ) の上に、第 1 の非晶質シリコン膜 ( f ) 及びドーピングされた第 2 の非晶質シリコン膜 ( g ) を形成するから、イ号液晶モジュールの製造方法は、構成要件 C を充足する。

(ウ) 構成要件 D

工程 4 において、半導体膜 ( 第 1 の非晶質シリコン膜 ( f ) 及び第 2 の非晶質シリコン膜 ( g ) ) を、フォトリソグラフィ工程 ( 2 次写真蝕刻 ) により、薄膜トランジスタ部に半導体膜パターンを形成す

るから、イ号液晶モジュールの製造方法は、構成要件Dを充足する。

この2次写真蝕刻工程時に用いられるマスクパターンは、別紙3(2)の「第2マスクパターン」のとおりである。

そして、2次写真蝕刻工程において、パッド部にも半導体膜パターンが形成され、パッド部に形成されるコンタクトホール縁の「チタン」を含む金属膜(d)の上に、半導体膜(f, g)が残される。

#### (エ) 構成要件E

工程5において、半導体膜パターンの形成された基板(a)の全面に「チタン」を含む金属膜(h)及び「アルミニウム合金膜」ないし「アルミニウム膜」(i)が形成され、これらの金属膜(h, i)は本件発明1の「第3金属膜」に相当するから、イ号液晶モジュールの製造方法は、構成要件Eを充足する。

#### (オ) 構成要件F

工程6において、「チタン」を含む金属膜(h)及び「アルミニウム合金膜」ないし「アルミニウム膜」(i)を、フォトリソグラフィ工程(3次写真蝕刻)により、薄膜トランジスタ部にソース電極及びドレイン電極を形成し、工程7において、「チタン」を含む金属膜(h)及び「アルミニウム合金膜」ないし「アルミニウム膜」(i)をマスクとして、ソース電極 - ドレイン電極間に位置する第2の非晶質シリコン膜(g)を除去しているから、イ号液晶モジュールの製造方法は、構成要件Fを充足する。

この3次写真蝕刻工程時に用いられるマスクパターンは、別紙3(3)の「第3マスクパターン」のとおりである。

そして、3次写真蝕刻工程において、パッド部に形成されるコンタクトホール縁の「チタン」を含む金属膜(d)の上に、半導体膜(f, g)及び第3金属膜(h, i)が残されている。

(カ) 構成要件 G

工程 8 において，ソース電極及びドレイン電極の形成された基板（a）の全面に保護膜（j）を形成するから，イ号液晶モジュールの製造方法は，構成要件 G を充足する。

(キ) 構成要件 H

a 工程 9 において，保護膜（j）及び絶縁膜（e）をフォトリソグラフィ工程（4 次写真蝕刻）により，ドレイン電極（の端部）の表面と，ゲートパッドの表面を露出させるコンタクトホールを形成し，ゲートパッドより内側にオープンされるように保護膜（j）及び絶縁膜（e）を蝕刻し，工程 10 において，「チタン」を含む金属膜（h）及び「アルミニウム合金膜」ないし「アルミニウム膜」（i）のうち，コンタクトホールにより露出されている部分の「アルミニウム合金膜」ないし「アルミニウム膜」（i）を除去しているから，イ号液晶モジュールの製造方法は，構成要件 H を充足する。

この 4 次写真蝕刻工程時に用いられるマスクパターンは，別紙 3（4）の「第 4 マスクパターン」のとおりであり，パッド部に形成された保護膜（j）及び絶縁膜（e）は，同一のマスクパターンにより同一の蝕刻工程により行われ，絶縁膜（e）の除去は，パッド部に形成されたコンタクトホールの縁に残された半導体膜（f，g）をマスクとしており，絶縁膜（e）の除去に別途のフォトリソグラフィ工程が加えられているわけではない。

b 被告は，イ号液晶モジュールのゲート - パッド連結部 1 は，接続面積が極めて小さく，導電粒子による電氣的接続は期待できず，外部電極と接続される部分ではないから，構成要件 K の「パッド部」に該当せず，ゲート - パッド連結部 1 に形成されたコンタクトホー



ルは、「ゲートパッドの表面を露出させるコンタクトホール」（構成要件H）にも、「前記パッド部に形成されるコンタクトホール」（構成要件K）にも該当しない旨主張する。

しかし、イ号液晶モジュールのゲート - パッド連結部1は、別紙写真1の青色部分において「ゲートパッド」と透明導電膜（「画素電極」）が電氣的に連結しており、同連結部の大きさが極めて小さくとも、電気信号が伝達されることは技術常識であるから、同連結部が「パッド部」に該当することは明らかである。また、ゲート - パッド連結部1では、別紙写真1の青色部分及び赤色部分（「パッド電極」と「透明導電膜」の連結部）を覆うように広く透明導電膜が形成されており（甲4の写真9 - 2）、「赤色」部分と「青色」部分における導電粒子の存在確率を問題とする意味はない。

したがって、被告の上記主張は失当である。

- c 被告は、本件発明1の「ゲートパッドの表面を露出させるコンタクトホール」（構成要件H）は、保護膜及び絶縁膜の「双方」が「ゲートパッドより内側にオープンされる」構成のものであるが、イ号液晶モジュールのゲート - パッド連結部2においては、保護膜（j）が全て除去され、ゲート - パッド連結部2の保護膜（j）はゲートパッドよりも外側まで開口されているから、ゲート - パッド連結部2に形成されたコンタクトホールは、「ゲートパッドの表面を露出させるコンタクトホール」（構成要件H）に該当しない旨主張する。

しかし、構成要件Hの「ゲートパッドより内側にオープンされるように前記保護膜及び絶縁膜を蝕刻する」との文言は、「保護膜の蝕刻領域はゲートパッドの内側である」と規定したものではなく、あくまでも、「ゲートパッドより内側にオープンされるように前記

保護膜及び絶縁膜を蝕刻する」と規定したにすぎないのであり，被告が主張するような保護膜及び絶縁膜の「双方」が「ゲートパッドより内側にオープンされる」との限定解釈を行うべき理由はない。また，イ号液晶モジュールのゲート - パッド連結部 2 の保護膜（j）上には，画素電極が形成されている箇所もある。

したがって，被告の上記主張は失当である。

（ク） 構成要件 I

工程 1 1 において，コンタクトホール形成された基板（a）の全面に透明導電膜（k）を形成するから，イ号液晶モジュールの製造方法は，構成要件 I を充足する。

（ケ） 構成要件 J

工程 1 2 において，フォトリソグラフィ工程（5 次写真蝕刻）により透明導電膜（k）を蝕刻して，ドレイン電極と接続される第 1 画素電極パターンと，ゲートパッドとパッド電極と接続される第 2 画素電極パターンとを形成するから，イ号液晶モジュールの製造方法は，工程 1 2 により，構成要件 J を充足する。

この 5 次写真蝕刻工程時に用いられるマスクパターンは，別紙 3 (5) の「第 5 マスクパターン」のとおりである。

（コ） 構成要件 K

工程 4 の 2 次写真蝕刻工程において，パッド部にも半導体膜パターンが形成され，パッド部に形成されるコンタクトホール（ゲート - パッド連結部 1 及びゲート - パッド連結部 2 にそれぞれ形成されるコンタクトホール）の縁の「チタン」を含む金属膜（d）の上に，半導体膜（f，g）が残されており，また，工程 6 の 3 次写真蝕刻工程において，パッド部に形成されるコンタクトホールの縁の「チタン」を含む金属膜（d）の上に，半導体膜（f，g）及び第 3 金属膜（h，

i) が残されているから、イ号液晶モジュールの製造方法は、構成要件Kを充足する。

オ 本件発明2の構成要件充足性

イ号液晶モジュールの製造方法は、以下のとおり、本件発明2の構成要件AないしLをすべて充足するから、本件発明2の技術的範囲に属する。

(ア) 構成要件AないしK

前記エのとおりである。

(イ) 構成要件L

前記エ(ア)bのとおり、工程1において基板(a)上に積層された「アルミニウム合金膜」ないし「アルミニウム膜」(c)は、「第1金属膜」に相当するから、イ号液晶モジュールの製造方法は、本件発明2の構成要件L(「前記第1金属膜はアルミニウムあるいはアルミニウム合金から形成される」との構成)を充足する。

カ 本件発明3の構成要件充足性

イ号液晶モジュールの製造方法は、以下のとおり、本件発明3の構成要件AないしK、Mをすべて充足するから、本件発明3の技術的範囲に属する。

(ア) 構成要件AないしK

前記エのとおりである。

(イ) 構成要件M

前記エ(ア)bのとおり、工程1において基板(a)上に積層された「チタン」を含む金属膜(d)は「第2金属膜」に相当するから、イ号液晶モジュールの製造方法は、本件発明3の構成要件M(「前記第2金属膜は耐火金属から形成される」との構成)を充足する。

キ 本件発明4の構成要件充足性

イ号液晶モジュールの製造方法は、以下のとおり、本件発明４の構成要件ＡないしＫ，Ｎをすべて充足するから、本件発明４の技術的範囲に属する。

(ア) 構成要件ＡないしＫ

前記エのとおりである。

(イ) 構成要件Ｎ

別紙２ に示すように、工程１２により得られる第２画素電極パターンは、パッド部の保護膜（ｊ）及び絶縁膜（ｅ）のオープンされた部分より大きく形成されているから、イ号液晶モジュールは、本件発明４の構成要件Ｎ（「前記画素電極パターンを形成する段階は、前記画素電極パターンはパッド部の保護膜及び絶縁膜のオープンされた部分より大きく形成する段階」）を充足する。

ク まとめ

以上のとおり、イ号液晶モジュールの製造方法は、本件発明１ないし４の技術的範囲に属するから、被告によるイ号液晶モジュールを搭載するイ号液晶テレビの製造、販売及び販売の申出は、本件特許権の侵害に当たる。

(2) 被告の反論

ア 本件発明１ないし４の構成要件充足性の主張に対し

イ号液晶モジュールが原告主張の構造（前記(1)イ）を有することは、否認する。したがって、イ号液晶モジュールが原告主張の構造を有することを前提に、イ号液晶モジュールの製造方法が本件発明１ないし４の構成要件を充足するとの原告の主張は、理由がない。

また、仮にイ号液晶モジュールが原告主張の構造を有としても、イ号液晶モジュールの製造方法は、以下のとおり、少なくとも本件発明１の構成要件Ｂ，Ｅ，Ｆ，Ｈ及びＫを満たしていないので、本件発明１

の技術的範囲に属さない。したがって、イ号液晶モジュールの製造方法は、請求項 1 を引用する本件発明 2 ないし 4 の技術的範囲にも属さない。

(ア) 構成要件 B の非充足

- a 本件発明 1 の特許請求の範囲（請求項 1）の記載中の「基板上に第 1 金属膜及び第 2 金属膜を順番に積層した後，1 次写真蝕刻して前記薄膜トランジスタ部及びパッド部にゲート電極及びゲートパッドをそれぞれ形成する段階」との記載（構成要件 B）は，ゲート電極及びゲートパッドを形成する工程として，基板の上に最初に第 1 金属膜を形成し，続けて第 1 金属膜の上に第 2 金属膜を形成して 2 層の金属膜からなる積層構造を成膜した後，この 2 層の積層構造を写真蝕刻して，ゲート電極及びゲートパッドを形成することを明確に示すものであり，また，「第 3 金属膜」との記載（構成要件 E）は，「第 3 金属膜」が形成される前には，「第 1 金属膜」及び「第 2 金属膜」の 2 層しか金属膜が形成されないことを明確に示すものである。

したがって，本件発明 1 の特許請求の範囲（請求項 1）の記載によれば，本件発明 1 の「ゲート電極及びゲートパッド」（構成要件 B）は，2 層の金属膜からなる積層構造のものに限定されると解すべきである。

また，本件明細書（甲 3）の「発明の詳細な説明」においても，本件発明 1 の唯一の実施例について，「図 11 を参照すると，ゲート電極が耐火金属 / アルミニウム（あるいはアルミニウム合金）の二重構造から形成され，パッド部に位置するゲートパッドパターンの境界内で絶縁膜及び保護膜がオープンされるようにパターニングされる。」（段落【0049】）との記載があり，上記記載は，「

ゲート電極及びゲートパッド」は「第１金属膜」及び「第２金属膜」の「二重構造」のものに限定されることを示すものである。本件明細書の段落【００１６】，【００２０】，【００４６】，【００５８】にも，これと同様の記載がある。

b　そして，原告の主張によれば，イ号液晶モジュールの「ゲート電極及びゲートパッド」は，「チタン」を含む金属膜（b），「アルミニウム合金膜」ないし「アルミニウム膜」（c）及び「チタン」を含む金属膜（d）の３層構造であって，２層の積層構造のものではないから，「第１金属膜」及び「第２金属膜」を備えておらず，イ号液晶モジュールの製造方法は，本件発明１の構成要件Ｂを充足しない。

（イ） 構成要件Ｅ，Ｆ，Ｋの非充足

a　本件発明１の特許請求の範囲（請求項１）の記載中には，「第３金属膜」について，「前記半導体膜パターンの形成された基板の全面に第３金属膜を形成する段階」（構成要件Ｅ），「前記第３金属膜を３次写真蝕刻して前記薄膜トランジスタ部にソース電極及びドレイン電極を形成する段階」（構成要件Ｆ），「・・・ソース電極及びドレイン電極を形成する段階・・・は，前記パッド部に形成されるコンタクトホール縁の前記第２金属膜の上に・・・第３金属膜・・・が残る段階」（構成要件Ｋ）との記載があり，また，第３金属膜によって形成されるドレイン電極についても，ドレイン電極の表面を露出させるコンタクトホールが形成され，第１画素電極パターンと接続される旨の記載（構成要件ＨないしＪ）がある。

そして，本件明細書（甲３）の「発明の詳細な説明」には，「パッド部に形成されるパッド電極を耐火金属／アルミニウム（あるいはアルミニウム合金）の構造から形成する場合，図５に示したよう

に「Ａ」部分でアルミニウムとＩＴＯとが直接接触するようになる。このようにアルミニウムとＩＴＯが接触すると，ＩＴＯをパターンニングするための写真工程時に現像液による電池反応のためにＩＴＯが現像液に解けたり，ＬＣＤ駆動時に駆動電流により酸化膜が形成される問題点がある。」（段落【００２４】），「パッド電極を・・・アルミニウム（あるいはアルミニウム合金）／耐火金属の構造から形成する場合，保護膜及び絶縁膜を蝕刻した後にパッド電極上部のアルミニウム（あるいは合金）を蝕刻すると図５の「Ｂ」部位でアルミニウムとＩＴＯとが接触するようになる。」（段落【００２５】），「パッド部でのアルミニウムとＩＴＯとの接触を防止して素子の信頼性を向上させ得る液晶表示装置の製造方法を提供すること」（段落【００２９】）との記載があり，また，図５の「Ａ」部分も「Ｂ」部分も，コンタクトホール内におけるアルミニウム膜の側面における画素電極との接触を問題としている。

他方で，本件明細書の「発明の詳細な説明」には，第３金属膜として「クロム（Ｃｒ），モリブデン（Ｍｏ）あるいはチタン（Ｔｉ）など」（段落【００４３】）が記載されているだけであり，第３金属膜の材質として，これら以外の金属を選択することができる旨の記載は全くない。

以上の本件明細書の記載からすれば，本件発明１の「第３金属膜」は，ドレイン電極となり，第１画素電極パターンとコンタクトホールにおいて接続され，構成要件Ｋの段階（工程）で残されて第２画素電極パターンと接触する可能性のあるものであるから，第３金属膜にアルミニウムが含まれるとすると，アルミニウムとＩＴＯ（「透明導電膜」に相当。以下同じ。）とが直接接触することとなり，「アルミニウムとＩＴＯとの接触を防止する」という発明の

課題及び効果を得ることができない。

したがって、本件発明１の「第３金属膜」（構成要件Ｅ，Ｆ，Ｋ）の材質にはアルミニウムが含まれないと解すべきである。

- b　そして、原告の主張によれば、工程５において、半導体膜パターンの形成された基板（a）の全面に形成された、「チタン」を含む金属膜（h）及び「アルミニウム合金膜」ないし「アルミニウム膜」（i）という２層構造をもって、「第３金属膜」に相当するといっているのであるが、本件発明１の「第３金属膜」の材質にはアルミニウムが含まれないので、上記２層構造のものは本件発明１の「第３金属膜」に該当するものではなく、イ号液晶モジュールの製造方法は、本件発明１の構成要件Ｅ，Ｆ，Ｋを充足しない。

（ウ） 構成要件Ｈ，Ｋの非充足

- a　本件発明１の特許請求の範囲（請求項１）の記載中には、パッド部に形成されるコンタクトホールについて、「前記保護膜及び絶縁膜を４次写真蝕刻して・・・前記ゲートパッドの表面を露出させるコンタクトホールを形成し、前記ゲートパッドより内側にオープンされるように前記保護膜及び絶縁膜を蝕刻する段階」（構成要件Ｈ）、「前記パッド部に形成されるコンタクトホールの縁の前記第２金属膜の上に、前記半導体膜あるいは第３金属膜のうち少なくとも何れか一つが残る」（構成要件Ｋ）との記載がある。

また、本件明細書の段落【００３７】には、「図６を参照すると、横方向に複数のゲートライン１が形成されており、各ゲートライン１の一端には複数のゲートパッド２が設けられている。」との記載があり、図６には、画素部を取り巻くように外周部に周辺配置され、ゲートライン１の終端部に設けられた幅広の領域にゲートパッド２の符号が付されており、データライン３の終端部にはデータ



パッド４が設けられている。

- b(a) ところで、乙８（１９９５年１１月２０日発行の「ＪＩＳ 工業用語大辞典 第４版」）によれば、「パッド」とは「表面実装部品を搭載するためのランド」（１５０３頁）を意味し、「ランド」とは「部品の取付け及び接続に用いる導体パターン」（１９８４頁）を意味するから、結局、「パッド」とは、「表面実装部品を搭載するための取付け及び接続に用いる導体パターン」を意味する。そうすると、当業者は「パッド部」とは液晶表示装置における「パッド」が設けられる部分を指し、「ゲートパッド」とはゲート電極における「パッド」を指すと理解する。

したがって、本件発明１の「ゲートパッド」とは、ゲート電極における「表面実装部品を搭載するための取付け及び接続に用いる導体パターン」を指し、「パッド部」とは、液晶表示装置における「ゲートパッド」が設けられる部分を指すと解すべきである。

- (b) 原告は、本件発明１の「パッド部」とは、「ゲートパッド」と「第２画素電極パターン」との接続が行われる領域をいい、イ号液晶モジュールの「パッド部」は、ゲート - パッド連結部１及びゲート - パッド連結部２により構成されている旨主張する。

しかし、原告の主張するゲート - パッド連結部１は、極めて小さく、形式的にも実質的にも外部端子との接続に寄与していないから、「表面実装部品を搭載するための取付け及び接続に用いる導体パターン」である「ゲートパッド」が設けられている部分ということとはできず、本件発明１の「パッド部」に該当しない。

すなわち、乙１０（「ＣＯＦ出力用高精細対応異方導電フィルム アニソルムＡＣ - ４７１３」と題する論文）には、液晶表

示モジュールと外部端子とは、一般的に、異方導電フィルムを利用して行われること、「異方導電フィルム（アニソルム）は、接着剤中に、金めっきプラスチック粒子やニッケル粒子などの導電粒子を均一に分散させたフィルム」であり、「導電粒子」によって液晶表示モジュールの電極と外部端子との間の電氣的接続を行う機能と、接着剤によって電極間を接着しさらに隣接電極間の絶縁性を保持する機能とを同時に発現すること（25頁左欄1行～7行）、異方導電フィルムによる電氣的接続は、接着剤中に分散した導電粒子によるものであるため、接続面積が小さいと導通不良が発生すること（26頁の図2）、標準的な異方導電フィルムの導電粒子径は4  $\mu\text{m}$ 、粒子密度は5,300個/ $\text{mm}^2$ であり、この異方導電フィルムの最小接続面積は15,000  $\mu\text{m}^2$ であること（26頁左欄10行～13行）が開示されている。

これに対し原告主張のゲート - パッド連結部1は、別紙写真1に示すように、接続面積は赤色部分でわずか45  $\mu\text{m}^2$ 、青色部分で143  $\mu\text{m}^2$ と極めて小さく、標準的な異方導電フィルムの最小接続面積（15,000  $\mu\text{m}^2$ ）に比べて100分の1以下にすぎず、導電粒子による電氣的接続は全く期待できない。

したがって、原告の主張するゲート - パッド連結部1は、外部電極と接続される部分ではなく、本件発明1の「パッド部」に該当せず、ゲート - パッド連結部1に形成されたコンタクトホールは、「ゲートパッドの表面を露出させるコンタクトホール」（構成要件H）にも、「前記パッド部に形成されるコンタクトホール」（構成要件K）にも該当しない。

c(a) 次に、本件発明1において、「パッド部に形成されるコンタクトホール」（構成要件K）は、構成要件Hに記載のとおり、保

護膜及び絶縁膜を写真蝕刻して形成され、「ゲートパッドより内側にオープンされるように前記保護膜及び絶縁膜を蝕刻する」と限定されている。この限定の記載によれば、コンタクトホールは、保護膜及び絶縁膜の「双方」がゲートパッドより内側にオープンされる構成となる。

そして、本件発明１の実施例を示す図１０には、絶縁膜及び保護膜を蝕刻して画素電極とパッド電極とを連結するコンタクトホールを形成するためのマスクパターン「Ｐ２」は、パッド電極を形成するためのマスクパターン「Ｐ１」よりも内側に形成されていることが示されており、保護膜に形成される開口も、絶縁膜に形成される開口も、いずれもゲートパッドより内側に形成される態様が開示されている。また、本件明細書によれば、本件発明１において、パッド部に形成されるコンタクトホールの縁の第２金属膜の上に、半導体膜あるいは第３金属膜のうち少なくとも何れか一つが残る段階は、「保護膜及び絶縁膜が蝕刻される部位におけるＩＴＯ膜のステップカバレッジを改善する」（段落【００４９】）ためであり、かかる効果を得るためには、保護膜の上に画素電極が形成されることが前提となる。つまり、パッド部に形成されるコンタクトホールは、少なくとも保護膜の上に画素電極が形成されないと、ステップカバレッジを改善させるという点において技術的に全く意味がない。

以上によれば、本件発明１の「ゲートパッドの表面を露出させるコンタクトホール」（構成要件Ｈ）は、保護膜及び絶縁膜の「双方」がゲートパッドより内側にオープンされる構成であると解すべきである。

(b) しかるに、原告主張のゲート - パッド連結部２においては、

保護膜が全て除去され、ゲート - パッド連結部 2 の保護膜はゲートパッドよりも外側まで開口されているから、ゲート - パッド連結部 2 に形成されたコンタクトホールは、「ゲートパッドの表面を露出させるコンタクトホール」（構成要件 H）に該当しない。

d 以上のとおり、イ号液晶モジュールは、「ゲートパッドの表面を露出させるコンタクトホール」（構成要件 H）及び「前記パッド部に形成されるコンタクトホール」（構成要件 K）を備えていないから、イ号液晶モジュールの製造方法は、本件発明 1 の構成要件 H、K を充足しない。

#### イ まとめ

以上のとおり、イ号液晶モジュールの製造方法は、本件発明 1 ないし 4 の技術的範囲に属さないから、被告によるイ号液晶テレビの製造、販売の申出及び販売が本件特許権の侵害に当たる旨の原告の主張は、理由がない。

### 2 争点 2（本件特許権に基づく権利行使の制限の成否）

#### (1) 被告の主張

本件特許には、以下のとおり無効理由があり、特許無効審判により無効とされるべきものであるから、特許法 104 条の 3 第 1 項の規定により、原告は、被告に対し、本件特許権を行使することができない。

#### ア 無効理由 1（未完成発明）

(ア) 本件発明 1 ないし 4 の技術内容は、当業者が反復実施して効果を上げることができる程度にまで具体的・客観的なものとして構成されていないため、発明として未完成のものであり、特許法 29 条 1 項柱書の「発明」に該当しないから、本件特許には、同項柱書の規定に違反する無効理由（同法 123 条 1 項 2 号）がある。

(イ) 本件出願の審査経過は、以下のとおりである。

原告は、本件出願につき平成１２年１月２８日付け手続補正書（乙１の３）により明細書の補正をした後、平成１５年１月２０日付けで、上記補正後の請求項１ないし４（以下、この補正後の請求項１を「旧請求項１」という。）に係る発明は特許法２９条２項の規定により特許を受けることができないことなどを理由とする拒絶理由通知（乙１の４）を受けた。

そこで、原告は、同年４月２４日付け意見書（乙１の５）を提出したが、同年９月３日付けで拒絶査定（乙１の７）を受けたため、同年１２月８日、これに対する不服審判請求（乙１の８）をした。

その後、原告は、平成１６年１月７日付け手続補正書（乙１の９）により旧請求項１について「前記半導体膜パターンを形成する段階及びソース電極及びドレイン電極を形成する段階のうち、少なくとも何れか一段階は、前記パッド部に形成されるコンタクトホール縁の前記第２金属膜の上に、前記半導体膜あるいは第３金属膜のうち少なくとも何れか一つが残る段階からなる」（構成要件Ｋ）との構成を追加して現行の請求項１とすることなどを内容とする明細書の補正をするとともに、同日付け手続補正書（方式）（乙１の１０）により上記不服審判請求の審判請求書の補正をした。

上記手続補正書（方式）（乙１の１０）には、旧請求項１において、構成要件Ｋに特定したことで、「画素電極のステップカバレッジが向上すると〔い〕う作用を有するものであります」（３頁３２行～３６行）との記載がある。その後、請求項１については拒絶されることなく、本件特許権の設定登録がされた。

本件特許の上記審査経過によれば、本件発明１は、旧請求項１に構成要件Ｋを補正により追加して、構成要件Ｋに基づく「画素電極のステップカバレッジが向上する」という効果を主張することによって特

許されたものであるから，かかる技術効果を上げることが，本件発明 1 において必要不可欠であることは明らかである。

(ウ) 本件明細書（甲 3）には，「パッド部で保護膜及び絶縁膜が同時にパターニングされる部位に半導体膜あるいはソース／ドレイン電極用の金属膜を形成すること」が，「画素電極用の ITO 膜のステップカバレッジが向上される」という効果を得るための技術手段であることが記載されている（段落【0081】）。また，蝕刻された部分が基板とほとんど垂直に形成されるので，ステップカバレッジが不良になるという従来技術における問題点の記載（段落【0027】）から，本件明細書において，「ステップカバレッジを向上させる」とは，「蝕刻された部分が基板と垂直ではなくすこと」を意味すると解すべきである。

そして，乙 2（書籍「半導体デバイスの信頼性技術」）において，ステップカバレッジの問題について，「段差部の形状を危険なひさし形状ではなく，テーパ形状となるよう設計的に改善する必要がある」（132 頁 12 行～13 行）と記載されているように，「垂直ではなくす」とは，蝕刻された部分をテーパ形状とすることである。

しかるに，本件明細書には，「パッド部で保護膜及び絶縁膜が同時にパターニングされる部位に半導体膜あるいはソース／ドレイン電極用の金属膜を形成すること」という技術手段を採用することによって，いかなる原理又は作用に基づいて，「蝕刻された部分をテーパ形状として，画素電極用の ITO 膜のステップカバレッジを向上させる」という効果を得ることができるかについての記載がない。そもそも，本件発明 1 の実施例は，図 10 及び図 11 に示された構造だけであり，実施例に関する記載は，段落【0047】～【0049】の 3 段落しかなく，これらの段落中には，具体的な構成としては，わずか

に、ゲート電極が耐火金属／アルミニウム（あるいはアルミニウム合金）の二重構造であること、ソース電極 8 2 a 及びドレイン電極 8 2 b がクロム膜であることしか開示されていない。したがって、本件明細書の記載からは、「蝕刻された部分をテーパ形状として、画素電極用の I T O 膜のステップカバレッジを向上させる」という効果が得られる原理又は作用を理解することができない。

なお、本件明細書の第 1 参考例における製造方法の記載（段落【0 0 4 1】～【0 0 4 5】）が、本件発明 1 の実施例においても適用されると解しても、具体的な構成としては、ゲート電極及び第 3 金属膜を蒸着により形成すること、半導体膜の材料が非晶質シリコン膜 7 8 及び不純物のドーピングされた非晶質シリコン膜 8 0 であること、絶縁膜 7 6 及び保護膜 8 4 として窒化膜を蒸着して形成することが記載されているだけである。そして、これらの構成を参酌しても、上記効果がなぜ得られるのかについて理解することはできない。

(エ) かえて、本件出願当時の技術常識に照らすならば、「パッド部で保護膜及び絶縁膜が同時にパターンニングされる部位に半導体膜あるいはソース／ドレイン電極用の金属膜を形成すること」により、蝕刻された部分が逆テーパ（ひさし）形となるため、画素電極用の I T O 膜のステップカバレッジが悪化するものと予想される。

すなわち、本件明細書には、絶縁膜 7 6 及び保護膜 8 4 を窒化膜で形成し、半導体膜をシリコン膜で形成することが記載されているため、本件発明 1 の構成要件 K において、半導体膜を残した場合は、絶縁膜 7 6 である窒化膜の上に、半導体膜としてシリコン膜が形成された構造となり、半導体膜を残さなかった場合は、絶縁膜 7 6 である窒化膜の上に、保護膜 8 4 である窒化膜が形成された構造となる。

一般的に窒化膜をエッチング（蝕刻）する条件では、シリコン（S

i) に比べて、窒化膜 ( $\text{Si}_3\text{N}_4$ ) のエッチング速度が大きくなる (すなわち、選択比が高くなる)。乙3 (書籍「集積回路プロセス技術シリーズ 半導体プラズマプロセス技術」) の表3.2.2には、実用レベルでの選択比が示されているが、 $\text{CF}_4 + \text{H}_2$  ガスを利用した場合、窒化膜 ( $\text{Si}_3\text{N}_4$ ) とシリコン ( $\text{Si}$ ) の選択比が10:1であることが示されている (220頁の同表最下行右欄)。このようにシリコン ( $\text{Si}$ ) に比べて、窒化膜 ( $\text{Si}_3\text{N}_4$ ) のエッチング速度は10倍も大きい。このため、本件発明1の構成要件Kにおいて、半導体膜を残した場合は、エッチング速度が大きい窒化膜の上に、エッチング速度が小さいシリコン膜が形成された構造となる。

そして、乙2には、「A1のステップカバレッジが悪くなるのは、チップ上の素子表面が、1~2  $\mu\text{m}$  の凹凸を有している場合に、段差によるシャドウイング効果 (shadowing effect) により、段差部が均一な厚さで被覆されないためである。・・・図5.14 (A) の矢印部分のアルミ配線膜でクレバス [断線のこと] が起こりやすい。このような逆テーパー形状は、CVD・・・膜形成後のHCLテンパー工程のエッチングレートがNSG (non-doped-silicate glass) に比較してPSG (phospho-silicate glass) が早いために逆テーパー (ひさし) 形状となる。工程改善やCVD膜の変更により、図5.14 (B) のような均一なA1配線膜厚を確保することができる。」 (132頁9行~19行) との記載がある。また、乙2の図5.14 (A) に示すとおり、最上層のNSG膜はエッチングレート (エッチング速度) が小さく、エッチングされ難いのに対し、その下層のPSG膜はエッチングレートが大きいため、最上層のNSG膜よりも下層のPSG膜の方が横方向に深くエッチングされてしまい、最上層のNSG膜が張り出した逆テーパー (ひさし) 状となるため、その後形成され



る A 1 膜は，張り出した N S G 膜の影になる領域では形成され難く，ステップカバレッジが悪化する。なお，乙 2 は，アルミニウムについて記載されているが，アルミニウムではなく I T O 膜であっても同様に，段差が逆テーパー（ひさし）状となった場合は，ステップカバレッジが悪化することは当業者にとって明らかである。したがって，半導体膜を残した場合，エッチング速度が大きい窒化膜の上に，エッチング速度が小さいシリコン膜が形成された構造となり，乙 2 の図 5 . 1 4 ( A ) に示されているように，上層のシリコン膜からなる半導体膜に比べて，その下層の絶縁膜である窒化膜の方が 1 0 倍もエッチング速度が大きいため，半導体膜と絶縁膜の蝕刻された部分は，垂直どころか逆テーパー（ひさし）形となる可能性が極めて高い。

他方で，半導体膜を残さなかった場合は，絶縁膜 7 6 及び保護膜 8 4 としていずれも窒化膜を利用しており，窒化膜からなる絶縁膜 7 6 及び保護膜 8 4 を蝕刻することになり，同一材料からなる絶縁膜 7 6 及び保護膜 8 4 のエッチングレートはほぼ同じであると考えられるから，段差部の上方では，下方に比べてエッチングガスに接触する機会が多いため，一般的に，蝕刻された部分は，テーパー形状となりやすい。

(オ) 本件発明 1 が「画素電極のステップカバレッジが向上する」という技術効果を上げることができないことは，乙 9 の実験結果からも明らかである。

(カ) 以上のとおり，本件発明 1 の構成要件 K（請求項 1）を採用すると，蝕刻された部分が逆テーパー（ひさし）形となり，構成要件 K を採用しない場合に比べて，画素電極用の I T O 膜のステップカバレッジが悪化することが予想されるので，本件発明 1 は，「画素電極のステップカバレッジが向上する」という技術効果を上げることができな

いものであって、発明として未完成であり、特許法２９条１項柱書の「発明」に該当しない。

そして、本件発明２ないし４（請求項２ないし４）は、いずれも請求項１を引用するものであって、上記技術効果を上げることができないものであるから、本件発明１と同様の理由により、特許法２９条１項柱書の「発明」に該当しない。

イ 無効理由２（実施可能要件違反）

（ア） 本件明細書の「発明の詳細な説明」は、当業者が「その実施をすることができる程度に明確かつ十分に」記載されていないため、本件明細書は、平成１１年法律第１６０号による改正前の特許法３６条４項（以下、単に「特許法３６条４項」という。）に規定する要件（いわゆる実施可能要件）を満たしておらず、本件特許は、同項の要件を満たしていない特許出願に対してされた無効理由（平成１４年法律第２４号附則２条１項の規定によりなお従前の例によるものとされた同法による改正前の特許法１２３条１項４号（以下、単に「特許法１２３条１項４号」という。））がある。

（イ） 前記ア（ウ）のとおり、本件明細書には、本件発明１ないし４は、「パッド部で保護膜及び絶縁膜が同時にパターンニングされる部位に半導体膜あるいはソース／ドレイン電極用の金属膜を形成すること」によって、蝕刻された部分をテーパ形状にして、画素電極用のＩＴＯ膜のステップカバレッジを向上させるという効果が得られると記載されているのであるから（段落【００８１】）、画素電極用のＩＴＯ膜のステップカバレッジを向上させるための手段として、蝕刻された部分をテーパ形状にする蝕刻条件等についての技術的事項が、発明の詳細な説明において、当業者がその実施をすることができる程度に明確かつ十分に記載されている必要がある。

しかし，前記ア(ウ)のとおり，本件発明１の実施例は，図１０及び図１１に示された構造だけであり，実施例に関する記載は，段落【００４７】～【００４９】の３段落しか存在せず，具体的な製造方法はほとんど記載されていない。また，第１参考例における製造方法の記載（段落【００４１】～【００４５】）が，本件発明１の実施例においても適用されると解しても，一部の構造しか具体的に記載されていない。このように本件明細書には，具体的な成膜条件，蝕刻条件等の製造方法は，全く開示されておらず，本件明細書の記載によっては本件発明１ないし４を具体的に実施することができない。

さらに，本件発明１（請求項１）は，構成要件Ｋにおいて「半導体膜あるいは第３金属膜のうち少なくとも何れか一つ」の膜が「パッド部に形成されるコンタクトホールの縁の第２金属膜の上」に残るという条件を特定しているが，本件明細書では，「コンタクトホールの縁」という条件について，その定義がされていない。

(ウ) 以上のとおり，本件明細書の「発明の詳細な説明」の記載は，当業者が発明を実施できる程度に明確かつ十分に記載したものであるとはいえないから，本件明細書は，特許法３６条４項に適合しない。

#### ウ 無効理由３（サポート要件違反・明確性要件違反）

(ア) 本件発明１ないし４の特許請求の範囲（請求項１ないし４）の記載は，「特許を受けようとする発明が発明の詳細な説明に記載したものであること」（平成１４年法律第２４号による改正前の特許法３６条６項（以下，単に「特許法３６条６項」という。）１号）の要件（いわゆるサポート要件）に適合せず，また，不明瞭なものであって，「特許を受けようとする発明が明確であること」（同項２号）の要件（いわゆる明確性要件）に適合しないから，本件特許は，同項１号，２号の要件を満たしていない特許出願に対してされた無効理由（

特許法 123 条 1 項 4 号) がある。

- (イ) a 本件発明 1 は、液晶表示装置の製造方法に関するものであり、その特許請求の範囲(請求項 1)では、構成要件 B ないし J において時系列に各製造工程の段階を特定しているところ、構成要件 K の段階で残した膜(「半導体膜あるいは第 3 金属膜のうち少なくとも何れか一つ」)について、それ以外の構成要件に記載されていないため、請求項 1 の記載からは、構成要件 K と構成要件 H 及び構成要件 I との関連が不明確である。

換言すれば、請求項 1 の記載によれば、本件発明 1 は、構成要件 K の段階で残した膜が、構成要件 H や構成要件 I の各段階と全く関連しない構成、例えば構成要件 H や構成要件 I に至る前に除去される構成も含むこととなり、請求項 1 の記載において特許を受けようとする発明が明確であるとはいえない。

- b 本件発明 1 の特許請求の範囲(請求項 1)には、第 1 ないし第 3 金属膜の材質が特定されていないので、本件発明 1 では、第 1 ないし第 3 金属膜の材質としてあらゆる金属を選択することができることとなる。しかし、本件明細書の「発明の詳細な説明」には、第 1 金属膜として「アルミニウムあるいはアルミニウム合金」(段落【0041】、【0049】)、第 2 金属膜として「耐火金属」(段落【0041】、【0049】)及び第 3 金属膜として「クロム(Cr)、モリブデン(Mo)あるいはチタン(Ti)など」(段落【0043】)が記載されているだけであり、第 1 ないし第 3 金属膜の材質として、これら以外の金属を選択することができる旨の記載は全くない。

したがって、本件明細書においては、特許を受けようとする発明が発明の詳細な説明に記載されたものであるとはいえない。

c 本件明細書には、発明の解決すべき課題として、「パッド部でのアルミニウムとITOとの接触を防止して素子の信頼性を向上させ得る液晶表示装置の製造方法を提供すること」（段落【0029】）との記載があるから、本件発明は、構成要件Kに基づく「画素電極のステップカバレッジが向上する」という効果とは別に、上記課題を解決するため、構成要件AないしJに基づいて「パッド部でのアルミニウムとITOとの接触を防止する」という効果も得られるものでなければならない。

しかるに、本件発明1の特許請求の範囲（請求項1）では、前記bのとおり、第3金属膜の材質を特定していないため、第3金属膜としてアルミニウムが選択された場合、構成要件Kにおいて、第3金属膜を残すと、ITOとアルミニウムとが接触する構造となるが、このような構造では、「パッド部でのアルミニウムとITOとの接触を防止する」という発明の課題及び効果と矛盾することとなる。このように請求項1は、「パッド部でのアルミニウムとITOとの接触を防止する」という発明の課題及び効果と矛盾する構造を包含するものであり、発明として明確なものとはいえない。

また、本件発明2ないし4の特許請求の範囲（請求項2ないし4）においても、第3金属膜の材質を特定していないため、上記と同様に、発明として明確なものとはいえない。

d 本件発明1ないし3の特許請求の範囲（請求項1ないし3）では、「第2画素電極パターン」の大きさを限定していないのに対し、本件発明4の特許請求の範囲（請求項4）において、「[第2]画素電極パターンは前記パッド部の保護膜及び絶縁膜のオープンされた部分より大きく形成する」こととの限定がされていることからすると、何ら限定のない請求項1ないし3は、第2画素電極パタ

ーンがパッド部の保護膜及び絶縁膜のオープンされた部分より小さく形成する構造を含むこととなる。

しかし、かかる構造は、画素電極パターンが、オープンされた部分の内側だけに形成され、コンタクトホール段差を覆っていないため、「画素電極のステップカバレッジが向上する」という効果を利用しないものであり、このように請求項 1 ないし 3 は、「画素電極のステップカバレッジが向上する」という効果を利用しない構造も含むものであり、発明として明確なものとはいえない。

(ウ) 以上のとおり、本件発明 1 ないし 4 の特許請求の範囲（請求項 1 ないし 4）の記載は、特許を受けようとする発明が発明の詳細な説明に記載したものではないか、不明瞭なものであるから、特許法 36 条 6 項 1 号、2 号に適合しない。

#### エ 無効理由 4（進歩性の欠如）

(ア) 本件発明 1 ないし 4 は、本件出願の優先権主張日前に頒布された刊行物である特開平 5 - 165059 号公報（乙 4）に記載された発明（以下「乙 4 記載発明」という。）、米国特許第 5166086 号公報（乙 5）に記載された発明（以下「乙 5 記載発明」という。）及び周知技術に基づいて当業者が容易に想到することができたものであるから、本件特許には、特許法 29 条 2 項に違反する無効理由（同法 123 条 1 項 2 号）がある。

(イ) 本件発明 1 の進歩性の欠如（乙 4 を主たる刊行物とするもの）

##### a 本件発明 1 と乙 4 記載発明との対比

特開平 5 - 165059 号公報（乙 4）の段落【0032】、【0046】ないし【0049】、【0057】ないし【0060】、図 2（f）、（h）及び図 3 を総合すると、乙 4 記載の「薄膜トランジスタ部分」、「ゲートライン端子部 GLa」、「アクティ

ブマトリックス液晶表示素子に用いるＴＦＴパネル」，「ゲート用金属膜１１」，「下層膜１１」，「ゲート絶縁膜１２」，「ｉ型半導体層１３およびｎ型半導体層１４」，「トランジスタ素子領域の外形」，「ソース，ドレイン用金属膜１６」，「保護絶縁膜１７」，「コンタクト孔１７ａ，開口１７ａ及び開口１２ａ」，「画素電極２０」及び「上層膜」は，本件発明１の「薄膜トランジスタ部」，「パッド部」，「液晶表示装置」，「第１金属膜及び第２金属膜」，「ゲートパッド」，「絶縁膜」，「半導体膜」，「半導体膜パターン」，「第３金属膜」，「保護膜」，「コンタクトホール」，「第１画素電極パターン」及び「第２画素電極パターン」にそれぞれ相当するというべきである。

したがって，本件発明１と乙４記載発明とは，以下の相違点１，２においてのみ相違し，その余の点は一致している。

（相違点１）

本件発明１は，構成要件Ｂにおいて，第１金属膜及び第２金属膜を順番に積層しているのに対し，乙４には，ゲート用金属膜１１の材質として「Ａ１またはＡ１合金等」（段落【００３７】）としか記載されていない点。

（相違点２）

乙４には，本件発明１の構成要件Ｋが開示されていない点。

b 相違点１に係る本件発明１の構成の容易想到性

乙６（平成６年３月１日発行の書籍「ディスプレイ技術シリーズカラー液晶ディスプレイ」）には，「ゲート電極材料にはＣｒとＴａ系金属が使われることが多い。・・・ただＴａは比抵抗が大きいため，ＬＣＤが大きくなるほどゲート配線遅延によって画質が低下する。これを改善するため，Ａ１やＣｕなどをＴａ配線に積層し

て形成し低抵抗化する研究が進んでいる。」（１５７頁１６行～２１行）との記載がある。

また、特開平６－２８１９５４号公報（乙７）には、「アルミを単独で使用した場合、ゲート絶縁膜は基板温度が３００℃以上で形成されるため、基板との熱膨張率の差に起因すると考えられる熱応力によりアルミヒロックが発生し、層間絶縁性が著しく損なわれる。このようにアルミをアドレス配線電極として使用するには、高融点金属で完全に被覆する積層構造が必要である」（段落【０００７】）、「アドレス配線電極〔ゲート配線電極〕・・・は基板上に形成されたＡｌまたはＡｌ合金からなる第１の金属とこの第１の金属の上に積層された高融点金属およびその合金、例えばＴａまたはＴａ合金からなる第２の金属とからなり、前記第１の金属の前記データ配線電極に平行な方向の幅は前記第２の金属の幅よりも大きい液晶表示装置」（段落【０００８】）、「プラズマＣＶＤ法によりガラス基板２１上にＳｉＯ<sub>x</sub>を成膜する。この上に、スパッタ法により、Ａｌ膜２２およびＭｏとＴａとの合金膜２３をそれぞれ１００ｎｍおよび２００ｎｍの膜厚に連続的に堆積させる。このとき、Ａｌ膜はＡｌ合金、例えば、Ｃｕ １原子％、Ｓｉ ０．５原子％を含むＡｌ合金膜でも可能である。」（段落【００１４】）との記載がある。

乙６，７の上記記載によれば、液晶表示装置の技術分野において、低抵抗化のため又はアルミのヒロックを防止するために、「ゲート電極材料として、第１の金属及び第２の金属を積層させて形成すること」及び「第１の金属としてＡｌ膜又はＡｌ合金を使用し、第２の金属としてＴａ等の高融点金属を使用すること」は、本件出願の優先権主張日当時、周知であったというべきである。



したがって、当業者であれば、乙４記載発明において、上記周知技術を適用して、ゲート用金属膜１１として、第１の金属及び第２の金属を積層させて形成し、それらをフォトリソグラフィ法によりパターニングしてゲート電極Ｇ及び下層膜１１をそれぞれ形成すること（相違点１に係る本件発明１の構成）は容易に想到することができたものである。

c 相違点２に係る本件発明１の構成の容易想到性

米国特許第５１６６０８６号公報（乙５）の図７ｂ、７ｃから、「工程４」（図７ｂ）における半導体層５のエッチングによって、ゲート電極２上とゲート端子３上の２箇所にそれぞれ半導体層５のパターンが形成され、ゲート端子３上の半導体層５のパターンが、ゲート端子を露出させる開口（図７ｃ参照）の周囲に残っていることを確認することができるから、乙５には、相違点２に係る本件発明１の構成（構成要件Ｋに相当する構成）が開示されている。

ところで、一般的に液晶表示装置に使用される薄膜トランジスタとして、チャネルの上にチャネル保護膜を形成してチャネル領域を保護するチャネル保護膜型と、ｎ型半導体層をエッチングしてチャネル領域を形成するチャネルエッチ型とが知られている。乙４で製造されるＴＦＴ（薄膜トランジスタ）は、チャネル領域にチャネル保護膜を形成しない点において、チャネルエッチ型に類似する構造であるが、乙５で製造されるＴＦＴは、チャネルの上に保護絶縁層６を形成するチャネル保護膜型である。

乙４には、従来技術の欄において、ｉ型半導体層４の「チャネル領域」の上にＳｉＮ等からなる「ブロッキング層８」が形成されるチャネル保護膜型のＴＦＴ（段落【０００８】）を製造する〔工程１〕ないし〔工程１１〕（段落【００１０】～【００２３】）の

記載がある。また、乙４には、「*i*型半導体層５のチャンネル領域の上にゲート絶縁膜４と同系の絶縁材（*SiN*等）からなるブロッキング層８を設けているため、薄膜トランジスタ３の製造工程において上記ブロッキング層８をパターニングする際に、*i*型半導体層５の下ゲート絶縁膜４にピンホール等の欠陥を発生させてしまうことがあった。」（段落【００２４】）、「本発明の目的は、*i*型半導体層の上にブロッキング層を設けることなく、しかも*i*型半導体層のチャンネル領域にダメージを与えることなく*n*型半導体層を電氣的に分離して、層間短絡のない薄膜トランジスタを歩留よく製造することができる薄膜トランジスタの製造方法を提供することにある。」（段落【００２９】）との記載があり、上記記載は、チャンネル保護膜型のＴＦＴに対し、乙４の製造方法を適用することを示唆している。また、乙４の従来技術において記載されたチャンネル保護膜型のＴＦＴの製造工程１～７（段落【００１１】～【００１８】）は、乙５記載のチャンネル保護膜型の製造工程とほぼ同じである。

そして、乙４と乙５は、いずれも液晶表示装置の製造方法に関するもので、同一の技術分野に属するものであるところ、液晶表示装置の製造方法において、各膜のパターン形状を変更することは、マスクを変更することによって容易に実施できるものであり、公知のパターンを採用することは当業者が適宜なし得る設計変更にすぎない。

したがって、当業者であれば、乙４記載の「*i*型半導体層１３および*n*型半導体層１４をフォトリソグラフィ法によって、トランジスタ素子領域の外形にパターニングする工程」において、乙５に開示された「半導体膜５のパターンを形成する工程において、ゲート

端子 3 を露出させる開口の周囲のゲート絶縁膜 4 の上に、半導体層 5 を残す」という膜パターンを採用して、ゲートライン端子部 G L a の下層膜 1 1 の上に、i 型半導体層 1 3 及び n 型半導体層 1 4 を残すこと（相違点 2 に係る本件発明 1 の構成）は容易に想到することができたものである。

d 小括

以上によれば、本件発明 1 は、乙 4 記載発明と周知技術及び乙 5 に基づいて、当業者が容易に想到することができたものである。

(ウ) 本件発明 1 の進歩性の欠如（乙 5 を主たる刊行物とするもの）

a 本件発明 1 と乙 5 記載発明との対比

米国特許第 5 1 6 6 0 8 6 号公報（乙 5）の各記載（1 欄 1 4 行～1 7 行，2 欄 2 0 行～2 4 行，2 欄 5 3 行～3 欄 5 行，3 欄 6 5 行～6 8 行，4 欄 2 2 ～6 7 行，図 6 ないし 1 0），前記(イ) c のとおり，乙 5 には，「工程 4」（図 7 b）における半導体層 5 のエッチングによって，ゲート電極 2 上とゲート端子 3 上の 2 箇所にそれぞれ半導体層 5 のパターンが形成され，ゲート端子 3 上の半導体層 5 のパターンは，ゲート端子を露出させる開口（図 7 c 参照）の周囲に残っている構成が開示されていることを総合すると，乙 5 記載の「薄膜トランジスタが形成される領域」，「ゲート端子 3 が形成される領域」，「アクティブマトリクス型液晶表示装置の薄膜トランジスタアレイ」，「ゲート端子 3」，「ゲート絶縁膜 4」，「半導体層 5」，「半導体層 5 のパターン」，「バリア金属層 8 並びにソース及びドレイン金属層」，「透明導電膜」，「透明画素電極 1 0」は，本件発明 1 の「薄膜トランジスタ部」，「パッド部」，「液晶表示装置」，「ゲートパッド」，「絶縁膜」，「半導体膜」，「半導体膜パターン」，「第 3 金属膜」，「透明導電

膜」，「第１画素電極パターン」にそれぞれ相当するというべきである。

したがって，本件発明１と乙５記載発明とは，以下の相違点イないしハにおいてのみ相違し，その余の点は一致している。

（相違点イ）

本件発明１では，構成要件Ｂにおいて，第１金属膜及び第２金属膜を順番に積層しているのに対し，乙５には，金属膜の材質について記載されていない点。

（相違点ロ）

本件発明１では，構成要件Ｇにおいて，保護膜が形成され，構成要件Ｈにおいて，前記保護膜及び絶縁膜を写真蝕刻してコンタクトホールを形成しているのに対し，乙５では，保護膜が形成されず，ゲート絶縁膜４を除去してゲート端子３の開口を形成している点。

（相違点ハ）

本件発明１では，構成要件Ｊにおいて，ゲートパッドと接続される第２画素電極パターンを形成するのにに対し，乙５では，ゲート端子３と透明導電膜とが接触しない点。

b 相違点イに係る本件発明１の構成の容易想到性

相違点イは，乙４記載発明と本件発明１との相違点１と同じ内容であるところ，前記(イ) bのとおり，本件出願の優先権主張日当時，「ゲート電極材料として，第１の金属及び第２の金属を積層させて形成すること」は周知であったから，当業者であれば，乙５記載発明において，金属膜として，「第１の金属」及び「第２の金属」を積層させて形成し，それらをパターンニングしてゲート電極２及びゲート端子３をそれぞれ形成すること（相違点イに係る本件発明１の構成）は容易に想到することができたものである。

c 相違点ロ，ハに係る本件発明１の構成の容易想到性

乙４には，相違点ロに係る本件発明１の構成（「構成要件Ｇにおいて，保護膜が形成され，構成要件Ｈにおいて，前記保護膜及び絶縁膜を写真蝕刻してコンタクトホールを形成している」構成）及び相違点ハに係る本件発明１の構成（「構成要件」において，ゲートパッドと接続される第２画素電極パターンを形成する」構成）がいずれも開示されている。

そして，前記(イ)ｃのとおり，乙４には，チャンネル保護膜型のＴＦＴに対し，乙４の製造方法を適用する示唆が存在するから，当業者であれば，乙５記載のチャンネル保護膜型のＴＦＴを製造するために，乙４の示唆に従って，相違点ロ，ハに係る本件発明１の構成を適用することは容易に想到することができたものである。

d 小括

以上によれば，本件発明１は，乙５記載発明と周知技術及び乙４に基づいて，当業者が容易に想到することができたものである。

(エ) 本件発明２ないし４の進歩性の欠如

本件発明２の構成要件Ｌ，本件発明３の構成要件Ｍ及び本件発明４の構成要件Ｎは，乙４に記載されているか，あるいは周知技術であるので，本件発明２ないし４も，乙４，５及び周知技術に基づいて，当業者が容易に想到することができたものである。

(2) 原告の反論

ア 無効理由１（未完成発明）に対し

(ア) 本件明細書の段落【００４９】には，「パッド部の保護膜及び絶縁膜が蝕刻される部位の絶縁膜上にステップカバレッジを改善するための第１物質層８８が形成されている。前記第１物質層８８は半導体膜をパターニングする時，保護膜及び絶縁膜が蝕刻される境界部位に

半導体膜が残るようにパターニングしたり，ソース電極 8 2 a 及びドレイン電極 8 2 b をパターニングする時，クロム膜が残るようにパターニングすることにより形成される。従って，別途の写真工程を加えなくても画素電極用の I T O のステップカバレッジを向上させ得る。」との記載があり，本件発明 1 の構成要件 K は，上記記載に基づいて，「前記半導体膜パターンを形成する段階及びソース電極及びドレイン電極を形成する段階のうち，少なくとも何れか一段階は，前記パッド部に形成されるコンタクトホール縁の前記第 2 金属膜の上に，前記半導体膜あるいは第 3 金属膜のうち少なくとも何れか一つが残る段階からなる」と規定されているものである。

そして，当業者が本件明細書の上記記載に接すれば，構成要件 K の技術的意義を理解することが十分可能である。しかも，「前記パッド部に形成されるコンタクトホール縁の前記第 2 金属膜の上に，前記半導体膜あるいは第 3 金属膜のうち少なくとも何れか一つが残る」構成とすることにより，「別途の写真工程を加えなくても画素電極用の I T O のステップカバレッジを向上させ得る」こととなるのであるから，本件発明 1 ないし 4 の技術内容は，当業者が反復実施して効果を上げることができる程度にまで具体的・客観的なものとして構成されていることは明らかである。

(イ) 被告が根拠として挙げる乙 2 の図 5 . 1 4 ( A ) では，上側 N S G 膜及びその下の P S G 膜の部分が「逆テーパ形状」となっているが，下側 N S G 膜及び熱酸化膜の部分においては「テーパ形状」となっている。

また，被告が本来問題とすべき構造は，窒化膜（絶縁膜）の上にシリコン膜（半導体膜）が形成される構造であるべきところ，N S G 膜と P S G 膜は何れも絶縁膜であって半導体膜ではない。

さらに、被告は、「パッド部で保護膜及び絶縁膜が同時にパターンニングされる部位に半導体膜あるいはソース/ドレイン電極用の金属膜を形成すること」により、蝕刻された部分が逆テーパー（ひさし）形となるため、画素電極用のITO膜のステップカバレッジが悪化するものと予想されると主張するが、上記主張は、被告が独自に試みた定性的段差部形状評価の結果に基づくものにすぎない。乙2にも、膜の積層構造を同じくする図5.14(A)と図5.14(B)を比較して、「工程改善やCVD膜の変更により、図5.14(B)のような均一なAl配線膜厚を確保することができる。」(132頁18行～19行)との記載があることに照らすならば、当業者であればなし得るであろう「工程改善」の余地等について何ら配慮することなくされた定性的段差部形状評価は、本件発明1ないし4が発明として未完成であることの客観的根拠たり得ない。

さらに、イ号液晶モジュールにおいても、絶縁膜と保護膜のエッチングは同一工程（工程9）で行われているが、被告が提出した実験結果（乙9）のような逆テーパー形状となっていない。

(ウ) 以上のとおり、本件発明1ないし4の技術内容は、当業者が反復実施して効果を上げることができる程度にまで具体的・客観的なものとして構成されていないため、特許法29条1項柱書の「発明」に該当しないとの被告の主張は、失当である。

イ 無効理由2（実施可能要件違反）に対し

(ア) 被告は、本件明細書には、具体的な成膜条件、蝕刻条件等の製造方法は、全く開示されておらず、明細書の記載によっては本件発明1ないし4を具体的に実施することができない旨主張する。

しかし、前記ア(イ)のとおり、乙2にも、膜の積層構造を同じくする図5.14(A)と図5.14(B)を比較して、「工程改善やC

VD膜の変更により，図5．14（B）のような均一なAl配線膜厚を確保することができる。」（132頁18行～19行）との記載があるように，半導体プロセス技術分野における技術的進歩に鑑みれば，この程度の「工程改善」は，当業者にとっては容易に実施できる程度の事項でしかない。

（イ） 被告は，請求項1において唯一特定した「コンタクトホールの縁」という条件についても，その定義がされておらず，本件明細書の「発明の詳細な説明」において，当業者がその実施をすることができる程度に明確かつ十分に記載されていない旨主張する。

しかし，本件明細書の段落【0049】には，「図11を参照すると，・・・パッド部の保護膜及び絶縁膜が蝕刻される部位の絶縁膜上にステップカバレッジを改善するための第1物質層88が形成されている。前記第1物質層88は半導体膜をパターニングする時，保護膜及び絶縁膜が蝕刻される境界部位に半導体膜が残るようにパターニングしたり，ソース電極82a及びドレイン電極82bをパターニングする時，クロム膜が残るようにパターニングすることにより形成される。従って，別途の写真工程を加えなくても画素電極用のITOのステップカバレッジを向上させ得る。」などと記載されており，構成要件Kにおける「コンタクトホールの縁」がパッド部の保護膜及び絶縁膜が蝕刻される部位（境界部位）を意味する程度のことは，本件明細書に接した当業者にとって容易に理解され得る事項である。

（ウ） 以上のとおり，本件明細書は，特許法36条4項に適合しないとの被告の主張は，失当である。

ウ 無効理由3（サポート要件違反・明確性要件違反）に対し

（ア） 被告は，請求項1の記載によれば，本件発明1は，構成要件Kで残した膜が，構成要件Hや構成要件Iの各段階と全く関連しない構



成，例えば構成要件 H や構成要件 I に至る前に除去される構成も含むこととなり，請求項 1 の記載において特許を受けようとする発明が明確であるとはいえない旨主張する。

しかし，発明を特定するための事項の意味内容の解釈に当たっては，特許請求の範囲の記載のみでなく，明細書及び図面の記載並びに特許出願時の技術常識をも考慮されるものであるところ，本件明細書に接した当業者であれば，特許請求の範囲（請求項 1）の記載から本件発明 1 を明確に把握することが可能であることは明らかであり，本件発明 1 が「例えば構成要件 H や構成要件 I に至る前に除去される構成」でもあり得るなどと理解する当業者を想定することそのものに何ら意味はない。

（イ） 被告は，本件発明 1 の特許請求の範囲（請求項 1）には，第 1 なしいし第 3 金属膜の材質が特定されていないので，第 3 金属膜としてアルミニウムが選択された場合，構成要件 K において，第 3 金属膜を残すと，ITO とアルミニウムとが接触する構造となるが，このような構造では，「パッド部でのアルミニウムと ITO との接触を防止する」という発明の課題及び効果と矛盾することとなり，請求項 1 は，「パッド部でのアルミニウムと ITO との接触を防止する」という発明の課題及び効果と矛盾する構造を包含するものであり，発明として明確なものとはいえない旨主張する。

しかし，当業者であれば，「パッド部でのアルミニウムと ITO との接触を防止する」発明において，第 2 画素電極パターンと接触する部分のゲートパッドをアルミニウムとしたり，構成要件 K において ITO と接触するような態様の第 3 金属膜としてアルミニウムを選択するなどということが技術的に無意味な選択であることは容易に理解し得る事項である。

(ウ) 被告は、本件発明 1 ないし 3 の特許請求の範囲（請求項 1 ないし 3）では、「第 2 画素電極パターン」の大きさが特定されておらず、第 2 画素電極パターンがパッド部の保護膜及び絶縁膜のオープンされた部分より小さく形成する構造を含むこととなるから、「画素電極のステップカバレッジが向上する」という効果を利用しない構造も含むものであり、発明として明確なものとはいえない旨主張する。

しかし、本件明細書には、「画素電極は前記保護膜及び絶縁膜の蝕刻された部分より大きく形成されるので、ITO により第 2 金属膜が保護され得る」（段落【0039】）、「なお、パッド部に形成される画素電極を前記保護膜及び絶縁膜がオープンされる部位より大きく形成されるようにパターンングすることにより、第 2 金属膜は ITO 膜により保護される」（段落【0046】）との記載があり、これらの記載に照らせば、本件発明 4（請求項 4）の「前記画素電極パターンは前記パッド部の保護膜及び絶縁膜のオープンされた部分より大きく形成する段階からなる」との要件は、第 2 金属膜を ITO により保護する旨を規定したものであることは明らかであり、「前記パッド部に形成されるコンタクトホール縁の前記第 2 金属膜の上に、前記半導体膜あるいは第 3 金属膜のうち少なくとも何れか一つが残る」構成（構成要件 K）とすることによって ITO 膜形成時に当該領域におけるステップカバレッジが向上することとは、技術的思想としては区別して観念される。

加えて、ゲートパッドと電氣的に接続する第 2 画素電極パターンは外部のデバイスや配線と接続される電極としても機能するのであるから、当該第 2 画素電極パターンを外部デバイス等と接続可能な程度の大きさとするのは当業者であれば当然に理解し、設計する事項である。

(エ) 以上によれば、本件発明 1 ないし 4 の特許請求の範囲（請求項 1 ないし 4）の記載は、特許法 36 条 6 項 1 号、2 号に適合しないとの被告の主張は、失当である。

エ 無効理由 4（進歩性の欠如）に対し

(ア) 本件発明 1 の進歩性の欠如（乙 4 を主たる刊行物とするもの）  
に対し

被告は、乙 4 記載の「i 型半導体層 13 および n 型半導体層 14 をフォトリソグラフィ法によって、トランジスタ素子領域の外形にパターンニングする工程」において、乙 5 に開示された「半導体膜 5 のパターンを形成する工程においてゲート端子を露出させる開口の周囲のゲート端子 3 の上に、半導体層 5 を残す」という膜パターンを採用して、ゲートライン端子部 GLa の下層膜 11 の上に、i 型半導体層 13 及び n 型半導体層 14 を残すことは、当業者が容易に想到することができた旨主張する。

しかし、被告の主張は、以下のとおり理由がない。

a 乙 5 を精査しても、ゲート端子 3 領域についての記載はほとんど認められず、わずかに、「ゲート端子 3 の上の部分のゲート絶縁膜 4 を除去する」工程（工程 5）が図 7 c（及び図 2 g）に図示されているにすぎず、図中に示されたゲート端子 3 上の半導体層 5 がどのような目的で設けられ、いかなる役割を果たすこととなるのか、また、半導体層 5 をどのようなマスクワークにより形成するのかさえ、全く不明である。乙 5 には、「写真工程の数」（マスクワーク数）を減らすことを前提とした上で、構成要件 K により画素電極用の ITO のステップカバレッジを向上させ得ることとした本件発明 1 の技術的思想（本件明細書の段落【0049】）は、一切開示されていない。

b また、本件発明 1 では、コンタクトホール縁の半導体膜部分又は第 3 金属膜部分は、半導体膜パターンを形成する段階又はソース・ドレイン電極を形成する段階において残され、保護膜を形成する段階は、半導体膜パターンを形成する段階及びソース・ドレイン電極を形成する段階の後に設けられているのに対し、乙 5 では、「ゲート端子 3 を露出させる開口の周囲」の半導体層 5 の部分は、保護絶縁層 6 を形成した後であって、かつ、ソース及びドレイン電極（9 a , 9 b ）を形成する前に「残される」ものである。つまり、乙 5 の半導体層 5 は、保護絶縁層 6 を形成する以前にはパターニングされることはなく、半導体膜 5 のパターンは保護絶縁層 6 の形成前には活性領域にもパッド領域にも存在しない。

このような乙 5 に、たまたま、「工程 4（図 7 b）における半導体層 5 のエッチングによって、ゲート電極 2 上とゲート端子 3 上の 2 箇所にそれぞれ半導体層 5 のパターンが形成され、ゲート端子 3 上のパターンが、ゲート端子を露出させる開口（図 7 c 参照）の周囲に残ることが示されて」いるからといって、乙 5 において、本件発明 1 の構成要件 K に相当する構成が開示されていると結論付けることはできない。

そもそも、乙 5 では、ゲート端子 3 上の半導体層 5 は、ゲート端子 3 を露出させるために絶縁膜 4 を除去するためのマスクとして保護絶縁層 6 を用いることとした結果、たまたま当該保護絶縁層 6 の下にある半導体層 5 が残ることとなったという程度のものでしかなく、しかも、乙 5 の図 2 d を参照すると、ゲート電極 2 の直上には、ゲート絶縁膜 4 及び半導体層 5 が設けられ、不純物が添加された半導体層 7 は、保護絶縁層 6 を介して、半導体層 5 上に形成されているのであるから、当該保護絶縁層 6 は、乙 4 において「ブロッ

キング層」(段落【0024】)とされているものに対応付けられるべき層である。

そして、乙4記載発明は、「従来の薄膜トランジスタ3は、i型半導体層5のチャンネル領域の上にゲート絶縁膜4と同系の絶縁材(SiN等)からなるブロッキング層8を設けているため、薄膜トランジスタ3の製造工程において上記ブロッキング層8をパターンニングする際に、i型半導体層5の下のゲート絶縁膜4にピンホール等の欠陥を発生させてしまうことがあった」ため(乙4の段落【0024】)、このような不都合をもたらす「ブロッキング層8」を必要とすることなく薄膜トランジスタを製造することを目的とするものであるから(段落【0029】)、乙4と乙5とを組み合わせることには阻害要因があるというべきである。

c 以上のとおり、相違点2に係る本件発明1の構成は、乙4と乙5とを組み合わせることにより容易に想到することができる旨の被告の主張は、失当である。

(イ) 本件発明1の進歩性の欠如 (乙5を主たる刊行物とするもの) に対し

被告は、乙4には、チャネル保護膜型のTFTに対し、乙4の製造方法を適用する示唆が存在することを前提に、本件発明1は、乙5と乙4とを組み合わせることにより当業者が容易に想到することができた旨主張する。

しかし、前記(ア)aのとおり、乙5記載発明は、マスクワーク数を減らすことを目的としたものでも、画素電極用のITOのステップカバレッジを向上させ得ることを目的としたものでもなく、乙5の図中に示されているゲート端子3上の半導体層5がどのような目的で設けられ、いかなる役割を果たすこととなるのか、半導体層5をどのよう

なマスクワークにより形成するのも全く不明なのであって、本件発  
明 1 に関連する技術的思想は一切、開示も示唆もされていない。

加えて、乙 5 を乙 4 と組み合わせることには、阻害要因があること  
は、前記(ア) b のとおりである。

したがって、被告の上記主張は、理由がない。

(ウ) 小括

以上によれば、本件発明 1 は、乙 4、5 及び周知技術に基づいて当  
業者が容易に想到することができたとの被告の主張は、理由がない。

したがって、本件発明 1 (請求項 1) を引用する本件発明 2 ないし  
4 (請求項 2 ないし 4) の進歩性の欠如をいう被告の主張も理由がな  
い。

第 4 当裁判所の判断

1 争点 1 (イ号液晶モジュールの製造方法の本件発明 1 ないし 4 の技術的範  
囲の属否) について

(1) イ号液晶モジュールの構造及び製造方法

ア イ号液晶モジュールの構造

証拠(甲 4 ないし 6) 及び弁論の全趣旨を総合すれば、イ号液晶モジ  
ュールは、次のような構造を有することが認められ、これに反する証拠  
はない。

(ア) イ号液晶テレビに搭載されたイ号液晶モジュールは、液晶パネ  
ル(以下「イ号液晶パネル」という。) 及びバックライトユニット等  
が金属ベゼルによって一体化されて構成されている。イ号液晶パネル  
の周辺部(端部) には、半導体チップが搭載された C O F (Chip On F  
ilm) が複数接続されている(甲 4 の写真 3 - 3, 4 - 1, 4 - 2)。  
イ号液晶パネルの上側に設けられた C O F はプリント基板(P C B)  
に接続され、当該 P C B はイ号液晶テレビ内に設けられた回路基板に

接続されている。

(イ) イ号液晶モジュールは、基板（a）の画素領域に、別紙１（１）、（２）のような、ソース、ドレイン、ゲートにより構成される薄膜トランジスタ（ＴＦＴ）、ドレイン電極の一部と透明導電膜が当接するコンタクトホールが形成された領域（原告主張の「薄膜トランジスタ部」）と、画素領域外（基板の周辺）の領域に、別紙１（３）のような構造の領域（原告主張の「ゲート - パッド連結部１」）及び別紙１（４）のような構造の領域（原告主張の「ゲート - パッド連結部２」）とを有する。

(ウ) イ号液晶モジュールの「薄膜トランジスタ部」（ＴＦＴ部）では、別紙１（１）のように、基板（a）の上に、「チタン」を含む金属膜（b）、「アルミニウム」を含む金属膜（c）、「チタン」を含む金属膜（d）が基板側からこの順番で積層され、パターニングされてゲート電極を形成している。

ゲート電極の上には、絶縁膜（e）、第１の非晶質シリコン膜（f）及び第２の非晶質シリコン膜（g）がこの順番で積層され、第１の非晶質シリコン膜（f）及び第２の非晶質シリコン膜（g）がパターニングされて半導体膜パターン（f，g）を形成している。

そして、パターニングされた第２の非晶質シリコン膜（g）の上に、「チタン」を含む金属膜（h）と「アルミニウム合金膜」ないし「アルミニウム膜」（i）がこの順番で積層され、これらの金属膜（h，i）がパターニングされてソース電極及びドレイン電極を形成している。上記パターニングされた第２の非晶質シリコン膜（g）全体の下部表面は、第１の非晶質シリコン膜（f）の表面と当接している。また、ソース電極とドレイン電極との間では、第２の非晶質シリコン膜（g）が除去されて第１の非晶質シリコン膜（f）の表面が露出するチャンネル領域が形成されている。

ソース電極，ドレイン電極，上記チャネル領域及び絶縁膜（e）（一部）の上には，保護膜（j）が積層され，パターニングされて保護膜（j）パターンを形成している。この保護膜（j）パターンは，上記チャネル領域に位置する第1の非晶質シリコン膜（f）パターンの上面と接触している。

一方で，保護膜（j）の上記パターニングにより，別紙1(2)のように，ドレイン電極の一部を露出させるコンタクトホールが形成されている。

そして，別紙1(2)のように，上記コンタクトホール，ソース電極，ドレイン電極及び保護膜（j）パターンの上に，ITO（Indium Tin Oxide）により組成される透明導電膜（k）が積層され，この透明導電膜（k）は，パターニングされてドレイン電極のうち「チタン」を含む金属膜（h）と接する画素電極パターンを形成している。なお，ドレイン電極のうち，「アルミニウム合金膜」ないし「アルミニウム膜」（i）の上には保護膜（j）パターンが形成されており，透明導電膜（k）とは接していない。

(エ) a イ号液晶モジュールの「ゲート - パッド連結部1」及び「ゲート - パッド連結部2」では，別紙1(3)，(4)のように，基板（a）の上に，「チタン」を含む金属膜（b），「アルミニウム」を含む金属膜（c），「チタン」を含む金属膜（d）が基板側からこの順番に積層され，パターニングされてゲートパッドを形成している。ゲートパッドの上に，絶縁膜（e）が積層され，絶縁膜（e）のパターニングによりゲートパッドの表面を一部露出させるコンタクトホールが別紙1(3)，(4)のようにそれぞれ形成されている。このパターニングされた絶縁膜（e）の上に，第1の非晶質シリコン膜（f）及び第2の非晶質シリコン膜（g）がこの順番で積層され，さ



らに第2の非晶質シリコン膜（g）の上には、「チタン」を含む金属膜（h）がこの順番に積層され、積層された各膜（f, g, h）は、いずれもパターニングされている。

- b イ号液晶モジュールの「ゲート - パッド連結部1」では、別紙1(3)のように、パターニングされた保護膜（j）が、「チタン」を含む金属膜（h）の一部を露出するように積層されており、また、前記aのコンタクトホール縁の「チタン」を含む金属膜（d）の上には、絶縁膜（e）、第1及び第2の非晶質シリコン膜（f, g）、「チタン」を含む金属膜（h）及び「アルミニウム合金膜」ないし「アルミニウム膜」（i）が残存している。

そして、上記コンタクトホール、上記残存する絶縁膜（e）、第1及び第2の非晶質シリコン膜（f, g）、「チタン」を含む金属膜（h）及び保護膜（j）パターンの上に、ITOにより組成される透明導電膜（k）が積層され、この透明導電膜（k）は、「チタン」を含む金属膜（h）及び絶縁膜（e）の開口部においてゲートパッドを構成する「チタン」を含む金属膜（d）とそれぞれ接する画素電極パターンを形成している。なお、「チタン」を含む金属膜（h）の上に積層された「アルミニウム合金膜」ないし「アルミニウム膜」（i）上には保護膜（j）パターンが形成されており、透明導電膜（k）とは接していない。

- c イ号液晶モジュールの「ゲート - パッド連結部2」では、別紙1(4)のように、前記aのコンタクトホール縁の「チタン」を含む金属膜（d）の上には、絶縁膜（e）、第1及び第2の非晶質シリコン膜（f, g）及び「チタン」を含む金属膜（h）が残存している。

そして、上記コンタクトホール、上記残存する絶縁膜（e）、第

1 及び第 2 の非晶質シリコン膜 ( f , g ) , 「チタン」を含む金属膜 ( h ) の上に , I T O により組成される透明導電膜 ( k ) が積層され , この透明導電膜 ( k ) は , 「チタン」を含む金属膜 ( h ) 及び絶縁膜 ( e ) の開口部においてゲートパッドを構成する「チタン」を含む金属膜 ( d ) とそれぞれ接する画素電極パターンを形成している。

#### イ イ号液晶モジュールの製造方法

前記アの認定事実と証拠 ( 甲 4 ないし 6 ) 及び弁論の全趣旨を総合すれば , イ号液晶モジュールは , 次のような工程 1 ないし 1 2 ( 以下 , 各工程を「本件工程 1」, 「本件工程 2」などという。 ) を順に経て製造されたことが認められ , これに反する証拠はない。

##### (ア) 本件工程 1

別紙 2 のように , 基板 ( a ) の上に , 「チタン」を含む金属膜 ( b ) , 「アルミニウム」を含む金属膜 ( c ) , 「チタン」を含む金属膜 ( d ) を基板側からこの順番で積層した後 , フォトリソグラフィ工程 ( 1 次写真蝕刻 ) により , ゲート電極及びゲートパッドをそれぞれ形成する工程。

##### (イ) 本件工程 2

別紙 2 のように , ゲート電極及びゲートパッドの形成された基板 ( a ) の全面に絶縁膜 ( e ) を積層する工程。

##### (ウ) 本件工程 3

別紙 2 のように , 絶縁膜 ( e ) の上に , 第 1 の非晶質シリコン膜 ( f ) 及び第 2 の非晶質シリコン膜 ( g ) をこの順番に積層する工程。

##### (エ) 本件工程 4

別紙 2 のように , 第 1 の非晶質シリコン膜 ( f ) 及び第 2 の非晶

質シリコン膜（g）を，フォトリソグラフィ工程（2次写真蝕刻）により半導体膜パターンに形成する工程。

（オ） 本件工程 5

別紙 2 のように，半導体膜パターン（f，g）の形成された基板（a）の全面に，「チタン」を含む金属膜（h）及び「アルミニウム合金膜」ないし「アルミニウム膜」（i）をこの順番に積層する工程。

（カ） 本件工程 6

別紙 2 のように，フォトリソグラフィ工程（3次写真蝕刻）により，「チタン」を含む金属膜（h），「アルミニウム合金膜」ないし「アルミニウム膜」（i）をパターニングし，薄膜トランジスタ部にソース電極及びドレイン電極を形成する工程。

（キ） 本件工程 7

別紙 2 のように，「チタン」を含む金属膜（h），「アルミニウム合金膜」ないし「アルミニウム膜」（i）をマスクとして，半導体膜パターン（f，g）を蝕刻し，ソース電極とドレイン電極間に位置する第 2 の非晶質シリコン膜（g）を除去する工程。

（ク） 本件工程 8

別紙 2 のように，ソース電極及びドレイン電極の形成された基板（a）の全面に保護膜（j）を積層する工程。

（ケ） 本件工程 9

別紙 2 のように，フォトリソグラフィ工程（4次写真蝕刻）により，保護膜（j）及び絶縁膜（e）をパターニングし，ドレイン電極（の端部）の表面と，ゲートパッドの表面を露出させるコンタクトホールを形成する工程。

（コ） 本件工程 10

別紙 2 のように、保護膜 ( j ) の蝕刻により露出されている部分の「アルミニウム合金膜」ないし「アルミニウム膜」 ( i ) を除去する工程。

(サ) 本件工程 1 1

別紙 2 のように、コンタクトホール形成された基板 ( a ) の全面に透明導電膜 ( k ) を積層する工程。

(シ) 本件工程 1 2

別紙 2 のように、フォトリソグラフィ工程 ( 5 次写真蝕刻 ) により、透明導電膜 ( k ) をパターンニングして、薄膜トランジスタ部では「チタン」を含む金属膜 ( h ) と接続する画素電極パターンを、「ゲート - パッド連結部 1 」及び「ゲート - パッド連結部 2 」では、「チタン」を含む金属膜 ( d ) 及び「チタン」を含む金属膜 ( h ) とそれぞれ接続する画素電極パターンを形成する工程。

(2) イ号液晶モジュールの製造方法の本件発明 1 の構成要件充足性

ア 被告は、原告の主張するイ号液晶モジュールの製造方法を前提としても、少なくとも、イ号液晶モジュールは本件発明 1 の「第 1 金属膜」及び「第 2 金属膜」 ( 構成要件 B ) ，「第 3 金属膜」 ( 構成要件 E ， F ， K ) ，「ゲートパッドの表面を露出させるコンタクトホール」 ( 構成要件 H ) 及び「前記パッド部に形成されるコンタクトホール」 ( 構成要件 K ) を備えていないので、イ号液晶モジュールの製造方法は、本件発明 1 の構成要件 B ， E ， F ， H ， K をいずれも充足しない旨主張する。

そこで、まず、被告の主張する諸点について順次判断することとする。

イ 「第 1 金属膜」及び「第 2 金属膜」 ( 構成要件 B ) について

原告は、イ号液晶モジュールのチタンを含む金属膜 ( b ) ，アルミニウムを含む金属膜 ( c ) 及びチタンを含む金属膜 ( d ) のうち、アルミ

ニウムを含む金属膜（c）が構成要件Bの「第1金属膜」に、チタンを含む金属膜（d）が構成要件Bの「第2金属膜」に該当する旨主張する。

これに対し被告は、構成要件Bの「ゲート電極及びゲートパッド」は「第1金属膜」及び「第2金属膜」の2層の金属膜からなる積層構造のものに限定されると解すべきであるから、3層構造のイ号液晶モジュールは、「第1金属膜」及び「第2金属膜」を備えていない旨主張する。

そこで、イ号液晶モジュールにおけるアルミニウムを含む金属膜（c）及びチタンを含む金属膜（d）が、それぞれ構成要件Bの「第1金属膜」及び「第2金属膜」に該当するかどうかについて判断する。

（ア） 特許請求の範囲の記載

本件発明1の構成要件Bは、「基板上に第1金属膜及び第2金属膜を順番に積層した後、1次写真蝕刻して前記薄膜トランジスタ部及びパッド部にゲート電極及びゲートパッドをそれぞれ形成する段階」というものである。上記構成要件Bの文言によれば、基板上に積層された「第1金属膜」及び「第2金属膜」により「ゲート電極」及び「ゲートパッド」が形成されることが理解される。

一方で、本件発明1の特許請求の範囲（請求項1）の記載中には、「ゲート電極」及び「ゲートパッド」が「第1金属膜」及び「第2金属膜」の2層の積層構造のものに限定するものとし、この2層に他の層を付加してはならないことを明示した記載はなく、また、「第1金属膜」及び「第2金属膜」の材質を規定する記載もない。

（イ） 本件明細書の記載事項

- a 本件明細書（甲3）の「発明の詳細な説明」には、次のような記載がある。

- (a)「本発明は・・・特に写真工程の段階を省き素子の信頼性を向上させ得る薄膜トランジスタの液晶表示装置の製造方法に関する。」(段落【0001】)
- (b)「薄膜トランジスタ(TFT)は一般トランジスタに比べて非常に薄いため、その製造工程は一般トランジスタの製造工程に比べて、更に複雑で生産性に劣り高コストである。従って、TFTの生産性を高め、低コストにするため・・・特に、製造工程に用いられるマスクの数を減らすための方法が広く研究されている。」(段落【0004】)
- (c)「前記従来の液晶表示装置の製造方法によると、ゲート電極をパターニングするための1次写真蝕刻、陽極酸化膜を形成するための2次写真蝕刻、半導体膜パターンを形成するための3次写真蝕刻、コンタクトホールを形成するための4次写真蝕刻、ソース電極及びドレイン電極をパターニングするための5次写真蝕刻、画素電極用のコンタクトホールを形成するための6次写真蝕刻、画素電極をパターニングするための7次写真蝕刻など最小限に7回の写真蝕刻工程が要求される。従って、製造に長時間がかかり必要なマスクの数が多すぎるため、高コストとなり製造収率も落ちる短所がある。」(段落【0012】)、「かつ、ゲート電極を形成する物質として純粋アルミニウムを用いるため、ゲート電極の形成後、窒化膜、非晶質シリコン層及び不純物のドーピングされた非晶質シリコン層の3層膜を形成するための高温熱処理中にゲート電極にヒロック(hill lock)が発生する可能性が増大する。」(段落【0013】)
- (d)「前記問題点を解決するために、アルミニウム合金をゲート電極に採用しゲート電極の上部あるいは下部に耐火金属を用いてキ

キャッピング金属膜を形成し，保護膜の形成工程とコンタクトホール  
の形成工程を同時に施すことにより，マスクの数を従来の7枚  
から5枚に減らせる方法を提案してある。」（段落【0014  
】）

(e)「図3は5枚のマスクを用いるTF-T-LCDの製造方法の一  
例を説明するための断面図であり，韓国特許出願95-4261  
8号に開示されている。」（段落【0015】），「図3を参照  
すると，TF-T部及びパッド部に形成されたゲート電極はアルミ  
ニウムあるいはアルミニウム-ネオジウム（Al-Nd）あるい  
はアルミニウム-タンタル（Al-Ta）のようなアルミニウム  
合金からなる第1金属膜32と，クロム（Cr），モリブデン（  
Mo）あるいはチタン（Ti）のような耐火金属からなる第2金  
属膜34が順次に積層された二重構造からなっている。」（段落  
【0016】），「かつ，TF-T部では保護膜44が蝕刻され形  
成されたコンタクトホールを通じて画素電極46とドレイン電極  
42bとが連結されている。パッド部では，第2金属膜34の上  
に形成された保護膜44及び絶縁膜36が同時に蝕刻され第2金  
属膜34の一部を露出させるコンタクトホールが形成されてお  
り，前記コンタクトホールを通じてゲート電極（32+34）と  
ITOからなる画素電極46とが連結されている。」（段落【0  
017】），「前記方法によると，アルミニウムあるいはアルミ  
ニウム合金からなる第1金属膜32の上にキャッピング膜として  
第2金属膜34を形成することにより陽極酸化膜の形成工程を省  
くことができ，絶縁膜36及び保護膜44を同時に蝕刻すること  
により写真工程の数を減らすことができる。」（段落【0018  
】）

- (f) 「図４は・・・５枚のマスクを用いたＴＦＴ－ＬＣＤ製造方法の他の例を説明するための断面図であり，韓国特許出願９５－６２１７０号に開示されている。」（段落【００１９】），「図４を参照すると，ＴＦＴ部及びパッド部に形成されたゲート電極がクロム（Ｃｒ），モリブデン（Ｍｏ）あるいはチタン（Ｔｉ）のような耐火金属からなる第１金属膜５１と，アルミニウムあるいはアルミニウム合金からなる第２金属膜５３が順番に積層された二重構造からなっている。」（段落【００２０】），「ＴＦＴ部では保護膜６３が蝕刻され形成されたコンタクトホールを通じて画素電極６７とドレイン電極６１ｂとが連結され，パッド部では第１金属膜５１及び第２金属膜５３からなるゲート電極とパッド電極６１ｃとが画素電極６７を通じて連結されている。前記パッド部に形成されたゲート電極は画素電極６７と接触する部分の第２金属膜５３が蝕刻されている。」（段落【００２１】）
- (g) 「前記方法によるとマスクの数を減らすことができ，耐火性金属膜とその上部に積層されるアルミニウム膜の二重膜にてゲート電極を形成することによりアルミニウム膜のヒロック成長を抑制することができる。かつ，パッド部に画素電極を形成する前にゲート電極を構成するアルミニウム膜を蝕刻することにより後続工程で形成される画素電極とアルミニウム膜の間の接触抵抗を減らすことができる。」（段落【００２２】）
- (h) 「しかしながら，前記二つの方法は次のような問題点を有しており，次の図５を通して説明する・・・」（段落【００２３】），「第１，前記第１方法のようにパッド部に形成されるパッド電極を耐火金属／アルミニウム（あるいはアルミニウム合金）の構造から形成する場合，図５に示したように‘Ａ’部分でアル



ミニウムとITOとが直接接触するようになる。このようにアルミニウムとITOが接触すると、ITOをパターニングするための写真工程時に現像液による電池反応のためにITOが現像液に解けたり、LCD駆動時に駆動電流により酸化膜が形成される問題点がある。」(段落【0024】)、「第2、パッド電極を前記第2方法のようにアルミニウム(あるいはアルミニウム合金)/耐火金属の構造から形成する場合、保護膜及び絶縁膜を蝕刻した後パッド電極上部のアルミニウム(あるいは合金)を蝕刻すると図5の‘B’部位でアルミニウムとITOとが接触するようになる。」(段落【0025】)、「第4、パッド部のゲート電極とパッド電極とを連結するために絶縁膜と保護膜を同時に蝕刻するため、絶縁膜及び保護膜の蝕刻された部分が基板とほとんど垂直に形成されるので、後続工程でITO膜を蒸着する時ステップカバレッジが不良になる。」(段落【0027】)、「第5、保護膜及び絶縁膜が数個のパッドにかけて一つの箱状にオープンされるため、保護膜及び絶縁膜を乾式蝕刻する際にパッドの間の基板が蝕刻される恐れがある。」(段落【0028】)

(i)「本発明は前記のような問題点を解決するために案出されたものであり、パッド部でのアルミニウムとITOとの接触を防止して素子の信頼性を向上させ得る液晶表示装置の製造方法を提供することにその目的がある。」(段落【0029】)、「かつ、本発明の他の目的は写真工程の数を更に減らし得る液晶表示装置の製造方法を提供することである。」(段落【0030】)

(j)「本発明によると、ゲート電極の構造とパッド部のパターンを変更することにより、写真工程の数を減らし、かつアルミニウムとITOの間の接触を防止し素子の信頼性を向上させることがで

きる。」(段落【0034】)

(k)「図7を参照すると、パッド部の保護膜及び絶縁膜はゲートパッドパターンより内側で蝕刻されるようにレイアウトされている。従って、アルミニウム膜が露出されることにより発生するアルミニウム膜とITO膜との接触を防止することができる。かつ、画素電極は前記保護膜及び絶縁膜の蝕刻された部分より大きく形成されるので、ITOにより第2金属膜が保護され得る。」(段落【0039】)、「図8Aを参照すると、まず透明な基板70上にアルミニウムあるいはアルミニウム合金を蒸着して第1金属膜72を形成した後、前記第1金属膜72上に耐火性金属を蒸着して第2金属膜74を順次に形成する。次いで、前記第2金属膜74及び第1金属膜72を1次写真蝕刻してTFT部及びパッド部の基板上にゲート電極及びゲートパッドをそれぞれ形成する。」(段落【0041】)、「図9Cを参照すると、半導体膜パターン(78+80)の形成された前記基板70の全面にクロム(Cr)、モリブデン(Mo)あるいはチタン(Ti)などの金属を蒸着して第3金属膜を形成した後、前記第3金属膜を3次写真蝕刻してTFT部にソース電極82a及びドレイン電極82bを形成する。この際、TFTのチャンネルの形成される領域の不純物がドーピングされた非晶質シリコン膜80も蝕刻されて前記非晶質シリコン膜78の一部が露出される。」(段落【0043】)、「前述した本発明の第1参考例によると、ゲート電極を耐火金属/アルミニウム(あるいはアルミニウム合金)の二重構造から形成することにより、マスクの数を減らすと共に、アルミニウム膜のヒロック成長を抑制することができる。かつ、絶縁膜及び保護膜を同時に蝕刻して画素電極とゲートパッドとを

連結するためのコンタクトホールを形成する時、ゲートパッドパターンの境界内で絶縁膜と保護膜をオープンさせることによりアルミニウムとITOの間の接触を防止することができる。なお、パッド部に形成される画素電極を前記保護膜及び絶縁膜がオープンされる部位より大きく形成されるようにパターニングすることにより、第2金属膜はITO膜により保護される。」(段落【0046】)

(1)「図10は本発明の実施例による液晶表示装置を製造するための概略平面図であり、図11は本発明の実施例による液晶表示装置の製造方法を説明するための断面図である。」(段落【0047】)、「図10のP4は保護膜及び絶縁膜が蝕刻される部分のステップカバレッジを改善させるための第1物質層の形成された部分を限るマスクパターンである。」(段落【0048】)、「図11を参照すると、ゲート電極が耐火金属/アルミニウム(あるいはアルミニウム合金)の二重構造から形成され、パッド部に位置するゲートパッドパターンの境界内で絶縁膜及び保護膜がオープンされるようにパターニングされる。かつ、パッド部の保護膜及び絶縁膜が蝕刻される部位の絶縁膜上にステップカバレッジを改善するための第1物質層88が形成されている。前記第1物質層88は半導体膜をパターニングする時、保護膜及び絶縁膜が蝕刻される境界部位に半導体膜が残るようにパターニングしたり、ソース電極82a及びドレイン電極82bをパターニングする時、クロム膜が残るようにパターニングすることにより形成される。従って、別途の写真工程を加えなくても画素電極用のITOのステップカバレッジを向上させ得る。」(段落【0049】)

(m) 「なお，本発明は以上説明した実施例に限定されるものではなく，多くの変形が本発明の技術的思想内で当分野において通常の知識を有する者により可能であることは明白である。」（段落【 0 0 7 7 】）

(n) 「本発明による液晶表示装置の製造方法によると，ゲート電極をアルミニウムあるいはアルミニウム合金と耐火金属膜を用いた二重構造から形成することにより，写真工程段階を５回に省くことができ，耐火金属膜のストレス弛緩作用によりアルミニウム膜のヒロック成長を抑制することができる。」（段落【 0 0 7 8 】），「かつ，パッド部のパターンを変更してアルミニウムとITO間の接触を最小化することにより，画素電極用のITO膜をパターニングする時に現像液による電池反応を効率よく防止することができる。」（段落【 0 0 7 9 】），「また，パッド部で保護膜及び絶縁膜が同時にパターニングされる部位に半導体膜あるいはソース/ドレイン電極用の金属膜を形成することにより，後続工程で画素電極用のITO膜のステップカバレッジが向上される。」（段落【 0 0 8 1 】）

b 上記各記載と図面（甲３）を総合すれば，本件明細書には，従来の技術による液晶表示装置の製造方法では，「ゲート電極をパターニングするための１次写真蝕刻，陽極酸化膜を形成するための２次写真蝕刻，半導体膜パターンを形成するための３次写真蝕刻，コンタクトホールを形成するための４次写真蝕刻，ソース電極及びドレイン電極をパターニングするための５次写真蝕刻，画素電極用のコンタクトホールを形成するための６次写真蝕刻，画素電極をパターニングするための７次写真蝕刻など最小限に７回の写真蝕刻工程」が必要とされ，かつ，ゲート電極を形成する物質として「純粋

アルミニウム」が用いられていたため、ゲート電極の形成後に「３層膜を形成するための高温熱処理中にゲート電極にヒロック（hill lock）が発生する可能性が増大」するという問題点があったこと（上記 a（c））、このような問題点を解決する方法として、「アルミニウム合金をゲート電極に採用しゲート電極の上部あるいは下部に耐火金属を用いてキャッピング金属膜を形成」し、保護膜の形成工程とコンタクトホール形成工程を同時に施すことが本件出願前に公知であり、この方法を採用することにより、「陽極酸化膜の形成工程」（２次写真蝕刻）を省くとともに、絶縁膜 ３６及び保護膜 ４４が同時に蝕刻されるため「写真工程」（写真蝕刻）を減らすことができ、また、アルミニウム膜のヒロック成長を抑制することができること（上記 a（d）ないし（g））、しかし、上記の方法においても、パッド部でアルミニウムとITOとが直接接触し、ITOをパターニングするための写真工程時に現像液による電池反応のためにITOが現像液に解けたり、LCD駆動時に駆動電流により酸化膜が形成される、絶縁膜と保護膜を同時に蝕刻するため絶縁膜及び保護膜の蝕刻された部分が基板とほとんど垂直に形成され、後続工程でITO膜を蒸着する時ステップカバレッジが不良になるなどの問題点があったため、「本発明」は、このような問題点を解決するため、ゲート電極の構造とパッド部のパターンを変更したこと（上記 a（h）ないし（j））、「本発明の実施例」として、ゲート電極が「アルミニウムあるいはアルミニウム合金」からなる「第１金属膜 ７２」及びその上に蒸着した「耐火性金属」からなる「第２金属膜 ７４」の「二重構造」（２層の積層構造）から形成され、パッド部に位置するゲートパッドパターンの境界内で絶縁膜及び保護膜がオープンされるようにパターニングされ、かつ、パ

ッド部の保護膜及び絶縁膜が蝕刻される部位の絶縁膜上に第 1 物質層 88 が形成された工程を含む液晶表示の製造方法（図 11，上記 a(k)，(l)，(n)）が記載されていることが認められる。

(ウ) 判断

a(a) 本件明細書に記載された「本発明の実施例」は，前記(イ)bのとおり，ゲート電極が「アルミニウムあるいはアルミニウム合金」からなる「第 1 金属膜 72」及びその上に蒸着した「耐火性金属」からなる「第 2 金属膜 74」の 2 層の積層構造のもの（図 11）である。

しかし，一方で，前記(ア)のとおり，本件発明 1（請求項 1）では，基板上に積層された「第 1 金属膜」及び「第 2 金属膜」により「ゲート電極」及び「ゲートパッド」が形成される（構成要件 B）が，請求項 1 において，「ゲート電極」及び「ゲートパッド」が「第 1 金属膜」及び「第 2 金属膜」の 2 層の積層構造のものに限定するものとし，この 2 層に他の層を付加してはならないことを明示した記載はない。また，本件明細書にも，「本発明は以上説明した実施例に限定されるものではなく，多くの変形が本発明の技術的思想内で当分野において通常の知識を有する者により可能である」（段落【0077】。前記(イ)a(m)）との記載がある。

加えて，本件明細書には，「アルミニウム合金をゲート電極に採用しゲート電極の上部あるいは下部に耐火金属を用いてキャッピング金属膜を形成」することにより，アルミニウム膜のヒロック成長を抑制することができることが本件出願前に公知であったこと（前記(イ)b），「アルミニウム膜のヒロック成長」の抑制は「耐火金属膜のストレス弛緩作用」によること（段落【00

78】。前記(イ) a ( n ) ) との記載がある。上記記載によれば、「アルミニウム膜」の上部又は下部のいずれに「耐火金属」からなる「キャッピング金属膜」を設けてもアルミニウム膜のヒロック成長を抑制することができるのであるから、アルミニウム膜の上部及び下部の両方に「キャッピング金属膜」を設けた場合であっても、アルミニウム膜のヒロック成長を抑制することができることを理解できる。

さらに、請求項1を引用した本件発明2（請求項2）では、「前記第1金属膜はアルミニウムあるいはアルミニウム合金から形成されることを特徴とする」との限定をし、また、請求項1を引用した本件発明3（請求項3）では、「前記第2金属膜は耐火金属から形成されることを特徴とする」との限定をしている。

以上を総合すると、本件明細書に記載された実施例は、ゲート電極が「アルミニウムあるいはアルミニウム合金」からなる「第1金属膜72」及びその上に「耐火性金属」からなる「第2金属膜74」を積層した2層の積層構造のものではあるが、本件発明1（請求項1）における「ゲート電極」は、上記実施例の構造のものに限られるものではなく、アルミニウム膜の上部及び下部の両方に耐火性金属からなる「キャッピング金属膜」を設ける構成、すなわちアルミニウム膜の上下に耐火性金属からなる「キャッピング金属膜」を設けた、3層の積層構造のものを除外するものではないと解するのが相当である。

(b) これに対し被告は、本件発明1の構成要件Bに、ゲート電極及びゲートパッドを形成する工程として、基板の上に最初に第1金属膜を形成し、続けて第1金属膜の上に第2金属膜を形成して2層の金属膜からなる積層構造を成膜した後、この2層の積層

構造を写真蝕刻して、ゲート電極及びゲートパッドを形成することを明確に示し、また、構成要件 E の「第 3 金属膜」との記載は、「第 3 金属膜」が形成される前には、「第 1 金属膜」及び「第 2 金属膜」の 2 層しか金属膜が形成されないことを明確に示していること、本件明細書の段落【0049】は、「ゲート電極及びゲートパッド」は「第 1 金属膜」及び「第 2 金属膜」の「二重構造」のものに限定されることを示し、本件明細書の段落【0016】、【0020】、【0046】、【0058】にも、これと同様の記載があることを根拠として挙げて、本件発明 1 の「ゲート電極及びゲートパッド」（構成要件 B）は、「第 1 の金属膜」及び「第 2 の金属膜」の 2 層の金属膜からなる積層構造のものに限定されると解すべきである旨主張する。

しかし、前記(ア)のとおり、請求項 1 には、「ゲート電極」及び「ゲートパッド」が「第 1 金属膜」及び「第 2 金属膜」の 2 層の積層構造のものに限定するものとし、この 2 層に他の層を付加してはならないことを明示した記載はなく、また、構成要件 E の「第 3 金属膜」との記載は、「第 1 金属膜」及び「第 2 金属膜」が形成された後に形成される金属膜が「第 3 金属膜」であることを意味するものにすぎず、「第 3 金属膜」が形成される前には「第 1 金属膜」及び「第 2 金属膜」の 2 層しか金属膜が形成されないことを意味するものと解することはできない。

また、本件明細書記載の実施例は、ゲート電極が「アルミニウムあるいはアルミニウム合金」からなる「第 1 金属膜 72」及びその上に蒸着した「耐火性金属」からなる「第 2 金属膜 74」の「二重構造」（2 層の積層構造）のものであるが、本件発明 1（請求項 1）における「ゲート電極」は、上記実施例の構造の



ものに限られるものではないことは、前記(a)のとおりであり、被告が指摘する本件明細書の各段落の記載を考慮しても、2層構造のものに限定解釈すべき理由はない。

したがって、被告の上記主張は採用することができない。

b そして、イ号液晶モジュールの「ゲート電極」及び「ゲートパッド」は、基板(a)の上に積層されたチタンを含む金属膜(b)、アルミニウムを含む金属膜(c)及びチタンを含む金属膜(d)をフォトリソグラフィー工程(1次写真蝕刻)により形成されたものであること(前記(1)イ(ア)の本件工程1)、チタンは「耐火金属」であること(前記(イ)a(e),(f))に照らすならば、原告が主張するとおり、イ号液晶モジュールの上記3層の金属膜(b,c,d)のうち、アルミニウムを含む金属膜(c)が構成要件Bの「第1金属膜」に、チタンを含む金属膜(d)が構成要件Bの「第2金属膜」に該当するものと認められる。

ウ 「第3金属膜」(構成要件E,F,K)について

原告は、半導体膜パターンの形成された基板(a)の全面に「チタン」を含む金属膜(h)及び「アルミニウム合金膜」ないし「アルミニウム膜」(i)が形成され、これらの金属膜(h,i)は本件発明1の「第3金属膜」(構成要件E)に該当する旨主張する。

これに対し被告は、本件発明1の「第3金属膜」の材質にはアルミニウムが含まれないので、上記2層構造のものは本件発明1の「第3金属膜」(構成要件E,F,K)に該当しない旨主張する。

そこで、イ号液晶モジュールにおける「チタン」を含む金属膜(h)及び「アルミニウム合金膜」ないし「アルミニウム膜」(i)が、構成要件Eの「第3金属膜」に該当するかどうかについて判断する。

(ア) 特許請求の範囲の記載

本件発明 1 の特許請求の範囲（請求項 1）には，「基板上に第 1 金属膜及び第 2 金属膜を順番に積層した後，1 次写真蝕刻して前記薄膜トランジスタ部及びパッド部にゲート電極及びゲートパッドをそれぞれ形成する段階」（構成要件 B），「前記ゲート電極及びゲートパッドの形成された基板の全面に絶縁膜及び半導体膜を順番に形成する段階」（構成要件 C），「前記半導体膜を 2 次写真蝕刻して前記薄膜トランジスタ部に半導体膜パターンを形成する段階」（構成要件 D）を順に経た上で，構成要件 E において「第 3 金属膜」が「前記半導体膜パターンの形成された基板の全面に形成」されること，その上で，「前記第 3 金属膜を 3 次写真蝕刻して前記薄膜トランジスタ部にソース電極及びドレイン電極を形成する段階」（構成要件 F），「前記ソース電極及びドレイン電極の形成された基板の全面に保護膜を形成する段階」（構成要件 G），「前記保護膜及び絶縁膜を 4 次写真蝕刻して前記ドレイン電極の表面と，前記ゲートパッドの表面を露出させるコンタクトホールを形成し，前記ゲートパッドより内側にオープンされるように前記保護膜及び絶縁膜を蝕刻する段階」（構成要件 H），「前記コンタクトホールの形成された基板の全面に透明導電膜を形成する段階」（構成要件 I），「前記透明導電膜を 5 次写真蝕刻して，前記ドレイン電極と接続される第 1 画素電極パターンと，ゲートパッドと接続される第 2 画素電極パターンとを形成する段階」（構成要件 J）を順に経て液晶表示装置を製造すること，「前記半導体膜パターンを形成する段階」（構成要件 D）及び「ソース電極及びドレイン電極を形成する段階」（構成要件 F）のうち，「少なくとも何れか一段階は，前記パッド部に形成されるコンタクトホールの縁の前記第 2 金属膜の上に，前記半導体膜あるいは第 3 金属膜のうち少なくとも何れか一つが残る段階」からなること（構成要件 K）が開示され

ている。

上記 ないし によれば，本件発明１の「第３金属膜」は，「前記半導体膜パターンの形成された基板の全面に形成」され，「第３金属膜」の写真蝕刻（「３次写真蝕刻」）により「前記薄膜トランジスタ部にソース電極及びドレイン電極」を形成し，「第３金属膜」により形成された「ドレイン電極」は，透明導電膜を写真蝕刻（「５次写真蝕刻」）して形成された「第１画素電極パターン」と接続され，「前記パッド部に形成されるコンタクトホール縁の前記第２金属膜の上に」，前記半導体膜あるいは「第３金属膜」のうち少なくとも何れか一つが残る段階があることが理解される。

一方で，本件発明１の特許請求の範囲（請求項１）の記載中には，「第３金属膜」の材質を規定する記載はない。

#### （イ） 本件明細書の記載事項

本件明細書（甲３）の「発明の詳細な説明」には，「・・・半導体膜パターン（７８＋８０）の形成された前記基板７０の全面にクロム（Ｃｒ），モリブデン（Ｍｏ）あるいはチタン（Ｔｉ）などの金属を蒸着して第３金属膜を形成した後，前記第３金属膜を３次写真蝕刻してＴＦＴ部にソース電極８２ａ及びドレイン電極８２ｂを形成する。」（段落【００４３】。前記イ（イ）ａ（ｋ））との記載があり，また，「本発明の実施例」を示した図１１には，「ソース電極８２ａ」及び「ドレイン電極８２ｂ」が図示されている。

このように本件明細書には，「第３金属膜」として「クロム（Ｃｒ），モリブデン（Ｍｏ）あるいはチタン（Ｔｉ）」が例示され，「本発明の実施例」における「第３金属膜」は，上記例示されたものであることが理解される。

しかし，一方で，本件明細書には，「第３金属膜」を上記例示のも

のに限定する趣旨の記載はない。

(ウ) 本件出願の優先権主張日前に頒布された刊行物の記載事項

- a 特開平 5 - 1 6 5 0 5 9 号公報 (乙 4) には, 「上記ゲート電極 G およびゲートラインとドレイン電極 D およびデータラインは, A l (アルミニウム) または A l 金等で形成されている。」 (段落【 0 0 0 7 】), 「この画素電極 2 は I T O 等からなる透明導電膜で形成されており, その端部は, 保護絶縁膜 9 に設けたコンタクト孔 9 a において薄膜トランジスタ 3 のソース電極 S に接続されている。」 (段落【 0 0 0 9 】) との記載がある。上記記載は, ソース及びドレイン電極をアルミニウム又はアルミニウム合金等で形成し, ソース電極に I T O からなる画素電極を接続する構成を開示している。
- b 乙 6 (平成 6 年 3 月 1 日発行の書籍「ディスプレイ技術シリーズ カラー液晶ディスプレイ」) には, 「ゲート電極材料には C r と T a 系金属が使われることが多い。・・・ただ T a は比抵抗が大きいため, L C D が大きくなるほどゲート配線遅延によって画質が低下する。これを改善するため, A l や C u などを T a 配線に積層して形成し低抵抗化する研究が進んでいる。」 (1 5 7 頁 1 6 行 ~ 2 1 行), 「ソースおよびドレイン電極には, 比抵抗が小さく, n 型 a - S i 薄膜や I T O から低温でオーミックコンタクトをとりやすい A l / C r や T i などが使われる。」 (1 5 7 頁 2 9 行 ~ 末行) との記載がある。上記記載は, 「A l」には比抵抗が小さいという利点があることを示し, また, 「ソースおよびドレイン電極」に「A l / C r」が使われることを例示するものである。

(エ) 判断

- a (a) 前記のとおり, 本件明細書には, 「第 3 金属膜」として「ク

ロム（Cr）、モリブデン（Mo）あるいはチタン（Ti）」が例示されているが、「第3金属膜」を上記例示のものに限定する趣旨の記載はないこと（前記（イ））、乙4には、ソース及びドレイン電極をアルミニウム又はアルミニウム合金等で形成し、ソース電極にITOからなる画素電極を接続する構成が開示されていること（前記（ウ）a）、乙6には、「Al」には比抵抗が小さいという利点があり、また、「ソースおよびドレイン電極」に「Al/Cr」が使われることが例示されていること（前記（ウ）b）に照らすならば、アルミニウムには比抵抗が小さいという利点があるので、ソース電極及びドレイン電極を形成する金属膜としてアルミニウムを使用することができないものとは一概にはいえないから、本件発明1の「第3金属膜」には、アルミニウムが含まれないと解することはできない。

（b） これに対し被告は、本件発明1の目的は「パッド部でのアルミニウムとITOとの接触を防止して素子の信頼性を向上させ得る液晶表示装置の製造方法を提供すること」（本件明細書の段落【0029】）にあるところ、第3金属膜にアルミニウムが含まれるとすると、アルミニウムとITOとが直接接触してしまうため、「アルミニウムとITOとの接触を防止する」という発明の課題及び効果を得ることができないし、また、本件明細書には、第3金属膜として「クロム（Cr）、モリブデン（Mo）あるいはチタン（Ti）など」（段落【0043】）を用いる例しか記載されていないことを理由に、本件発明1の第3金属膜の材質にはアルミニウムが含まれない旨主張する。

しかし、本件発明1の「パッド部」とは、「第1金属膜」及び「第2金属膜」から成る「ゲートパッド」が形成される領域を

いい（構成要件Ｂ），「第３金属膜」は「ゲートパッド」を構成するものではないから，本件明細書記載の「パッド部でのアルミニウムとＩＴＯとの接触を防止」するとの目的から直ちに「第３金属膜」にアルミニウムが含まれないと解することはできないし，また，本件明細書には，第３金属膜に「クロム（Ｃｒ），モリブデン（Ｍｏ）あるいはチタン（Ｔｉ）など」（段落【００４３】）を用いるとの記載があるものの，本件発明１の「第３金属膜」を上記例示のものに限定して解釈すべき理由はない。

ｂ 以上によれば，イ号液晶モジュールのチタンを含む金属膜（ｈ）及びアルミニウム（合金）膜（ｉ）は，原告の主張するとおり，本件発明１の「第３金属膜」に該当する。

エ 「コンタクトホール」（構成要件Ｈ，Ｋ）について

原告は，本件発明１の「パッド部」は，画素領域外の領域まで延伸したゲート電極である「ゲートパッド」と「第２画素電極パターン」との接続が行われる領域をいい，イ号液晶モジュールのゲート－パッド連結部１及びゲート－パッド連結部２はいずれも「パッド部」に該当し，ゲート－パッド連結部１及びゲート－パッド連結部２において「ゲートパッドの表面が露出されるコンタクトホールを形成し，前記ゲートパッドより内側にオープンされるように前記保護膜及び絶縁膜が蝕刻」（構成要件Ｈ）されているので，ゲート－パッド連結部１及びゲート－パッド連結部２にそれぞれ形成されたコンタクトホールは，「ゲートパッドの表面を露出させるコンタクトホール」（構成要件Ｈ）及び「前記パッド部に形成されるコンタクトホール」（構成要件Ｋ）に該当する旨主張する。

これに対し被告は，原告主張のゲート－パッド連結部１は，外部電極と接続される部分ではないから，本件発明１の「パッド部」に該当せ

ず、ゲート - パッド連結部 1 に形成されたコンタクトホールは、「ゲートパッドの表面を露出させるコンタクトホール」（構成要件 H）にも、「前記パッド部に形成されるコンタクトホール」（構成要件 K）にも該当しない、本件発明 1 の「ゲートパッドの表面を露出させるコンタクトホール」（構成要件 H）は、保護膜及び絶縁膜の「双方」がゲートパッドより内側にオープンされる構成であると解すべきであるが、原告主張のゲート - パッド連結部 2 においては、保護膜が全て除去され、ゲート - パッド連結部 2 の保護膜はゲートパッドよりも外側まで開口されているから、ゲート - パッド連結部 2 に形成されたコンタクトホールは「ゲートパッドの表面を露出させるコンタクトホール」（構成要件 H）に該当しない旨主張する。

ところで、被告は、ゲート - パッド連結部 2 が外部電極と接続される部分であることを認めているので（被告第 1 準備書面 1 1 頁 1 行ないし 5 行）、ゲート - パッド連結部 2 が本件発明 1 の「パッド部」に該当し、イ号液晶モジュールのゲート - パッド連結部 2 に形成されたコンタクトホールが「前記パッド部に形成されるコンタクトホール」（構成要件 K）に該当することを争っていないものと解される。

そこで、イ号液晶モジュールのゲート - パッド連結部 2 に形成されたコンタクトホールが「ゲートパッドの表面を露出させるコンタクトホール」（構成要件 H）に該当するかどうかについて判断する。

#### （ア） 特許請求の範囲の記載

本件発明 1（請求項 1）の構成要件 H は、「前記保護膜及び絶縁膜を 4 次写真蝕刻して前記ドレイン電極の表面と、前記ゲートパッドの表面を露出させるコンタクトホールを形成し、前記ゲートパッドより内側にオープンされるように前記保護膜及び絶縁膜を蝕刻する段階と」というものである。上記構成要件 H の文言によれば、「ゲートパ

ッドの表面を露出させるコンタクトホール」は、「前記保護膜及び絶縁膜」の「４次写真蝕刻」の工程において形成され、コンタクトホールの開口部は「前記ゲートパッドより内側にオープン」されていることを理解できる。

一方で、上記構成要件Ｈの文言からは、コンタクトホールの開口部が保護膜及び絶縁膜の「双方」がゲートパッドより内側にオープンされる構成であることを明示したものとはいえない。

(イ) 本件明細書の記載事項

本件明細書（甲３）には、「本発明は前記のような問題点を解決するために案出されたものであり、パッド部でのアルミニウムとＩＴＯとの接触を防止して素子の信頼性を向上させ得る液晶表示装置の製造方法を提供することにその目的がある。」（段落【００２９】。前記イ(イ) a(i) ），「図７は本発明の第１参考例による液晶表示装置の製造方法を説明するための概略平面図であり、パッド部を示す。参照符号Ｐ１はパッド電極を形成するためのマスクパターンを、Ｐ２は絶縁膜及び保護膜を蝕刻して画素電極とパッド電極とを連結するコンタクトホールを形成するためのマスクパターンを、Ｐ３は画素電極をパターニングするためのマスクパターンをそれぞれ示す。」（段落【００３８】 ），「図７を参照すると、パッド部の保護膜及び絶縁膜はゲートパッドパターンより内側で蝕刻されるようにレイアウトされている。従って、アルミニウム膜が露出されることにより発生するアルミニウム膜とＩＴＯ膜との接触を防止することができる。」（段落【００３９】。前記イ(イ) a(k) ），「図１１を参照すると、ゲート電極が耐火金属／アルミニウム（あるいはアルミニウム合金）の二重構造から形成され、パッド部に位置するゲートパッドパターンの境界内で絶縁膜及び保護膜がオープンされるようにパターニングされる。」（



段落【００４９】。前記イ(イ) a ( 1 ) ) との記載がある。また，本件明細書の図 7 には，P 1（パッド電極を形成するためのマスクパターン）の内側に P 2（絶縁膜及び保護膜を蝕刻してコンタクトホールを形成するためのマスクパターン）が配置されることが示され，図 1 0 における P 1 と P 2 の位置関係もこれと同様である。

上記記載及び図面（甲 3）を総合すると，本件明細書には，「パッド部の保護膜及び絶縁膜はゲートパッドパターンより内側で蝕刻されるようにレイアウト」（段落【００３９】）したのは，ゲートパッドパターンの外側まで蝕刻すると，ゲートパッドパターンを構成するアルミニウム膜の側面が露出され，このアルミニウム膜と I T O 膜とが接触することになるので，これを防止しようとしたものであることが開示されているものと認められる。

（ウ） 判断

a ( a ) 上記(イ)に照らすならば，I T O 膜とゲートパッドを構成するアルミニウム膜の側面との接触を防止するためには，ゲートパッドの表面の露出がゲートパッドよりも内側に形成されていることが必要であるが，保護膜及び絶縁膜の「双方」がゲートパッドより内側にオープンされることは必ずしも必要ではないものと解される。なぜなら，ゲートパッドの上に直接形成されている絶縁膜をゲートパッドの外側まで除去すると，ゲートパッドを構成するアルミニウム膜の側面が露出するので，その蝕刻範囲はゲートパッドの内側にすることを要するのに対し，保護膜については，その蝕刻領域がゲートパッドの外側に及んだとしても，保護膜の下にゲートパッドの表面の露出がゲートパッドよりも内側に形成されるように絶縁膜が残されていれば，ゲートパッドを構成するアルミニウム膜の側面が I T O 膜と接触することにはならないの

で，そのような場合には保護膜の蝕刻領域をゲートパッドの内側とすることを要しないからである。

したがって，本件発明１の構成要件Ｈの「ゲートパッドの表面を露出させるコンタクトホール」は，その開口部が「前記ゲートパッドより内側にオープン」されていればよく，「ゲートパッドより内側にオープンされるように前記保護膜及び絶縁膜を蝕刻する段階」とは，絶縁膜の開口がゲートパッドの内側に形成されるように，保護膜及び絶縁膜を蝕刻する段階も含むものと解するのが相当である。

(b) これに対し被告は，本件発明１において，「パッド部に形成されるコンタクトホール」（構成要件Ｋ）は，構成要件Ｈに記載のとおり，保護膜及び絶縁膜を写真蝕刻して形成され，「ゲートパッドより内側にオープンされるように前記保護膜及び絶縁膜を蝕刻する」と限定されているから，保護膜及び絶縁膜の双方がゲートパッドより内側にオープンされる構成であり，また，本件発明１において「保護膜及び絶縁膜が蝕刻される部位におけるＩＴＯ膜のステップカバレッジを改善する」（段落【００４９】）という効果を得るためには，保護膜の上に画素電極が形成されることが前提となるから，本件発明１の「ゲートパッドの表面を露出させるコンタクトホール」（構成要件Ｈ）は，保護膜及び絶縁膜の「双方」がゲートパッドより内側にオープンされる構成であると解すべきである旨主張する。

しかし，前記(ア)のとおり，構成要件Ｈの文言からは，コンタクトホールの開口部が保護膜及び絶縁膜の「双方」がゲートパッドより内側にオープンされる構成であることを明示したものとまではいえない。

また、本件明細書においても、ステップカバレッジを改善するために保護膜の上に画素電極が形成されることを要するとの記載はない。

加えて、前記(a)のとおり、ITO膜とゲートパッドを構成するアルミニウム膜の側面との接触を防止するためには、ゲートパッドの表面の露出がゲートパッドよりも内側に形成されていることが必要であるが、保護膜及び絶縁膜の「双方」がゲートパッドより内側にオープンされることは必ずしも必要ではない。

以上によれば、被告の上記主張は採用することができない。

- b そして、イ号液晶モジュールのゲート - パッド連結部2では、保護膜及び絶縁膜が蝕刻され、絶縁膜の開口部がゲートパッドより内側に形成され、ゲートパッドの表面を露出させているから（本件工程9）、イ号液晶モジュールのゲート - パッド連結部2に形成されたコンタクトホールは「ゲートパッドの表面を露出させるコンタクトホール」（構成要件H）及び「前記パッド部に形成されるコンタクトホール」（構成要件K）に該当するものと認められる。

#### オ 構成要件充足の有無

前記アないしエの認定事実と本件工程1ないし12（前記(1)イ）を総合すれば、イ号液晶モジュールの製造方法は、構成要件AないしKをすべて充足するものと認められる。

#### (3) イ号液晶モジュールの製造方法の本件発明2ないし4の構成要件充足性

- ア 前記(2)イ(ウ)bのとおり、イ号液晶モジュールのアルミニウムを含む金属膜(c)は「第1金属膜」に、チタンを含む金属膜(d)は「第2金属膜」にそれぞれ該当するから、イ号液晶モジュールの製造方法は、構成要件L、Mを充足する。

イ a 次に、本件発明4の構成要件Nの「前記画素電極パターンを形成す

る段階は、前記画素電極パターンは前記パッド部の保護膜及び絶縁膜のオープンされた部分より大きく形成する段階からなることを特徴とする」というものである。本件発明４の特許請求の範囲（請求項４）の記載によれば、構成要件Ｎの「前記画素電極パターンを形成する段階」とは、請求項１の「前記透明導電膜を５次写真蝕刻して、前記ドレイン電極と接続される第１画素電極パターンと、ゲートパッドと接続される第２画素電極パターンとを形成する段階」（構成要件Ｊ）を意味するものと理解される。そして、請求項１によれば、構成要件Ｊの段階は、「前記保護膜及び絶縁膜を４次写真蝕刻して前記ドレイン電極の表面と、前記ゲートパッドの表面を露出させるコンタクトホールを形成し、前記ゲートパッドより内側にオープンされるように前記保護膜及び絶縁膜を蝕刻する段階」（構成要件Ｈ）、「前記コンタクトホールの形成された基板の全面に透明導電膜を形成する段階」（構成要件Ｉ）を順次経た後の段階である。

一方で、本件明細書には、「なお、パッド部に形成される画素電極を前記保護膜及び絶縁膜がオープンされる部位より大きく形成されるようにパターニングすることにより、第２金属膜はＩＴＯ膜により保護される。」（段落【００４６】。前記(2)イ(イ)ａ(ｋ)）、「・・・前記保護膜及び絶縁膜がオープンされる部位より大きく画素電極を形成することによりオープン部位のゲートパッドが保護される。」（段落【００５８】）との記載があることに照らすならば、構成要件Ｎにおいて「前記画素電極パターン」を「オープンされた部分」よりも大きく形成するのは、ゲートパッドの露出部分を「前記画素電極パターン」により保護するためであり、本件発明４の構成要件Ｎの「オープンされた部分」とは、ゲートパッドの露出部分、すなわち「前記ゲートパッドの表面を露出させるコンタクトホール」（構成要件Ｈ）を指

すものと理解される。そして、「前記ゲートパッドの表面を露出させるコンタクトホール」は、「前記保護膜及び絶縁膜を蝕刻する段階」（構成要件H）において形成され、保護膜の開口部分と絶縁膜の開口部分とにより形成されるが、保護膜の開口部分が絶縁膜の開口部分よりも大きい場合には、保護膜の開口部分と絶縁膜の開口部分とが重なる部分以外の部分については、ゲートパッドの表面は絶縁膜によって被覆されており、「前記画素電極パターン」で保護する必要はないものと認められる。

以上を総合すると、本件発明4の構成要件Nの「前記パッド部の保護膜及び絶縁膜のオープンされた部分」とは、保護膜の開口部分と絶縁膜の開口部分とが重なる部分により形成された「前記ゲートパッドの表面を露出させるコンタクトホール」をいうものと解するのが相当である。

- b　そして、甲4の写真8-1、8-5ないし8-8、9-3を総合すれば、イ号液晶モジュールのゲート-パッド連結部2においては、保護膜（j）が全面的に除去されており、かつ、絶縁膜（e）が部分的に除去されて「ゲートパッドの表面を露出させるコンタクトホール」を形成していること、ITOからなる透明導電膜（k）パターンが、上記絶縁膜（e）の開口部分である「ゲートパッドの表面を露出させるコンタクトホール」、絶縁膜（e）の上の半導体膜パターン（f、g）の露出部分及びチタンを含む金属膜（h）の全面に形成されていることが認められる。

そうすると、イ号液晶モジュールの透明導電膜（k）は、構成要件Nの「前記パッド部の保護膜及び絶縁膜のオープンされた部分」より大きく形成されているから、イ号液晶モジュールの製造方法は、構成要件Nを充足する。

ウ そして、前記(2)オのとおり、イ号液晶モジュールの製造方法は構成要件 A ないし K をすべて充足するから、イ号液晶モジュールの製造方法は、本件発明 2 の構成要件 ( A ないし K , L ) , 本件発明 3 の構成要件 ( A ないし K , M ) 及び本件発明 4 の構成要件 ( A ないし K , N ) をいずれも充足する。

(4) 小括

以上のとおり、イ号液晶モジュールの製造方法は、構成要件 A ないし N をすべて充足するから、本件発明 1 ないし 4 の技術的範囲に属する。

2 争点 2 ( 本件特許権に基づく権利行使の制限の成否 ) について

(1) 無効理由 1 ( 未完成発明 ) について

被告は、本件出願の審査経過によれば、本件発明 1 は、旧請求項 1 に構成要件 K を補正により追加して、構成要件 K に基づく「画素電極のステップカバレッジが向上する」という効果を主張することによって特許されたものであるが、本件発明 1 ないし 4 の技術内容は、当業者が反復実施して上記効果を上げることができる程度にまで具体的・客観的なものとして構成されていないため、発明として未完成のものであり、特許法 29 条 1 項柱書の「発明」に該当しないから、本件特許には、同項柱書の規定に違反する無効理由 ( 同法 123 条 1 項 2 号 ) がある旨主張する。

しかし、被告の主張は、以下のとおり理由がない。

ア 本件発明 1 の構成要件 K は、上記記載に基づいて、「前記半導体膜パターンを形成する段階及びソース電極及びドレイン電極を形成する段階のうち、少なくとも何れか一段階は、前記パッド部に形成されるコンタクトホール縁の前記第 2 金属膜の上に、前記半導体膜あるいは第 3 金属膜のうち少なくとも何れか一つが残る段階からなる」というものである。

本件明細書 ( 甲 3 ) には、「図 11 を参照すると、ゲート電極が耐火

金属／アルミニウム（あるいはアルミニウム合金）の二重構造から形成され、パッド部に位置するゲートパッドパターンの境界内で絶縁膜及び保護膜がオープンされるようにパターニングされる。かつ、パッド部の保護膜及び絶縁膜が蝕刻される部位の絶縁膜上にステップカバレッジを改善するための第１物質層８８が形成されている。前記第１物質層８８は半導体膜をパターニングする時、保護膜及び絶縁膜が蝕刻される境界部位に半導体膜が残るようにパターニングしたり、ソース電極８２a及びドレイン電極８２bをパターニングする時、クロム膜が残るようにパターニングすることにより形成される。従って、別途の写真工程を加えなくても画素電極用のITOのステップカバレッジを向上させ得る。」（段落【００４９】。前記１(2)イ(イ)a(1)）との記載があり、また、「本発明の実施例」を示した図１１には、パッド部の絶縁膜７６上に第１物質層８８が形成され、第２金属膜７４、絶縁膜７６及び第１物質層８８の各露出部分並びに保護膜パターン８４の一部が画素電極８６によって被覆されていることが示されている。

そして、ITOのような電極配線膜を被覆する場合においてステップカバレッジ（段差被覆性）を良好にする必要があることは技術常識であること（乙２，弁論の全趣旨）に照らすならば、本件明細書に接した当業者であれば、「パッド部に形成されるコンタクトホール縁の前記第２金属膜の上に、前記半導体膜あるいは第３金属膜のうち少なくとも何れか一つが残る」構成（構成要件Ｋ）を採用することにより、本件発明１において「別途の写真工程を加えなくても画素電極用のITOのステップカバレッジを向上させ得る」ことを理解できるものと解される。

イ(ア) これに対し被告は、本件明細書において、「ステップカバレッジを向上させる」とは、蝕刻された部分が基板と垂直ではなくすことを意味し（段落【００２７】，【００８１】），「垂直ではなくす」と

は、蝕刻された部分をテーパ形状とすることを意味する（乙２）との解釈を前提に、本件明細書には、「パッド部で保護膜及び絶縁膜が同時にパターニングされる部位に半導体膜あるいはソース／ドレイン電極用の金属膜を形成すること」という技術手段（構成要件Ｋ）を採用することにより、いかなる原理又は作用に基づいて、「蝕刻された部分をテーパ形状として、画素電極用のITO膜のステップカバレッジを向上させる」という効果を得ることができるのかについての記載がなく、本件発明１ないし４の技術内容は、当業者が反復実施して「画素電極のステップカバレッジが向上する」という効果を上げることができる程度にまで具体的・客観的なものとして構成されていない旨主張する。

しかし、本件明細書の段落【００２７】，【００８１】はもとより、本件明細書全体をみても、「ステップカバレッジを向上させる」とは、「蝕刻された部分が基板と垂直ではなくすこと」を意味するとの記載はなく、また、「垂直ではなくす」とは、蝕刻された部分をテーパ形状とすることを意味するとの記載もない。

もっとも、乙２（書籍「半導体デバイスの信頼性技術」）には、「Ａ１のステップカバレッジが悪くなるのは・・・段差部が均一な厚さで被覆されないためである。段差厚さ管理強化のみならず、段差部の形状を危険なひさし形状ではなく、テーパ形状となるよう設計的に改善する必要がある」（１３２頁９行～１３行）、「図５．１４（Ａ）の矢印部分のアルミ配線膜で、クレバスが起こりやすい。このように逆テーパ形状はＣＶＤ（・・・）膜形成後のＨＣ１テンパー工程のエッチングレートがＮＳＧ（・・・）に比較してＰＳＧ（・・・）が早いために逆テーパ（ひさし）形状となる。工程改善やＣＶＤ膜の変更により、図５．１４（Ｂ）のような均一なＡ１配線膜厚を



確保することができる。」(132頁14行～19行)との記載があり、また、「図5.14 工程改善前後のCVD膜形状」(132頁)として、「(A) 改善前の断面図(ひさし形状)」及び「(B) 改善後の断面図(テーパ形状)」が示されている。しかし、乙2の上記記載は、段差部が図5.14(B)のような逆テーパ(ひさし)形状である場合にA1のステップカバレッジが悪くなるので、工程改善によりテーパ形状とする必要があることを示したものにすぎず、乙2の上記記載から、「ステップカバレッジを向上させる」とは「蝕刻された部分が基板と垂直ではなくすこと」を意味するものと直ちに理解することはできないし、また、乙2の上記記載から、本件明細書の図11における第1物質層88によって形成された段差によって「ITOのステップカバレッジを向上させ得る」ことを直ちに否定することもできない。

したがって、「ステップカバレッジを向上させる」とは蝕刻された部分をテーパ形状とすることに限定されることを前提とする被告の上記主張は、その前提において、採用することができない。

(イ) 次に、被告は、一般的に窒化膜をエッチングする条件では、シリコン(Si)に比べて窒化膜( $\text{Si}_3\text{N}_4$ )のエッチング速度が大きくなる(乙3の表3.2.2)、「パッド部で保護膜及び絶縁膜が同時にパターンニングされる部位に半導体膜あるいはソース/ドレイン電極用の金属膜を形成する」(本件発明1の構成要件K)と、エッチング速度が大きい窒化膜の上に、エッチング速度が小さいシリコン膜が形成された構造となり、蝕刻された部分が逆テーパ(ひさし)形となるため、その後に形成されるITO膜は、張り出したシリコン膜の影になる領域では形成され難くなり、ステップカバレッジが悪化するものと予想される旨主張する。

しかし、乙3（書籍「集積回路プロセス技術シリーズ 半導体プラズマプロセス技術」）の表3.2.2（各種材料のRIE特性）には、RIE（反応性イオンエッチング）において、材料に特定の膜厚の窒化膜（ $\text{Si}_3\text{N}_4$ ）を用い、 $\text{CF}_4 + \text{H}_2$ ガスという特定のガスを用いた場合の「エッチング速度」、「選択比」等の数値が示されているにすぎず（220頁）、乙3の表3.2.2の上記数値のみをもって、一般的にシリコン（ $\text{Si}$ ）に比べて窒化膜（ $\text{Si}_3\text{N}_4$ ）のエッチング速度が大きいとまではいえないこと、乙3の表3.2.2は、半導体集積回路製造プロセスに用いられる各種材料のRIE特性に関するものであるが、半導体集積回路製造プロセスは、本件発明1の液晶表示装置の製造方法とはシリコンの結晶状態等が異なり、そのエッチング速度も異なることに照らすならば、本件発明1の構成要件Kを採用した場合に、蝕刻された部分が逆テーパ（ひさし）形となるため、ステップカバレッジが悪化するものと予想されたとの被告の主張は、その前提において、採用することができない。

（ウ） さらに、被告は、乙9の実験結果からも、本件発明1において「画素電極のステップカバレッジが向上する」という技術効果を上げることができないことは明らかである旨主張する。

そこで検討するに、乙9（被告作成の平成20年12月19日付け実験報告書）には、検証実験の結果の「【4】結論」として、「パッド部において、半導体膜を絶縁膜上に形成したB側面は、半導体膜を形成しなかったA側面に比べて、全体として垂直に近い側面となり、しかも半導体膜によるひさしが形成される。このため、半導体膜を絶縁膜上に形成しても、コンタクトホール内に形成される画素電極のステップカバレッジはむしろ悪化し、598公報に記載された「ステップカバレッジを改善する」という発明の効果を得ることはできなかつ

た。」（７頁）との記載がある。

しかし，上記検証実験は，特定の膜厚を持つ一つのサンプルを対象に特定のエッチング条件の下で行われたものであり（乙９の２頁～３頁），このように限定された条件下で行われた検証実験の結果を一般化して，本件発明１においては「画素電極のステップカバレッジが向上する」という技術効果を上げることができないとまで認めることはできない。

したがって，被告の上記主張は採用することができない。

ウ 以上のとおり，本件発明１ないし４の技術内容は，当業者が反復実施して「画素電極のステップカバレッジが向上する」という効果を上げることができる程度にまで具体的・客観的なものとして構成されていないとはいえないから，特許法２９条１項柱書の「発明」に該当しないとの被告の主張（無効理由１）は，その前提を欠き，理由がない。

## （２） 無効理由２（実施可能要件違反）について

被告は，本件明細書の「発明の詳細な説明」には，画素電極用のＩＴＯ膜のステップカバレッジを向上させるための具体的な成膜条件，蝕刻条件等が全く開示されておらず，また，構成要件Ｋの「パッド部に形成されるコンタクトホール縁の縁」の定義がされていないため，本件明細書の「発明の詳細な説明」は当業者が「その実施をすることができる程度に明確かつ十分に」記載されたものとはいえないから，本件特許には，特許法３６条４項の要件を満たしていない特許出願に対してされた無効理由（特許法１２３条１項４号）がある旨主張する。

しかし，被告の主張は，以下のとおり理由がない。

ア(ア) 被告は，本件明細書には，本件発明１ないし４は，「パッド部で保護膜及び絶縁膜が同時にパターンニングされる部位に半導体膜あるいはソース／ドレイン電極用の金属膜を形成すること」によって，蝕刻

された部分をテーパ形状にして，画素電極用のITO膜のステップカバレッジを向上させるという効果が得られると記載されているのであるから（段落【0081】），画素電極用のITO膜のステップカバレッジを向上させるための手段として，蝕刻された部分をテーパ形状にする蝕刻条件等についての技術的事項が，発明の詳細な説明において，当業者がその実施をすることができる程度に明確かつ十分に記載されている必要があるが，本件明細書には，具体的な成膜条件，蝕刻条件等の製造方法は，全く開示されておらず，本件明細書の記載によっては本件発明1ないし4を具体的に実施することができない旨主張する。

しかし，前記(1)イ(ア)のとおり，ステップカバレッジを向上させるとは，蝕刻された部分をテーパ状とすることに限定されるものではないから，被告の上記主張は，その前提において誤りがある。また，「液晶表示装置の製造方法」における成膜，エッチング及びフォトリソグラフィー（写真蝕刻）の技術は，本件出願の優先権主張日当時，公知であったこと（乙2ないし7，乙9の添付資料2）に照らすならば，本件明細書に接した当業者であれば，公知の上記技術を用いて，成膜条件，蝕刻条件等を適宜設定し，「パッド部に形成されるコンタクトホール縁の前記第2金属膜の上に，前記半導体膜あるいは第3金属膜のうち少なくとも何れか一つが残る」構成（構成要件K）とし，本件発明1ないし4を具体的に実施することは可能であると認められる。

したがって，被告の上記主張は採用することができない。

(イ) また，被告は，本件発明1（請求項1）は，構成要件Kにおいて「半導体膜あるいは第3金属膜のうち少なくとも何れか一つ」の膜が「パッド部に形成されるコンタクトホール縁の第2金属膜の上」

に残るという条件を特定しているが、本件明細書では、「コンタクトホール縁」という条件の定義がされていないため、本件明細書の記載によっては本件発明 1 ないし 4 を具体的に実施することができない旨主張する。

しかし、本件明細書には、「図 11 を参照すると、ゲート電極が耐火金属 / アルミニウム（あるいはアルミニウム合金）の二重構造から形成され、パッド部に位置するゲートパッドパターンの境界内で絶縁膜及び保護膜がオープンされるようにパターンニングされる。かつ、パッド部の保護膜及び絶縁膜が蝕刻される部位の絶縁膜上にステップカバレッジを改善するための第 1 物質層 88 が形成されている。前記第 1 物質層 88 は半導体膜をパターンニングする時、保護膜及び絶縁膜が蝕刻される境界部位に半導体膜が残るようにパターンニングしたり、ソース電極 82a 及びドレイン電極 82b をパターンニングする時、クロム膜が残るようにパターンニングすることにより形成される。」（段落【0049】。前記 1(2)イ(イ)a(1)）との記載があり、上記記載から「第 1 物質層 88」が「保護膜及び絶縁膜が蝕刻される境界部位に」形成されることが理解される。また、本件明細書の図 11 には、「第 1 物質層 88」が、保護膜 84 及び絶縁膜 76 が蝕刻される部位（境界部位）に設けられていることが示されている。

したがって、本件明細書の記載に接した当業者であれば、構成要件 K における「パッド部に形成されるコンタクトホール縁」が、保護膜及び絶縁膜が蝕刻される境界部位を意味することを理解し、「パッド部に形成されるコンタクトホール縁の前記第 2 金属膜の上に、前記半導体膜あるいは第 3 金属膜のうち少なくとも何れか一つが残る」構成（構成要件 K）とし、本件発明 1 ないし 4 を具体的に実施することは可能であるものと認められる。

したがって、被告の上記主張は採用することができない。

イ 以上によれば、被告主張の無効理由 2 は理由がない。

(3) 無効理由 3（サポート要件違反・明確性要件違反）について

被告は、本件発明 1 ないし 4 の特許請求の範囲（請求項 1 ないし 4）の記載は、特許を受けようとする発明が発明の詳細な説明に記載したものでないか、不明瞭なものであるから、本件特許は、特許法 36 条 6 項 1 号、2 号の要件を満たしていない特許出願に対してされた無効理由（特許法 123 条 1 項 4 号）がある旨主張する。

しかし、被告の主張は、以下のとおり理由がない。

ア 被告は、請求項 1 の記載によれば、本件発明 1 は、構成要件 K で残した膜が、構成要件 H や構成要件 I の各段階と全く関連しない構成、例えば構成要件 H や構成要件 I に至る前に除去される構成も含むこととなり、構成要件 K と構成要件 H 及び構成要件 I との関係が不明確であるから、請求項 1 の記載において特許を受けようとする発明が明確であるとはいえない旨主張する。

しかし、薄膜トランジスタの液晶表示装置は、基板から上方に向かって順次成膜し、あるいはエッチングで特定部分を除去するという工程を組み合わせ製造され、先の工程で形成された膜が後のエッチング工程で除去されることが明示されていない限り、そのまま残存していることは技術常識であるから（乙 4 ないし 7）、本件発明 1 の構成要件 D の段階で形成された半導体膜パターン及び構成要件 F の段階で写真蝕刻された第 3 金属膜は、構成要件 H の段階において保護膜及び絶縁膜が蝕刻される領域にあれば除去されるが、それ以外は残存し、構成要件 K 記載の残された「半導体膜あるいは第 3 金属膜」は上記残存したものであって、これが構成要件 I の段階で基板の全面に形成される透明導電膜に被覆されることは、当業者にとって自明である。

したがって、本件発明１は、構成要件Ｋで残した膜が構成要件Ｈや構成要件Ｉに至る前に除去される構成も含むことになるものではないから、被告の主張は、採用することができない。

イ 被告は、本件発明１の特許請求の範囲（請求項１）には、第１ないし第３金属膜の材質が特定されていないので、本件発明１では、第１ないし第３金属膜の材質としてあらゆる金属を選択することができることとなるが、本件明細書の「発明の詳細な説明」には、第１金属膜として「アルミニウムあるいはアルミニウム合金」、第２金属膜として「耐火金属」及び第３金属膜として「クロム（Ｃｒ）、モリブデン（Ｍｏ）あるいはチタン（Ｔｉ）など」が記載されているだけであり、第１ないし第３金属膜の材質として、これら以外の金属を選択することができる旨の記載がないから、特許を受けようとする発明が発明の詳細な説明に記載したものとはいえない旨主張する。

しかし、本件明細書の発明の詳細な説明には、「なお、本発明は以上説明した実施例に限定されるものではなく、多くの変形が本発明の技術的思想内で当分野において通常の知識を有する者により可能であることは明白である。」（段落【００７７】。前記１(２)イ(イ)ａ(ｍ)）との記載があることに照らすならば、第１金属膜として「アルミニウムあるいはアルミニウム合金」、第２金属膜として「耐火金属」及び第３金属膜として「クロム（Ｃｒ）、モリブデン（Ｍｏ）あるいはチタン（Ｔｉ）など」（段落【００４１】，【００４３】，【００４９】）の記載は、第１ないし第３金属膜の例示にすぎないことは明らかであり、被告の上記主張は、採用することができない。

ウ 被告は、本件明細書には、発明の解決すべき課題として、「パッド部でのアルミニウムとＩＴＯとの接触を防止して素子の信頼性を向上させ得る液晶表示装置の製造方法を提供すること」（段落【００２９】）と

の記載があるから、本件発明は、構成要件Kに基づく「画素電極のステップカバレッジが向上する」という効果とは別に、上記課題を解決するため、構成要件AないしJに基づいて「パッド部でのアルミニウムとITOとの接触を防止する」という効果も得られるものでなければならぬが、本件発明1の特許請求の範囲（請求項1）では、第3金属膜の材質を特定していないため、第3金属膜としてアルミニウムが選択された場合、構成要件Kにおいて、第3金属膜を残すと、ITOとアルミニウムとが接触する構造となって、「パッド部でのアルミニウムとITOとの接触を防止する」という発明の課題及び効果と矛盾するから、本件発明1は、発明として明確なものとはいえない旨主張する。

しかし、本件明細書の段落【0039】の「図7を参照すると、パッド部の保護膜及び絶縁膜はゲートパッドパターンより内側で蝕刻されるようにレイアウトされている。従って、アルミニウム膜が露出されることにより発生するアルミニウム膜とITO膜との接触を防止することができる。」（前記1(2)イ(イ)a(k)）との記載に照らすならば、「パッド部でのアルミニウムとITOとの接触を防止する」とは、コンタクトホールにより露出されたゲートパッドを構成するアルミニウム膜とITO膜との接触を防止することを意味するものであり、ソース電極及びドレイン電極を構成する第3金属膜の素材としてアルミニウム膜を選択した場合に、これがITO膜と接触することを防止しようとしたものとはいえないから、被告の上記主張は採用することができない。

エ 被告は、本件発明1ないし3の特許請求の範囲（請求項1ないし3）では、「第2画素電極パターン」の大きさを限定していないのに対し、本件発明4の特許請求の範囲（請求項4）において、「[第2]画素電極パターンは前記パッド部の保護膜及び絶縁膜のオープンされた部分より大きく形成する」こととの限定がされていることからすると、何ら限



定のない請求項 1 ないし 3 は、第 2 画素電極パターンがパッド部の保護膜及び絶縁膜のオープンされた部分より小さく形成する構造を含むこととなり、このような構造は、画素電極パターンが、オープンされた部分の内側だけに形成されコンタクトホールの段差を覆っていないものとなるため「画素電極のステップカバレッジが向上する」という効果を利用しないものであり、このように請求項 1 ないし 3 は、「画素電極のステップカバレッジが向上する」という効果を利用しない構造も含むから、発明として明確なものとはいえない旨主張する。

しかし、本件発明 1 ないし 3 は、いずれも「前記コンタクトホールの形成された基板の全面に透明導電膜を形成する段階」（構成要件 I）を経て、「前記透明導電膜を 5 次写真蝕刻して、前記ドレイン電極と接続される第 1 画素電極パターンと、ゲートパッドと接続される第 2 画素電極パターンとを形成する段階」（構成要件 J）を有するものであり、画素電極パターンが形成される前に、基板の全面に形成する透明導電膜によりコンタクトホールの段差が覆われているから、被告が主張するような画素電極パターンがオープンされた部分の内側だけに形成されコンタクトホールの段差を覆っていない構造を含むことにはならない。また、本件発明 1 ないし 3 は、いずれも「前記半導体膜パターンを形成する段階及びソース電極及びドレイン電極を形成する段階のうち、少なくとも何れか一段階は、前記パッド部に形成されるコンタクトホールの縁の前記第 2 金属膜の上に、前記半導体膜あるいは第 3 金属膜のうち少なくとも何れか一つが残る段階」（構成要件 K）を含むものであるから、「画素電極のステップカバレッジが向上する」という効果を利用するものである。

さらに、本件明細書（甲 3）の段落【0039】の「・・・かつ、画素電極は前記保護膜及び絶縁膜の蝕刻された部分より大きく形成される

ので、ITOにより第2金属膜が保護され得る。」（前記1(2)イ(イ)a(k)）、段落【0046】の「・・・なお、パッド部に形成される画素電極を前記保護膜及び絶縁膜がオープンされる部位より大きく形成されるようにパターンニングすることにより、第2金属膜はITO膜により保護される。」（前記1(2)イ(イ)a(k)）との記載に照らすならば、本件発明4の「前記画素電極パターンを形成する段階は、前記画素電極パターンは前記パッド部の保護膜及び絶縁膜のオープンされた部分より大きく形成する段階」（構成要件N）は、「画素電極のステップカバレッジが向上する」という効果とは別に、第2金属膜をITOにより保護することを目的としたものであり、構成要件Nは、「画素電極のステップカバレッジが向上する」という効果と相反するものでも、矛盾するものではない。

したがって、被告の上記主張は理由がない。

オ 以上によれば、被告主張の無効理由3は理由がない。

#### (4) 無効理由4（進歩性の欠如）について

被告は、本件発明1ないし4は、乙4記載発明、乙5記載発明及び周知技術に基づいて当業者が容易に想到することができたものであるから、本件特許には、特許法29条2項に違反する無効理由（同法123条1項2号）がある旨主張する。

しかし、被告の主張は、以下のとおり理由がない。

ア 本件発明1の進歩性の欠如（乙4を主たる刊行物とするもの）について

被告は、本件発明1と乙4記載発明は、相違点1、2においてのみ相違し、その余の点は一致している、相違点1に係る本件発明1の構成は、本件出願の優先権主張日当時周知であり、乙4記載発明に上記周知技術を適用して相違点1に係る本件発明1の構成とすることは、当業

者であれば容易に想到することができた， 乙 5 には，相違点 2 に係る本件発明 1 の構成（構成要件 K に相当する構成）が開示されており，乙 4 記載発明において，乙 5 の開示事項を適用して相違点 2 に係る本件発明 1 の構成とすることは，当業者であれば容易に想到することができた旨主張する。

しかし，被告が主張するように本件発明 1 と乙 4 記載発明は，相違点 1，2 においてのみ相違するとしても，以下のとおり，乙 4 記載発明において，相違点 2 に係る本件発明 1 の構成を採用することは当業者が容易に想到することができたものとは認められない。

（ア） 乙 4 の記載事項

a 特開平 5 - 1 6 5 0 5 9 号公報（乙 4）には，次のような記載がある。

（a）「・・・i 型半導体層 5 は a - Si（アモルファスシリコン）で形成され，n 型半導体層 6 は n 型不純物をドーピングした a - Si で形成され，コンタクト層 7 は n 型半導体層 6 とのオーミックコンタクト性がよい Cr（クロム）等の金属で形成されており，n 型半導体層 6 とコンタクト層 7 は，i 型半導体層 5 のチャンネル領域（ソース電極 S とドレイン電極 D との間の領域）に対応する部分において切離し分離されている。」（段落【0006】），「また，上記 i 型半導体層 4 のチャンネル領域の上には SiN 等からなるブロッキング層 8 が形成されている。このブロッキング層 8 は，薄膜トランジスタ 3 の製造に際して i 型半導体層 5 の上に成膜した n 型半導体層 6 のチャンネル領域対応部分をエッチングにより切離し分離するときに，i 型半導体層 5 のチャンネル領域もエッチングされるのを防ぐために設けられている。」（段落【0008】），「・・・上記従来の薄膜トランジスタ 3

は、i 型半導体層 5 のチャンネル領域の上にゲート絶縁膜 4 と同系の絶縁材 (SiN 等) からなるブロッキング層 8 を設けているため、薄膜トランジスタ 3 の製造工程において上記ブロッキング層 8 をパターニングする際に、i 型半導体層 5 の下のゲート絶縁膜 4 にピンホール等の欠陥を発生させてしまうことがあった。」(段落【0024】)、「・・・この i 型半導体層 5 にピンホールがあると、i 型半導体層 5 の上に成膜したブロッキング層 8 をパターニングする際に、そのエッチング液が i 型半導体層 5 のピンホールを通してゲート絶縁膜 4 に達する。そして SiN 等からなるブロッキング層 8 のパターニングは BHF 等の弗酸系エッチング液を用いて行われるため、このエッチング液がゲート絶縁膜 4 に達すると、このゲート絶縁膜 4 もエッチングされてピンホール等の欠陥を発生する。」(段落【0025】)、「なお、i 型半導体層 5 に欠陥がなければ、ブロッキング層 8 のパターニング時にゲート絶縁膜 4 をエッチングしてしまうことはないが、薄膜トランジスタの特性を上げるには、i 型半導体層 5 の層厚をできるだけ薄くすることが望ましいため、欠陥のない i 型半導体層 5 を成膜することは困難である。」(段落【0026】)、「そして、n 型半導体層 6 およびソース、ドレイン電極 S、D は、上述したように、ブロッキング層 8 をパターニングした後に形成されるため、ゲート絶縁膜 4 に上記のようなピンホールが発生していると、ゲート電極 G とソース、ドレイン電極 S、D との間に層間短絡が発生してしまう。なお、この層間短絡は、ゲートラインとデータラインとが交差する部分にも発生する。」(段落【0027】)、「このため、上記従来の薄膜トランジスタ 3 は、その製造過程で層間短絡を発生することが多く、したがって製造歩留が悪

いという問題をもっていた。」（段落【００２８】）

(b)「本発明の目的は、i型半導体層の上にブロッキング層を設けることなく、しかもi型半導体層のチャンネル領域にダメージを与えることなくn型半導体層を電氣的に分離して、層間短絡のない薄膜トランジスタを歩留よく製造することができる薄膜トランジスタの製造方法を提供することにある。」（段落【００２９】）

(c)「【課題を解決するための手段】本発明の薄膜トランジスタの製造方法は、基板上にゲート電極を形成する第１の工程と、前記基板上に、ゲート絶縁膜とi型半導体層とn型半導体層とコンタクト層とを順次成膜する第２の工程と、前記コンタクト層とn型半導体層とi型半導体層とを、トランジスタ素子領域の外形にパターニングする第３の工程と、ソース、ドレイン用金属膜とを成膜する第４の工程と、前記ソース、ドレイン用金属膜をパターニングしてソース、ドレイン電極を形成するとともに、前記コンタクト層を前記ソース、ドレイン電極の形状にパターニングする第５の工程と、前記ソース、ドレイン用金属膜およびコンタクト層のパターニングに用いたレジストマスクを残したまま前記n型半導体層の酸化処理を行ない、このn型半導体層のソース、ドレイン電極間の部分を酸化絶縁層とする第６の工程と、からなることを特徴とするものである。」（段落【００３０】）

(d)「[工程１]まず、図１(a)に示すように、ガラス等からなる透明な基板１０上にゲート電極ＧおよびゲートラインＧＬ（図３参照）を形成する。このゲート電極ＧおよびゲートラインＧＬは、基板１０上にゲート用金属膜１１を成膜し、この金属膜１１をフォトリソグラフィ法によりパターニングして形成する。な

- お、図 1 ( a ) において図上右端に示した金属膜 1 1 は、ゲートライン端子部 G L a の下層膜である。」(段落【 0 0 4 5 】)
- ( e ) 「 [ 工程 2 ] 次に、上記図 1 ( a ) に示したように、上記基板 1 0 上に、上記ゲート電極 G およびゲートライン G L を覆って、ゲート絶縁膜 1 2 と、 i 型半導体層 1 3 と、 n 型半導体層 1 4 と、コンタクト層 1 5 とを順次成膜する。」(段落【 0 0 4 6 】)
- ( f ) 「 [ 工程 3 ] 次に、図 1 ( b ) に示すように、上記コンタクト層 1 5 と n 型半導体層 1 4 と i 型半導体層 1 3 とを、フォトリソグラフィ法によって、トランジスタ素子領域の外形にパターニングする。」(段落【 0 0 4 7 】)
- ( g ) 「 [ 工程 4 ] 次に、図 1 ( c ) に示すように、ゲート絶縁膜 1 2 の上に、パターニングした各層 1 5 , 1 4 , 1 3 を覆ってソース、ドレイン用金属膜 1 6 を成膜する。」(段落【 0 0 4 8 】)
- 「 [ 工程 5 ] 次に、図 1 ( d ) に示すように、上記ソース、ドレイン用金属膜 1 6 をフォトリソグラフィ法によりパターニングして、ソース、ドレイン電極 S , D およびデータライン D L ( 図 3 参照 ) を形成するとともに、このソース、ドレイン用金属膜 1 6 のパターニングに用いたレジストマスク 1 9 を利用して、上記コンタクト層 1 5 をソース、ドレイン電極 S , D の形状にパターニングする。なお、図 1 ( d ) において図上右側に示した金属膜 1 6 は、データライン端子部 D L a の下層膜である。」(段落【 0 0 4 9 】)
- ( h ) 「 [ 工程 6 ] 次に、上記図 1 ( d ) に示したように、上記ソース、ドレイン用金属膜 1 6 およびコンタクト層 1 5 のパターニングに用いたレジストマスク 1 9 を残したまま、 n 型半導体層 1

5（判決注・「n型半導体層14」の誤り）の酸化処理を行なってそのソース，ドレイン電極S，D間の部分をその層厚全体にわたって酸化させた酸化絶縁層14aとし，この酸化絶縁層14aによりn型半導体層14をソース側とドレイン側とに電氣的に分離して薄膜トランジスタ30を完成する。」（段落【0050】）

(i)「[工程7]まず，上記レジストマスク19を剥離し，この後，図2(e)に示すように，ゲート絶縁膜12の上に上記薄膜トランジスタ30を覆って保護絶縁膜17を成膜する。」（段落【0057】），「[工程8]次に，図2(f)に示すように，上記保護絶縁膜17をフォトリソグラフィ法によりパターニングし，上記薄膜トランジスタ30のソース電極Sに対応するコンタクト孔17aと，データライン端子部DLaおよびゲートライン端子部GLaに対応する開口17b，17cとを形成するとともに，ゲート絶縁膜12にも，上記ゲートライン端子部GLaに対応する開口12aを形成する。」（段落【0058】）

(j)「[工程9]次に，図2(g)に示すように，ITO膜等の透明導電膜18を成膜する。このとき，透明導電膜18は，上記保護絶縁膜17に設けたコンタクト孔17aと開口17b，17cおよびゲート絶縁膜12の開口12a内にも成膜され，薄膜トランジスタ30のソース電極S上と，データライン端子部DLaおよびゲートライン端子部GLaの下層膜（ソース，ドレイン用金属膜およびゲート用金属膜）16，11の上に積層する。」（段落【0059】），「[工程10]次に，図2(h)に示すように，上記透明導電膜18をフォトリソグラフィ法により画素電極20とデータライン端子部DLaおよびゲートライン端子部GL

a の上層膜の形状にパターニングし，T F T パネルを完成する。」（段落【0060】）

b 上記 a の記載及び図面（乙 4）によれば，乙 4 には，従来の薄膜トランジスタの製造方法では，i 型半導体層 5 のチャンネル領域の上にブロッキング層 8 を設け，ブロッキング層 8 をチャンネル領域を覆う形状にパターニングした後に n 型半導体層 6 及びコンタクト層 7 とを成膜することにより，n 型半導体層 6 とコンタクト層 7 をチャンネル領域において切離し分離するものであったが，ブロッキング層 8 のパターニングの際にそのエッチング液がゲート絶縁膜 4 に達し欠陥を発生するという問題点があったため，乙 4 の薄膜トランジスタの製造方法は，i 型半導体層の上にブロッキング層を設けることなく，n 型半導体層を電氣的に分離して薄膜トランジスタを歩留まりよく製造することを目的とするものであること（上記 a（a），（b）），乙 4 の薄膜トランジスタの製造方法は，上記問題点を解決する手段として，ゲート絶縁膜 1 2，i 型半導体層 1 3，n 型半導体層 1 4 及びコンタクト層 1 5 を順次成膜し（工程 2），上記コンタクト層 1 5 と n 型半導体層 1 4 と i 型半導体層 1 3 とをパターニングし（工程 3），ソース，ドレイン用金属膜 1 6 を成膜し（工程 4），次いでソース，ドレイン用金属膜 1 6 をパターニングしてソース，ドレイン電極を形成した（工程 5）後に，n 型半導体層 1 4 の酸化処理を行って，酸化絶縁層 1 4 a とし，この酸化絶縁層 1 4 a により n 型半導体層 1 4 をソース側とドレイン側とに電氣的に分離する（工程 6）ものであること（上記 a（c）ないし（h）），すなわち，n 型半導体層 1 4 をチャンネル領域においてソース側とドレイン側に切離し分離する手段として，ブロッキング層を設ける工程に代えて，ソース，ドレイン電極を形成した後に n 型半導



体層 1 4 を酸化処理する工程を加えたことが記載されていることが認められる。

このように乙 4 の薄膜トランジスタの製造方法は、絶縁膜上に形成した半導体膜をパターニングし、この半導体膜パターンの上に成膜された金属膜をパターニングしてソース・ドレイン電極を形成した後に、ソース及びドレイン電極間のチャンネル領域の半導体膜を酸化して絶縁層とする液晶表示装置の製造方法（いわゆるチャンネルエッチ型）である。

（イ） 乙 5 の記載事項

a 米国特許第 5 1 6 6 0 8 6 号公報（乙 5 ）には、次のような記載がある。

（a）「本発明は、アクティブマトリクス型液晶表示（LCD）装置の画素を駆動するための薄膜トランジスタ（TFT）アレイ及びその製造方法に関する。」（原文 1 欄 1 4 行～ 1 7 行の訳文）

（b）「図 1 において、符号 1 は透明絶縁基板であり、2 は基板 1 上に形成されたゲート電極であり、3 は基板 1 上に形成されたゲート電極取出し端子（ゲート端子）である。」（原文 2 欄 2 0 行～ 2 4 行の訳文）

（c）「工程 1 図 2 a に示すように、ゲート電極 2 が形成された絶縁基板 1 上に、プラズマ CVD によってゲート絶縁膜 4、半導体層 5 及び保護絶縁層 6 を形成した。

工程 2 ポジ型レジスト膜 1 3 を保護絶縁層 6 に塗布し、ゲート電極 2 をフォトマスクとして使用するために、下側（基板 1 端）からレジスト膜 1 3 に光を照射して露光する。ゲート端子の上方のレジスト膜 1 3 の一部は、従来のフォトマスクによって露光される。その後、レジスト膜 1 3 は、図 2 b に示すような・

・パターンを形成するために現像される。その後、図 2 c に示すように、パターニングされたレジスト膜 13 をマスクとして使用することによって保護絶縁層 6 がエッチングされ、レジスト膜 13 が除去される。」(原文 2 欄 5 3 行～ 3 欄 5 行の訳文)

(d) 「図 5 において、透明画素電極 10 は、ソース及びドレイン電極 9 a 及び 9 b を形成した後に、一部がゲート絶縁層の上に、一部がドレイン電極 9 b の上に形成される。」(原文 3 欄 6 5 行～ 6 8 行の訳文)

(e) 「図 6 の T F T アレイは以下の製造工程によって製造できる。

工程 1 , 2 図 1 の T F T アレイの工程 1 , 2 と同じである。

工程 3 プラズマ C V D によって、工程 2 によって形成された製品 (図 2 c ) の上に不純物が添加された半導体層 7 を形成し、不純物が添加された半導体層 7 の上に第 3 金属層 11 を形成する。・・・その後、金属層 11 の上にレジスト膜 16 が形成され、図 7 a に示すような特定のパターンにパターニングされる。

工程 4 レジスト膜 16 をマスクとして使用して、金属層 11 を特定のパターンにパターニングし、図 7 b に示すように、金属層 11 をマスクとして使用して、不純物が添加された半導体層 7 及び半導体層 5 を特定のパターンにエッチングする。

工程 5 図 7 c に示すように、ゲート端子 3 の上の部分のゲート絶縁膜 4 を除去する。

工程 6 工程 5 によって得られた製品の上に、バリア金属層 8 を形成し、バリア金属層 8 の上にソース及びドレイン金属層を形成する。そして、図 6 に示すように、ソース及びドレイン電極 9 a 及び 9 b を形成するため、形成されたこれらの層を特定のパターンにパターニングする。・・・

図1（「図6」が正しい）のTFTアレイをLCDを駆動するためのTFTアレイとして使用するため、図8～10に示すように、透明画素電極を形成する必要がある。図8～10に示す透明画素電極10に関する構造は、図3～5に示す透明画素電極10の構造に対応するので、これらの説明は省略する。」（原文4欄22行～67行の訳文）

- b 上記aの記載及び図面（乙5）を総合すれば、乙5には、工程1で、ゲート電極2及びゲート端子3が形成された基板1上に、ゲート絶縁膜4、半導体層5及び保護絶縁層6を順次形成した後に、工程2で、ポジ型レジスト膜13を保護絶縁層6に形成し、ゲート電極2をフォトマスクとして使用して下側（基板1側）からレジスト膜13に光を照射して露光すると同時に、従来のフォトマスクによって上からも露光して、レジスト膜13をパターニングし（図2b）、パターニングされたレジスト膜13をマスクとして保護絶縁層6のエッチングを行い、この保護絶縁層6のエッチングを行う際、保護絶縁層6の一部がゲート端子3の上方の半導体層5の上に残ること（図2c）、後続の工程4で、半導体層5及びその上に形成された不純物が添加された半導体層7を特定のパターンにエッチングする際に、保護絶縁層6の真下にある半導体層5のパターンが、ゲート端子3を露出させる開口の周囲（ゲート絶縁膜4上）に残ること（図7b）、工程5で、ゲート絶縁膜4を除去してゲート端子3を露出させること（図7c）、工程6で、「工程5によって得られた製品の上に」、バリア金属層8、ソース及びドレイン金属層を形成し、これらの金属層をパターニングして、ソース及びドレイン電極9a及び9bを形成すること（図6）が記載されていることが認められる。

一方で、乙５には、ゲート端子３を露出させる開口の周囲に半導体層５が残された目的、作用効果についての記載はないことに照らすならば、上下方向から光を照射して、パターニングされたレジスト膜をマスクとしてエッチングされた保護絶縁層６を残したままさらに半導体層５をエッチングした結果、保護絶縁層６の真下に形成されていた半導体層５がゲート絶縁膜４上に残されたというにすぎず、この半導体層５を残すことに特段の技術的意義があるものとは認められない。

(ウ) 相違点２の容易想到性

前記(イ)ｂのとおり、乙５には、半導体層５のパターンがゲート端子３を露出させる開口の周囲（ゲート絶縁膜４上）に残る構成が示されている。

他方、乙４記載発明は、前記(ア)ｂのとおり、絶縁膜上に半導体膜、金属膜を形成し、ソース・ドレイン電極を形成した後、ソース及びドレイン電極間の「チャンネル領域」（チャンネル領域）の半導体膜を酸化して絶縁層とするチャンネルエッチ型の液晶表示装置の製造方法である。これに対し乙５記載発明は、前記(イ)ｂのとおり、基板１上に、ゲート絶縁膜４、半導体層５及び保護絶縁層６を形成し、ソース及びドレイン電極間のチャンネル領域にエッチングがされた保護絶縁層を形成した後に、ソース及びドレイン電極を形成する液晶表示装置の製造方法（いわゆるチャンネル保護膜型）である。上記のように乙４記載発明では、チャンネル保護膜である保護絶縁層６を形成する構成（段階）は存在しないのであるから、保護絶縁層６の真下に半導体層５が残るという乙５記載の構成を組み合わせることについての契機又は動機付けとなるものがない。

したがって、乙４記載発明に乙５の上記構成を適用する契機ないし

動機付けとなるものがないから，当業者といえども乙４記載発明に相違点２に係る本件発明１の構成を適用することを容易に想到することができたものとは認められない。

そうすると，その余の点について判断するまでもなく，当業者が乙４記載発明に乙５記載発明及び周知技術を適用して本件発明１を容易に想到することができたものとは認められない。

イ 本件発明１の進歩性の欠如（乙５を主たる刊行物とするもの）について

被告は，本件発明１と乙５記載発明は，相違点イないしハにおいてのみ相違し，その余の点は一致している，相違点イに係る本件発明１の構成は，本件出願の優先権主張日当時周知であり，乙４記載発明に上記周知技術を適用して相違点イに係る本件発明１の構成とすることは，当業者であれば容易に想到することができた，乙４には，相違点ロ，ハに係る本件発明１の構成が開示されており，乙５記載発明に乙４の開示事項を適用して相違点ロ，ハに係る本件発明１の構成とすることは，当業者であれば容易に想到することができた旨主張する。

しかし，被告の主張は，以下のとおり理由がない。

(ア) 被告は，本件発明１と乙５記載発明は，相違点イないしハにおいてのみ相違し，その余の点は一致している旨主張する。

しかし，本件発明１と乙５記載発明は，相違点イないしハのほかにも，以下の点でも相違する。

すなわち，本件発明１と乙５記載発明とは，本件発明１では，「前記半導体膜パターンを形成する段階及びソース電極及びドレイン電極を形成する段階のうち，少なくとも何れか一段階は，前記パッド部に形成されるコンタクトホール縁の前記第２金属膜の上に，前記半導体膜あるいは第３金属膜のうち少なくとも何れか一つが残る段階」（

構成要件Ｋ)を含むのに対し、乙５記載発明では、前記ア(イ)ｂのとおり、工程２で、保護絶縁層６のエッチングを行う際、保護絶縁層６の一部がゲート端子３の上方の半導体層５の上に残り、さらに、工程４で、半導体層５及びその上に形成された不純物が添加された半導体層７を特定のパターンにエッチングする際に、保護絶縁層６の真下にある半導体層５のパターンが、ゲート端子３を露出させる開口の周囲(ゲート絶縁膜４上)に残るというものであり、ゲート端子３を露出させる開口の周囲(ゲート絶縁膜４上)に残る段階が本件発明１の段階と異なる点で相違する。

そして、前記ア(イ)ｂのとおり、乙５記載発明においてゲート端子３を露出させる開口の周囲に半導体層５を残すことに特段の技術的意義があるものとは認められないから、乙５記載発明の半導体層５が残る段階を上記相違点に係る本件発明１の構成(構成要件Ｋの段階)に変更するための契機又は動機付けとなるものがない。

したがって、乙５記載発明において、上記相違点に係る本件発明１の構成を採用することを当業者が容易に想到することができたものとは認められない。

(イ) 次に、被告は、乙４には、相違点口に係る本件発明１の構成(構成要件Ｇにおいて、保護膜が形成され、構成要件Ｈにおいて、前記保護膜及び絶縁膜を写真蝕刻してコンタクトホールを形成している構成)及び相違点ハに係る本件発明１の構成(構成要件Ｊにおいて、ゲートパッドと接続される第２画素電極パターンを形成する構成)がいずれも開示されており、乙４には、チャネル保護膜型のＴＦＴ(薄膜トランジスタ)に対し、乙４の製造方法を適用する示唆が存在することを前提に、本件発明１は、乙５と乙４との組合せにより当業者が容易に発明をすることができた旨主張する。

しかし、乙４記載の薄膜トランジスタの製造方法（乙４記載発明）は、前記ア（ア）ｂのとおり、*i*型半導体層の上にブロッキング層を設けることなく、薄膜トランジスタを歩留まりよく製造することを目的とし、*n*型半導体層１４をチャンネル領域において切離し分離する手段として、ブロッキング層を設ける工程に代えて、ソース、ドレイン電極をパターニングした後に*n*型半導体層１４を酸化処理する工程を加えたものであり、チャンネル領域にブロッキング層に相当する保護絶縁膜６を設ける乙５記載発明に、乙４記載発明を組み合わせる契機又は動機付けとなるものがない。

また、仮に乙５記載発明に乙４記載発明を組み合わせる場合には、乙５記載発明に設けられている保護絶縁膜６が不要となるが、保護絶縁膜６がない場合には、ゲート端子３を露出させるためのエッチングを行う際に保護絶縁膜６をマスクとすることはできず、半導体膜５を残すこともできないから、乙５記載発明は、ゲート端子３を露出させる開口の周囲に半導体膜５を残すという構成（構成要件Ｋ）を有しないこととなる。

したがって、乙５記載発明において、乙４記載の構成を適用して相違点口、ハに係る本件発明１の構成とすることを当業者が容易に想到することができたものとは認められない。

(ウ) そうすると、その余の点について判断するまでもなく、当業者が乙５記載発明に乙４記載発明及び周知技術を適用して本件発明１を容易に想到することができたものとは認められない。

#### ウ まとめ

以上のとおり、乙４記載発明、乙５記載発明及び周知技術に基づいて、本件発明１を容易に想到することができたとの被告の主張は、理由がない。そして、請求項１を引用する本件発明２ないし４を容易に想到

することができたとの被告の主張も，これと同様に理由がない。

したがって，被告主張の無効理由 4 は理由がない。

(5) 小括

以上のとおり，被告主張の無効理由 1 ないし 4 はいずれも理由がないから，特許法 104 条の 3 第 1 項の規定により本件特許権の行使が制限されるとの被告の主張は理由がない。

3 結論

(1) 差止めの必要性

前記 1 のとおり，イ号液晶モジュールの製造方法は，本件発明 1 ないし 4 の技術的範囲に属するから，被告によるイ号液晶モジュールを搭載するイ号液晶テレビの製造，販売，販売の申出は，本件特許権の侵害に当たる。

そして，被告は，イ号液晶テレビを生産し，譲渡し，貸し渡し，輸出又は輸入し，又はその譲渡若しくは貸渡しの申出（譲渡若しくは貸渡しのための展示を含む。）を行って原告の本件特許権を侵害するおそれがあるものと認められるから，原告は，被告に対し，上記各行為の差止めを求める必要性がある。

また，被告が占有するイ号液晶テレビについて，原告は，被告に対し，侵害の予防に必要な行為として廃棄を求めることができる。

(2) まとめ

以上によれば，原告の請求は，いずれも理由があるから認容することとし，主文のとおり判決する。

東京地方裁判所民事第 4 6 部

裁判長裁判官                      大      鷹                      一                      郎



裁判官 関 根 澄 子

裁判官 杉 浦 正 典

(別紙) イ号物件目録

32V型液晶テレビ(製品型番LC-32D10)