

平成10年（行ケ）第217号 審決取消請求事件  
判 決

原告  
代表者  
訴訟代理人弁理士

エイ・ティ・アンド・ティ・コーポレーション

【A】  
【B】  
【C】  
【D】  
【F】  
【G】  
【H】

被告  
指定代理人

特許庁長官 【E】

主 文  
原告の請求を棄却する。  
訴訟費用は原告の負担とする。  
この判決に対する上告及び上告受理の申立てのための付加期間を30日と定める。

事実及び理由

第1 原告の求めた裁判

「特許庁が平成7年審判第11983号事件について平成10年3月2日にした審決を取り消す。」との判決。

第2 事案の概要

1 特許庁における手続の経緯

原告（当時の名称・アメリカン テレフォン アンド テレグラフ カムパニ一。アメリカ合衆国法人）は、1989年10月17日アメリカ合衆国においてした特許出願に基づく優先権を主張して、平成2年10月17日「ゲートスペーサを有するFET」なる発明（本願発明）について特許出願をしたが（平成2年特許願第276566号）、平成7年3月15日拒絶査定を受けたので、同年6月12日審判を請求し、平成7年審判第11983号事件として審理されたが、平成10年3月2日「本件の審判請求は、成り立たない。」との審決があり、その謄本は同年3月23日原告に送達された（出訴のための付加期間として90日が付加）。

2 本願第1発明（特許請求の範囲第1項に記載の本願発明）の要旨（別紙本願発明図面参照）

基板（例えば、11）上に積層ゲート（例えば、18）を形成する工程と、  
前記積層ゲート（例えば、18）および前記基板（例えば、11）上に、第1の材料層（例えば、19）を形成する工程と、

前記第1の材料層（例えば、19）上に第2の材料層（例えば、21）を形成する工程と、

前記第2の材料層（例えば、21）上に第3の材料層（例えば、23）を形成する工程とを含む半導体の製作方法において、

第1のスペーサ（例えば、23）を形成するため前記第3の層（例えば、23）を非等方的にエッチングし、次いで前記第1のスペーサ下に第2のスペーサ（例えば、21）を形成するため前記第2の層（例えば、21）をエッチングする工程と、

前記基板（例えば、11）をドーパント物質（例えば、31）に露出させ、前記第1（例えば、23）および第2（例えば、21）のスペーサは前記ドーパント物質（例えば、37）の少なくとも一部を阻止するかある程度を吸収するためのマスクとして働き、これにより深い接合を形成する工程と、

前記第1のスペーサ（例えば、23）を除去する工程と、

前記基板（例えば、11）をドーパント物質（例えば、37）に露出させ、前記第2のスペーサ（例えば、21）は前記ドーパント物質（例えば、37）の少なくとも一部を阻止するかある程度を吸収するためのマスクとして働きこれにより、浅い接合を形成し前記深い接合と結合して僅かにドープされたドレイン接合を形成するステップとを含むことを特徴とする半導体の製作方法。

### 3 審決の理由の要点

#### (1) 審決認定の本願発明の要旨

本願発明の要旨は、平成6年8月8日付け手続補正書によって補正された明細書及び図面の記載よりみて、その特許請求の範囲請求項1～4に記載された「半導体の製作方法」にあると認められるところ、特許請求の範囲請求項1記載の発明（本願第1発明）は、前項のとおりである。

#### (2) 引用例

審査における拒絶の理由において引用された特開昭60-200572号公報（引用例）には、以下の記載があり、第1～6図にこの発明の絶縁ゲート型電界効果半導体装置の製造方法の実施例が示されている（別紙引用例図面参照）。

「ソース・ドレイン領域の不純物濃度がゲート近傍において低くなっている構造を有する絶縁ゲート型電界効果半導体装置の製造方法において、ゲート電極を熱酸化した後全面に第1および第2の膜を順次堆積し、第2の膜をエッチングしてゲート電極側面にサイドウォールを形成し、このサイドウォールをマスクとして第1の膜をエッチングすることによってサイドウォールに覆われたゲート電極側面およびソース・ドレイン領域の一部に前記第1の膜を残し、この第1の膜を通してソース・ドレイン領域に不純物を導入することを特徴とする半導体装置の製造方法。」（特許請求の範囲第1項）、「本発明の目的は、低濃度ソース・ドレイン領域を有する構造（以下オフセットゲート構造と称する）の絶縁ゲート型電界効果半導体装置の簡便かつ均一性・再現性のよい製造方法を提供するものである。」（2頁左上欄20行～右上欄4行）

#### 「[実施例]

以下本発明の半導体装置の製造方法をNチャネルMOSFETを含むデバイスに適用した一実施例を図面を参照して説明する。

第1図は、よく知られている方法にしたがってP型不純物シリコン半導体基板1上にフィールド絶縁（SiO<sub>2</sub>）膜2およびポリシリコンのゲート電極3を形成した断面図である。符号4は、薄いSiO<sub>2</sub>からなるゲート絶縁膜である。

次に第2図に示すように、全面に熱酸化による薄いシリコン酸化膜5を成長させ、ポリシリコン膜6、Si<sub>3</sub>N<sub>4</sub>（窒化シリコン）膜7、SiO<sub>2</sub>膜8を順次CVD（Chemical Vapor Deposition）法により堆積する。ここで一例として、フィールド絶縁膜2の厚さはほぼ8000オングストローム、SiO<sub>2</sub>膜8の厚さはほぼ3000オングストロームとされている。

次に異方性のドライエッチングを行う。たとえば、SiO<sub>2</sub>膜8とSi<sub>3</sub>N<sub>4</sub>膜7とのエッチング速度がほぼ等しいガス、たとえばCHF<sub>3</sub>ガスを用いてSiO<sub>2</sub>膜8とSi<sub>3</sub>N<sub>4</sub>膜7を同様に全面エッチングする。従って第3図に示すようにSiO<sub>2</sub>膜9とSi<sub>3</sub>N<sub>4</sub>膜10との2層のサイドウォールが形成される、このドライエッチングの際には、SiO<sub>2</sub>膜8およびSi<sub>3</sub>N<sub>4</sub>膜7のポリシリコン膜6に対するエッチングの選択比を大きくとることによってエッチングがポリシリコン膜6で止まるようになされている。

第3図において、サイドウォールを形成する上層のSiO<sub>2</sub>膜9の上部はドライエッチングの影響で丸みを帯びているが、サイドウォールを形成する下層のSi<sub>3</sub>N<sub>4</sub>膜10は堆積した膜がそのまま残っている。すなわち、サイドウォールの上層部は、サイドウォール形成のためのドライエッチング時に、オーバエッチ等の影響で膜厚が変化しているが、下層部は、デポジットした膜がそのまま残る。したがって、SiO<sub>2</sub>膜8の堆積時の膜厚を制御することによってSi<sub>3</sub>N<sub>4</sub>膜10のソース・ドレイン領域側の長さを制御でき、かつ、後述するイオン打込み時のSi<sub>3</sub>N<sub>4</sub>膜10の膜厚自体も堆積時と変わることもない。その結果後述するように均一性・再現性のある低濃・度領域を形成することができる。

次に弗酸により、サイドウォールを形成する上層のSiO<sub>2</sub>膜9を除去して第4図に示す断面構造をうる。ここでポリシリコン膜5があるため、弗酸によりフィールド絶縁膜2がエッチングされることはない。

次に第5図に示すように、ソース・ドレイン形成のためのたとえばAsイオンの打込みを行う。ここでイオン打込みのエネルギーを適当にとることにより、Si<sub>3</sub>N<sub>4</sub>膜10のサイドウォールの下部にも不純物を低濃度で導入することができる。また、Si<sub>3</sub>N<sub>4</sub>膜10のサイドウォールが残っていないソース・ドレイン領域には高濃度で不純物が打込まれる。したがって、サイドウォール形成後の1回の不純物イオン打込みによって、高濃度のN<sup>+</sup>拡散層11と低濃度のN<sup>-</sup>拡散層12とが同時に形成される。

S i 3 N 4 膜 1 0 のサイドウォールおよびポリシリコン膜 6 ( 5 は 6 の誤り) を除去した後、活性化のための熱処理を行ない第 6 図に示す断面構造を得る。このあと常法によりソース・ドレインのコンタクトホール、配線を形成し、パッシベーションを施すことによって完成する。

なお、上記実施例においては、サイドウォール形成のために S i O 2 膜 8 と S i 3 N 4 膜 7 とを用いるとともに、S i 3 N 4 膜の下層にポリシリコン膜 6 ( 5 は 6 の誤り) を用いた場合を説明した。しかしながら、サイドウォールを制御性よく形成するという点に限っては、たとえば上記 S i O 2 膜 8 の代わりにポリシリコン膜を用い、上記 S i 3 N 4 膜 7 の代わりに S i O 2 膜を用い、上記ポリシリコン膜 6 ( 5 は 6 の誤り) を使用しないことも可能である。」( 2 頁左下欄 3 行～ 3 頁右上欄第 1 6 行) と記載され、第 1 ～第 6 図にこの発明の絶縁ゲート型電界効果半導体装置の製造方法の実施例が示されている。ところで、異方性エッチングによりサイドウォールを形成する場合には S i O 2 膜 8 が先にエッチングされ、S i 3 N 4 膜 7 が次にエッチングされることとなる。また、第 5 図においてソース・ドレイン形成のため A s イオン等のイオンの打込みを行なった場合 S i 3 N 4 膜 1 0 のサイドウォールの下部には不純物が浅く導入され、S i 3 N 4 膜 1 0 のサイドウォールが残っていないソース・ドレイン領域には不純物が深く導入されることは明らかである。

してみると、引用例には、シリコン基板をゲート絶縁膜で覆い、ゲート電極を形成する工程と、ゲート電極を熱酸化してゲートの側面及び上面に熱酸化膜を形成する工程と、その後全面に第 1 及び第 2 の膜を順次積層形成する工程と、異方性エッチングにより先に第 2 の膜をエッチングし、次に第 1 の膜をエッチングしてゲート電極側面にサイドウォールを形成する工程と、このサイドウォールを形成する第 2 の膜をエッチングすることにより第 1 の膜からなるサイドウォールを残す工程と、不純物を全面に打ち込み、第 1 の膜からなるサイドウォールの下部のシリコン基板には低濃度で浅く不純物を打ち込み、第 1 の膜からなるサイドウォールで覆われていないシリコン基板には高濃度で深く不純物を打ち込み、その後熱処理によりこの不純物を活性化してソース・ドレイン領域を形成する工程とからなる絶縁ゲート型電界効果半導体装置の製造方法が記載されているものと認められる。

### (3) 審決がした対比

次に、本願第 1 発明と引用例記載の発明とを比較する。

引用例記載の発明におけるゲート電極とゲート電極の下部のゲート絶縁膜、第 1 の膜、第 2 の膜、異方性エッチング、異方性エッチング後の第 2 の膜からなるサイドウォール、異方性エッチング後の第 1 の膜からなるサイドウォール、不純物及び絶縁ゲート型電界効果半導体装置は、それぞれ本願第 1 発明の積層ゲート、第 2 の材料層、第 3 の材料層、非等方的エッチング、第 1 のスペーサ、第 2 のスペーサ、ドーパント物質及び半導体に相当するものと認められる。

したがって、本願第 1 発明と引用例記載の発明とは、

「基板上に積層ゲートを形成する工程と、  
前記積層ゲートおよび前記基板を覆う層を形成する工程と、  
前記層上に第 2 の材料層を形成する工程と、  
前記第 2 の材料層上に第 3 の材料層を形成する工程とを含む半導体の製作方法において、

第 1 のスペーサを形成するため前記第 3 の材料層を非等方的にエッチングし、次いで前記第 1 のスペーサ下に第 2 のスペーサを形成するため前記第 2 の材料層をエッチングする工程と

前記第 1 のスペーサを除去する工程と、

前記基板をドーパント物質に露出させ、前記第 2 のスペーサは前記ドーパント物質の少なくとも一部を阻止するかある程度を吸収するためのマスクとして働きこれにより、浅い接合を形成しわずかにドーパされたドレイン接合を形成するステップとを含むことを特徴とする半導体の製作方法」

の点で一致するが、以下の点で相違するものと認められる。

①積層ゲート及び基板を覆う層を形成する工程が、本願第 1 発明においては第 1 の材料層を用いて形成する工程であるのに対して、引用例記載の発明においてはあらかじめ基板全面をゲート絶縁膜で覆っておきその後ゲート電極を熱酸化膜で覆って形成する工程である点。

②本願第 1 発明においては、第 1 のスペーサを除去する前に、基板をドーパント物質に露出させ、第 1 および第 2 のスペーサがドーパント物質の少なくとも一部を

阻止するかある程度を吸収するためのマスクとして働き、これにより深い接合を形成する工程（第1のドーパント物質導入工程）を実行し、第1のスペーサを除去した後、基板をドーパント物質に露出させ、第2のスペーサがドーパント物質の少なくとも一部を阻止するかある程度を吸収するためのマスクとして働きこれにより、浅い接合を形成しわずかにドーブされたドレイン接合を形成する工程（第2のドーパント導入工程）を実行するのに対して、引用例記載の発明においては、第1のドーパント導入工程は実行せず、第1のスペーサ除去後、第2のドーパント導入工程のみ実行して、第2のスペーサで覆われていない基板にドーパント物質が高濃度に導入された、深い接合を、そして第2のスペーサで覆われた基板にドーパント物質が低濃度に導入された、浅い接合を形成する点。

（4） 審決のした相違点の検討

そこで、相違点につき以下検討する。

相違点①について、

積層ゲート及び基板を覆う層を形成するのにあらかじめゲート電極下のゲート絶縁膜のみ残しておき、その後ゲート電極及び基板を熱酸化して熱酸化膜（第1の材料層）で覆うようにすることは、当業者が必要に応じて容易に想到し得たことと認められる。

相違点②について、

本願第1発明における第2のドーパント導入工程において基板はドーパント物質に露出されているのであるから、第1のドーパント物質導入工程と同様に第2のスペーサで覆われていない基板にドーパント物質が高濃度に、深く導入されることは明らかである。そうすると、本願第1発明においても第2のドーパント導入工程の実行のみで第2のスペーサで覆われていない基板にドーパント物質が高濃度に導入された、深い接合を、そして第2のスペーサで覆われた基板にドーパント物質が低濃度に導入された、浅い接合を形成することが可能であり、第1のドーパント導入工程は必ずしも必要であるとはいえず、また本願第1発明において第1のドーパント導入工程を採用した格別の意義も認められない。よって、引用例記載の発明において第1のスペーサ除去工程前に第1のドーパント導入工程を実行することは、当業者が必要に応じて容易に想到し得たことと認められる。

なお、本願第1発明は、その作用効果においても格別顕著であるとは認められない。

（5） 審決のむすび

本願第1発明は、引用例記載の発明に基づいて当業者が容易に発明をすることのできたものであるから、特許法29条2項の規定により特許を受けることができない。そうである以上、他の発明を検討するまでもなく、本件出願は拒絶されるべきである。

第3 原告主張の審決取消事由

審決は、本願第1発明と引用例記載の発明との間の相違点②の判断を誤ったものであり、これに基づき誤って本願第1発明の進歩性を否定したものであるから、取り消されるべきである。

1 本願第1発明は、低ドーブドレイン構造（LDD）装置の製造方法である。LDD装置は、ゲート近傍の低濃度ドーブ（ $n-$ ）ドレイン領域とゲートから離れた部分での高濃度ドーブ（ $n+$ ）ドレイン領域とを有しており、このような低濃度ドーブ領域と高濃度ドーブ領域からなるドレインを形成する方法が、本願第1発明及び引用例記載の発明である。

本願第1発明では、高濃度ドーブ（ $n+$ ）領域25を形成するため、第1のスペーサ23と第2のスペーサ21の2つの層をマスクとして高濃度ドーパント注入（31）を行う第1のドーパント導入工程と、第1のスペーサ23をエッチング除去した後、第2のスペーサ21の1つの層だけをマスクとして低濃度ドーパント注入（37）を行う第2のドーパント導入工程（本願発明図面のFig. 5, 6参照）とからなる方法である。

2 審決は、本願第1発明と引用例記載の発明との間の相違点②の判断において、本願第1発明の第1のドーパント導入工程は必ずしも必要であるとはいえず、第2のドーパント導入工程だけ、すなわち1回のドーパント導入工程でも所望の低濃度の浅い接合の $n-$ 領域と高濃度の深い接合の $n+$ 領域とを形成することができるとしている。

確かに、本願発明図面のFig. 6に示されている単一のドーパント物質注入工程だけ

であっても、第2のスペーサであるL字状の層21のマスク効果で、マスク下の部分では低濃度領域そしてマスクのない部分では高濃度n+領域は形成されるであろう。しかしながら、本願第1発明の目的とする低ドープドレイン構造（LDD）装置における所望の低濃度の浅い接合のn-領域と高濃度の深い接合n+領域が得られるかどうかは問題である。

LDD装置にあって、典型的には浅い接合領域の低濃度は $1.0 \times 10^{17} \text{ cm}^{-3}$ オーダーであり、深い接合領域の高濃度は $1.0 \times 10^{20} \text{ cm}^{-3}$ オーダーであり、実に千倍の濃度差がある。1回のドーパント注入工程では、低濃度と高濃度の両方の領域に対し同じ加速電界で同じドーズ量のドーパントイオン注入が行われる。したがって、この濃度差を決めるものは、マスクとなる層（引用例記載の発明ではシリコンナイトライド層10（サイドウォール。本願第1発明では第2のスペーサ層21）の厚さと材料だけである。実際問題として、そのような濃度差を得るマスク層の厚さと材料の選択は困難である。

本願第1発明で、第2のドーパント導入工程のほかに第1のドーパント導入工程を付加し2段階プロセスを採用しているのは、それがLDD装置の所望のドレインにおける低濃度と高濃度を得るために必須だからである。2つの異なる厚さの誘電体マスクを貫いたドーパント注入を行う2段階プロセスによって、LDD装置の所望の特性が初めて実現されている。

3 したがって、審決は、実際のLDD装置の所望の低濃度n-領域及び高濃度n+領域を形成する上で、第1のドーパント導入工程を採用した格別の意義を看過したものである。

#### 第4 審決取消事由に対する被告の反論

1 2回のドーパント導入工程によって、ある範囲内ではあるが、任意の濃度の低濃度領域及び任意の濃度の高濃度領域を選定し得ることが周知である以上、所望の濃度の低濃度領域及び高濃度領域を選定し得ることは当業者の予測の範囲を出るものではない。

2 原告は、「LDD装置にあって、典型的には浅い接合領域の低濃度は $1.0 \times 10^{17} \text{ cm}^{-3}$ オーダーであり、深い接合領域の高濃度は $1.0 \times 10^{20} \text{ cm}^{-3}$ オーダーであり、実に千倍の濃度差であり、1回のドーパント注入工程ではこのような濃度差を得ることはできない。」旨主張するが、この主張は本願の特許請求の範囲の記載に基づかない主張である。なお、1回のイオン注入で千倍程度の濃度差を得ることができることは明らかであるから、引用例記載の発明においても、低濃度領域及び高濃度領域の濃度を任意に替えることができ、低濃度領域及び高濃度領域の濃度を所望の値に設定することができる。

3 原告の準備書面（第2回）には、「L字状の第2のスペーサ（21）を設けたのは深い高濃度領域と金属シリサイド領域との位置合わせの自己整合を可能とするためであり、そのためにL字状の第2のスペーサ（21）を金属シリサイド領域形成時まで残しておく必要があり、そのために2段階ドーパントという前提があるのであって、その点が甲第4号証の1段階ドーパントと相違する点である。」旨の主張部分があるが、深い高濃度領域と金属シリサイド領域との位置合わせを自己整合的に行う点については特許請求の範囲第1項には記載されていない。

2段階のドーパントを前提としなくとも、L字状の第2のスペーサ（21）が残っていさえすれば深い高濃度領域と金属シリサイド領域との位置合わせを自己整合的に行うことができるのであり、2段階のドーパントが深い高濃度領域と金属シリサイド領域との位置合わせの自己整合を可能とするための前提であるとの原告の主張も、当を得ない。

#### 第5 当裁判所の判断

##### 1 本願発明について

甲第2号証の2によれば、本願発明について本願明細書に次の事項の記載があることが認められる。

本願発明は、集積回路、より具体的には電界効果トランジスタ（FET）を有する集積回路及びその製作方法に係る。（4頁3行ないし5行）

集積回路技術の開発に携わる者は、回路の充てん密度、回路特性を増し、プロセスの生産性をあげる構造及び製作方法を探し続けてきた。

例えば、サブミクロンMOSFETの設計者のある者は、いわゆる低ドープドレイン構造（LDD）を用いてきた。LDD構造の特徴は、デバイスゲート付近の浅

い接合及びゲートからかなり離れたより深い接合にある。浅い接合は高シート抵抗を示し、したがってそれだけでデバイス特性に悪影響を及ぼすことがある。（４頁７行ないし１６行）

本願発明は、半導体基板上に形成された積層ゲートを有する電界効果トランジスタを実現する。製作中３つの材料層が積層ゲート及び基板上に形成される。少なくとも外側の２つの材料層が順次非等方的にエッチされ、積層ゲート（及びゲートラシナ）に隣接した２つのスペーサが生じる。

本願発明の各種実施例において、スペーサは各種の有用な機能を果たす。例えば、一実施例において、スペーサはＬＤＤ接合プロファイルの生成を容易にし、スペーサは部分的な接合が形成される基板の部分をマスクする働きをする。スペーサは同時にＬＤＤ接合の深い部分の上にのみ自己整合シリサイド接触の形成を容易にする。ＬＤＤ接合の深い部分上の自己整合シリサイドは、低抵抗を有し、望ましい。（６頁９行ないし７頁３行）

## ２ 取消事由についての判断

(1) 本願発明図面のFig. 6に示されている単一のドーパント物質注入工程だけであっても、第２のスペーサであるＬ字状の層２１のマスク効果で、マスク下の部分では低濃度領域そしてマスクのない部分では高濃度 $n^+$ 領域は形成されること、２段階ドーパント導入法自体は新規なものではないことは、原告も争うところではない。

このように、単一のドーパント物質注入工程だけであっても、第２のスペーサであるＬ字状の層２１のマスク効果で、マスク下の部分では低濃度領域そしてマスクのない部分では高濃度 $n^+$ 領域は形成されるものであり、また、乙第５号証（電子通信学会編「ＬＳＩハンドブック」昭和５９年発行）の３２６頁図２・１５５には、多結晶Ｓｉ基板中にＡｓ<sup>+</sup>イオンをドーズ量 $1 \times 10^{16} \text{ cm}^{-2}$ で $60 \text{ keV} \sim 350 \text{ keV}$ により注入したときのＡｓの深さ方向分布のグラフが示されていることが認められ、このグラフによれば、マスクなしのドーパント物質導入工程であっても、低濃度領域の濃度と高濃度領域の濃度差を千倍程度にすることは可能であるということが出来る。そうすると、引用例に記載された発明においても、マスクとして機能するシリコンナイトライド膜１０（サイドウォール）の厚さや、注入エネルギー及びドーズ量を適当に選択することにより、ＬＤＤ装置として必要な、ドーパント物質が高濃度に導入された深い結合と低濃度に導入された浅い結合を形成することは可能であると認められる。

原告は、２つの異なる厚さの誘電体マスクを貫いたドーパント注入を行う２段階プロセスによって、ＬＤＤ装置の所望の特性が初めて実現されたと主張する。しかしながら、昭６２－１２７６号公開特許公報に、「これまでにソース・ドレイン領域のゲート側不純物を低下させる等の構造（ＬＤＤ構造）が提案されてはいるが、この構造では少なくとも２回の不純物ドーピング工程を必要とし、製造工程が複雑になるという問題点がある。」（２頁左上欄８行ないし１２行）との記載があり（乙第７号証）、昭６２－１２００８１号公開特許公報にも「従来の製造方法は例えば特開昭５９－１９７１６１号公報に記載されている。・・・しかし斯上した製造法ではＬＤＤ構造を形成するために２回のイオン注入工程を必要とし、工程が複雑となる欠点があった。」（２頁左上欄下から３行ないし右上欄３行）の記載があるし（乙第８号証）、また、ＬＤＤ構造の形成をするに当たりドーパント導入工程を２回に分けて行えばパラメータの自由度が広がることは技術常識と認められるから、引用例に記載された発明に「より精密なＬＤＤ構造の形成をするに当たり他のパラメータの自由度を与えるために第１のドーパント導入工程」を採用することは、当業者にとって何らの困難性はないものと認めることができる。

(2) 原告は準備書面（第２回）において、「本願第１発明は、精密なドーパント濃度と深さの制御が可能な２段階ドーパント導入を前提とした方法であり、そのような２段階ドーパント導入では単にＬＤＤ構造形成という点だけからみると、従来技術のように単に第１のスペーサ（２３）だけで足り、本願第１発明のＬ字状の第２のスペーサ（２１）は本来的には必要とされるものではないところ、本願第１発明はシリサイド自己整合のために、浅い低濃度ドーパント導入を第２のスペーサ（２１）を介して行った後も、第２のスペーサ（２１）を残しているものであり、この第２のスペーサ（２１）を、ＬＤＤ構造形成後の深い高濃度領域と金属シリサイド領域との位置合わせに係る自己整合形成の便に供しているものである。したがって、本願第１発明と引用発明に同じＬ字状の第２のスペーサを用いているといっ

ても、本願第1発明の2段階ドーパント導入法と引用発明の1段階ドーパント導入法ではその技術的意味が全く異なっているので、これを同一視し、L字状の第2のスペーサのそれぞれのドーパント導入法における技術的意義の相違を看過した審決の相違点②に関する判断は誤りである。」旨主張する。

しかしながら、特許請求の範囲第1項には、第2のスペーサの形状がL字状であることや、シリサイド自己整合のために、浅い低濃度ドーパント導入を第2のスペーサ(21)を介して行った後も、第2のスペーサを残しておくことの記載はないから、原告の主張は特許請求の範囲の記載に基づかないものであって理由がない。

ちなみに、本願明細書に「次に、もし必要ならば、自己整合シリサイド形成(シリサイド)が行われる。」(15頁2行ないし4行)と記載されていることが甲第2号証の2により認められ、第2のスペーサがシリサイド自己整合(自己整合シリサイド形成)のためだけに設けられたものでないことは明らかである。

(3) 以上のとおりであり、原告主張の審決取消事由は理由がない。

## 第6 結論

よって、原告の請求は棄却されるべきである。

(平成11年12月14日口頭弁論終結)

東京高等裁判所第18民事部

裁判長裁判官	永	井	紀	昭
裁判官	塩	月	秀	平
裁判官	市	川	正	巳