

主 文

- 一 原告の請求をいずれも棄却する。
- 二 訴訟費用は原告の負担とする。

事実及び理由

第一 原告の請求

- 一 被告は、別紙一「物件目録一」及び同二「物件目録二」記載の各カードリーダー（以下、それぞれを「被告製品一」、「被告製品二」といい、両者を「被告製品」と総称する。）を、アメリカ合衆国（以下「米国」という。）に輸出する目的で、我が国で製造してはならない。
- 二 被告は、我が国で製造した被告製品を米国に輸出してはならない。
- 三 被告は、子会社その他に、米国において被告製品の販売又は販売の申出をするよう、我が国で誘導してはならない。
- 四 被告は、我が国において占有する被告製品を廃棄せよ。
- 五 被告は、原告に対し、一億八〇〇〇万円及びこれに対する平成九年十一月七日から支払済みまで年五分の割合による金員を支払え。

第二 事案の概要

本件は、米国の特許権を有する原告が、被告に対し、被告が被告製品を製造し米国に輸出するなどの行為が原告の米国特許権の侵害に当たると主張して、米国特許権に基づき、右行為の差止め及び被告製品の廃棄並びに損害賠償を求めている事案である。

原告が本件において差止めの対象とし、また、損害賠償の原因として主張する被告の行為は、すべて日本国内の行為である。

一 争いのない事実

- 1 原告は、次の米国特許権（以下「本件米国特許権」という。）を有している。

- （一） 発明の名称 FM信号復調装置
- （二） 出願年月日 一九八三年（昭和五八年）六月二二日
- （三） 出願番号 第五〇六八三一号
- （四） 登録年月日 一九八五年（昭和六〇年）九月一〇日
- （五） 特許番号 第四五四〇九四七号

- 2 本件米国特許権の特許請求の範囲1項の記載は、次のとおりである（これに記載された発明を、以下「本件米国特許発明」という。）。

「FM方式にて変調されたデジタル信号の復調を目的とする装置において、連続するクロックパルス列を発生させる手段と、

該発生手段に接続して、前記の連続するクロックパルスのうち三番目のパルスを削除して、削除済みパルスを作成するパルス削除手段と、

デジタルFM信号を受信し、該発生手段に接続して、該デジタルFM信号の立上り、立下りに対応するデータエッジパルス及びクロックエッジパルスを含んだ多数のエッジパルスを発生させるエッジパルス発生手段と、

該クロックエッジパルスの各一個を所定時間遅延させて遅延クロックエッジパルスを作成する手段と、

該遅延手段及び該パルス削除手段に接続して、該削除済みパルスを計数し、該遅延クロックエッジパルスのうち的一個と同期に計数を開始し、該クロックエッジパルスの次の一個の到着と同時に計数を終了する第一の計数器と、

該第一の計数器に接続して、計数された削除済みパルスの補数を形成する補数手段と、

該発生手段と該遅延手段と該補数手段に接続して、連続するクロックパルスに対応して“1”及び“0”の補数を計数する第二の計数器と、

該第二の計数器に接続して、該第二の計数器がすべて“1”である状態を検出する検出手段と、

該遅延手段に接続してFM復調に同期化するマスクの始期と終期を設定し、該マスクの始期を、該クロックエッジパルスの一つによりセットされるときに始め、リセットされるときに終わる第一のフリップフロップ手段と、

該第一のフリップフロップ手段と該エッジパルス発生器と該検出手段に接続して、第一のフリップフロップ手段がセットされたときと検出手段がすべて“1”を検出したときとの間に得られたデータエッジパルスのうち的一個と同期化して、復

調したデジタル出力を供給し、該第一のフリップフロップ手段をリセットする信号を発生させる第二のフリップフロップ手段と、

該第一のフリップフロップ手段と該エッジパルス発生器と該遅延手段に接続して、該遅延手段にクロックエッジパルスに対応するエッジパルスのみを供給するゲート手段」

3 (一) 被告は、昭和六一年ころから平成三年ころまで、被告製品一を日本国内で製造し、米国に輸出していた。

(二) 被告製品一の構成は、別紙一「物件目録一」記載のとおりである。

(三) 被告製品一は、本件米国特許発明の構成要件をすべて充足する。

4 (一) 被告は、平成四年ころから、被告製品二を製造し、販売している。

(二) 被告製品二の構成は、別紙二「物件目録二」記載のとおりである（ただし、右目録中に下線を付した部分を除く。下線を付した部分のうち、3頁二一行目の「検出手段の一部を構成する」、4頁一一行目の「複数のカウンタ回路、」、5頁七及び八行目の「検出手段を構成す」並びに9頁二一行目の「検出手段の一部を構成する」については、原告は被告製品二が右記載の構成を有すると主張するのに対し、被告はこれを削除すべきであると主張している。また、12頁一八行目の「補数p」、13頁三行目の「コンプリメンタリ・バイナリ・値p」及び14頁一二行目の「補数q」につき、被告は、それぞれ「補数 p」、「コンプリメンタリ・バイナリ値 p」及び「補数 q」と訂正すべきであると主張している。）。二 争点及び当事者の主張（主要な争点は、1及び2である。）

1 米国特許法に基づいて、日本国内における被告の行為の差止め及び被告製品の廃棄を求めることができるか。

(原告の主張)

本件は、米国特許権に基づく請求であり、被告製品の本件米国特許権の構成要件充足性及び米国内における直接侵害（被告又はその子会社等による被告製品の販売行為等）の有無が審理の対象となるから、涉外的要素を含んでおり、我が国の国際私法により準拠法を決定すべきである。

特許権に基づく差止め及び廃棄請求には法例に明文の規定はないが、国際私法の一般的な解釈として、法例に規定されていない法律関係については、類似する法律関係について規定した条項を類推適用するか又は条理により連結点を定めて準拠法を決定するという手法が取られている。本件は特許権に基づく差止め等の請求であり、特許権は登録により発生する排他的独占権であるから、その効力の問題は当該特許権を付与した国が最も密接関連性を有する。したがって、本件においては米国特許法が準拠法となる。

これに対し、被告は、属地主義の原則を根拠として後述のとおり主張するが、本件で問題になっているのは、米国内での直接侵害に関連する間接侵害が外国で行われている場合にこれを米国特許法上違法とできるかどうかであり、属地主義の適用を当然の前提にして、その枠内で自国の特許権の効力をどこまで広げられるかの問題であるから、属地主義の原則によって米国特許法が日本国内の行為に適用されないということはできない。

そして、被告が日本国内で被告製品を製造し、米国に輸出し、子会社等に販売又はその申出をするよう誘導する行為は、米国特許法二七一条（b）項（積極的誘導）及び（c）項（寄与侵害）に該当するものであり、これらの行為は、米国特許法上、属地的制約を受けず、直接侵害が米国でされれば、世界中どこで行われようと、米国特許権の侵害となるとされている。

また、米国特許法二八三条は、特許権が侵害された場合における救済として、裁判所は差止めを命じ得ることを定めており、その具体的な内容として、特許権を侵害する物品の廃棄請求を命じることができることとされている。

したがって、原告は被告に対し、米国に輸出する目的で被告製品を日本国内で製造すること、我が国で製造した被告製品を米国に輸出すること、及び子会社その他をして米国において被告製品の販売又は販売の申出をするように我が国で誘導することの差止め、並びに我が国において占有する被告製品の廃棄を求める。

(被告の主張)

特許法を初めとする工業所有権法については、権利の効力がその国の領域内においてのみ認められるという属地主義が採られているから、日本国内の行為について米国特許法が適用されることはない。

なお、米国特許法がその効力を他国における行為に及ぶと定めることは、米国の主権の範囲内の問題であり、米国の裁判所が他の国での行為について差止め又は損

害賠償を命じ得るとしても、他の国で裁判がされる場合にも米国法が当然に適用されるということにはならない。我が国の裁判所は、認定する事実に対し直接外国法を適用することはできず、米国特許法を適用するためには法例の根拠を要するところ、本件では日本国内の行為のみが問題となっており、渉外的要素がないから、法例適用の余地はない。また、仮に渉外的要素があるとしても、差止請求について適用又は類推適用すべき法例の条文はないから、被告の行為に米国特許法を適用する根拠はない。

さらに、仮に日本の裁判所が米国特許法を適用とした場合でも、公益的見地からの制約が存在するのであり、我が国の特許法は国外の行為に対する請求を認めておらず、米国との間で互いに特許権を認めるという相互主義の取決めもないのであるから、米国特許法の域外適用を認める結果になる法律適用を行うべきではない。

したがって、日本国内の被告の行為について米国特許法は適用されず、米国特許権の侵害を理由とする請求は認められない。

2 被告の日本国内における行為が米国特許権を侵害することを理由として、損害賠償を求めることができるか。

(原告の主張)

本件の被侵害法益は米国特許権であり、渉外的要素を有しているから、我が国の法例により準拠法が決定されるべきであり、被告の行為が我が国の法律上違法かどうかという問題は、法例により定められる不法行為の準拠法上、被告の行為が不法行為に該当するかという問題である。

また、特許権を始めとする工業所有権の侵害については、法例一条一項にいう不法行為の解釈を問題とするまでもなく、その保護国法を準拠法とすることに争いはないから、本件では米国法が準拠法となる。そして、被告の行為は、我が国の行為に対しても適用される米国特許法の二七一条(b)項の積極的誘導及び同条

(c)項の寄与侵害に該当するから、不法行為となる。

よって、原告は被告に対し、被告による本件米国特許権の侵害行為により原告が被った損害の一部である一億八〇〇〇万円及びこれに対する不法行為の後である平成九年十一月七日(訴状送達の日)から支払済みまで民法所定の年五分の割合による遅延損害金の支払を求める。

(被告の主張)

本件の損害賠償請求は、日本国内の行為に関するものであるから、国際私法の問題ではなく、被告の行為が我が国の法律上違法かどうかという問題に帰する。そして、日本国内の行為に米国特許法が適用されることはないから、被告の行為は権利侵害

(違法性)を欠き、不法行為となるものではない。

仮に、国際私法の問題になるとしても、法例一条一項によって行為地法である日本国法が準拠法となるから、米国特許法が適用される余地はなく、被告の行為は不法行為とならない。

3 被告製品一につき、差止めの利益があるか。

(被告の主張)

被告は、平成五年以降、被告製品一を製造・輸出しておらず、また、今後製造・輸出する予定もないから、原告の差止請求は理由がない。

4 被告製品二が本件米国特許発明の技術的範囲に属するか。

(原告の主張)

被告製品二は、本件米国特許発明の構成要件をすべて充足し、その技術的範囲に属する。

5 本件米国特許権が無効か。

(被告の主張)

本件米国特許権の出願より前に、エス・アール・デー株式会社が米国内で本件米国特許発明の実施品であるFM信号復調装置を販売していたから、出願当時の米国特許法一〇四条、一〇二条(a)項により、本件米国特許権は無効である。

(原告の反論)

本件米国特許発明の実施品は、その出願後に販売されたものであるから、本件米国特許権に無効事由は存しない。また、エス・アール・デーの販売行為は本件米国特許発明に起因するものであって、米国特許法一〇二条(a)項は適用されないから、被告の主張は全く意味を有しない。

6 被告が職務発明による通常実施権を有するか。

(被告の主張)

本件米国特許発明は原告がエス・アール・デーの職務として発明したものであり、同社は職務発明による通常実施権（特許法三五条）を有していた。そして、被告は、同社から事業と共にこれを承継したから、本件米国特許権について実施権を有する。本件では日本で発明が行われ、使用者と発明者の関係も日本における問題であるから、職務発明に関する法律関係の準拠法は日本法である。

（原告の反論）

米国特許権には我が国の特許法は適用されず、被告の主張は失当である。

7 原告の損害賠償請求権が時効により消滅しているか。

（被告の主張）

本件訴訟の提起日（平成九年一〇月二九日）からさかのぼって三年以上前の損害賠償請求権は消滅時効期間が経過しているので、被告はこの時効を援用する。

なお、不当利得に関しても、米国法は適用されないし、仮にその適用があるとしても、実施料の不払が不当利得となることはない。

（原告の反論）

平成四年に被告が原告に対して本件米国特許権の移転登録手続を求める訴訟を我が国において提起したため、原告は特許権侵害を主張できない環境下に置かれていた。したがって、消滅時効の起算日は早くとも右事件について我が国で最高裁判決が下された平成七年一月二四日であり、消滅時効は成立しない。

仮に、本件米国特許権侵害による損害賠償請求権の一部につき消滅時効が成立するとしても、原告の損害と同額の利益が法律上の原因なく被告に帰属しているから、この部分に関しては、原告は被告に対し、予備的に、不当利得返還請求権に基づいて、その利得の返還及びこれに対する支払済みまで年五分の割合による遅延損害金の支払を求める。

8 本件米国特許権に対応する日本国特許権を被告が有していることを理由として、被告の実施行為を適法ということが出来るか。

（被告の主張）

被告は、本件米国特許権と同一の発明に係る日本国特許権（特許番号第一七七六八五四号）の特許権者である。そして、仮に被告製品が本件米国特許発明の実施品であるならば、これは右日本国特許権の実施品でもあることになるから、被告の行為は右日本国特許権の行使として適法である。

（原告の反論）

本件は米国特許権の侵害に関するものであり、被告が我が国の特許権を有していることかどうかは全く関係がない。

9 原告の損害の額はいくらか。

（原告の主張）

米国特許法二八四条一項には、「請求者に有利な認定に基づいて、裁判所は、その侵害を補填するのに十分な賠償額を裁定しなければならない。ただし、その賠償額は、いかなる場合においても、侵害者による発明の実施に対する適正な実施料に、裁判所が定めた利息及び費用を加えた額を下回ってはならない。」と規定されている。

そして、本訴提起前の六年間の被告製品の年間売上高は少なくとも五億円であり、実施料相当額はその六パーセントであるから、被告の行為により原告が受けた損害の額は少なくとも一億八〇〇〇万円である。

第三 争点に対する判断

一 争点1（米国特許権に基づく差止め及び廃棄請求の可否）について

1 原告の差止め及び廃棄請求は、日本国内における被告の行為が米国特許権の侵害に当たることを理由とするものである。

まず、本件の差止め及び廃棄請求は、我が国に住所を有する日本人と我が国に本店を有する日本法人との間での、同法人の我が国の国内の行為に関する請求であるが、米国特許権に基づく請求であるという点において渉外的要素を含むので、どの国の法律を準拠法とすべきか（特許権に基づく差止め及び廃棄請求の法性決定）が問題となる。この点に関しては、法例等の我が国の法律に準拠法の定めがある場合には、その規定に従うこととなるが、特許権に基づく差止め及び廃棄請求の準拠法に関しては法例等に直接の定めがない。また、特許権に基づく差止め及び廃棄請求は、特許権の排他的効力の現れであり、各国の法制上このような請求が認められるかどうかの点を含めて特許権の効力の問題と考えるべきであるから、これを不法行為の問題と性質決定して法例一條一項によるべきものと解するのも妥当ではない。特許権の効力の準拠法に関しても法例等に直接の定めがなく、類推適用すべき

規定があるともいえない。したがって、特許権に基づく差止め及び廃棄請求の準拠法については、正義及び合目的性の理念という国際私法における条理に基づいて、これを決定すべきである。そして、(1) 特許権は国ごとに登録及び出願を経て権利として認められるものであること、(2) 特許権に関しては、前記のとおり属地主義の原則が採られ、各国の特許権の効力等は当該国の法律によって定められていること、(3) 各国の特許権は、その発生、変動及び消滅に関して相互に独立であり、特許権自体の存立が他国の特許権の無効、消滅、存続期間等により影響を受けないとされていること（いわゆる「特許権独立の原則」）。工業所有権の保護に関する一八八三年三月二〇日のパリ条約四条の二参照）に照らすと、特許権に基づく差止め及び廃棄請求に関しては、当該特許権が登録された国の法律を準拠法とすべきものと解するのが相当である。したがって、本件の差止め及び廃棄請求については、米国特許法が準拠法になるというべきである。

2 (一) ところで、米国特許法は、特許発明を権限なく実施する行為すなわち特許権を直接侵害する行為に関しては、これが米国内の行為に限られる旨を規定している（米国特許法二七一条（a）項）のに対し、特許権を侵害するよう他の者を積極的に教唆する行為（積極教唆）や、特許発明の主要な部分を構成する部品等で他に実質的な非侵害用途のないものを、それが特許権侵害行為に使われることを知って販売等する行為（寄与侵害）に関しては、地理的な限定を設けていない（同条（b）項及び（c）項）。したがって、米国内において直接侵害が行われる場合には、これに関する積極教唆及び寄与侵害が米国外で行われた場合でも、これらは特許権の間接侵害として責任を負うべきことになる（甲四、五、一五）。このように、米国特許法は、特許権の間接侵害について、同法の規定が米国の領域外の行為にも適用されるという域外適用を認めている。そうすると、本件において、被告の行為につき準拠法として米国特許法を適用すべきものであれば、右の域外適用の規定（以下「域外適用規定」という。）に基づいて被告に対し差止等を命じ得る余地があるということになる。

(二) しかしながら、特許権に基づく差止め及び廃棄請求に関しては米国特許法を準拠法とするとしても、そのことから直ちに本件について米国特許法の域外適用規定を適用すべきものと結論付けることはできない。

すなわち、特許権を始めとする工業所有権については、特許付与や登録という方法により国家により与えられる独占権であることから、その成立、移転、効力等につき当該国の法律によって定められ、その効力は当該国の領域内においてのみ認められるという、いわゆる属地主義の原則が、我が国を含めて国際的に広く承認されている。右原則によれば、米国特許権の効力が及ぶ地理的範囲は米国の領域内に限られることになるから、他の者の我が国における行為が米国特許権を侵害するということはあり得ないはずである。そして、我が国の特許法においても、同法の規定を日本国外の行為に適用すべき旨を定めた規定は設けられておらず、我が国と他国との間で互いに相手国の特許権の効力を自国においても認めるべき旨を定めた条約も存在しない。そうすると、米国の領域外の行為についても米国特許法の規定を適用すべき旨を定めた域外適用規定は、我が国の特許制度の基本原則ないし基本理念と相いれないものというべきである。

したがって、米国特許法の域外適用規定を我が国の国内における行為に対して適用することは、我が国の法秩序の理念に反するものであるから、法例三三条により、これを適用しない。

(三) このように解しないと、米国特許権の権利者は我が国の裁判所で米国特許権に基づく差止等を請求し得るのに対して、我が国の特許権の権利者は米国の裁判所で同様の救済を受けられないということになり、米国特許権の権利者に比べて、我が国の特許権の権利者を著しく不平等に扱うことになるが、このような結果は、我が国の法秩序に照らし、到底容認できない。

3 以上によれば、被告製品が本件米国特許発明の技術的範囲に含まれるかなどの点について判断するまでもなく、原告の差止め及び廃棄請求は、これを求める法令上の根拠を欠くことになるから、すべて理由がないというべきである。

二 争点2（米国特許権の侵害を理由とする損害賠償請求の可否）について

1 原告の請求は、被告の行為が原告の米国特許権を侵害することを理由に損害賠償を求めるものであり、原告の主張する被侵害法益は米国特許権であって、渉外的要素を含むものである。そこで、まず、その準拠法につき検討すると、特許権の侵害を理由とする損害賠償は特許権の効力と関連性を有するものではあるが、損害賠償請求を認めることは特許権特有の問題ではなく、あくまでも当該社会の法益保護

を目的とするものであるから、不法行為の問題と性質決定し、法例一條一項によるべきものと解するのが相当である。

法例一條一項においては、不法行為によって生ずる債権の成立及び効力はその原因たる事実の発生した地の法律によるものと規定されている。そして、原告が不法行為に当たると主張する被告の行為は、すべて日本国内の行為であるから、本件においては、日本法（民法七〇九条以下）を適用すべきものというべきである。

2 民法七〇九条においては、他人の権利を侵害したことが、不法行為に基づく損害賠償請求権の要件の一つとされているところ、本件においては、原告が被告の行為によって侵害されたと主張する権利は米国特許権である。我が国においては、外国特許権について、我が国の特許権と同様ないしこれに準ずる保護を与える法令上の規定は存在せず、かえって、前記のとおり、我が国においては属地主義の原則が妥当し、これによれば外国特許権の効力は当該国の領域内においてのみ認められ、日本国内にはその効力が及ばないのであるから、米国特許権は、我が国の不法行為法によって保護される権利には該当しない。したがって、米国特許権の侵害に当たる行為が我が国でされたとしても、右行為は日本法上不法行為たり得ないと解するのが相当である。

3 したがって、原告の損害賠償請求を認めることはできない。

三 なお、原告は、不法行為による損害賠償請求権が時効により消滅した部分については、予備的に、不当利得返還請求権を行使すると主張している。

原告の右予備的請求について、これを消滅時効以外の理由により不法行為による損害賠償請求が排斥される場合を含めて、広く、不当利得の返還を予備的に求めるものと解し得るとしても、右の不当利得返還請求の準拠法については、法例一條一項により、特許権の侵害を理由とする損害賠償請求におけるのと同様、日本法（民法七〇三条以下）を適用すべきものというべきである。そして、前に判示したとおり、属地主義の原則により、米国特許権の効力が日本国内に及ばない以上、被告が我が国の国内における行為により法律上の原因なくして原告の財産又は労務により利益を得て原告に損失が生じたということもできないから、右予備的請求を認めることもできない。

四 以上によれば、その余の争点につき判断するまでもなく、原告の請求はいずれも理由がないから、主文のとおり判決する。

（口頭弁論の終結の日 平成一一年一月一九日）

東京地方裁判所民事第四六部

裁判長裁判官 三村量一

裁判官 長谷川浩二

裁判官 中吉徹郎

（別紙一） 別件目録一

左記の構成を備えたFM変調されたデジタル信号を復調する装置を内蔵したカードリーダー（A）。

B OSCと表記されている連続するクロックパルス列を発生するパルス発生器と、その出力をフリップフロップ回路により周波数を二分の一にし且つパルス列の“1”と“0”の幅を等間隔とした連続するパルス列発生回路を備え、

C 第一のD型フリップフロップ回路（DFF1）の正出力を第二のD型フリップフロップ回路（DFF2）のD入力とし、DFF1とDFF2のクロック入力には前記パルス列発生回路よりの連続するクロックパルス列を入力し、DFF1のD入力にはDFF1の反転出力とDFF2の反転出力のAND出力を帰還入力として与え、その結果として得られるDFF1、DFF2の反転出力をOR回路にて合成し、前記の連続するクロックパルスと共にNAND回路に入力し、その結果として、連続したクロックパルスの内、三番目のクロックパルスを削除したクロックパルス列を出力する削除パルス列発生回路を備え、

D 第三のD型フリップフロップ回路（DFF3）のD入力にFM変調されたデジタル信号を入力し、DFF3の正出力を第4のD型フリップフロップ回路（DFF4）のD入力とし、各フリップフロップのクロック入力に前記の連続するパルス列発生回路の出力を与え、DFF3、DFF4の正・反出力を三個のNAND回路を経て、前記FM変調された入力信号の“1”から“0”、“0”から“1”の各変化点でそれぞれに対応するエッジパルスを発生させるエッジパルス発生回路を備え、このエッジパルスは、データエッジパルスとクロックエッジパルスを含んでおり、

E 第五のD型フリップフロップ回路（DFF5）のD入力に、前記エッジパルス発生回路の出力をNANDゲート1を経て入力し、DFF5の出力を第六のD型フリップフロップ回路のD入力とし、DFF5、DFF6のクロック入力には前記連続するタイミングパルス列の正、逆位相のタイミングパルス列を入力し、これにより、DFF5及びDFF6の出力に、所定時間遅延したクロックエッジパルスが発生させるエッジパルス遅延回路を備え、

F 前記の遅延回路のDFF5の負出力と前記の削除パルス列発生回路の出力をNAND回路で合成し、その出力をクロック入力として計数し、前記遅延回路のDFF6正出力とDFF5のクロックを他のNAND回路で合成した出力をリセット入力とする第一の計数器を備え、

G 前記第一の計数器の並列出力を反転するインバータを備え、

H 前記エッジパルス遅延回路のDFF5の正出力とDFF6のクロックをNAND回路で合成した出力を前記インバータからの並列出力を第二の計数器の初期値として設定するロード信号入力とし、前記パルス列発生回路の出力をクロック入力として計数する第二の計数器を備え、

I 第二の計数器の桁上げを検出する回路を備え、

J 前記第一の計数器のリセット信号となるクロックエッジパルスを第七のD型フリップフロップ回路（DFF7）のクロック入力とし、前記第二の計数器のロード信号によりリセットされ、前記第二の計数器の桁上げ信号によりリセットされるフリップフロップの出力をDFF7のリセット入力に入力する事により、前記クロックエッジパルスに同期してマスク信号を開始し、前記フリップフロップの出力に同期してマスク信号を終了させるマスク信号発生回路を備え、

K 前記DFF7の出力を第八のD型フリップフロップ回路（DFF8）のD入力とし、DFF8のクロック入力に前記エッジパルス発生回路の出力を入力して、前記マスク信号が継続している間に、前記エッジパルスがあれば、それを検出して復調したデジタル出力が発生し、同時に前記DFF7をリセットするDFF8を備え、

L 前記エッジパルス回路の出力と前記DFF7の出力を前記NANDゲート1に入力し、クロックエッジパルスのみ選択的に前記DFF5のD入力に入力するゲート回路を備えている。

（別紙二）

物件目録二

磁気カードリーダー（下記の構成・機能を備えたFM変調されたデジタル信号を復調する装置を内蔵したカードリーダー）

1. 構成

（1） ICの内部回路は、アナログ信号処理回路とデジタル信号処理回路の二つの部分から成る、いわゆるアナログ・デジタル混在集積回路である。

（2） 磁気ヘッドの出力を入力する第1のオペアンプと、第1のオペアンプ出力をICの外部に設けた交流結合回路を経由して入力する第2のオペアンプと、第2のオペアンプ出力を入力するコンパレータと、第1、第2のオペアンプ及びコンパレータに基準電圧を与える第3のオペアンプにより、アナログ信号処理回路が構成される。

（3） コンパレータ出力は、IC内部でデジタル信号処理回路に入力される。この信号は、F2Fと呼ばれる方式で変調されたデジタル信号であり、以下F2F信号と記述する。

（4） F2F信号は、エッジパルス発生手段である第1のタイミング信号作成回路（以下TGと記述し、第n番目のタイミング信号作成回路をTGnと記述する）TG1に入力される。TG1にはF2F信号とは別にクロック信号（以下CK1と記述する）が入力されており、複数のフリップ・フロップ回路と複数のゲート回路により構成され、第1、第2の2種類のタイミング信号（以下、TG1-1、-2信号と記述する）を出力する。

（5） TG1-1信号は、TG2に入力され、TG1-2信号はTG3、TG4、TG5、TG6に入力される。

（6） TG2は、複数ビットのバイナリカウンタと複数のゲート回路により構成され、ゲート回路の開閉は外部より制御可能である。TG2の出力はICの外部へ出力されると共に、後述のTG5、TG9に入力される。

（7） 遅延クロックエッジパルス作出手段であるTG3には、TG1-2信号、

TG5-2信号、CK1信号及びTG10の出力信号が入力され、複数のフリップ・フロップ回路と複数のゲート回路により構成され、第1から第3の3種類のタイミング信号TG3-1~3信号を出力する。

(8) TG4には、前述のTG1-2信号と、後述する第1のカウンタ回路(CNT1と記述し、第n番目のカウンタをCNTnと記述する)がオーバーフローしたときに出力されるCNT1-1信号とを入力する。TG4には他にCK1信号が入力されており、複数のフリップ・フロップ回路と複数のゲート回路により構成されており、TG4の出力はTG10の複数の入力信号の一つに接続されている。

(9) 第1のフリップフロップ手段と第2のフリップフロップ手段を構成するTG5には、前述のTG1-2信号とTG2の出力信号とTG3-3信号、並びに後述するTG8の出力信号とTG9の出力であるTG9-2信号とが入力されており、複数のフリップ・フロップ回路と複数のゲート回路により構成されている。

TG5は3種類のタイミング信号を出力し、TG5-1信号はICの外部へ出力され、TG5-2信号はTG3に内在するゲート手段に入力され、TG5-3信号はTG6及びTG8に入力される。

(10) TG6には、前述のTG1-2信号と、TG5-3信号並びにTG8の出力信号とが入力され、フリップ・フロップ回路と複数のゲート回路により構成され、出力はTG10の一つの入力に接続される。

(11) TG7には、CK1信号と、後述するCNT3の出力信号とが入力されており、複数のフリップ・フロップ回路と複数のゲート回路により構成され、出力はTG10の一つの入力に接続される。

(12) TG8には、後述するCNT5の出力信号と、TG5-3信号とが入力され、フリップ・フロップ回路と複数のゲート回路により構成される。

出力は、TG5及びTG6の入力に接続される。

(13) 検出手段の一部を構成するTG9には、前述のTG3-2と、TG2出力並びに後述するCNT2の出力信号とが入力され、フリップ・フロップ回路と複数のゲート回路により構成され、2種類のタイミング信号を出力する。

TG9-1はICの外部へ出力されると共に、後述するCNT3の入力に接続され、TG9-2はTG5の入力に接続される。

(14) TG10には、前述のTG4、TG6、TG7の出力が入力され、複数のゲート回路で構成され、出力は複数のフリップ・フロップ回路及び複数のカウンタ回路(一部のみ図示する)に入力される。

(15) 連続するクロック・パルスを発生する手段と削除済パルスを作成する手段であるクロック信号作成回路(以下CKGと記述する)は複数のフリップ・フロップ回路、複数のカウンタ回路、複数のゲート回路により構成され3種類の信号CK1~3を出力する。

(16) CK1信号はTG1、TG3、TG4、TG7並びに後述するCNT2、CNT3、CNT5の入力に接続される。

(17) CK2信号は、後述のCNT1の入力に接続される。

(18) CK3信号は、後述のCNT4の入力に接続される。

(19) 第1の計数器CNT1には、TG3-1信号、TG3-3信号、CK2信号が入力されており、複数段のバイナリ・カウンタにより構成されている。

CNT1は、CNT1-1信号及びCNT1-2信号の2種類の信号を出力しており、CNT1-1信号はTG4の入力に接続されており、CNT1の出力が補数手段を経て作出される(或いは補数手段出力としてのCNT1の-Q出力)CNT1-2信号は後述のCNT2及びCNT3の入力に接続されている。

(20) 第2の計数器CNT2には、上記CNT1-2信号及び前述のTG3-2信号及びCK1信号が入力されており、複数段のバイナリ・カウンタにより構成されていて、そのキャリー信号出力はTG9の入力に接続され検出手段を構成する。

(21) 第3のカウンタ回路CNT3には、前述のCNT1-2信号、TG3-2信号、TG9-1信号、CK1信号が入力されており、複数段のバイナリ・カウンタにより構成され、出力はTG7の入力に接続されている。

(22) 第4のカウンタ回路CNT4には、TG3-1信号、TG3-3信号、CK3信号が入力されており、複数段のコンプリメンタリ・バイナリ・カウンタにより構成されている。出力は後述のCNT5の入力に接続されている。

(23) 第5のカウンタ回路CNT5には、上記CNT4の出力信号、TG3-2

信号、CK 1 信号が入力されており、複数段のバイナリ・カウンタにより構成されている。

出力はTG 8の入力に接続されている。

2. 機能

以下 1 構成の括弧内番号で述べた構成部品を同一の括弧内番号を付けて機能を説明する。

(1) アナログ信号処理回路は、入力された電気信号を連続した値、即ちアナログ信号として扱うアナログ処理を行う回路であり、ディジタル信号処理回路は、入力された電気信号をHighレベルかLowレベルかの二つの状態、即ち二値化したデータとして扱うディジタル処理を行う回路である。

(2) 磁気カードの磁気ストライプ部分を磁気ヘッド上を通過させると、磁気ストライプにデータが書き込まれていれば、磁気ヘッドの端子に再生信号が出力される。磁気ヘッドから出力される信号は微少であるため、次段以降のアナログ回路が処理するのに適した電圧に、第 1 のオペアンプにより増幅する。

第 2 のオペアンプは、IC 外部に設けた交流結合回路と共に、第 1 のオペアンプ出力信号のピーク点を検出するピーク検出回路を構成する。第 2 のオペアンプ出力信号はコンパレータに入力され、比較電圧と比べて入力信号電圧が高いか低いかにより、二値化した信号を出力する。

第 3 のオペアンプは基準電圧を発生し、第 1、第 2 のオペアンプ及びコンパレータに基準電圧を供給する。

(3) コンパレータ出力は、磁気カードに書き込まれた磁束反転位置に対応して電圧レベルがHighからLow、またはLowからHighへ切換わる二値化信号であり、この信号はF 2 F 信号と呼ばれる周波数変調された信号であって、刻時信号と二値化データを複合した信号である。

(4) エッジパルス発生手段であるTG 1 はF 2 F 信号とCK 1 信号とを入力し、F 2 F 信号をCK 1 信号に同期して出力するTG 1-1 信号と、F 2 F 信号の立上り、立下りに対応するレベル変化 (HighからLowレベルまたはその逆) している部分のみCK 1 信号に同期して出力するTG 1-2 信号 (データエッジパルス及びクロックエッジパルスを含んだ多数のエッジパルス) とを出力する。

(5) TG 1-1 信号はTG 2に入力され、TG 1-2 信号はTG 3、TG 4、TG 5、TG 6に入力される。

(6) TG 2 は、TG 1-1 信号を入力信号とし、カード先端から所定のビット数は不確定な値として外部に信号を出力することを禁止するタイミングを作成する。この禁止期間は所定のビット数を経過すると解除され、磁気カードが磁気ヘッドを通過し終るとF 2 F 信号の入力がなくなり、再び禁止状態となる。

TG 2 の出力信号は、カードが磁気ヘッド上を操作されている事を示す信号として外部に出力されると共に、TG 5、TG 9へも入力され、禁止期間はTG 5、TG 9の出力信号を停止させる。

(7) 遅延クロックエッジパルス作出手段であるTG 3 は、入力のTG 1-2 信号をもとに同じく入力されるTG 5-2 信号をクロックエッジパルスに対応するエッジパルスのみを供給するゲート手段の制御信号とし、かつCK 1 信号をクロック信号として動作させ、磁気データの各 1 ビット期間の前端部分 (クロックエッジパルス) で遅延クロックエッジパルスである位相の異なる 3 種類のタイミング信号TG 3-1 ~ 3を作成する。

(8) TG 4 は、CNT 1 がオーバーフローしたときに出力されるCNT 1-1 信号が入力されており、同信号が能動状態のときCK 1 信号を同期信号として出力を能動状態にする。またTG 4 の出力は、TG 1-2 信号で非能動状態となる。

TG 4 の出力が能動状態となるのは、TG 1-2 信号が非能動状態でCNT 1-1 信号が能動状態のときであり、例えば磁気カードが磁気ヘッド上を通過終了したときや、磁気カードが途中で磁気ヘッド上に停止したとき等である。

(9) 第 1 と第 2 のフリップフロップ手段を構成するTG 5 では、前述のTG 3-3 信号で第 1 のフリップフロップがセットされ、スタート (マスクの始期) する 1 ビット期間において、第 2 のフリップフロップは、TG 1-2 信号を入力とし、1 ビット期間の中間、即ち、第 1 のフリップフロップ手段がセットされたときと検出手段が全て“1”を検出したときとの間に能動状態パルスとしてのデータエッジパルスがあるとき (即ちF 2 F 信号の当該ビットがデータ 1 であるとき)、能動状態パルスに同期してセットされ、出力信号を能動状態として復調したデジタル出力

を供給すると同時に第1のフリップフロップのマスクの終期を設定する（第1のフリップフロップ手段をリセットする）。

また、1ビット期間の中間に能動状態パルスがないときには、第2のフリップフロップの出力は非能動状態に保たれる。非能動状態の場合TG9-2（検出手段がすべて1を検出したとき）により先にTG3-3によってセットされた第1のフリップフロップはリセット（マスクの終期）される。

能動状態にセットされた出力は、次のビットの先端部分のTG1-2信号により非能動状態に戻される。

TG5の出力信号は、Read Data PulseとしてIC外部に出力される。

(10) TG6は、TG5-3及びTG8の出力信号並びにTG1-2信号を入力し、所定の条件が揃ったときにTG6の出力を能動状態とする。この出力信号はTG10に入力される。

(11) TG7は、CNT3がオーバーフローしたときに能動状態で出力される信号が入力されており、同信号が能動状態のときCK1信号を同期信号として出力を能動状態にする。この信号はTG10に入力される。

(12) TG8は、CNT5の出力信号を入力しており、TG5-3と条件を合わせて、TG6の出力を能動状態とするか非能動状態に保つかの条件を生成する。

(13) 検出手段の一部を構成するTG9は、1ビット期間の先端部に発生されるTG3-2信号で非能動状態に設定され、CNT2の出力が能動状態（第2の計数器が全て"1"である状態）になったときに、TG9の出力信号は能動状態に設定される。

TG9の出力は、TG9-1、TG9-2信号の二つがあり、TG9-1信号はTG2出力信号が能動状態のときに外部に能動信号として出力され、TG2出力信号が非能動状態のときにはTG9-1信号は非能動状態となる。TG9-1信号は、Read Clock Pulse信号として外部に出力される。

TG9-2信号は、TG2出力の能動、非能動に拘わらず、TG5に入力されてTG5が非能動状態の時のマスクの終期を設定する。

(14) TG10は、TG4、TG6、TG7の出力が入力されており、入力信号の内いずれか1つが能動状態となったときTG10の出力は能動状態となり、この出力信号はTG2、TG3に入力され、TG2、TG3の出力を非能動状態に設定する。

(15) CKG回路は、発振回路とタイミング信号作成回路より構成され、3種類のクロック信号CK1~3を発生する。発信回路はICに電源が供給されると連続的にパルス信号を発振し、電源の供給を停止するか、外部より動作禁止信号を入力すると発振を停止する。

連続するクロックパルスを発生させる手段によるCK1は連続するパルス列からなる信号であり、一周期の中のHighレベル、Lowレベルの時間はそれぞれ50%である。

CK2は、パルス削除手段によりCK1の連続する3個のパルス毎に第3番目を削除したパルス列信号（削除済パルス）であり、CK3は、パルス削除手段によりCK1の連続する3個のパルス毎に第2番目と第3番目を削除したパルス列信号である。

(16) CK1信号は、TG1、TG3、TG4、TG7、CNT2、CNT3、CNT5に入力される。

(17) CK2信号は、CNT1に入力される。

(18) CK3信号は、CNT4に入力される。

(19) 第1の計数器CNT1は、クロックエッジパルスに同期したTG3-3信号により1ビット期間の初期にクリアーされ（出力データを0に初期化する）、同じくクロックエッジパルスに同期したTG3-1信号によりCK2信号の入力を許可されて計数を開始する。次に第1の計数器CNT1は、クロックエッジパルスの次の1個の到着と同時にそのクロックエッジパルスと同期したTG3-1によって計数を終了し、TG3-3によってクリアーを行う。CNT1は、第(n-1)番目の1ビット期間中にCK2信号のパルス数を計数し、補数手段を経て出力（或いは補数手段出力としてのCNT1の-Q出力）をCNT1-2信号としてコンプリメンタリ・バイナリ・コード形式で出力し、この信号をCNT2及びCNT3に入力する。CNT1のもう一つの出力CNT1-1信号は、CNT1がオーバーフローしたとき、即ち次のTG3-3信号が入力される以前に最上位桁までフルカウン

トされたときに能動状態となる。例えば、磁気カードが磁気ヘッドを通過し終わったとき、または磁気カードが途中で停止したとき等に、カウンタが計数できる最大値よりも多くのCK2信号パルスが入力され、このときカウンタがオーバーフローし出力が能動状態となり、この信号はTG4を経由してTG10の出力を能動状態にする。

(20) 第2の計数器CNT2は、1ビット期間の初期にTG3-2信号が能動状態となり、このときにCNT1-2信号がロードされる。即ち第(n-1)番目の1ビット期間中に、CNT1によって計数されたCK2信号のパルス数のコンプリメンタリ・バイナリ値(補数)が、第n番目の1ビット期間の初期にCNT2の初期値として設定される。

この後CNT2はCK1信号のパルス数を計数し、カウンタの全桁が1となったとき能動状態となるキャリー信号(第2の計数器が全て"1"である状態を検出する信号)を出力し、この信号はTG9(キャリー信号とTG9により検出手段を構成する)に入力され、TG9-1及びTG9-2信号を能動状態とする。

上記動作は、CK1信号のパルス3個に対して同時にパルスが2個存在するCK2信号により、第(n-1)番目の1ビット期間をCNT1により計数した値pの補数pを初期値とするCNT2が第n番目の1ビット期間にCK1信号のパルス数を計数し、CNT2の計数値がpとなったとき(CNT2は補数を計数するので、CNT2がすべて"1"である状態となったとき)にキャリー信号として能動状態となる信号が出力される。即ち、第(n-1)番目の1ビットの時間の2/3の長さの時間が第n番目の1ビット期間の中で経過したときにキャリー信号が出力され、TG9の出力を能動状態とする。

(21) CNT3は、CNT2と同様に、第(n-1)番目の1ビット期間中にCNT1によって計数されたCK2信号のパルス数のコンプリメンタリ・バイナリ・値pが、第n番目の1ビット期間の初期にTG3-2信号によって初期値として設定される。CNT3は、TG9-1信号が能動状態のときCK1信号のパルス数を計数し、CNT3の計数値がpとなったときにキャリー信号として能動状態となる信号が出力される。

即ち、第n番目の1ビット期間において、第(n-1)番目の2/3の長さの時間が経過したときを起点に、第n番目のビットの終端を終点とする期間の長さがpとなったときに、キャリー信号が出力される。

即ち、第n番目のビット期間の時間長さが2pとなったとき、つまり第(n-1)番目のビット期間の時間長さの4/3倍となったときに、キャリー信号は出力される。

この出力信号は、TG7を経由してTG10に入力され、TG10の出力を能動状態とする。本現象は、第n番目の1ビット期間が第(n-1)番目の1ビット期間の時間長の4/3倍を超える異常(第n番目のビット長延長異常)の検出を表わし、本現象以降の回路動作を禁止する。

(22) CNT4は、TG3-3信号により1ビット期間の初期にクリアーされ(出力データを0に初期化する)、TG3-1信号によりCK3信号の入力を許可される。CNT4は、第(n-1)番目の1ビット期間中にCK3信号のパルス数を計数し、出力をコンプリメンタリ・バイナリ・コード形式で出力し、この信号をCNT5に入力する。

(23) CNT5は、1ビット期間の初期にTG3-2信号が能動状態となり、このときにCNT4の出力信号がロードされる。即ち第(n-1)番目の1ビット期間中に、CNT4によって計数されたCK3信号のパルス数のコンプリメンタリ・バイナリ値が、第n番目の1ビット期間の初期にCNT5の初期値として設定される。

この後CNT5はCK1信号のパルス数を計数し、カウンタの全桁が1となったとき能動状態となるキャリー信号を出力し、この信号はTG8に入力される。

上記動作は、CK1信号のパルス3個に対して同時にパルスが1個存在するCK3信号により第(n-1)番目の1ビット期間をCNT4により計数した値qの補数qを初期値とするCNT5が、第n番目の1ビット期間にCK1信号のパルス数を計数し、CNT5の計数値がqとなったときに、キャリー信号として能動状態となる信号が出力される。即ち第(n-1)番目の1ビットの時間の1/3の長さの時間が第n番目の1ビット期間の中で経過したときにキャリー信号が出力され、TG8に入力される。

TG8及びTG5、TG6は、第n番目の1ビット期間において上記のキャリー

信号が出力されるよりも前にTG5-1信号が能動状態となっていれば、TG6の出力を能動状態とする様に動作する。

即ち、第n番目の1ビット期間において、当ビットの始点を起点として、第(n-1)番目のビットの時間長の $1/3$ の時間が経過したときを終点とする期間内にTG5-1信号が能動状態となったときにTG6の出力が能動状態となり、この信号がTG10に入力され、TG10の出力を能動状態とする。TG5-1信号が能動状態となるのは、標準的には1ビット期間の $1/2$ の時点である。TG10出力が上記能動状態となる現象は、第n番目の1ビット期間の midpoint 時期が第(n-1)番目の1ビット期間の時間長の $1/3$ よりも前に発生した異常（即ち第n番目のビット長短縮異常）の検出を表わし、本現象以降の回路動作を禁止する。