

bu projede vhdl dili ile generic toplayıcı(top) yapılmış ve alt devre olarak tam toplayıcı kullanılmıştır. generic kullanarak istedigimiz sayıada toplayıcıyı oluşturmak için kullanabiliriz. 4 bit 8 bit test edilmiştir.kod gerçeklenmiş ve simule edilmiştir.

dogrulaması

Cin

A3 A2 A1 A0

+ B3 B2 B1 B0

-----

Cout S3 S2 S1 S0

0

0 0 1 0

+ 0 0 0 1

-----

0 0 1 1

Cin

A7 A6 A5 A4 A3 A2 A1 A0

+ B7 B6 B5 B4 B3 B2 B1 B0

-----

Cout S7 S6 S5 S4 S3 S2 S1 S0

0

00010010

+ 00100010

-----

00110100