

bu proje şartlı sinyal ataması pekiştirme hakkında olup şartlı atama ,birkaç alternatif degerden bir sinyal degerinin atanması için kullanılır.

burada

in giriř_1 bit '1' oldugunda çıkış '01'

in giri_2 bit '1' oldugunda çıkış '10'

in giri_3 bit '1' oldugunda çıkış '11'

degise '00' degeri çıkışa atanacaktır.