

PERTEMUAN 5

FLIP-FLOP, COUNTER, DAN REGISTER

Flip-flop merupakan suatu rangkaian sekuensial yang dapat menyimpan data sementara (*latch*) dimana bagian outputnya akan me-respons input dengan cara mengunci nilai input yang diberikan atau mengingat input tersebut. Flip-flop mempunyai dua kondisi output yang stabil dan saling berlawanan. Rangkaian flip-flop merupakan suatu rangkaian yang terdiri dari dua elemen aktif yang bekerja secara bergantian. Rangkaian ini berfungsi sebagai pencacah pulsa, menyimpan bilangan biner, dan mensinkronisasikan suatu rangkaian aritmatika. Pemahaman terhadap rangkaian Flip-Flop (FF) ini sangat penting karena FF merupakan satu sel memori. Keadaan keluaran FF dapat berada dalam keadaan tinggi atau keadaan rendah, untuk selang waktu yang dikehendaki. Biasanya untuk mengubah keadaan tersebut diperlukan suatu masukan pemicu. Sebuah flip-flop mempunyai input pengendali (*triggering*), yang disebut dengan input waktu (*clock*), yang mampu melakukan sinkronisasi perubahan dua keadaan tersebut dengan pulsa waktu. Flip-flop dapat mengubah keadaan pada sisi positif atau negatif dari pulsa waktu. Teknik sinkronisasi ini disebut dengan *edge-triggering*.

Perubahan dari setiap keadaan output dapat terjadi jika diberikan *trigger* pada flip-flop tersebut. *Trigger*-nya berupa sinyal logika "1" dan "0" yang kontinu. Ada 4 tipe Flip-flop yang dikenal, yaitu SR, JK, D dan T Flip-flop. Dua tipe pertama merupakan tipe dasar dari Flip-flop, sedangkan D dan T merupakan turunan dari SR dan JK Flip-flop.

TINJAUAN PUSTAKA

Sebuah *flip-flop* adalah suatu piranti digital yang mampu menyimpan sebuah bit. Flip-flop ini mempunyai dua keadaan yang stabil dan dapat terus berada pada salah satu keadaan itu sampai menerima sinyal input yang mengubahnya. Biasanya, flip-flop mempunyai dua output yang saling berkomplemen, yang ditunjukkan dengan Q dan \bar{Q} ; jika Q = 1, maka flip-flop di-set dan jika \bar{Q} = 0, maka flip-flop akan di-reset. Jadi dua kemungkinan keadaan operasi flip-flop ini adalah jika \bar{Q} = 0, Q = 1 dan \bar{Q} = 1, Q = 0. Sebuah flip-flop mempunyai input pengendali (*triggering*), yang disebut dengan input waktu (*clock*), yang mampu melakukan sinkronisasi perubahan dua keadaan tersebut dengan pulsa waktu. Flip-flop dapat mengubah keadaan pada sisi positif atau negatif dari pulsa waktu. Teknik sinkronisasi ini disebut dengan *edge-triggering*.

Prinsip Kerja Flip Flop

Pada dasarnya, Flip-flop bekerja berdasarkan prinsip kerja transistor sebagai saklar. Jika Rangkaian tersebut diberi tegangan maka salah satu dari transistor akan berada dalam kondisi on. Kondisi ini akan tergantung pada kapasitor mana yang memiliki muatan lebih tinggi dibanding dengan kapasitor lain. Kapasitor yang memiliki muatan lebih tinggi akan melepaskan muatan listrik lebih dahulu sehingga transistor yang kaki basisnya terhubung dengan kapasitor tersebut akan berada dalam kondisi on sementara transistor tersebut on akan menyebabkan kapasitor yang terhubung dengan kaki kolektor akan terisi muatan, jika salah satu transistor dalam kondisi on maka transistor yang lain akan berada

dalam kondisi **off** hal ini akan berlaku terus menerus secara bergantian sehingga terjadilah pergiliran nyala lampu yang disebut lampu flip-flop.

Dimulai dari Tr1, Jika Tr1 dalam kondisi **on** (disebabkan C1 melepas muatan) maka kolektor dan emitor akan terhubung sehingga Lampu D1 mendapat arus listrik sehingga D1 menyala, pada saat yang sama C2 mengisi muatan, setelah penuh maka C2 melepas muatan sehingga Tr2 sekarang berada dalam kondisi **on** sementara Tr1 berubah ke kondisi **off**. Pada saat Tr2 dalam kondisi **on** akan menyebabkan kolektor dan emitor terhubung sehingga lampu D2 mendapat arus listrik dan menyala, pada saat yang sama C1 mengisi muatan, demikian seterusnya selama rangkaian flip-flop ini mendapat arus listrik, maka peristiwa tersebut akan berulang. Sementara fungsi resistor dalam rangkaian ini adalah untuk memberi bias tegangan pada kaki basis dari masing-masing transistor.

Flip-Flop SR

Flip-Flop SR merupakan rangkaian dasar untuk menyusun berbagai jenis FF yang lainnya. Flip-flop ini mempunyai 2 masukan yaitu S (SET) yang dipakai untuk menyetel (membuat keluaran flip-flop berkeadaan 1) dan yang lainnya disebut R (RESET) yang dipakai untuk mereset (membuat keluaran berkeadaan 0). FF-SR dapat disusun dari dua gerbang NAND atau dua gerbang NOR.

FF SR ini juga ada yang menggunakan clock, dan ada juga yang tidak menggunakan clock. Perbedaan dasar dari kedua jenis SR tersebut adalah perubahan output berikutnya akan terjadi dengan atau tanpa adanya *clock / trigger*.

Pada jenis FF-SR yang disimbolkan pada gambar, setiap perubahan yang diberikan pada input S dan R akan menyebabkan terjadinya perubahan output menuju keadaan berikutnya. Pada jenis SR FF ini, jika *clock* bernilai "1", maka kondisi output akan berubah sesuai dengan perubahan input SR-nya, jika *clock* bernilai "0", kondisi output tetap pada kondisi sebelumnya, meskipun nilai input S dan R-nya diubah-ubah. Sedangkan FF-SR dengan simbol seperti pada gambar 4, outputnya baru akan memberikan respons menuju output berikutnya jika input T diberi *trigger*.

Mengeset FF berarti membuat keluaran Q = 1 dan mereset FF berarti membuat keluaran Q = 0 dari kondisi stabil/ tak berubah. Mengeset FF dari gerbang NAND dapat dilakukan dengan membuat S = 0 dan mereset dilakukan dengan membuat R = 0.

Tabel Kebenaran RS-FF yang disusun dari gerbang NAND

S	R	Q		Catatan
0	0	1	1	Larangan
0	1	1	0	Set
1	0	0	1	Reset
1	1	Q		Ingat

Flip-Flop D (Data/Delay Flip-Flop)

Sebuah D-FF terdiri dari sebuah input D dan dua buah output Q dan Q'. D-FF digunakan sebagai Flip-flop pengunci data. Prinsip kerja dari D-FF adalah sebagai berikut : berapapun

nilai yang diberikan pada input D akan dikeluarkan dengan nilai yang sama pada output Q. D-FF diaplikasikan pada rangkaian-rangkaian yang memerlukan penyimpanan data sementara sebelum diproses berikutnya.

Clk	D	Q
0	x	Q
1	0	0
1	1	Q

Tabel Kebenaran D Flip-Flop

Flip-flop T

Nama flip-flop T diambil dari sifatnya yang selalu berubah keadaan setiap ada sinyal pemicu (trigger) pada masukannya. Input T merupakan satu-satunya masukan yang ada pada flip-flop jenis ini sedangkan keluarannya tetap dua, seperti semua flip-flop pada umumnya. Kalau keadaan keluaran flip-flop 0, maka setelah adanya sinyal pemicu keadaan-berikut menjadi 1 dan bila keadaannya 1, maka setelah adanya pemicuan keadaannya berubah menjadi 0. Karena sifat ini sering juga flip-flop ini disebut sebagai flip-flop toggle (berasal dari skalar

toggle/pasak). Flip-flop T dapat disusun dari satu flip-flop RS dan dua gerbang AND. Umumnya, flip-flop T peka hanya terhadap satu jenis perubahan pulsa apakah perubahan dari 0 ke 1, disebut sebagai sisi depan/naik (leading/rising edge) pulsa masukan, atau perubahan dari 1 ke 0, disebut sebagai sisi ikutan/turun (trailing/falling edge) pulsa masukan. Jenis perubahan pulsa naik disebut juga sebagai pulsa positif dan perubahan pulsa turun disebut sebagai pulsa negatif.

Flip-flop JK

Flip-flop JK yang diberi nama berdasarkan nama masukannya, yaitu J dan K. Flip-flop ini mengatasi kelemahan flip-flop RS, yang tidak mengizinkan pemberian masukan $R=S=1$, dengan meng-AND-kan masukan dari luar dengan keluaran seperti dilakukan pada flip-flop T.

Clk	J	K	Q
0	x	x	Q
1	0	0	Q
1	0	1	1
1	1	0	0
1	1	1	Q

Tabel Kebenaran Flip-Flop JK

Cara kerja dari FF-JK adalah sebagai berikut :

1. Pada saat J dan K keduanya rendah, gerbang AND tidak memberikan tanggapan sehingga keluaran Q tetap bertahan pada keadaan terakhirnya.
2. Pada saat J rendah dan K tinggi, maka FF akan diset sehingga diperoleh keluaran $Q = 1$ (kecuali jika FF memang sudah dalam keadaan reset atau Q memang sudah pada keadaan rendah).
3. Pada saat J tinggi dan K rendah, maka akan direset sehingga diperoleh keluaran $Q = 0$ (kecuali jika FF memang sudah dalam keadaan set atau Q sudah dalam keadaan tinggi).
4. Pada saat J dan K kedua-duanya tinggi, maka FF berada dalam keadaan "toggle", artinya keluaran Q akan berpindah pada keadaan lawan jika pinggirannya pulsa clock nyatiba.

COUNTER (PENCACAH)

Counters (pencacah) adalah alat/rangkaian digital yang berfungsi menghitung/mencacah banyaknya pulsa clock atau juga berfungsi sebagai pembagi frekuensi, pembangkit kode biner, Gray.

Ada 2 jenis pencacah yaitu:

1. Pencacah sinkron (synchronous counters) atau pencacah jajar.
2. Pencacah tak sinkron (asynchronous counters) yang kadang-kadang disebut juga pencacah deret (series counters) atau pencacah kerut (ripple counters).

Karakteristik penting dari pencacah adalah:

1. Kerjanya sinkron atau tak sinkron.
2. mencacah maju atau mundur.
3. sampai beberapa kali dapat mencacah (modulo pencacah).
4. Dapat berjalan terus (free running) atau dapat berhenti sendiri (self stopping)

Langkah-Langkah dalam merancang pencacah adalah menentukan:

1. Karakteristik pencacah (tersebut di atas).
2. Jenis flip-flop yang diperlukan/digunakan (D-FF, JK FF atau RS-FF).
3. Prasyarat perubahan logikanya (dari flip-flop yang digunakan).

a) Pencacah Tak Sinkron

Di nama pencacah tak sinkron (asynchronous counters) atau ripple through counters, sebab flip-flop nyabergulingan secara bertahap satu persatu berurutan. Hal ini disebabkan karena hanya flip-flop yang paling ujung saja yang dikendalikan oleh sinyal clock untuk flip-flop lainnya diambil dari masing-masing flip-flop sebelumnya. Banyaknya denyut yang dimasukkan diterjemahkan oleh flip-flop ke dalam bentuk biner. Itulah sebabnya pencacah tak sinkron disebut juga pencacah biner. Pada pencacah tak sinkron penundaan adalah sama dengan penundaan-penundaan flip-flop dijumlahkan.

Pencacah tak sinkron terdiri dari 4 macam yaitu:

- 1) Pencacah maju tak sinkron yang berjalan terus (Free Running).
- 2) Pencacah maju tak sinkron yang dapat berhenti sendiri (Self Stopping).
- 3) Pencacah mundur tak sinkron.
- 4) Pencacah maju dan mundur tak sinkron (Up-down Counter).

Pencacah Maju Tak Sinkron

Dasar dari rangkaian pencacah maju tak sinkron adalah JK flip-flop yang dioperasikan sebagai T flip-flop (JK "Toggle"), yaitu dimana kedua input J dan K diberi nilai logika "1". Dan sebagaimana telah diketahui, dalam keadaan demikian JK flip-flop tersebut akan berfungsi sebagai pembagi dua. Atau dengan kata lain, frekuensi output JK flip-flop tersebut adalah setengah dari frekuensi sinyal clock yang diberikan. Misalnya sinyal Clock berfrekuensi 60 Hz, maka frekuensi output JK toggle adalah 30 Hz.

Pencacah Mundur Tak sinkron

Pencacah mundur tak sinkron ini merupakan kebalikan dari pencacah maju tak sinkron, dimana pencacah ini akan menghitung mulai dari bilangan yang ditentukan terus turun sampai ke-0.

b). Pencacah Sinkron

Padapencacahsinkron, output flip-flop yang digunakanbergulingansecaraserempak. Hal ini disebabkan karenamasing-masing flip-flop tersebutdikendalikansecaraserempakolehstatusinyal clock. Olehkarenaitu, pencacahsinkron dapat pula disebut sebagaipencacahjajar (Parallel Counter). Ring counter maupun Twisted Ring Counter initermasukjenis pencacahsinkron. Namun biladibandingkan denganpencacah yang biasa, Ring Counter maupun Twisted Ring Counter tersebutkurang efisien. Karenadalam fungsinyasebagaipembagi Frekwensi hanyadapatdioperasikan sebagaipembagi N ataupembagi $2N$ (N : Banyaknya flip-flop yang digunakan).

Pencacahsinkron terdiridari 4 macamyaitu:

- 1) Pencacahmajusinkron yang berjalanterus (Free Running).
- 2) Pencacahmajusinkron yang dapatberhentisendiri (Self Stopping).
- 3) Pencacahmundursinkron.
- 4) Pencacahmajudanmundursinkron (Up-down Counter).

Macam-macampenggunaanpencacah:

- 1) Penggunaanpencacahdalamteknologiindustri.
Dalamhalinipencacah dioperasikan untukmenghitungobyek (barangproduksi) dengantujuan untuk mencapaikecepatandankecermatanpenghitungan.
- 2) Digunakansebagaipembagifrekuensi.
- 3) Untukmengukurbesarnya frekuensi.
- 4) Untukmengukurwaktu interval anta duapulsa.
- 5) Untukmengukurjarak.
- 6) Untukmengukurkecepatan.
- 7) Penggunaandalam digital komputer.

8) Untuk mengubah sinyal analog menjadi digital (Analog to Digital Converter/ADC) maupun untuk mengubah sinyal digital ke analog (Digital to Analog Converter/DAC).