CA#1 Report

حميدرضا خدادادى 810197499 محمد على زارع 810197626

مسيرداده

مسیرداده به طور کلی شامل دو رجیستر برای اعداد ورودی (X و Y) و یک رجیستر برای پاسخ جمع / تفریق (A) ، یک واحد جمع / تفریق کننده (ALU) ، یک فلیپ فلاپ برای نگه داری X carry برای تشخیص عمل جمع یا تفریق است.

در هر مرحله بیت کم ارزش رجیستر X و خروجی فلیپ فلاپ برای تصمیم عمل جمع یا تفریق به کنترلر فرستاده میشود و بر اساس آن Y با رجیستر A جمع / تفریق میشود و در همان رجیستر A ریخته میشود. سپس رجیستر A و X شیفت به راست میشوند و A carry وارد X میشود و Carry وارد فلیپ فلاپ.

خروجی مسیر داده هم مجموع 12 بیت A و X است.

كنترلر

کنتر لر ابتدا در idle state است و کانتر با 0 مقدار دهی میشود و سیگنال done (به معنای پایان عمل قبلی و آماده بودن برای عمل جدید) را به بیرون ارسال میکند. با دریافت سیگنال start شروع به کار می کند. در یک کلاک ورودی X را از باس وارد رجیستر آن میکند (با سیگنال Ld_x) و همینطور مقدار اولیه (0) را به به فلیپ فلاپ و رجیستر A میدهد (init). در کلاک بعدی ورودی Y را از باس وارد رجیستر میکند. state بعدی با توجه به دو بیت X0 و X1 که از مسیر داده دریافت میشود تصمیم گیری میشود که سیگنال add یا sub یا dus به مسیرداده و ALU ارسال شود. سپس با سیگنال الله میشود. در نهایت با سیگنال الله میشود. در نهایت با سیگنال در یا دو بیت ورودی تصمیم گیری در کلاک بعد آن شیفت های راست انجام میشود. در نهایت با سیگنال در و اگر نه دوباره با دو بیت ورودی تصمیم گیری میکنیم برای جمع یا تفریق.

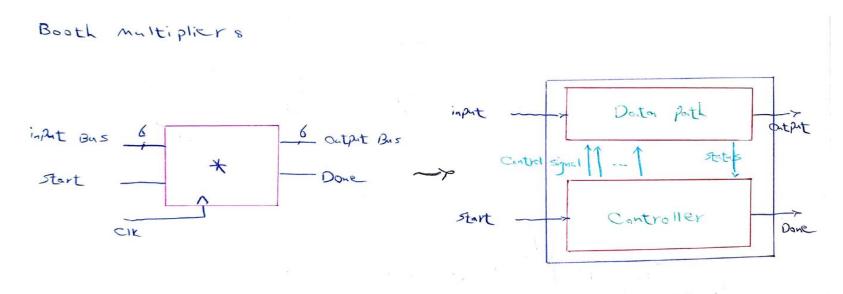
زيرماژول ها

counter : در کنترلر یک ماژول کانتر به کار رفته که اگر سیگنال c_up را دریافت کند یک واحد به سمت بالا میشمرد و نتیجه را به خروجی خود میدهد تا کنترلر از آن استفاده کند.

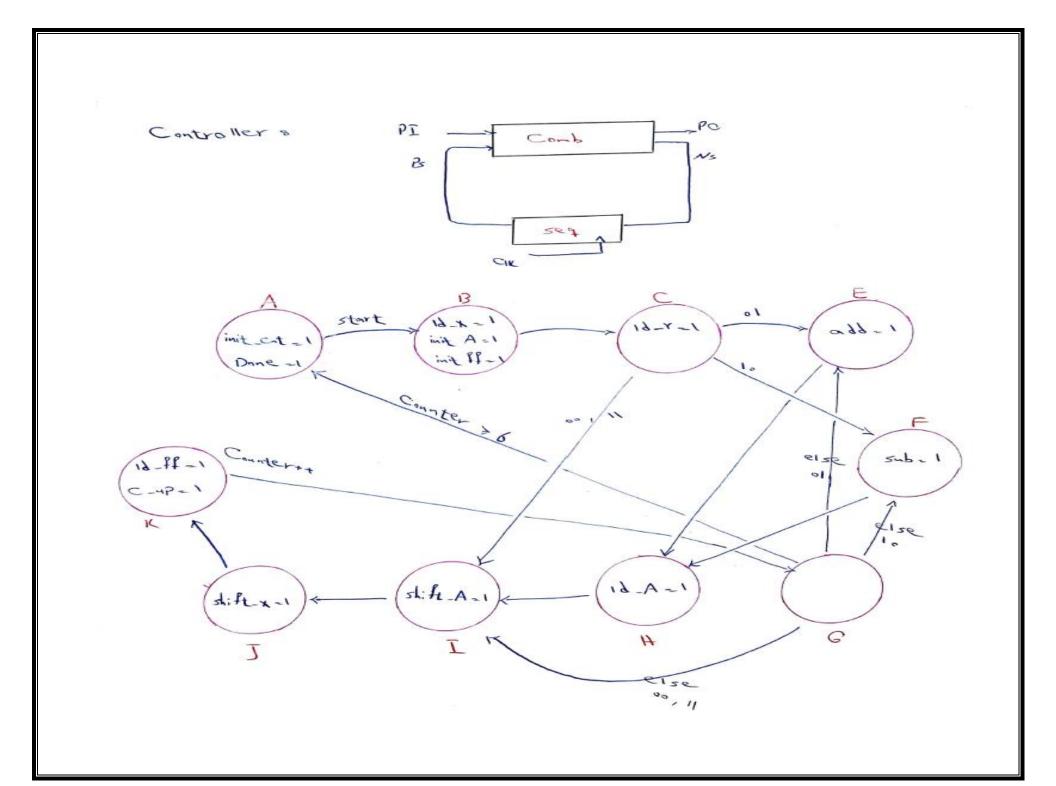
زیر ماژول های Datapath:

- Reg6: رجیستر 6 بیتی با قابلیت شیفت به راست که بیت کم ارزش خود را به عنوان carry به بیرون میدهد و یک بیت به عنوان carry ای شیفت دریافت میکند. برای X,Y و A استفاده شده است.
 - FF: فلیپ فلاپ ساده که برای نگه داری X carry out استفاده شده است.
- ALU6: واحد محاسباتی که با دریافت سیگنال از کنترلر عمل جمع یا تفریق را روی دو ورودی 6 بیتی خود انجام میدهد و نتیجه را به خروجی 6 بیتی اعلام میکند.

در ما رول Multiplier دو ما رول Datapath و Controller به هم متصل شده اند.



Data path : 112 CIK 14 Y ALU (add 150b) alu ont cik 1888 with CIK ldx x stiftx CAR INA INITA SLIFEA A out [5] X_I FF A out Yx out -12 result



تست ها ٠

تست اول (مثبت در منفی):

X:001011 = 11 Y:110011 = -13

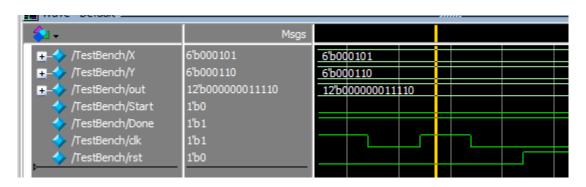
Out: 111101110001 = -143

\$ 1+	Msgs	
∓ - 〈 /TestBench/X	6'b001011	6'b001011
≖ - ∜ /TestBench/Y	6'b110011	6'b110011
→ /TestBench/out	12'b111101110001	12'b111101110001
<pre>/TestBench/Start</pre>	1'b0	
/TestBench/Done	1'b1	
/TestBench/dk	1'b0	

تست دوم (مثبت در مثبت):

X:00010 = 5Y:000110 = 6

Out: 000000011110 = 30



تست سوم (منفی در منفی):

X: 110001 = -15Y: 110100 = -12

Out: 000010110100 = 180

