

Министерство науки и высшего образования Российской Федерации Федеральное государственное бюджетное образовательное учреждение высшего образования

«Московский государственный технический университет имени Н.Э. Баумана (национальный исследовательский университет)»

(МГТУ им. Н.Э. Баумана)

ФАКУЛЬТЕТ ИНФОРМАТИКА И СИСТЕМЫ УПРАВЛЕНИЯ

КАФЕДРА КОМПЬЮТЕРНЫЕ СИСТЕМЫ И СЕТИ (ИУ6)

НАПРАВЛЕНИЕ ПОДГОТОВКИ 09.03.04 ПРОГРАММНАЯ ИНЖЕНЕРИЯ

ОТЧЕТ

по лабораторной работе № 1

Название:	Синхронные одноступенчатые т	<u>риггеры</u>
	со статическим и динамическим	управлением записью

Дисциплина: Архитектура ЭВМ

Студент	ИУ7-43Б		Р.Р. Хамзина
	(Группа)	(Подпись, дата)	(И.О. Фамилия)
Преподаватель			А.Ю. Попов
		(Подпись, дата)	(И.О. Фамилия)

Цель работы: изучить схемы асинхронного RS-триггера, который является запоминающей ячейкой всех типов триггеров, синхронных RS- и D-триггеров со статическим управлением записью.

Ход работы:

Функцию запоминания и временного хранения информации выполняют триггеры, у которых два устойчивых состояния, закодированные 0 и 1.

Триггер представляет собой (см. рис. 1) схему управления (СУ) и запоминающуюся ячейку (ЗЯ). У триггера есть несколько входных информационных сигналов $x_1...x_n$ и входной тактовый сигнал С. Информационные сигналы кодируются 0 или 1. Они преобразовываются СУ в сигналы S' (устанавливает состояние ЗЯ - 1) и R' (устанавливает состояние ЗЯ — 0). Так триггер переключается из одного устойчивого состояния в другое. Q и \bar{Q} — прямой и инверсионные выходные сигналы, которые всегда разные. По ним определяют состояние триггера.

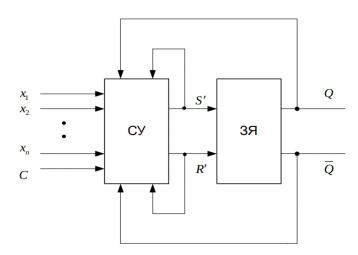


Рис. 1 – Структурная схема триггера

1. Исследовать работу асинхронного RS-триггера с инверсными входами в статическом режиме.

Для этого необходимо:

- собрать схему RS-триггера на ЛЭ И-НЕ;
- к выходам Q и \bar{Q} триггера подключить световые индикаторы;
- задавая через переключатели необходимые сигналы на входах S и R триггера, составить таблицу переходов.

Асинхронный RS-триггер — запоминающая ячейка во всех триггерах. Исследуем работу асинхронного RS-триггера с инверсными входами S

и R в статическом режиме. Такой триггер изменяет свое состояние при действии низких входных сигналов.

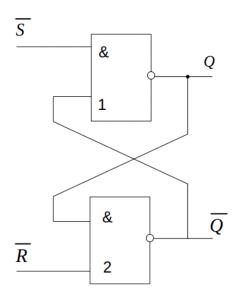


Рис. 2 — Структурная схема асинхронного RS-триггера на логических элементах И-НЕ

Соберем схему данного триггера в Multisim со световыми индикаторами на выходах Q и \bar{Q} .

При S = 0 и R = 1 триггер переходит в состояние «0»:

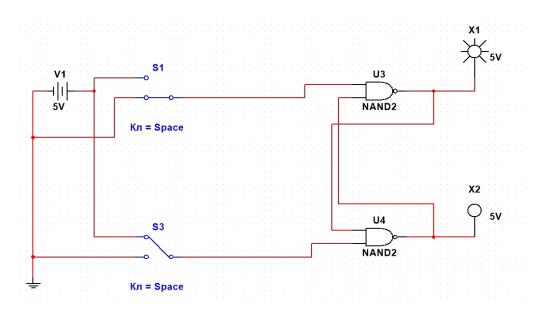


Рис. 3 — Схема асинхронного RS-триггера на логических элементах И-НЕ в Multisim, S = 0, R = 1

При S = 1 и R = 0 триггер переходит в состояние «1»:

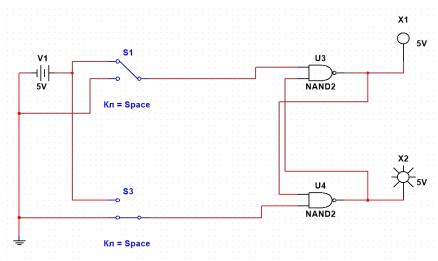


Рис. 4 — Схема асинхронного RS-триггера на логических элементах И-НЕ в Multisim, S = 1, R = 0

Комбинация входных сигналов S=R=0 — запрещенная, иначе S=0 и R=1 — функция триггера не выполнится. При S=1 и R=1 триггер сохраняет прежнее внутреннее состояние.

Получившаяся таблица переходов:

S	R	Q_n	Q_{n+1}	Режим
0	0	0	0	Хранение
0	0	1	1	
0	1	0	0	0
0	1	1	0	
1	0	0	1	1
1	0	1	1	
1	1	0	X	Запрещенное
1	1	1	X	состояние

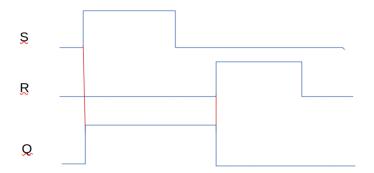


Рис. 5 — Переходная диаграмма асинхронного RS-триггера на логических элементах И-НЕ

Вывод: асинхронный RS-триггер сохраняет одно из устойчивых состояний независимо от многократного изменения информационного сигнала на одном входе при нулевом значении информационного сигнала на другом входе.

- 2. Исследовать работу синхронного RS-триггера в статическом режиме. Для этого необходимо:
- собрать схему RS-триггера на ЛЭ И-НЕ;
- к выходам Q и \bar{Q} триггера подключить световые индикаторы;
- задавая через переключатели необходимые сигналы на входах S, R и C, протестировать и составить таблицу переходов триггера. В таблице теста каждому набору S, R и Q будет соответствовать 3 строки: сначала задать C=0 (момент времени t_n), затем при C=1 (момент времени t_{n+1}) определяется Q_{n+1} и снова при C=0 переход в режим хранения.

Исследуем работу синхронного RS-триггера в статическом режиме. Такой триггер помимо информационных входов S и R имеет еще вход синхронизации С и четыре ЛЭ И-НЕ. Первые два образуют схему управления, а вторые два — асинхронный триггер RS, т. е. запоминающую ячейку:

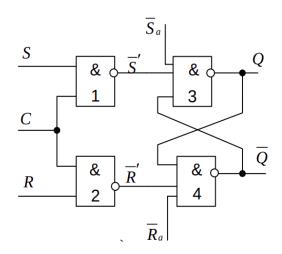


Рис. 6 – Структурная схема синхронного RS-триггера

Соберем схему данного триггера в Multisim со световыми индикаторами на выходах Q и \bar{Q} .

При C = 1, S = 0, R = 1 триггер в состоянии «0»:

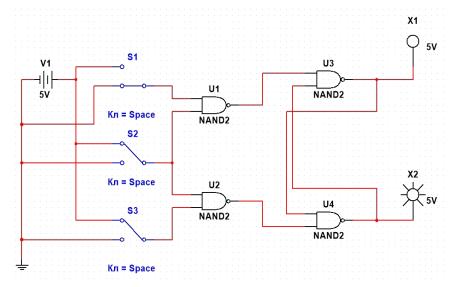


Рис. 7 - Схема синхронного RS-триггера в Multisim, C=1, S=0, R=1

При C = 1, S = 1, R = 0 триггер в состоянии «1»:

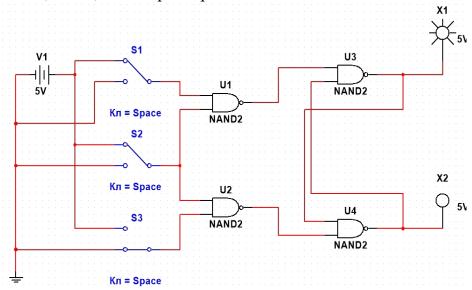


Рис. 8 — Схема синхронного RS-триггера в Multisim, C = 1, S = 1, R = 0

Одновременная подача сигналов C=S=R=1 запрещена. При S=R=0 триггер не изменяет своего состояния.

Получившаяся таблица переходов:

С	S	R	Qn	Q_{n+1}	Режим
0	*	*	0	0	Хранения
0	*	*	1	1	
1	0	0	0	0	
1	0	0	1	1	
1	0	1	0	0	0
1	0	1	1	0	

1	1	0	0	1	1
1	1	0	1	1	
1	1	1	0	X	Запрещен-
1	1	1	1	X	ное
					состояние

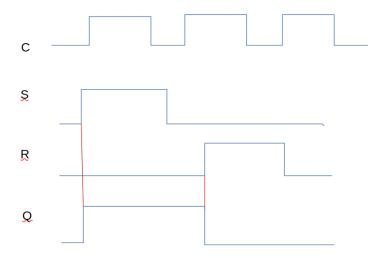


Рис. 9 - Переходная диаграмма синхронного RS-триггера

Вывод: при C = 0 асинхронный триггер сохраняет предыдущее внутреннее состояние. При C=1 синхронный триггер переключается как асинхронный.

- 3. Исследовать работу синхронного D-триггера в статическом режиме. Для этого необходимо:
- собрать схему D-триггера на ЛЭ И-НЕ, в приложении Multisim можно использовать макросхему D-триггера;
- к выходам Q и \bar{Q} триггера подключить световые индикаторы;
- задавая через переключатели необходимые сигналы на входах D и C, протестировать и составить таблицу переходов триггера. В таблице теста каждому набору D и Q будет соответствовать 3 строки: сначала задать C=0 (момент времени t_n), затем при C=1 (момент времени t_{n+1}) определяется Q_{n+1} и снова при C=0 происходит переход в режим хранения.

Исследуем работу синхронного D-триггера в статическом режиме. Такой триггер имеет один информационный вход D, его состояние с каждым синхронизирующимся импульсом, поданным на C, передается на выход. Поэтому выходные сигналы — задержанные входные сигналы. Значит, D-триггер — элемент задержки входных сигналов на один такт. Схема синхронного D-триггера — преобразованная схема синхронного RS-триггера:

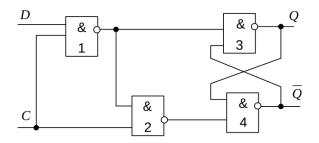


Рис. 10 – Структурная схема синхронного D-триггера в статическом режиме

Соберем схему данного триггера в Multisim со световыми индикаторами на выходах Q и \bar{Q} .

При C = 1, D = 1 триггер в состоянии «1»:

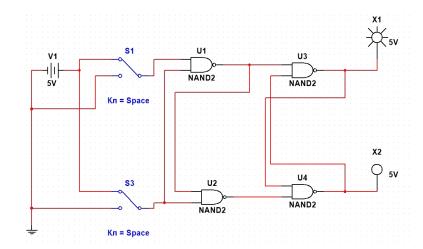


Рис. 11 - Схема синхронного D-триггера в статическом режиме в Multisim, C = 1, D = 1

При C = 1, D = 0 триггер в состоянии «0»:

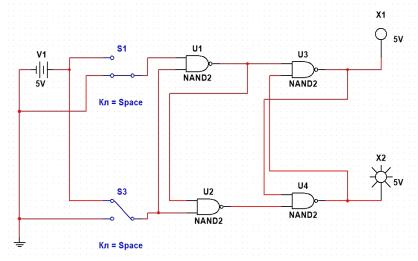


Рис. 12 - Схема синхронного D-триггера в статическом режиме в Multisim, $C=1,\,D=0$

Получившаяся таблица переходов:

С	D	Qn	Q_{n+1}	Режим
0	*	0	0	Хранение
0	*	1	1	
1	0	0	0	0
1	0	1	0	
1	1	0	1	1
1	1	1	1	

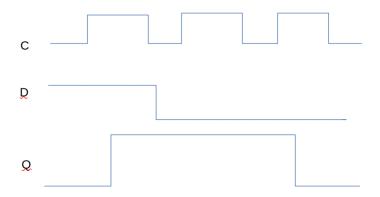


Рис. 13 - Переходная диаграмма синхронного D-триггера

Вывод: сигналы на входе D до переключения и на выходе после переключения совпадают. Значит, выходные сигналы — задержанные входные сигналы.

- 4. Исследовать схему синхронного D-триггера с динамическим управлением записью в статическом режиме. В приложениях Electronics Workbench и Multisim имеются макросхемы такого триггера. Для этого необходимо:
- к выходам Q и \bar{Q} триггера подключить световые индикаторы;
- задавая через переключатели необходимые сигналы на входах D и C, протестировать и составить таблицу переходов триггера. В таблице теста следует отметить реакцию триггера на изменения сигнала D при C=0 и при C=1, а также способность триггера принимать сигнал D только по перепаду 0/1 сигнала C.

Исследуем работу синхронного D-триггера с динамическим управлением. Прием информационных сигналов и передача информации на выход в таком триггере выполняются в момент изменения сигнала на C-входе с <0» на <1» или с <1» на <0».

Соберем схему данного триггера в Multisim со световыми индикаторами на выходах Q и \bar{Q} .

Замкнув ключ S2, изменили сигнал на C-входе с «0» на «1», при этом ключ S1 замкнут — на D-входе сигнал «1» - триггер в состоянии «1»:

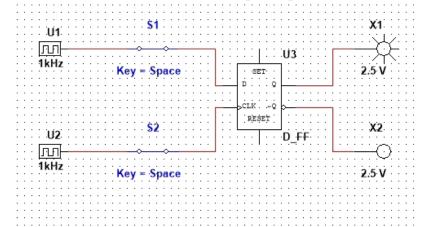


Рис. 14 — Схема синхронного D-триггера с динамическим управлением в Multisim, C - с 0 на 1, D - 1

При изменении сигнала на D-входе (разомкнуть ключ S1) и сохранении сигнала на C-входе, триггер сохраняет предыдущее состояние. Получившаяся таблица переходов:

D	С	Q
0	0->1	0
1	0->1	1
X	X	Хранение

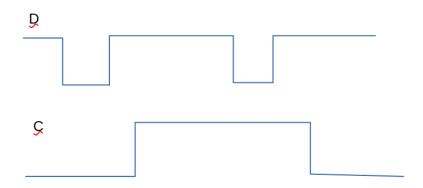


Рис. 15 — Переходная диаграмма синхронного D-триггера с динамическим управлением

Вывод: у триггеров с динамическим управлением передача информации происходит только при изменении сигнала на С-входе, если он не меняется, триггер работает в режиме «хранения».

5. Исследовать схему синхронного DV-триггера с динамическим управлением записью в динамическом режиме. Для этого необходимо:

- построить схему синхронного DV-триггера на основе синхронного D-триггера и мультиплексора MS 2-1 (выход MS 2-1 соединить с D-входом триггера, вход 0 MS 2-1 соединить с выходом Q триггера). Тогда вход 1 MS 2-1 будет D-входом, адресный вход A MS 2-1 входом V синхронного DV-триггера), вход С D-триггера входом С DV-триггера;
- подать сигнал генератора на вход счетчика и на С-вход DV-триггера;
- подать на входы D и V триггера сигналы с выходов 2-го и 3-го разрядов счетчика;
- снять временные диаграммы синхронного DV-триггера;
- объяснить работу синхронного DV-триггера по временным диаграммам.

Исследуем работу синхронного DV-триггера с динамическим управлением записью в динамическом режиме.

Синхронный DV-триггер имеет один информационный вход D и один подготовительный разрешающий вход V для разрешения приема информации.

Соберем схему данного триггера в Multisim.

При C = V = 1 триггер получает информацию — триггер в состоянии «1»:

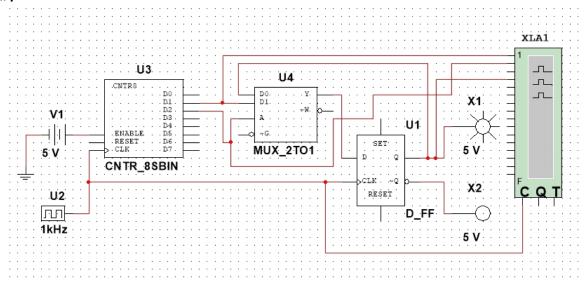


Рис. 16 — Схема синхронного DV-триггера с динамическим управлением записью в динамическом режиме в Multisim, C = V = 1

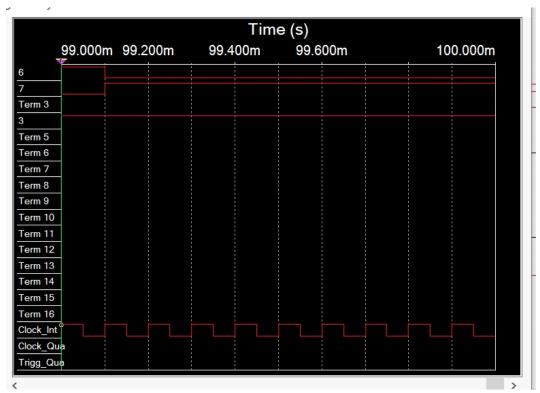


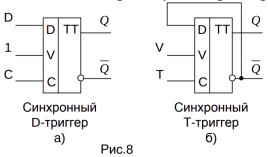
Рис. 17 – Переходная диаграмма синхронного DV-триггера с динамическим управлением записью в динамическом режиме в Multisim

Получившаяся таблица переходов:

С	V	D	Qn	Q_{n+1}
0	0	0	0	0
0	0	0	1	1
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	0	1	0	1
1	1	0	0	0
1	1	0	1	0
1	1	1	0	1
1	1	1	1	1

Вывод: при C=0 тригтер сохраняет предыдущее состояние, также при C=1 и V=0. Информация со входа D принимается при C=V=1.

8. Исследовать работу DV-триггера, включенного по схеме TV-триггера:



Для этого необходимо:

- на вход D подать сигнал Q, на вход C подать сигналы генератора, а на вход V с выхода 3-го разряда счетчика;
- снять временные диаграммы Т-триггера;
- объяснить работу синхронного Т-триггера по временным диаграммам.

Исследуем работу DV-триггера, включенного по схеме TV-триггера. Соберем схему данного триггера в Multisim.

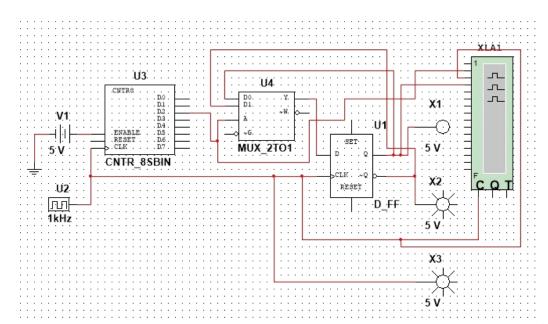


Рис. 18 - Схема DV-триггера, включенного по схеме TV-триггера в Multisim

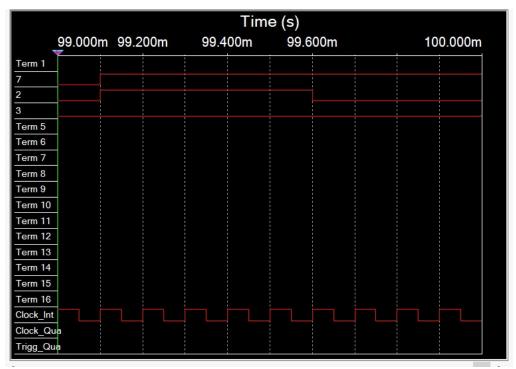


Рис. 19 – Переходная диаграмма DV-триггера, включенного по схеме TV-триггера

Работа Т-триггера: асинхронный Т-триггер переходит в противоположное состояние при подаче единичного сигнала. Синхронный Т-триггер переключается в противоположное состояние при помощи сигнала С, если на входе Т единичный сигнал.

Вывод по лабораторной работе: были исследованы триггеры с раздельной установкой состояний, с приемом информации по одному входу, с управляемым приемом информации по одному входу, со счетным входом, асинхронные и синхронные, со статическим и динамическим управлением записью, с одно- и двухступенчатым запоминанием информации.