

Sujet : Coder un chenillard de 8 bits sur une carte Spartan-7 SP701

Les 8 bits du chenillard doivent être affichés sur les USER LED présents sur la carte → Le bit0 doit correspondre au Led0, le bit7 doit correspondre au Led7.

L'itération du chrono sera 500 ms (histoire qu'on ne s'endorme pas lors de l'observation).

- Le bouton SW_5 doit reseter le chrono en faisant clignoter toutes les led en même temps pendant deux secondes avant de redémarrer le chrono à 0.
- Le bouton SW_6 doit « pauser » et remettre en marche le chrono
- Le bouton SW_9 doit mettre en pause le système et charger la valeur entrée sur les switches SW_10 (SW_DIP_XX)
(l'action bouton SW_6 pour remettre en marche le chrono)
- Le bouton SW_4 sauvegarde la valeur du chrono en mémoire et Le bouton SW_7 doit « pauser » le système et charger la mémoire.
(l'action bouton SW_6 pour remettre en marche le chrono)

Travail attendu

1. Algorithme sur la puce FPGA de la carte, je montre que je parle C/C++ et Pragma

Réaliser d'abord ce travail sous vivado HLS en sélectionnant la puce FPGA de la board.

Réaliser le source et le test bench afin de simuler le comportement de la carte.

2. Implémentation sur la carte Spartan 7, je montre que je parle Verilog (Pas de VHDL sinon élimination)

Importer votre travail précédent dans Vivado HLX pour réaliser l'implémentation sur la carte Spartan 7. Vous pourrez simuler votre code une fois le travail terminé.

Il faudra nous transmettre l'ensemble des fichiers, nous avons une carte spartan 7 à l'entreprise, nous serons ravis de valider vos codes avec elle et de vous proposer un entretien téléphonique en cas de succès.

Liens utiles sur la cible :

<https://www.xilinx.com/products/boards-and-kits/sp701.html#documentation>