4주차 결과보고서

전공: 경영학과 학년: 3학년 학번: 20190963 이름: 한다현

**1.**

이번 실험의 목적은 NAND, NOR, XOR 게이트를 Verilog를 이용해 디자인하고 그 프로그램을 FPGA 키트에 연결해 구현하는 것이다. 또한 and-or-inverter 게이트를 AND 게이트, OR 게이트, 그리고 인버터를 사용해 구현하면서 AND, OR, NAND, NOR, XOR, 그리고 NOT 게이트에 대한 이해를 높이는 것이 목적이다.

**2.**

4개의 입력 A, B, C, D가 있을 때, A와 B의 NAND 게이트 출력 값을 E, E와 C의 NAND 게이트 출력 값을 F, F와 D의 NAND 게이트 출력 값을 G라고 한다. A와 B의 값 모두가 1이면 출력 값 E는 0이 되고 나머지 경우에는 1이 된다. E와 C의 값이 모두 1이면 0이 출력되고 나머지 경우에는 0이 출력된다. 마지막으로 F와 D의 값이 모두 1이면 G의 값이 0이 되고 나머지 경우에는 1이 된다. 4-input NAND 게이트의 진리표는 다음과 같다.

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| In A | In B | In C | In D | Out E | Out F | Out G |
| 0 | 0 | 0 | 0 | 1 | 1 | 1 |
| 0 | 0 | 0 | 1 | 1 | 1 | 0 |
| 0 | 0 | 1 | 0 | 1 | 0 | 1 |
| 0 | 0 | 1 | 1 | 1 | 0 | 1 |
| 0 | 1 | 0 | 0 | 1 | 1 | 1 |
| 0 | 1 | 0 | 1 | 1 | 1 | 0 |
| 0 | 1 | 1 | 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 | 1 | 0 | 1 |
| 1 | 0 | 0 | 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 1 | 1 | 1 | 0 |
| 1 | 0 | 1 | 0 | 1 | 0 | 1 |
| 1 | 0 | 1 | 1 | 1 | 0 | 1 |
| 1 | 1 | 0 | 0 | 0 | 1 | 1 |
| 1 | 1 | 0 | 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 0 | 0 | 1 | 1 |
| 1 | 1 | 1 | 1 | 0 | 1 | 0 |

**3.**

4개의 input A, B, C, D가 있고 세개의 NOR 게이트의 출력 값 E, F, G가 있을 때 A와 B의 값이 모두 0이면 출력 값 E의 값은 1이 되고 나머지 경우에는 0이 된다. E와 C의 값이 모두 0이면 출력 값 F의 값은 1이 되고 나머지 경우에는 0이 된다. F와 D의 값이 모두 0이면 출력 값 G는 1이 되고 나머지 경우에는 0이 된다. 4-input NOR 게이트의 진리표는 다음과 같다.

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| In A | In B | In C | In D | Out E | Out F | Out G |
| 0 | 0 | 0 | 0 | 1 | 0 | 1 |
| 0 | 0 | 0 | 1 | 1 | 0 | 0 |
| 0 | 0 | 1 | 0 | 1 | 0 | 1 |
| 0 | 0 | 1 | 1 | 1 | 0 | 0 |
| 0 | 1 | 0 | 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 0 | 0 | 1 |
| 0 | 1 | 1 | 1 | 0 | 0 | 0 |
| 1 | 0 | 0 | 0 | 0 | 1 | 0 |
| 1 | 0 | 0 | 1 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 1 | 1 | 0 | 0 | 0 |
| 1 | 1 | 0 | 0 | 0 | 1 | 0 |
| 1 | 1 | 0 | 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 0 | 0 | 0 | 1 |
| 1 | 1 | 1 | 1 | 0 | 0 | 0 |

**4.**

4개의 input A, B, C, D와 세 개의 XOR 게이트의 출력 값 E, F, G가 있을 때, A와 B의 값 중 1의 개수가 홀수일 때 출력 값 E의 값은 1이 되고 짝수일 때는 0이 된다. E와 C의 값 중 1의 개수가 홀수일 때 출력 값 F의 값은 1이 되고 짝수일 때 0이 된다. F와 D의 값 중 1의 개수가 홀수일 때 출력 값 G의 값은 1이 되고 짝수일 때 0이 된다. 4-input XOR 게이트의 진리표는 다음과 같다.

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| In A | In B | In C | In D | Out E | Out F | Out G |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 | 0 | 1 | 1 |
| 0 | 0 | 1 | 1 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 | 1 | 1 | 1 |
| 0 | 1 | 0 | 1 | 1 | 1 | 0 |
| 0 | 1 | 1 | 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 1 | 1 | 0 | 1 |
| 1 | 0 | 0 | 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 1 | 1 | 1 | 0 |
| 1 | 0 | 1 | 1 | 1 | 0 | 1 |
| 1 | 1 | 0 | 0 | 0 | 0 | 0 |
| 1 | 1 | 0 | 1 | 0 | 0 | 1 |
| 1 | 1 | 1 | 0 | 0 | 1 | 1 |
| 1 | 1 | 1 | 1 | 0 | 1 | 0 |

**5.**

4개의 input A, B, C, D가 있고 두 개의 AND 게이트의 출력 값 E, F와 하나의 NOR 게이트의 출력 값 G가 있을 때 A와 B의 값이 모두 1일 때 출력 값 E의 값은 1이 되고 나머지 경우에는 0이 된다. C와 D의 값이 모두 1일 때 출력 값 F의 값은 1이 되고 나머지 경우에는 0이 된다. E와 F의 값이 모두 0일 때는 출력 값 G의 값은 1이 되고 나머지 경우에는 0이 된다. 4-input AOI 게이트의 진리표는 다음과 같다.

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| In A | In B | In C | In D | Out E | Out F | Out G |
| 0 | 0 | 0 | 0 | 0 | 0 | 1 |
| 0 | 0 | 0 | 1 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 1 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 | 0 | 0 | 1 |
| 0 | 1 | 0 | 1 | 0 | 0 | 1 |
| 0 | 1 | 1 | 0 | 0 | 0 | 1 |
| 0 | 1 | 1 | 1 | 0 | 1 | 0 |
| 1 | 0 | 0 | 0 | 0 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 1 | 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 | 1 | 0 | 0 |
| 1 | 1 | 0 | 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 0 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 | 1 | 1 | 0 |

**6.**

NAND 게이트의 출력 값은 AND 게이트와 NOT 게이트의 조합과 같은 값을 갖고, NOR 게이트의 출력 값은 OR 게이트와 NOT 게이트의 조합의 출력 값과 같은 값을 가진다. XOR 게이트의 출력 값은 입력 A와 입력 B의 부정의 곱과 A의 부정과 B의 곱의 합이다. 즉 XOR 게이트의 출력 값 C = A\*B’ + A’\*B로 표현될 수 있다.

**7.**

추가적인 논리 게이트로 XNOR 게이트가 있다. XNOR 게이트는 exclusive NOR 게이트를 의미하는데, 값이 1인 입력의 개수가 짝수이면 출력이 1이 되고 그렇지 않은 경우에는 0이 된다. NAND와 NOR 게이트의 트랜지스터 개수는 4개이고 딜레이는 1.4NS이며 XOR 게이트의 트랜지스터 개수는 14개이고 딜레이는 4.2NS, XNOR 게이트의 트랜지스터 개수는 12개이고 딜레이는 3.2NS이다.