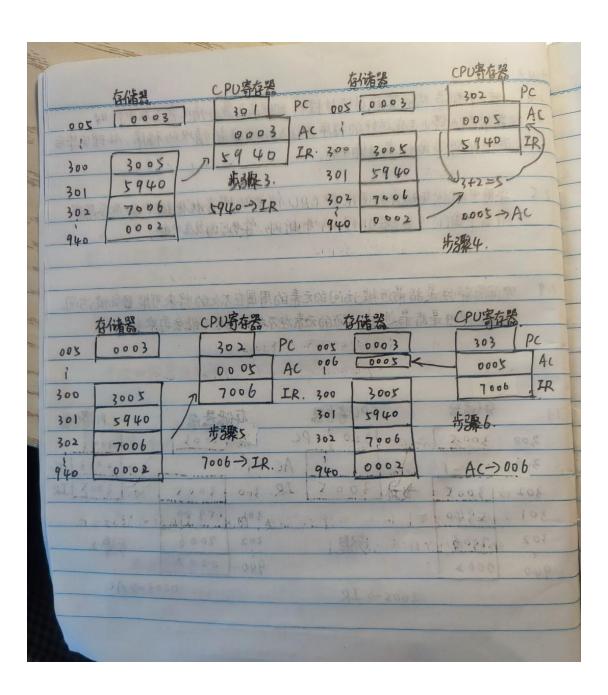
- 11. 并中断是指计算机运行过程中,出现某些意外情况需主机干预时, 机器能自动停止正在运行的程序并转入处理的新情况的程序,处理完毕后 又返回被暂停的程序继续运行。
- 1.5 采用中断优华级系统可以使CPU优先处理高优先级中断而不屏蔽 所有中断; 当正在处理一个中断时,禁心和发生中断。
- 1.9 空间局部性是指最近被访问的元素的周围在不久的将来可能研会被访问。 时间局部性是指最近被访问的元素在不久的将来可能会再次被访问。

		2/9/9	2006 1 006 . 7-		A I The	6 9 9 9	
1-1	存储器	CPU寄存器			存储器	CPU寄存器	
005	0003	1 300	300	OC : 00%	0003	301 301	
ì	1	1000	a air	ACTI	1001	> 0003 AC	
300	13005	>	3005	IR. 300	3005	3005 IR	
301	5940	200		301	5940	Marin a second	
302	7006		场服	302	7006	长级	
940	0002		75/101	940	0002	1 /0k	
2005 → IR					0003 -> AC		



1.3 a. 32-8=241==> 224 bytes. b. 1. 326its 的局部地址总线:地址可以一次性传输并被 编码. 16 bits 的局部数据总线: 重要获得 32位指令需要抓取两次 2. 1bbits的局部地址总线:内存需要分面次处理传输和保存 32 bits 的地址 16 bits 的局部数据线:要获得32位指令需抓取两次 PC: 至少24位 (保存直接操作数或操作数地址) IR: 至少8位 (保存操作码) 注:PC、IR也均可设置为32位,保存整个指令 DMA指直接存储器访问, 用来提供在外设和存储器之间或者存储器 和存储器之间的高速数据传输。DMA模块若在数据传输过程中被 中断或停止,数据会丢失;相比之下,处理器在读写内存等操作过程中 被停止不会造成数据丢失等重大报失。因此DMAte处理器对主内存 的通道伏失级更高。

1.13 20×0.9 + 170+60)×(1-0.9)×0.6+ (20+12+60)×(1-0.9)

= 26.48 ns