

## 무인항공기의 생존성 향상을 위한 항재밍 기법 구현 및 검증

박 서 현\*, 차 재 룡°

## Implementation and Validation of the Anti-Jamming Scheme to Enhance the Survivability of a Unmanned Aerial Vehicle

Seohyun Park\*, Jaeryong Cha°

## 요 약

본 논문은 무인항공기의 생존성 향상을 위하여 기존에 제안한 노치(Notch) 필터 기반의 재밍 신호 제거 기법을 하드웨어에 구현하고 성능을 검증한다. 본 논문은 성능분석 지표로써 수신품질, 초기 동기 획득 시간 및 톤 재밍(Tone Jamming) 신호에 대한 항재밍(Anti-Jamming) 성능을 사용한다. 하드웨어 구현 및 성능 시험 결과, JSR(Jamming to Signal Ratio)이 낮은 경우에는 기존 널링(Nulling) 기법보다 제안하는 노치 기반 기법이 유효신호를 더 많이 제거하기 때문에 대역폭에 따라 1 dB 이내로 수신품질이 낮거나 유사한 반면 JSR이 높은 경우 제거하는 유효신호의 양보다 재밍 신호를 더 많이 제거하여 제안한 기법의 성능이 더 우수함(대역폭과 상관없이 항상 약 1~4 dB 우수함)을 알 수 있었다. 결론적으로 위성 기반 데이터링크 시스템에 본 논문에서 제안한 FFT(Fast Fourier Transform) 노치 필터 기반 항재밍 기법을 적용한다면 좀 더 효율적인 재밍 신호의 검출 및 제거 가능하므로 위성데이터링크의 생존성 및 신뢰성을 향상시킬 수 있을 것으로 기대된다.

키워드 : 무인항공기, 항재밍, 위성데이터링크, 노치 필터, 생존성

Key Words : UAV, Anti-jamming, Satellite datalink, Notch filter, Survivability

## ABSTRACT

This paper implements and verifies the notch filter based anti-jamming scheme, which has been conventionally proposed to enhance the survivability of the unmanned aerial vehicle (UAV). As a performance metrics, this paper employs signal to noise ratio (SNR), initial synchronization acquisition time, and anti-jamming performance against to the tone jamming signal. According to the hardware implementation and performance test results, in case of low jamming to signal ratio (JSR), the proposed scheme shows the lower SNR performance(approximately less than 1 dB or similar depending on bandwidth) because the proposed scheme suppresses the more effective signal than the conventional nulling-based anti-jamming scheme. However, in case of higher JSR (e.g. 20 dB), the proposed scheme outperforms the conventional scheme because jamming signals are much more suppressed than the effective signal(approximately 1~4 dB better performance regardless of bandwidth). In conclusion, it is expected that the proposed notch based anti-jamming scheme will improve the survivability and reliability of a satellite data link if it is applied to a satellite-based datalink system.

\* First Author : Defense Agency for Technology and Quality, seohyun@dtqa.re.kr, 정희원

° Corresponding Author : Agency for Defense Development, jrcha@add.re.kr, 정희원

논문번호 : 202009-236-D-RN, Received September 27, 2020; Revised November 27, 2020; Accepted December 9, 2020

## I. 서 론

최근 무인 항공기 시스템이 활발히 연구되고 있으며, 여러 분야에서 다양하게 활용되고 있다. 지상 장비와의 통신에 의해 운용되는 무인항공기의 특성 상 통신 시스템의 생존성이 매우 중요하며, 가시선 통신을 위한 가시선 데이터링크 외에 위성을 이용한 위성 데이터링크가 필수적이다. 위성통신 기술은 일반 무선 통신을 사용할 수 없는 지역이나 해상에서도 사용이 가능하며, 지상 재해의 영향을 받지 않는다. 또한 다수의 수신기로 동시에 데이터를 수신할 수 있는 장점이 있어 항공기 혹은 선박과 같은 이동 시스템에서 많이 활용되고 있다. 하지만 개방된 전송 채널을 사용하는 위성통신의 특성상 적에 의한 의도적 재밍 환경에 쉽게 노출될 수 있다는 단점이 있다<sup>[1]</sup>. 따라서 항재밍 능력은 위성통신 시스템의 생존성을 보장하기 위한 필수적인 기술이다.

위성통신 시스템에서 항재밍 능력을 보유한 대표적인 통신방식에는 주파수 도약 방식과 직접 확산 방식이 있다. 직접 확산 방식은 원래의 신호에 주파수가 높은 디지털 신호인 확산코드를 곱하여 확산시키는 대역 확산 변조방식으로 위성주파수 자원이 한정되어 있는 환경에서는 전력 효율이나 대역폭 효율 면에서 주파수 도약 방식보다 유리하다<sup>[2][3]</sup>. 대역확산 통신 시스템은 고유의 처리 이득 때문에 상대적으로 간섭에 강인한 특성을 보이지만, 간섭 신호의 전력이 대역 확산으로 얻을 수 있는 처리 이득의 한계를 넘어서는 경우에는 성능 저하가 생기게 된다. 이런 경우 간섭 신호 제거를 위해 추가적인 방법이 필요하다. 간섭 신호를 제거하는 추가적인 방법으로 위성통신 시스템에서는 변환영역 처리 기법을 사용하는 것이 일반적이다<sup>[4]</sup>.

본 논문에서는 기존 변환영역 처리기법인 고속 푸리에 변환(fast fourier transform; FFT) 널링 기반 기법의 한계점을 극복하기 위하여 제안된 FFT 노치 필터 기반 기법<sup>[5]</sup>을 하드웨어로 구현하고 수신품질, 초기 동기 획득 시간 및 톤 재밍 신호에 대한 항재밍 능력 관점에서 성능을 평가한다.

## II. 본 론

본 장에서는 기존 FFT 널링 기법을 설명하고 FFT 널링 기법의 한계점을 설명한다. 이 후, 본 논문에서 수행한 하드웨어 구현의 기반이 되는 [5]에서 제안한 FFT 노치필터 기반 기법을 간략히 설명한다.

### 2.1 FFT 널링 기반 기존 기법의 한계점

통신 시스템은 간섭이나 재밍 신호의 세기에 비례하여 수신품질이 좌우되며 기존의 확산 시스템만으로는 항재밍 성능을 만족할 수 없다. 항재밍 성능 향상을 위해 기존 연구에서 제안한 FFT 널링을 이용한 톤 재밍 제거 기법의 구조는 그림 1과 같다. FFT 널링 기법은 실시간으로 수신 신호의 스펙트럼을 감시하여 평균 전력 스펙트럼 밀도에 비해서 특정 협대역에 비정상적으로 큰 신호가 발생하면 톤 재밍 신호로 인식하고, 해당 주파수에 대한 정보를 저장하여 톤 재밍 널링(Tone Jammer Nulling) 블록으로 전달한다. 이후 N-point FFT를 통해 주파수 축의 신호로 변경된 수신 신호는 톤 재밍 널링 블록으로 전달된다. 톤 재밍 널링 블록에서는 검출된 재밍 신호의 주파수에 해당하는 위치의 값을 '0'으로 대체하게 되며 이 신호는 다시 고속 푸리에 역변환(inverse fast fourier transform; IFFT)을 수행한다. 최종적으로 재밍 신호가 제거된 신호는 수신 단으로 전달되어 수신 단에서는 복조를 진행한다. 항재밍 기법을 적용한 경우 재밍 신호가 제거되어 정상적으로 복조가 가능해진다. 하지만 기존 기법은 톤 재밍 신호가 FFT 주파수의 정수배에 인가될 때만을 가정한 것이기 때문에 재밍 신호가 소수배로 인가될 경우에는 항재밍 기법 적용 후에도 복조가 불가능하다<sup>[5]</sup>.

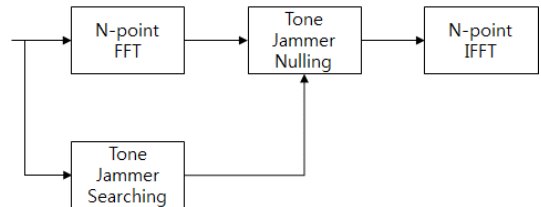


그림 1. FFT 널링 기반 항재밍 기법의 구조  
Fig. 1. Structure of FFT nulling based anti-jamming scheme.

### 2.2 FFT 노치필터 기반 기법

기존 FFT 널링 기법은 톤 재밍 신호가 FFT 주파수의 정수배에 인가될 때만을 가정한 것이기 때문에 재밍 신호가 FFT의 소수배일 경우 항재밍 성능을 만족하지 못하게 된다. 재밍 신호의 주파수 영역 신호가 정확하게 한 구간에서만 발생하는 것이 아니라 주변 주파수에도 함께 발생하기 때문에 기존 기법에서는 인접 주파수 구간으로 확산된 재밍 신호에 대해서는 정상적으로 제거 할 수 없게 된다. 이러한 문제를 해결하기 위하여, [5]에서는 그림 2와 같이 측정된 재밍

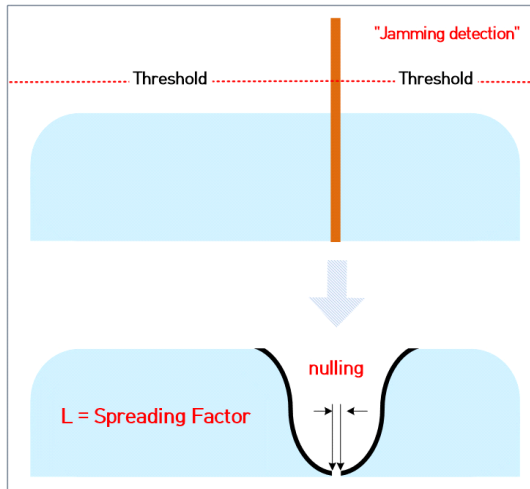


그림 2. 노치 필터 방식의 재밍 신호 제거 방법  
Fig. 2. Jamming signal cancellation method of the notch filter based scheme.

위치 뿐 아니라 그 주변의 유효 신호도 함께 제거하여 성능을 향상시킬 수 있는 FFT 노치 필터 기반 항재밍 기법을 제안하였다.

그림 2에서  $L$ 은 확장 계수를 의미하며, FFT 구간 중 한 포인트의 재밍 신호가 인가되었을 때  $L$  포인트 넓이로 신호를 제거한다는 것을 의미한다.  $L$ 이 너무 작을 경우 재밍 신호가 완벽히 제거되지 않으며, 너무 클 경우 같이 제거되는 유효 신호가 커지기 때문에 비트오류율(bit error rate; BER) 성능이 열화 되는 특성을 보인다. 따라서 시뮬레이션 통해 얻은 신호 대 잡음 비(signal to noise ratio; SNR) 성능이 우수한  $L$  값( $=8$ )을 적용하였다. 제안하는 방법은 측정된 재밍 위치 뿐 아니라 그 주변의 유효 신호에 대해서도 노치 필터를 적용하여 신호를 제거하게 된다. 이러한 방법은 유효 신호에 왜곡을 발생시키지만 재밍 신호의 리플(Ripple)을 완화시켜 복조하고자 하는 유효 신호의 시간 축 특성을 안정화시킬 수 있다는 장점이 있다.

### III. FFT 노치 필터 기법의 하드웨어 구현

#### 3.1 하드웨어 적용 방안

##### 3.1.1 FPGA 자원 관리

FFT 노치 필터 기반 항재밍 기법은 모뎀의 수신 단계에 적용된다. 기능 구현에 사용된 FPGA(Field-Programmable Gate Array) 칩셋은 Xilinx社の Virtex 7 계열 xcv7585t-1157이며, 현재 모뎀 기능 구현에 이미 사용되고 있는 자원의 용량은 표 1과 같

표 1. 모뎀 FPGA 자원 사용 현황(Slice : 56.77%)

Table 1. Modem FPGA resource usage status(Slice : 56.77%)

Resource	Utilization	Available	Utilization(%)
FF	106859.0	728400.0	15
LUT	143655.0	364200.0	39
Memory LUT	12639.0	111000.0	11
I/O	145.0	600.0	24
BRAM	462.0	795.0	58
DSP48	668.0	1260.0	53
BUFG	7.0	32.0	22
MMCM	1.0	18.0	6

다. 표 1에서 FF는 Flip Flop, LUT는 Loop-Up Table, I/O는 Input/Output Interface, DSP48은 레지스터, BUFG는 Global Clock Buffer 및 MMCM은 Mixed Mode Clock Manager를 각각 의미한다.

항재밍 기능을 추가하여도 합성 이후 FPGA 칩셋 정상 동작을 위해 사용할 수 있는 Slice는 최대 70%를 초과하지 않도록 구현하여야 한다. 따라서 표 1을 고려하였을 때 항재밍 구현에 사용될 수 있는 Slice 자원은 FF 자원 94692, BRAM 자원 333 및 DSP 자원 592이다. 항재밍 기법 구현 시 가장 큰 자원이 소모되는 구간은 FFT/IFFT 구간이다. 항재밍 기법 적용을 위하여 Virtex IP Coregen에서 제공하는 FFT 블록들에 대한 분석을 진행하였다. 표 2 및 표 3과 같이 Virtex IP Coregen에서는 Pipeline, Radix-4, Radix2 및 Radix2-lite의 총 4가지 FFT 블록을 제공한다. 표 4 및 표 5는  $N=4096$  일 경우 FFT 구현에 필요한 FPGA 자원을 나타낸다. 기법 구현 시 자원 소모가 가장 적은 방법은 Radix-4를 사용하는 것으로 이때의 실제 자원 할당 양은 표 4 및 표 5와 같고, 이의 분석 결과를 통해 현재 가용한 범위에서 Radix-4로 구현 시 최대 4096의 FFT를 사용할 수 있음을 알 수 있다.

표 2. FFT 블록 구현 방법에 따른 자원 사용량(1채널 구현 시)  
Table 2. Resource usage according to the FFT block implementation method(at the time of one channel implementation)

	1 channel implementation		
	LUT/FF	DSP	BRAM
Pipeline	6463	50	18
Radix-2	2387	5	9
Radix-2-lite	2256	3	9
Radix-4	3923	20	11

표 3. FFT 블록 구현 방법에 따른 자원 사용량(전체 구현 시)  
Table 3. Resource usage according to the FFT block implementation method(at the time of full implementation)

	Resources for Full Implementation			
	# of required channels	LUF /FF	DSP	BRAM
Pipeline	4	25852	200	72
Radix-2	9	21483	54	73
Radix-2-lite	15	33840	72	97
Radix-4	4	15692	80	35

표 4. Radix-4 사용 시 항재밍 구현에 필요한 자원량 (FFT블록)  
Table 4. Amount of resources required to implement anti-jamming when using Radix-4 (FFT block)

N	FFT Block Number	Anti Jamming Resource Usage		
		LUT/FF	DSP	BRAM
4096	4	16k	80	35
8192	4	17k	80	70

표 5. Radix-4 사용시 항재밍 구현에 필요한 자원량 (FFT/IFFT 블록)  
Table 5. Amount of resources required to implement anti-jamming when using Radix-4 (FFT/IFFT block)

N	FFT Block Number	Anti Jamming Resource Usage (FFT/IFFT Block included)		
		LUT/FF	DSP	BRAM
4096	4	96k	480	210
8192	4	102k	480	420

### 3.1.2 지연시간(Latency)

위성통신체계는 지형적 제약을 크게 받지 않는다는 장점 때문에 다양한 육상, 해상, 공중에서의 지휘통신을 원하는 군 위성통신체계에 사용되어 왔다. 하지만 위성통신의 특성상 정지위성과의 거리로 인해 발생하는 지연시간이 약 250 ms이고 시스템 처리 지연시간이 거리로 인한 지연시간에 추가되기 때문에 무인기와 같이 지상에서 실시간으로 운용 하여야 하는 시스템의 경우 지연시간을 최소화 할 필요가 있다. 기법 구현 시 최대 지연시간은 거리로 인한 지연시간 250 ms를 포함하여 총 400 ms를 넘지 않도록 한다.

표 6은 항재밍 기법 구현 전 기존에 개발된 모뎀의 지연시간을 나타낸다. 표 6에서 총 지연시간은 항재밍 기법 구현 이후에 만족시켜야 할 최종 지연시간이며, L대역 루프백 Round-trip은 모뎀이 70 MHz

표 6. 항재밍 기법 구현 전 Latency  
Table 6. Latency before anti-jamming scheme implementation

	Time
Total Latency	400 ms
L Band Loop-back Round-trip	43 ms
Satellite Round-trip-delay	250 ms
Residual Latency	107 ms

IF(Intermediate Frequency) 주파수를 L대역으로 송신할 때 이 신호가 다시 IF 주파수로 변환되어 모뎀에서 복조될 때까지의 시간을 나타낸다. 위성 Round-trip-delay는 송신 신호가 위성을 경유하여 다시 지상까지 도달하는 시간으로 일반적인 정지궤도 위성 기준 250 ms로 계산한다. 이를 토대로 목표 지연시간을 만족하고자 할 경우 모뎀에서는 항재밍 기능을 총 107 ms 이내에 동작하도록 구현하여야 한다.

그림 3의 전체 항재밍 기법 구현 블록 중 가장 크게 지연시간에 영향을 미칠 수 있는 부분은 FFT/IFFT 변환 구간과 계산에 필요한 2개의 프레임 버퍼에 저장하는 부분이다. FFT 수행 시간은 0.357 ms이며 구현에 필요한 2 프레임 지연 버퍼(0.640 ms)와 IFFT의 수행시간(0.357 ms)을 포함할 경우 항재밍으로 인한 총 지연시간은 1.35 ms로 예상된다. 따라서 Rxdx-4 FFT 블록을 사용할 경우 제안한 기법을 지연시간을 만족시키며 구현이 가능하다.

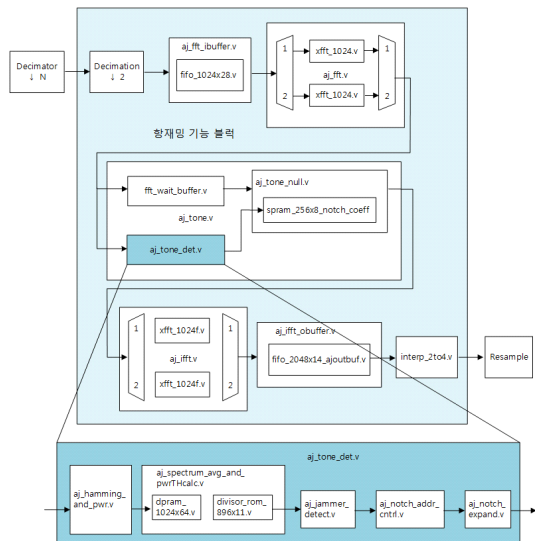


그림 3. 항재밍 기법 구현 블록도  
Fig. 3. Block diagram of anti-jamming scheme implementation