洲江水学

本科实验报告

课程名称:		计算机组成
姓	名:	段皞一
学	院:	计算机科学与技术学院
专	业:	计算机
即	箱:	<u>1031004722@qq.com</u>
QQ	号:	1031004722
电	话:	19883161889
指导教师:		施青松
报告日期:		2020年3月22日

浙江大学实验报告

实验项目名称: IP 核集成 SOC 设计实验报告

学生姓名: _____ 学号: _____ 3190105359

实验地点: <u>紫金港东四 509 室</u> 实验日期: <u>2021</u> 年 <u>3</u> 月 <u>22</u> 日

一、操作方法与实验步骤

1.1 实验的顶层架构

```
CSSTE i: CSSTE (CSSTE.bd) (1)

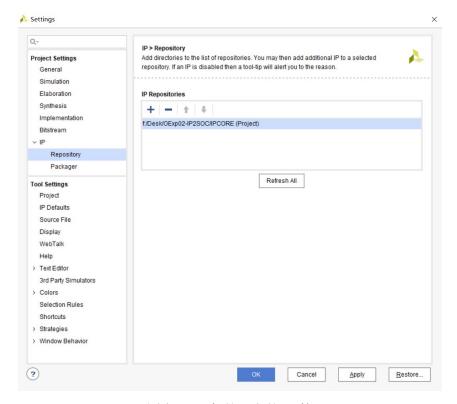
✓ 
✓ CSSTE (CSSTE.V) (11)

        > F M4: CSSTE_EnterT32_0_0 (CSSTE_EnterT32_0_0.xci)
           > $\forall \text{SWOTap: CSSTE_SWOUT_0_0 (CSSTE_SWOUT_0_0.xci)}
           > P U9: CSSTE_Arraykeys_0_0 (CSSTE_Arraykeys_0_0.xci)
        ✓ W CLKBLOCK: CLKBLOCK_imp_1F57WKH (CSSTE.v) (2)
           > P DIVOTap: CSSTE_DIVO_0_0 (CSSTE_DIVO_0_0.xci)
           > P U8: CSSTE_Clkdiv_0_0 (CSSTE_Clkdiv_0_0.xci)
        ✓ 
    O DISPBLOCK: DISPBLOCK_imp_T0G5SY (CSSTE.v) (3)
           > P U5: CSSTE_DSEGIO_0_0 (CSSTE_DSEGIO_0_0.xci)
           >  U6: CSSTE_Display_0_0 (CSSTE_Display_0_0.xci)
           > P U61: CSSTE_Disp2Hex_0_0 (CSSTE_Disp2Hex_0_0.xci)
        > T U7: CSSTE GPIO 0 0 (CSSTE GPIO 0 0.xci)
           > 4 U71: CSSTE_PIO_0_0 (CSSTE_PIO_0_0.xci)
           > $\frac{\pi}{x}\text{ x|s|ice_0: CSSTE_x|s|ice_0_0 (CSSTE_x|s|ice_0_0.xci)}
        > RAM_B: RAM_B_imp_QDHJGA (CSSTE.v) (1)
        ROM_D: ROM_D_imp_I73H9X (CSSTE.v) (2)
        > TESTOTap: CSSTE_TESTO_0_0 (CSSTE_TESTO_0_0.xci)
        > P U1: CSSTE_MSCPUE_0_0 (CSSTE_MSCPUE_0_0.xci)
        > P U10: CSSTE_Counter_0_0 (CSSTE_Counter_0_0.xci)
        > T U4: CSSTE_MIOBUS_0_0 (CSSTE_MIOBUS_0_0.xci)
        > VGATEST: VGATEST_imp_YV2KUV (CSSTE.v) (2)
```

图表 1 实验的顶层架构图

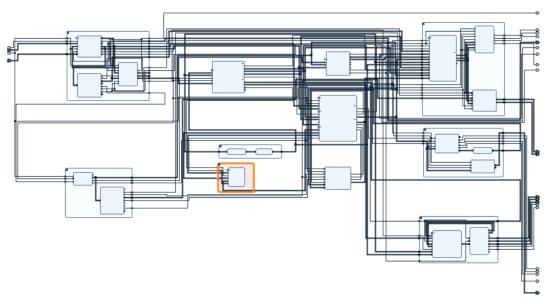
1.2 实验任务: 建立 SOC 应用工程

- 1 新建工程,命名为OExp02-IP2SOC.
- 2 添加第三方 IP 核 CPU (U1),总线 (U4),开关去抖模块 (U9),数据输入模块 (M4), PIO (U71)。



图表 2 添加第三方的 IP 核

- 3 添加实验一中自己设计的模块: GPIO, PIO, DESGIO。
- 4 添加通用分频模块 clk div (U8)。
- 5 构建 ROM (U2), RAM (U3) IP 核, 使用提供的 coe 文件。
- 6 新建顶层模块文件 OExp02_IP2SOC。绘制原理图。



图表 3 实验原理图

1.3 书写引脚约束文件

#系统时钟

set_property -dict {PACKAGE_PIN AC18 IOSTANDARD LVCMOS18} [get_ports
clk 100mhz]

```
#Reset or CR
set property -dict {PACKAGE PIN W13 IOSTANDARD LVCMOS18} [get ports RSTN]
#SWORD LED:LED 同步串行接口
set property -dict {PACKAGE PIN N26 IOSTANDARD LVCMOS33} [get ports
LEDCK]
set property -dict {PACKAGE PIN N24 IOSTANDARD LVCMOS33} [get ports
LEDCR1
set property -dict {PACKAGE PIN M26 IOSTANDARD LVCMOS33} [get ports
LEDDT]
set property -dict {PACKAGE PIN P18 IOSTANDARD LVCMOS33} [get ports
LEDEN]
#SWORD SEG:七段码同步串行接口
set property -dict {PACKAGE PIN M24 IOSTANDARD LVCMOS33} [get ports
set property -dict {PACKAGE PIN M20 IOSTANDARD LVCMOS33} [get ports
set property -dict {PACKAGE PIN L24 IOSTANDARD LVCMOS33} [get ports
SEGDT]
set property -dict {PACKAGE PIN R18 IOSTANDARD LVCMOS33} [get ports
SEGEN]
#ArrayKeys:阵列键盘: 行
set property -dict {PACKAGE PIN V18 IOSTANDARD LVCMOS18} [get ports
set property -dict {PACKAGE PIN V19 IOSTANDARD LVCMOS18} [get ports
{KCOL[1]}]
set property -dict {PACKAGE PIN V14 IOSTANDARD LVCMOS18} [get ports
set property -dict {PACKAGE PIN W14 IOSTANDARD LVCMOS18} [get ports
{KCOL[3]}]
#ArrayKeys:阵列键盘: 列
set property -dict {PACKAGE PIN V17 IOSTANDARD LVCMOS18 PULLUP true}
[get ports {KROW[0]}]
set property -dict {PACKAGE PIN W18 IOSTANDARD LVCMOS18 PULLUP true}
[get ports {KROW[1]}]
set property -dict {PACKAGE PIN W19 IOSTANDARD LVCMOS18 PULLUP true}
[get ports {KROW[2]}]
set property -dict {PACKAGE PIN W15 IOSTANDARD LVCMOS18 PULLUP true}
[get ports {KROW[3]}]
set property -dict {PACKAGE PIN W16 IOSTANDARD LVCMOS18 PULLUP true}
[get_ports {KROW[4]}]
#Switch:滑动开关
set property -dict {PACKAGE PIN AA10 IOSTANDARD LVCMOS15} [get ports
{SW[0]}]
set property -dict {PACKAGE PIN AB10 IOSTANDARD LVCMOS15} [get ports
```

```
{SW[1]}]
set property -dict {PACKAGE PIN AA13 IOSTANDARD LVCMOS15} [get ports
{SW[2]}]
set property -dict {PACKAGE PIN AA12 IOSTANDARD LVCMOS15} [get ports
{SW[3]}]
set property -dict {PACKAGE PIN Y13 IOSTANDARD LVCMOS15} [get ports
{SW[4]}]
set_property -dict {PACKAGE_PIN Y12 IOSTANDARD LVCMOS15} [get ports
{SW[5]}]
set property -dict {PACKAGE PIN AD11 IOSTANDARD LVCMOS15} [get ports
{SW[6]}]
set property -dict {PACKAGE PIN AD10 IOSTANDARD LVCMOS15} [get ports
{SW[7]}]
set property -dict {PACKAGE PIN AE10 IOSTANDARD LVCMOS15} [get ports
{SW[8]}]
set property -dict {PACKAGE PIN AE12 IOSTANDARD LVCMOS15} [get ports
{SW[9]}]
set property -dict {PACKAGE PIN AF12 IOSTANDARD LVCMOS15} [get ports
{SW[10]}]
set_property -dict {PACKAGE_PIN AE8 IOSTANDARD LVCMOS15} [get ports
{SW[11]}]
set property -dict {PACKAGE PIN AF8 IOSTANDARD LVCMOS15} [get ports
{SW[12]}]
set property -dict {PACKAGE PIN AE13 IOSTANDARD LVCMOS15} [get ports
{SW[13]}]
set property -dict {PACKAGE PIN AF13 IOSTANDARD LVCMOS15} [get ports
set property -dict {PACKAGE PIN AF10 IOSTANDARD LVCMOS15} [get ports
{SW[15]}]
#Tri-LED:三色指示灯
set property -dict {PACKAGE PIN U22 IOSTANDARD LVCMOS33} [get ports
readn]
set property -dict {PACKAGE PIN V22 IOSTANDARD LVCMOS33} [get ports CR]
set property -dict {PACKAGE PIN U21 IOSTANDARD LVCMOS33} [get ports RDY]
#ARDUNIO-IO for LED
set property -dict {PACKAGE PIN AF24 IOSTANDARD LVCMOS33} [get ports
{LED[0]}]
set property -dict {PACKAGE PIN AE21 IOSTANDARD LVCMOS33} [get ports
{LED[1]}]
set property -dict {PACKAGE PIN Y22 IOSTANDARD LVCMOS33} [get ports
{LED[2]}]
set property -dict {PACKAGE PIN Y23 IOSTANDARD LVCMOS33} [get ports
{LED[3]}]
set property -dict {PACKAGE PIN AA23 IOSTANDARD LVCMOS33} [get ports
```

```
{LED[4]}]
set property -dict {PACKAGE PIN Y25 IOSTANDARD LVCMOS33} [get ports
{LED[5]}]
set property -dict {PACKAGE PIN AB26 IOSTANDARD LVCMOS33} [get ports
{LED[6]}]
set property -dict {PACKAGE PIN W23 IOSTANDARD LVCMOS33} [get ports
{LED[7]}]
#ARDUNIO for Buzzer
set property -dict {PACKAGE PIN AF25 IOSTANDARD LVCMOS33} [get ports
Buzzerl
#ARDUNIO-IO for SEG
set property -dict {PACKAGE PIN AB22 IOSTANDARD LVCMOS33} [get ports
set property -dict {PACKAGE PIN AD24 IOSTANDARD LVCMOS33} [get ports
{SEGMENT[1]}]
set property -dict {PACKAGE PIN AD23 IOSTANDARD LVCMOS33} [get ports
{SEGMENT[2]}]
set property -dict {PACKAGE PIN Y21 IOSTANDARD LVCMOS33} [get ports
{SEGMENT[3]}]
set_property -dict {PACKAGE_PIN W20 IOSTANDARD LVCMOS33} [get ports
{ SEGMENT [ 4 ] } ]
set property -dict {PACKAGE PIN AC24 IOSTANDARD LVCMOS33} [get ports
{SEGMENT[5]}]
set property -dict {PACKAGE PIN AC23 IOSTANDARD LVCMOS33} [get ports
{SEGMENT[6]}]
set property -dict {PACKAGE PIN AA22 IOSTANDARD LVCMOS33} [get ports
{ SEGMENT [7] } ]
set property -dict {PACKAGE PIN AD21 IOSTANDARD LVCMOS33} [get ports
{AN[0]}]
set property -dict {PACKAGE PIN AC21 IOSTANDARD LVCMOS33} [get ports
{AN[1]}]
set property -dict {PACKAGE PIN AB21 IOSTANDARD LVCMOS33} [get ports
{AN[2]}]
set property -dict {PACKAGE PIN AC22 IOSTANDARD LVCMOS33} [get ports
{AN[3]}]
#VGA
set property -dict {PACKAGE PIN N21 IOSTANDARD LVCMOS33 SLEW FAST}
[get ports {Red[0]}]
set property -dict {PACKAGE PIN N22 IOSTANDARD LVCMOS33 SLEW FAST}
[get ports {Red[1]}]
set property -dict {PACKAGE PIN R21 IOSTANDARD LVCMOS33 SLEW FAST}
[get ports {Red[2]}]
```

```
set property -dict {PACKAGE PIN P21 IOSTANDARD LVCMOS33 SLEW FAST}
[get ports {Red[3]}]
set_property -dict {PACKAGE_PIN R22 IOSTANDARD LVCMOS33 SLEW FAST}
[get ports {Green[0]}]
set property -dict {PACKAGE PIN R23 IOSTANDARD LVCMOS33 SLEW FAST}
[get ports {Green[1]}]
set property -dict {PACKAGE PIN T24 IOSTANDARD LVCMOS33 SLEW FAST}
[get ports {Green[2]}]
set property -dict {PACKAGE PIN T25 IOSTANDARD LVCMOS33 SLEW FAST}
[get ports {Green[3]}]
set property -dict {PACKAGE PIN T20 IOSTANDARD LVCMOS33 SLEW FAST}
[get ports {Blue[0]}]
set_property -dict {PACKAGE_PIN R20 IOSTANDARD LVCMOS33 SLEW FAST}
[get ports {Blue[1]}]
set_property -dict {PACKAGE_PIN T22 IOSTANDARD LVCMOS33 SLEW FAST}
[get ports {Blue[2]}]
set property -dict {PACKAGE PIN T23 IOSTANDARD LVCMOS33 SLEW FAST}
[get ports {Blue[3]}]
set property -dict {PACKAGE PIN M22 IOSTANDARD LVCMOS33 SLEW FAST}
[get ports HSYNC]
set_property -dict {PACKAGE_PIN M21 IOSTANDARD LVCMOS33 SLEW FAST}
[get ports VSYNC]
```

1.4 上板子验证

成功生成 BitStream 以后,就可以上板子验证实验的正确性了。

二、实验结果与分析

2.1 七段码——显示低 16 位

所有卡关掷"0",产生显示低16位的图形七段码。



图表 4 七段码——显示低 16 位示意图

2.2 七段码——显示高 16 位

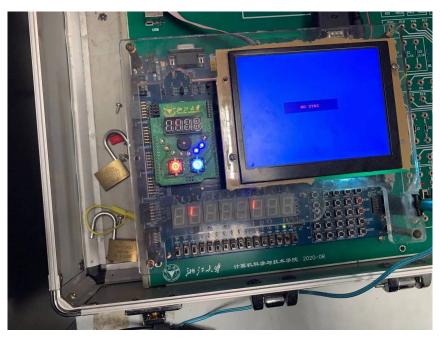
SW[1] = 1,产生显示高 16 位的七段图形数码。如下图所示。



图表 5 七段码——显示高 16 位示意图

2.3 单步时钟——静止

SW[2] = 1,产生单步时钟,七段数码管产生的跑马灯停止。



图表 6 单步时钟——静止示意图

2.4 Cpu 指令字地址

SW[7:5] = 001.

SW[0]=SW[1]=SW[5] = 1,产生 Cpu 指令字地址。



图表 7 Cpu 指令字地址示意图

2.5 ROM 指令输出

SW[7:5] = 011,产生 ROM 的指令输出。示意图如下。



图表 8 ROM 指令输出示意图

2.6 CPU 数据存储地址 addr—— ALU 输出 SW[7:5] = 100,产生 CPU 数据的存储地址 addr。相关示意图如下所示。



图表 9 CPU 数据存储地址 addr 的示意图

2.7 CPU 数据输出 Datao CPUD

SW[7:5] = 101,产生 CPU 数据输出的 Datao CPUD,相关示意图如下所示。



图表 10 CPU 输出信号示意图

2.8 CPU 数据输入 Datai CPUD

SW[7:5] = 110,产生 CPU 数据输入信号,相关的图像如下所示。



图表 11 CPU 数据输入示意图

2.9 CPU 指令字节地址 PC

SW[7:5] = 111,产生 CPU 指令字节地址 PC,相关示意图如下。



图表 12 CPU 指令字节地址输出示意图

2.10 七段码文本显示——低 16 位

SW[0] = 1 的时候,输出七段码文本显示低 16 位的情况。



图表 12 七段数码管显示低 16 位的示意图

2.11 七段码文本显示——高 16 位

SW[1:0] = 11,显示七段数码管的文本模式,高 16 位显示在板子上。相关示意图如下。



图表 13 七段数码文本显示——高 16 位示意图

2.12 七段码显示 RAM 数字

SW[3] = 1,显示 RAM 里存储的数字,相关示意图如下所示。



图表 14 七段码显示 RAM 数字示意图

2.13 七段码显示累加

SW[1:0] = 11, SW[4] = 1, 七段码显示累加。相关示意图如下所示。



图表 15 七段码显示累加示意图

2.14 图形界面显示图像

SW[4:3] = 11,显示动态图像,相关示意图如下。



图表 16 显示动态图像

2.15 VGA 显示模块

```
REGS-02 00000001
                                                                     REGS-03 F0000000
                      REGS-01 FFFFFFFF
REGS-00 000000000
                                                                     REGS-07 00000000
                                             REGS-06 F8000000
                      REGS-05 000000E3
REGS-04 E0000000
                      REGS-09 000008AD
                                             REGS-ØA FFFFEFFF
                                                                     REGS-0B 00000000
REGS-08 80000000
REGS-0C 00000000
                      REGS-0D FFF76153
                                             REGS-0E 00000000
                                                                     REGS-0F 00000000
REGS-10 00000000
                      REGS-11 00000030
                                             REGS-12 00000018
                                                                     REGS-13 00000000
REGS-14 0000003F
                      REGS-15 00000000
                                             REGS-16 00000010
                                                                     REGS-17 00000000
                      REGS-19 000000000
                                             REGS-1A 000000000
                                                                     REGS-1B 00000000
REGS-18 00000000
REGS-1C 00000000
                      REGS-1D 00000000
                                             REGS-1E 00000000
                                                                     REGS-1F 00000084
                                                                    CPU-DAO
                                                                    RD-ADDR
RD-DATA
                                             CPU-DAI
MIO-CPU
                      RT-DATA
ALU-OUT
 RESERVE
                       RESERVE
                                                                    RESERVE
RESERVE
 CODE-00 08000008
CODE-04 00000000
CODE-08 3C03F000
                       CODE-01 00000000
CODE-05 00000000
                                             CODE-02 00000000
                                                                    CODE-03 00000000
                                             CODE-06 00000000
                                                                    CODE-07 00000000
                       CODE-09 3C04E000
                                             CODE-0A 3C088000
                                                                    CODE-0B 2014003F
 CODE-0C 3C06F800
                       CODE-0D 00000827
                                             CODE-0E 0020102A
                                                                    CODE-OF 202AFFFF
 CODE-10 AC660004
                       CODE-11 8C650000
                                             CODE-12 00A52820
                                                                    CODE-13 00A52820
 CODE-14 AC650000
                                             CODE-16 AC890000
                       CODE-15 21290001
                                                                    CODE-17 8C0D0014
                       CODE-19 00A52820
CODE-1D 00A85824
 CODE-18 8C650000
                                             CODE-1A 00A52820
                                                                    CODE-1B AC650000
 CODE-1C 8C650000
                                             CODE-1E 21AD0001
CODE-22 20120008
                                                                    CODE-1F 15A00001
 CODE-20 0C000037
                       CODE-21 8C650000
                                                                    CODE-23 0252B020
 CODE-24 02569020
                       CODE-25 00B25824
                                             CODE-26 11600005
                                                                    CODE-27 00000000
```

```
VGA DEBUG 显示
                                                                                                                    Display上显示内容
                                                                                                         方块变幻或数字
                                                                                                                                                                                                               GPIO地址

      REGS-01
      FFFFFFFF
      REGS-02
      00000001
      REGS-03
      F0000000

      REGS-05
      00000000
      REGS-06
      F8000000
      REGS-07
      00000000

      REGS-09
      00000000
      REGS-08
      FFFFDFFF
      内存REGS-08
      00000000

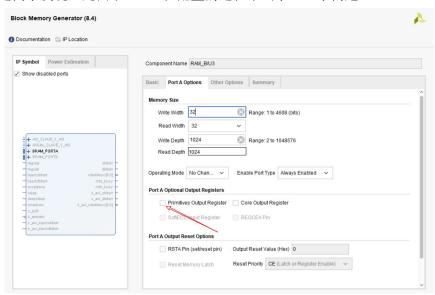
      REGS-00
      FFFA1460
      REGS-08
      00000000
      REGS-0F
      00000000

    REGS-00 00000000
    REGS-04 E0000000
REGS-08 80000000
    REGS-ØC
                         00000000
                                                         REGS-01 FFFH1461
REGS-11 00000034
REGS-15 00000000
REGS-19 00000000
REGS-11 00000000
    REGS-10 00000000
REGS-14 0000003F
                                                                                                              REGS-12 00000018
REGS-16 00000010
                                                                                                                                                                 REGS-13 00000000
REGS-17 00000000
REGS-1B 00000000
                                                                                                              REGS-1A 00000000
REGS-1E 00000000
     REGS-18 00000000
BEGS-1C 00000000
                                                                                                                                                                  REGS-1F 00000084
                                                                                                      CPU相关信
                          08000008
00000000
3C03F000
3C06F800
                                                           CODE-01
       CODE-00
CODE-04
                                                          CODE-06
CODE-0A
CODE-0E
CODE-12
                                                                                                                                 00000000
30088000
                                                                                                                                                                CODE-07
CODE-0B
CODE-0F
                                                                                                                                                                                   2014003F
202AFFFF
       CODE-08
                                                                                                                                 0020102A
00A52820
                                                                                                                                                               CUDE-0F 202AFFFF
CODE-13 00A52820
CODE-17 8C0D0014
CODE-1B AC650000
CODE-1F 15A000001
        CODE-10 AC660004
CODE-14 AC650000
CODE-18 8C650000
CODE-1C 8C650000
                                                                                                             CODE-16
CODE-1A
CODE-1E
CODE-22
                                                                                                                                 AC890000
00A52820
21AD0001
20120008
                                                                                                                                                                CODE-23 0252B020
CODE-27 0000000
         CODE-20 0C000037
CODE-24 02569020
                                                            CODE-25 00B25824
                                                                                                              CODE-26
                                                                                                                                 11600005
```

图表 17 VGA 显示模块示意图

三、讨论、心得

对于 Vivado 平台更加熟悉了,连线也更加熟练了,没有像上次实验一样出现了连线错误的情况,这也让我能够较早的把重心放在之后的错误的解决上。实验中,同学们都出现了跑马灯跑不起来的情况,估计是 ROM 或者 RAM 在配置的时候出现了问题,因为这两个存储器里存储着关于七段码和跑马灯的.coe 文件,如果读取出现了问题,就无法正确产生跑马灯。最后,经过同学发现,是由于 RAM 在配置的过程中出了一些小问题。



图表 4 RAM 配置图

如图所示,要把图中的"Primitives Output Register"的勾去掉,就可以成功运行了。这个实验也启示我,在实验中,一定要十分心细,对实验的各个步骤的原理都要了解透彻,因为一个小小的问题可能导致灾难性的后果。

通过本次实验,我还进一步加深了 Vivado 引脚文件书写的印象。Vivado 的引脚文件相对于 ISE 平台有所不同,但本质上是一样的,我已经能够自己书写一些基础的引脚代码。

此外,在对 DEMO 进行定性分析的时候,也对加深了对 SOC 的认识,对整个架构有了一个全局性的把握。