

张国辉



出生年月：2001.06



学历：硕士研究生



家庭籍贯：山东省菏泽市



性别：男



邮箱：zgshdhz123@163.com



电话：15668297064



教育背景

2023.09-2026.06

西北工业大学 (985、211)

计算机学院计算机技术[考研419]

硕士

研究方向：计算机体系结构、数字逻辑设计

2019.09-2023.06

长安大学 (211)

信息工程学院计算机科学与技术

学士

主修课程：Advanced Computer Architecture、VLSI系统与电路设计、计算机组成原理、操作系统、数字电子技术、数据结构、C++程序设计等



项目经历

CVA6 —— 六级流水线单发射 RISC-V CPU开源学习

1.CVA6 是一款 6 级、单发、无序 CPU，实现了 64 位 RISC-V 指令集。它完全实现了《第一卷：用户级 ISA V 2.3》中规定的 I、M、A 和 C 扩展以及特权扩展 1.10 草案。它实现了 M、S、U 三个权限级别，完全支持类 Unix 操作系统。此外，它还符合外部调试规范 0.13 草案。2.它具有可配置的大小、独立的 TLB、硬件 PTW 和分支预测（分支目标缓冲区和分支历史表）。主要设计目标是减少关键路径长度。

CPU 硬件模拟器 (NEMU) - 第六期一生一芯 C 阶段

1. 搭建了基础设施（简易调试器，类似于GDB）：解析命令，单步执行，打印寄存器，扫描内存；2. 可以进行简单的表达式求值；3. 实现了一个基于riscv32的冯诺依曼计算机系统：在此基础上，实现裸机环境和常用的库函数，能够支持运行简单的程序（选择排序等），并且完善了输入输出设备，最终能够运行超级马里奥图形版；4. 初步启动RT-Thread。

RISCV-32 六级流水线CPU核-正在进行

1. 通过RISC-V官方指令集测试2. 使用verilog，借助verilator实现了一个基于risc-v32的冯诺依曼计算机系统：在此基础上，实现裸机环境和常用的库函数，能够支持运行简单的程序（选择排序等），并且完善了输入输出设备，最终能够运行超级马里奥字符版；3. 初步启动RT-Thread。

LoongArch 32位五级流水线处理器 (龙芯杯个人赛三级评测)

支持 LoongArch-C3 指令集的 21 条指令，利用监控程序（基础版）在龙芯杯远程实验平台(FPGA)通过了 CPU 功能验证。



专业技能

- 能熟练使用C、C++进行体系结构建模，能够熟练使用脚本语言Makefile等；
- 能熟练使用Verilog 进行数字逻辑电路设计，熟悉SystemVerilog的基础语法；
- 熟悉RISC-V处理器核前端设计的流程及常见电路模块的设计思路,了解verilator等工具的使用；
- 熟悉使用Vivado进行FPGA开发的开发流程；
- 通过了英语CET-4[595]、CET-6考试，能熟练查阅芯片datasheet、英文论文、科技文献、博客等资料；



荣誉奖项

- 2020.09 第八届国际大学生程序设计竞赛陕西省赛 三等奖
- 2021.05 中国高校计算机大赛-团体程序设计天梯赛 个人三等奖
- 2022.05 第十二届蓝桥杯C++组陕西省A组 (985、211组) 二等奖(第6名)
- 2023.05 第十一届国际大学生程序设计竞赛陕西省赛 三等奖
- 社会奖学金一等奖、学业优秀奖，社会贡献奖、学科优秀奖若干



校园经历

- 大三学年担任ACM社团团支书、副主席；作为主要出题人和组织人员成功举办长安大学第八届ACM-ICPC新生赛，作为主要组织人员，成功举办长安大学第七届ACM-ICPC校赛；多次给社团成员授课，组织集训队成员训练